【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第３区分
【発行日】平成22年11月4日(2010.11.4)

【公開番号】特開2009-124435(P2009-124435A)
【公開日】平成21年6月4日(2009.6.4)
【年通号数】公開・登録公報2009-022
【出願番号】特願2007-295967(P2007-295967)
【国際特許分類】
Ｈ０４Ｎ　5/225　(2006.01)
Ｈ０４Ｎ　5/243　(2006.01)
【ＦＩ】
Ｈ０４Ｎ　5/225　Ｆ
Ｈ０４Ｎ　5/243

【手続補正書】
【提出日】平成22年9月15日(2010.9.15)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
撮像手段により画素毎に並列に出力された画素データをそれぞれ入力する合計ｍ（ｍは正の整数。）チャンネルの入力手段と、該入力手段に入力された画素データに対してそれぞれ演算処理を施す演算手段とを有する入力部と、
上記入力部と接続され、上記演算手段により演算処理が施された画素データを伝送するバスと、
上記バスと接続され、該バスから伝送されてくる上記入力部の演算手段により演算処理が施された画素データをメモリに書き込むとともに、該バスに接続されている他の処理部からのアクセス要求に応じて、該メモリへのアクセスを制御するメモリインタフェースと、
上記バスを介して上記メモリインタフェースと接続され、該メモリインタフェースにアクセス要求して、上記メモリに書き込まれた画素データを読み出して外部へ出力する出力部と、
上記撮像手段により撮像され上記入力部に並列して入力される画素データの画素数に応じて、上記演算手段が並列して画素データに対して演算処理を行う画素数、上記バスがデータを伝送するデータ幅、及び、上記メモリインタフェースが上記メモリにアクセスするデータ幅のうち、少なくともいずれか１つを変化させる制御部とを備える画像処理装置。
【請求項２】
上記制御部は、上記撮像手段により撮像され上記入力部に並列して入力される画素データの画素数に応じて、上記演算手段が並列して演算処理を行う画素数、上記バスのデータ幅、及び、上記メモリインタフェースのデータ幅を全て変化させることを特徴とする請求項１記載の画像処理装置。
【請求項３】
上記撮像手段は、撮像モードに応じて、画素毎に並列して上記画素データを出力する画素数を変化させることを特徴とする請求項２記載の画像処理装置。
【請求項４】
上記メモリインタフェースは、合計ｗ（ｗは正の整数。）本のデータ線を介して、それ

ぞれ、該メモリインタフェースのデータ幅に対して１／ｗのデータ幅からなるｗ個の上記メモリと接続され、
上記制御部は、上記メモリインタフェースのデータ線を駆動させるドライバを動作させるための動作クロックを出力するクロック出力手段を有し、
上記クロック出力手段は、上記メモリインタフェースのデータ幅に応じて、上記動作クロックを供給する上記メモリインタフェースのデータ線を駆動させるドライバの数を変化させることを特徴とする請求項３記載の画像処理装置。
【請求項５】
上記制御部は、更に、上記メモリインタフェースの各データ線に電源を供給する電源出力手段を有し、
上記電源出力手段は、上記クロック出力手段が動作クロックを供給する上記メモリインタフェースのデータ線を駆動させるドライバのみに電源を供給することを特徴とする請求項４記載の画像処理装置。
【請求項６】
上記制御部は、更に、上記各メモリに電源を供給する電源出力手段を有し、
上記電源出力手段は、上記クロック出力手段が動作クロックを供給して駆動させる上記メモリインタフェースのデータ線に接続されている上記メモリのみに電源を供給することを特徴とする請求項４記載の画像処理装置。
【請求項７】
上記バスは、該バスに接続された各処理部によりアクセスされる上記画素データを伝送する複数のデータ線を有し、
上記制御部は、上記撮像手段により撮像され上記入力部に並列して入力される画素データの画素数に比例して、上記バスが有するデータ線のうち、該チャンネル数の整数倍となる本数のデータ線を介して上記画素データを伝送することを特徴とする請求項３記載の画像処理装置。
【請求項８】
上記バスは、該バスのデータ線に接続された各処理部のうち、一の処理部に接続されたデータ線を選択して、該選択したデータ線を介して上記メモリインタフェースに上記画素データを伝送するためのマルチプレクサを有し、
上記制御部は、上記バスの有するマルチプレクサを動作させるための動作クロックを出力するクロック出力手段を有し、
上記クロック出力手段は、上記バスが有するマルチプレクサのうち、上記バスのデータ幅に応じて上記画素データを伝送するデータ線に接続されるマルチプレクサのみに上記動作クロックを供給することを特徴とする請求項７記載の画像処理装置。
【請求項９】
上記制御部は、更に、上記バスの有するマルチプレクサに電源を供給する電源出力手段を有し、
上記電源出力手段は、上記クロック出力手段が動作クロックを供給する上記マルチプレクサのみに電源を供給することを特徴とする請求項８記載の画像処理装置。
【請求項１０】
上記バスは、該バスのデータ線に接続された各処理部のうち、一の処理部に接続されたデータ線を選択して、該選択したデータ線に上記メモリインターフェースを介して上記メモリから読み出された画素データを伝送するためのデマルチプレクサを有し、
上記制御部は、上記バスの有するデマルチプレクサを動作させるための動作クロックを出力するクロック出力手段を有し、
上記クロック出力手段は、上記バスが有するデマルチプレクサのうち、上記バスのデータ幅に応じて上記画素データを伝送するデータ線に接続されるデマルチプレクサのみに上記動作クロックを供給することを特徴とする請求項７記載の画像処理装置。
【請求項１１】
上記制御部は、更に、上記バスの有するデマルチプレクサに電源を供給する電源出力手

段を有し、
上記電源出力手段は、上記クロック出力手段が動作クロックを供給する上記デマルチプレクサのみに電源を供給することを特徴とする請求項１０記載の画像処理装置。
【請求項１２】
上記演算手段は、該入力手段に入力された画素データに対してそれぞれ演算処理を施す合計ｍチャンネルの演算器からなり、
上記制御部は、上記撮像手段により撮像され上記入力部に並列して入力される画素データのチャンネル数に応じて、該演算手段が使用する演算器の数を変化させることを特徴とする請求項３記載の画像処理装置。
【請求項１３】
上記制御部は、上記演算手段の各演算器を動作させるための動作クロックを出力するクロック出力手段を有し、
上記クロック出力手段は、上記演算手段が並列して画素データに対して演算処理を行う画素数に応じて、上記動作クロックを供給する上記演算器の数を変化させることを特徴とする請求項１２記載の画像処理装置。
【請求項１４】
上記制御部は、更に、上記演算手段の各演算器に電源を供給する電源出力手段を有し、
上記電源出力手段は、上記クロック出力手段が動作クロックを供給する上記演算器のみに電源を供給することを特徴とする請求項１２記載の画像処理装置。
【請求項１５】
撮像手段により撮像された画素データを入力する入力部と、
上記入力部と接続され、該入力部に入力された画素データを伝送するバスと、
上記バスと接続され、該バスから伝送されてくる上記入力部に入力された画素データをメモリに書き込むとともに、該バスに接続されている他の処理部からのアクセス要求に応じて該メモリへのアクセスを制御するメモリインタフェースと、
上記バスを介して上記メモリインタフェースと接続され、該メモリインタフェースにアクセス要求して上記メモリに書き込まれた画素データを画素毎に最大ｎ（ｎは、正の整数。）個並列して読み出すｎチャンネルの読み出し手段と、該読み出し手段により読み出された画素データに対してそれぞれ演算処理を施す演算手段と、該演算手段により演算処理が施された画素データを外部へ出力する出力手段とを有する出力部と、
上記出力部の出力手段が並列して外部に出力する画素データの画素数に応じて、上記演算手段が並列して画素データに対して演算処理を行う画素数、上記バスがデータを伝送するデータ幅、及び、上記メモリインタフェースが上記メモリにアクセスするデータ幅のうち、少なくともいずれか１つを変化させる制御部とを備える画像処理装置。
【手続補正２】
【補正対象書類名】明細書
【補正対象項目名】発明の名称
【補正方法】変更
【補正の内容】
【発明の名称】画像処理装置
【手続補正３】
【補正対象書類名】明細書
【補正対象項目名】０００１
【補正方法】変更
【補正の内容】
【０００１】
本発明は、撮像手段により撮像された画素データに対して画像処理を施す画像処理装置に関するものである。
【手続補正４】
【補正対象書類名】明細書

【補正対象項目名】００１３
【補正方法】変更
【補正の内容】
【００１３】
本発明は、このような実情に鑑みて提案されたものであり、汎用的なメモリ装置を用いて、撮像手段から出力された画素データに対して低消費電力で画像処理を施して外部へ出力する画像処理装置を提供することを目的とする。
【手続補正５】
【補正対象書類名】明細書
【補正対象項目名】００１５
【補正方法】削除
【補正の内容】
【手続補正６】
【補正対象書類名】明細書
【補正対象項目名】００１７
【補正方法】削除
【補正の内容】