(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第3664742号

(P3664742)

(45)発行日　平成17年6月29日(2005.6.29)　(24)登録日　平成17年4月8日(2005.4.8)

(51)Int.Cl.[7]	F I		
H01L 21/336	H01L	29/78	627G
H01L 21/20	H01L	21/20	
H01L 29/786	H01L	29/78	618A

請求項の数 8　(全 18 頁)

(21)出願番号　特願平5-265597
(22)出願日　平成5年9月29日(1993.9.29)
(65)公開番号　特開平7-106591
(43)公開日　平成7年4月21日(1995.4.21)
審査請求日　平成11年8月31日(1999.8.31)
審判番号　不服2002-18514(P2002-18514/J1)
審判請求日　平成14年9月25日(2002.9.25)

(73)特許権者　000153878
株式会社半導体エネルギー研究所
神奈川県厚木市長谷３９８番地
(72)発明者　大谷　久
神奈川県厚木市長谷３９８番地　株式会社半導体エネルギー研究所内
(72)発明者　竹山　順一
神奈川県厚木市長谷３９８番地　株式会社半導体エネルギー研究所内

合議体
審判長　松本　邦夫
審判官　瀧内　健夫
審判官　河合　章

最終頁に続く

(54)【発明の名称】薄膜トランジスタの作製方法

(57)【特許請求の範囲】

【請求項１】

基板上に白金を有する膜を全面に形成し、

前記白金を有する膜上に非晶質珪素膜を全面に形成し、

前記白金を有する膜上に形成された非晶質珪素膜を加熱することにより、前記非晶質珪素膜を結晶成長させ、結晶性珪素膜を形成し、

前記結晶性珪素膜にレーザー光または赤外光を照射し、

前記レーザー光または赤外光が照射された結晶性珪素膜をパターニングし、

前記パターニングされた結晶性珪素膜中にソース領域、ドレイン領域及びチャネル形成領域を形成し、

前記結晶成長方向は前記基板に垂直成分を含むランダムな方向であることを特徴とする薄膜トランジスタの作製方法。

【請求項２】

請求項１において、前記白金を有する膜を形成する方法は、スパッタリング法、蒸着法、スピンコーティング法またはディッピング法であることを特徴とする薄膜トランジスタの作製方法。

【請求項３】

基板上に非晶質珪素膜を形成し、

前記非晶質珪素膜全面に白金を注入し、

前記白金を注入された非晶質珪素膜を加熱することにより、前記非晶質珪素膜を結晶成

長させ、結晶性珪素膜を形成し、
　前記結晶性珪素膜にレーザー光または赤外光を照射し、
　前記レーザー光または赤外光が照射された結晶性珪素膜をパターニングし、
　前記パターニングされた結晶性珪素膜中にソース領域、ドレイン領域及びチャネル形成領域を形成し、
　前記結晶成長方向は前記基板に垂直成分を含むランダムな方向であることを特徴とする薄膜トランジスタの作製方法。
【請求項４】
　請求項３において、前記白金を注入する方法は、イオン注入法、またはイオンドーピング法であることを特徴とする薄膜トランジスタの作製方法。
【請求項５】
　請求項１乃至４のいずれか一において、前記赤外光は、タングステンハロゲンランプからの光であることを特徴とする薄膜トランジスタの作製方法。
【請求項６】
　請求項１乃至５のいずれか一に記載の方法によって作製された、前記ソース領域、前記ドレイン領域及び前記チャネル形成領域に白金を含み、かつ結晶成長方向が前記基板に垂直成分を含むランダムな方向である前記結晶性半導体膜と、前記結晶性半導体膜上に設けられたゲイト絶縁膜と、前記ゲイト絶縁膜上に設けられたゲイト電極とを有することを特徴とする薄膜トランジスタ。
【請求項７】
　請求項６に記載の薄膜トランジスタを有するアクティブマトリクス型表示装置。
【請求項８】
　請求項６に記載の薄膜トランジスタを有する半導体装置。
【発明の詳細な説明】
【０００１】
【産業上の利用分野】
本発明は、ガラス等の絶縁基板上に設けられたＴＦＴ（薄膜トランジスタ）を有する半導体装置及びその作製方法に関するものである。
【０００２】
【従来の技術】
ガラス等の絶縁基板上にＴＦＴを有する半導体装置としては、これらのＴＦＴを画素の駆動に用いるアクティブ型液晶表示装置やイメージセンサー等が知られている。
【０００３】
これらの装置に用いられるＴＦＴには、薄膜状の珪素半導体を用いるのが一般的である。薄膜状の珪素半導体としては、非晶質珪素半導体（ａ－Ｓｉ）からなるものと結晶性を有する珪素半導体からなるものの２つに大別される。非晶質珪素半導体は作製温度が低く、気相法で比較的容易に作製することが可能で量産性に富むため、最も一般的に用いられているが、導電率等の物性が結晶性を有する珪素半導体に比べて劣るため、今後より高速特性を得る為には、結晶性を有する珪素半導体からなるＴＦＴの作製方法の確立が強く求められていた。尚、結晶性を有する珪素半導体としては、多結晶珪素、微結晶珪素、結晶成分を含む非晶質珪素、結晶性と非晶質性の中間の状態を有するセミアモルファス珪素等の非単結晶珪素膜が知られている。以下においては、結晶性を有する珪素半導体を結晶性珪素半導体、結晶性を有する珪素半導体膜を結晶性珪素膜ということとする。
【０００４】
これら結晶性を有する薄膜状の珪素半導体を得る方法としては、
（１）　成膜時に結晶性を有する膜を直接成膜する。
（２）　非晶質の半導体膜を成膜しておき、レーザー光のエネルギーにより結晶性を有せしめる。
（３）　非晶質の半導体膜を成膜しておき、熱エネルギーを加えることにより結晶性を有せしめる。

と言った方法が知られている。しかしながら、（１）の方法は良好な半導体物性を有する膜を基板上に全面に渡って均一に成膜することが技術上困難であり、また成膜温度が６００℃以上と高いので、安価なガラス基板が使用できないというコストの問題もあった。また、（２）の方法は、現在最も一般的に使用されているエキシマレーザーを例にとると、レーザー光の照射面積が小さいため、スループットが低いという問題がまずあり、また大面積基板の全面を均一に処理するにはレーザーの安定性が充分ではなく、次世代の技術という感が強い。（３）の方法は、（１）、（２）の方法と比較すると大面積に対応できるという利点はあるが、やはり加熱温度として６００℃以上の高温にすることが必要であり、安価なガラス基板を用いることを考えると、さらに加熱温度を下げる必要がある。特に現在の液晶表示装置の場合には大画面化が進んでおり、その為ガラス基板も同様に大型の物を使用する必要がある。この様に大型のガラス基板を使用する場合には、半導体作製に必要不可欠な加熱工程における縮みや歪みといったものが、マスク合わせ等の精度を下げ、大きな問題点となっている。特に現在最も一般的に使用されている７０５９ガラスの場合には、歪み点が５９３℃であり、従来の加熱結晶化方法では大きな変形を起こしてしまう。また、温度の問題以外にも現在のプロセスでは結晶化に要する加熱時間が数十時間以上にも及ぶので、さらにその時間を短くすることも必要である。

【０００５】

【発明が解決しようとする課題】

本発明は、上記の問題を解決する手段を提供するものである。より具体的には非晶質珪素からなる薄膜を加熱により結晶化させる方法を用いた、結晶性を有する珪素半導体からなる薄膜の作製方法において、結晶化に必要な温度の低温化と時間の短縮を両立するプロセスを提供することをその目的とする。勿論、本発明で提供されるプロセスを用いて作製した結晶性を有する珪素半導体は、従来技術で作製されたものと同等以上の物性を有し、ＴＦＴの活性層領域にも使用可能なものであることは言うまでもないことである。

【０００６】

〔発明の背景〕

本発明人らは、上記従来の技術の項で述べた、非晶質の珪素半導体膜をＣＶＤ法やスパッタ法で成膜し、該膜を加熱によって結晶化させる方法について、以下のような実験及び考察を行った。

【０００７】

まず実験事実として、ガラス基板上に非晶質珪素膜を成膜し、この膜を加熱により結晶化させるメカニズムを調べると、結晶成長はガラス基板と非晶質珪素との界面から始まり、比較的ランダムに結晶成長が進行することが認められた。

【０００８】

上記現象は、界面における不均一核生成の臨界核が小さいことが理由の一つと考えられるが、より直接的にはガラス基板と非晶質珪素膜との界面に結晶成長の基となる結晶核（結晶成長の基となる種）が存在しており、その核から結晶が成長していくことに起因すると考察される。このような結晶核は、基板表面に微量に存在している不純物金属元素やガラス表面の結晶成分あるいは界面の微細な凹凸等であると考えられる。

【０００９】

そこで、より積極的に結晶核を導入することによって結晶化温度の低温化が可能ではないかと考え、その効果を確認すべく、他の金属を微量に基板上に成膜し、その上に非晶質珪素からなる薄膜を成膜、その後加熱結晶化を行う実験を試みた。その結果、幾つかの金属を基板上に成膜した場合においては結晶化温度の低下が確認され、異物を結晶核とした結晶成長が起こっていることが予想された。そこで低温化が可能であった複数の不純物金属について更に詳しくそのメカニズムを調査した。

【００１０】

結晶化は、初期の核生成と、その核からの結晶成長の２段階に分けて考えることができる。ここで、初期の核生成の速度は、一定温度において点状に微細な結晶が発生するまでの時間を測定することによって観測されるが、この時間は上記不純物金属を成膜した薄膜で

はいずれの場合も短縮され、結晶核導入の結晶化温度低温化に対する効果が確認された。しかも予想外のことであるのだが、核生成後の結晶粒の成長を加熱時間を変化させて調べたところ、ある種の金属を成膜後、その上に成膜した非晶質珪素薄膜の結晶化においては、核生成後の結晶成長の速度までが飛躍的に増大することが観測された。このメカニズムについては後ほど詳しく述べることにする。

【００１１】

いずれにしろ、上記２つの効果により、ある種の金属を微量に成膜した上に非晶質珪素からなる薄膜を成膜、その後加熱結晶化した場合には、従来考えられなかったような、５８０℃以下の温度で４時間程度の時間で十分な結晶性が得られることが判明した。この様な効果を有する不純物金属の例として、鉄、コバルト、ニッケル、銅、パラジウム、銀、白金が挙げられる。これらの中で、最も効果が顕著であり、かつ扱いやすい安定な材料として白金が挙げられ、今後本明細書中では白金に限定した議論を行う事とする。

【００１２】

白金がどの程度の効果を有するのか一例を挙げると、なんら処理を行なわない、即ち白金の微量な薄膜を成膜していない基板上（コーニング７０５９）にプラズマＣＶＤ法で形成された非晶質珪素からなる薄膜を窒素雰囲気中での加熱によって、結晶化する場合、その加熱温度として６００℃とした場合、加熱時間として１０時間以上の時間を必要としたが、白金の微量な薄膜を成膜した基板上の非晶質珪素からなる薄膜を用いた場合には、４時間程度の加熱において同様な結晶化状態を得るこができた。尚この際の結晶化の判断はラマン分光スペクトルを利用した。このことだけからも白金の効果が非常に大きいことが判るであろう。

【００１３】

【課題を解決するための手段】

上記説明から判る様に、白金の微量な薄膜を成膜した上から、非晶質珪素からなる薄膜を成膜した場合、結晶化温度の低温化及び結晶化に要する時間の短縮が可能である。そこで、このプロセスをＴＦＴの製造に用いることを前提に、さらに詳細な説明を加えていくことにする。尚、後ほど詳述するが、白金の薄膜は基板上のみならず非晶質珪素上に成膜しても同様の効果を有すること、及びイオン注入でも同様に低温結晶化が可能であった。

【００１４】

まず白金の微量添加の方法について説明する。白金の微量添加は、基板上に微量な白金薄膜を成膜し、その後非晶質珪素を成膜する方法でも、先に非晶質珪素を成膜し、その上から微量な白金薄膜を成膜する方法でも、両者同様に低温化の効果が有り、その成膜方法はスパッタ法でも、蒸着法でも可能で、成膜方法は問わないことが判明している。ここで便宜上薄膜と称しているが、非常に薄く薄膜を成膜した場合には、完全な面とはならず島状に成膜される場合がある。その様な場合でも低温結晶化は可能であり、本明細書中では薄膜としてこれらを含むものとする。尚、蒸着法でも可能であることは、白金が膜中に存在しなくても、表面に存在するだけでも良い（スパッタ法の場合、膜中にある程度の深さで侵入する）こととなり、単純に珪素と白金が原子的に接触していれば良い、即ち両者の界面が結晶化の重要な鍵を握っていること暗示するものである。

【００１５】

また、微量添加の方法としては、非晶質珪素の上または下に接して薄膜を形成する以外に、イオン注入によって白金を添加してもほぼ同様の効果が確認された。しかしながら、イオン注入を行なうと界面が大きく荒れてしまい、その他の理由でデバイス特性を悪化させる可能性が高いため、できれば前述のスパッタ等の方法の方が望ましい。また、結晶化させんとする非晶質珪素膜または非単結晶珪素膜の成膜時に、不純物として白金を添加しても同様の効果が期待できる。更には、後の工程において白金を析出するような材料であれば、白金単体でなくとも白金化合物であっても良い。その例としては、白金の塩を水溶液としたものをディッピング等の方法によって非晶質珪素膜上に塗布し、その後加熱することによっても低温結晶化が可能であった。この場合も厳密には白金の塩は粒子状になっていることが予想されるが、本明細書では薄膜に含めることとする。

【００１６】
白金の量としては、1×10^{15}ａｔｏｍｓ／ｃｍ^3 以上の量の添加において低温化が確認されているが、1×10^{21}ａｔｏｍｓ／ｃｍ^3 以上の添加量においては、ラマン分光スペクトルのピークの形状が珪素単体の物とは明らかに異なることから、実際に使用可能であるのは1×10^{15}ａｔｏｍｓ／ｃｍ^3 ～5×10^{19}ａｔｏｍｓ／ｃｍ^3 程度の範囲であると思われる。また、半導体物性として、ＴＦＴの活性層に使用することを考えると、この量を1×10^{15}ａｔｏｍｓ／ｃｍ^3 ～1×10^{19}ａｔｏｍｓ／ｃｍ^3 に抑えることが必要である。
【００１７】
続いて、白金を用いた場合に推測される結晶化機構について説明を加える。
【００１８】
上述の通り、白金等の晶化用触媒金属を添加しない場合には、基板界面等の結晶核からランダムに核が発生し、その核からの結晶成長も同様にランダムで、作製方法によっては（１１０）或いは（１１１）に比較的配向した結晶が得られることが報告されており、当然ながら薄膜全体に渡ってほぼ均一な結晶成長が観測される。
【００１９】
まずこの機構を確認すべく、ＤＳＣ（示差走査熱量計）による解析を行った。プラズマＣＶＤで基板上に成膜した非晶質珪素薄膜を、基板についたまま試料容器に充填し、一定速度で昇温していった。すると、およそ７００℃前後で明確な発熱ピークが観察され、結晶化が観測された。この温度は、昇温速度を変えると当然シフトするが、例えば１０℃／ｍｉｎの速度で行った場合には７００．９℃から結晶化が開始した。次に昇温速度を３種類変えたものを測定し、それらから小沢法によって初期核生成後の結晶成長の活性化エネルギーを求めた。すると、およそ３．０４ｅＶという値が得られた。また、反応速度式を理論曲線とのフィッティングから求めたところ、無秩序核生成とその成長モデルによって、最も良く説明されることが判明し、基板界面等の結晶核からランダムに核が発生し、その核からの結晶成長というモデルの妥当性が確認された。
【００２０】
前述と全く同様の測定を、白金を微量添加したものについても行ってみた。すると１０℃／ｍｉｎの速度で昇温を行った場合には６１９．９℃から結晶化が開始し、それら一連の測定から求めた結晶成長の活性化エネルギーはおよそ１．８７ｅＶであって、結晶成長が容易となっていることが数値的にも明らかとなった。また、理論曲線とのフィッティングから求めた反応速度式は、一次元的界面律速のモデルに近く、結晶成長に一定方向の方向性を有することが示唆された。
【００２１】
ここで、結晶化開始温度が低温化されることについては、前述の通り異物の効果として比較的容易に考えられるのであるが、結晶成長の活性化エネルギーまで下がった原因は何であろうか。この理由として、発明者らは以下の様な理由を考えている。
【００２２】
非晶質の結晶化における核生成速度式及び結晶成長速度式はＡｖｒａｍｉらによる非常に優れた仕事が残されており、それによると両式には母相と結晶相との界面における原子の拡散定数が一次の積の形で含まれており、更に融点よりもかなり低温側では、成長速度は主に拡散速度で決まることが示されている。其故に原子の拡散定数を大きくすることが、低温結晶成長には大きな効果を有すると考えられるが、その手法としては以下の２つが考えられる。
１．非晶質膜の粘性を変化させて、より珪素原子が動きやすい環境にする。
２．欠陥あるいは空孔等を大量に導入し、珪素原子が動きやすい環境にする。
ここで、２．が拡散定数を大きくするために有用であるのは、結晶珪素における自己拡散が主として欠陥を媒体として進行することからの類推である。
【００２３】
ここで今回の白金の添加について考えると、白金が表面（界面）にあっても、内部にあっ

ても大きくその結晶性に変化が無いことから、粘性等が大きく変わったとは考えづらい。そこで、２．の可能性について検討する。

【００２４】

白金は珪素半導体の常識では、原子間位置に侵入する侵入型原子として知られている。このことは白金が珪素と同様の４配位が安定ではないことを示している。しかしながら、今回の様に非晶質に導入された場合には、Ｍｏｔｔらにより示されている様に、非晶質故の形状の自由度により白金のオクテット則を満たすような配位が取りうる。その場合には白金は活性化され、その周囲の珪素のフェルミレベルが大きく変化することが当然の結果として予想される。その場合、珪素膜中の電気的中性の原理を満たすべく、内部に欠陥あるいはダングリングボンド等が生成して安定化を計ることが考えられる。このダングリングボンドの生成に関しては、Ｓｔｒｅｅｔらの化学平衡説等が知られている。いずれにしろ、白金を添加することにより、膜中に欠陥が導入される、即ち２．が実現されることは充分にあり得ると思われる。しかも、長距離秩序を持たない非晶質故に、活性化された白金の極近傍に生成する可能性が高い。

【００２５】

上記の機構により結晶化が促進されていると考えると、界面において白金と珪素が原子的に接していることが必要であることも納得できるし、また後述する横成長の結晶形態とも矛盾なく整合するものと思われる。

【００２６】

次いで、上記白金の微量添加によって得られた結晶性珪素膜の結晶形態について説明を加える。

【００２７】

結晶化機構の説明の際にも触れたが、添加した白金は非晶質中に取り込まれ結晶化を促進するが、一度結晶化した場合には、固溶限界が低いこと、あるいは非晶質中と結晶中の安定性の違い等の要因で結晶内部から殆どが排除され、多くは非晶質中あるいはその界面に存在するものと考えられる。即ち、結晶化に伴い白金が移動し、その移動した白金の効果でその周囲が結晶化するという現象が連続的に生成しているものと思われる。しかも、結晶成長の容易さは成長方位によって異なること及び白金の吸着の容易さが面方位によって当然異なること等から、特定の方位に方向性をもって結晶成長することが理論的に予想される。

では実際にはどうであるかだが、白金の直接添加領域は比較的ランダムな結晶成長が観測される。このことは多くの白金原子の周囲から一斉に結晶成長が発生するためであると考えている。次に白金を添加した領域の周辺の領域は結晶が基板に概略水平方向に針状あるいは柱状に結晶成長している様が確認された。この現象は、結晶化の機構的には直接添加部分と同様であるが、結晶の成長方向が基板に垂直方向成分を有するものは、上下いずれかの界面にぶつかって結晶成長が終了してしまい、基板に概略平行な成長を行った結晶だけが残ることによると思われる。以下本明細書において、このように白金の直接添加領域から周辺に伸びた基板に平行な横方向への結晶成長領域を「横成長」領域と呼ぶことにする。

【００２８】

次に、白金を使用した場合の、白金微量添加部分とその近傍の横成長部分についての電気特性を説明する。白金微量添加部分の電気特性は、導電率に関してはほぼ白金を添加していない膜、即ち６００℃程度で数十時間結晶化を行ったものと同程度の値であり、また導電率の温度依存性から活性化エネルギーを求めたところ、白金の添加量を前述の範囲の内10^{16}ａｔｏｍｓ／ｃｍ^3 ～10^{18}ａｔｏｍｓ／ｃｍ^3 程度とした場合には、白金の準位に起因すると思われる様な挙動は観測されなかった。即ち、この実験事実からは、上記の濃度であればＴＦＴの活性層等として使用が可能であることが考察される。それ以上濃度が高くなると、低温側で白金の準位に起因すると思われる多数のキャリアの影響で、特性が真性半導体のものとは変化してくることが観察された。

【００２９】

それに対し、横成長部分は、導電率が白金微量添加部分と比較して１桁以上高く、結晶性を有する珪素半導体としてはかなり高い値を有していた。このことは、電流のパス方向が結晶の横成長方向と合致したため、電極間で電子が通過する間に存在する粒界が少ないあるいは殆ど無かったことによるものと考えられる。即ち、キャリアの移動が針状または柱状に成長した結晶の粒界に沿ったものとなるので、キャリアは移動しやすい状態が実現されている、と考えることができる。

【００３０】

また、図１に示すように１００の領域に選択的に白金を珪化白金膜として導入し、しかる後に非晶質珪素膜１０４を公知のプラズマＣＶＤ法で形成し、さらに５５０度、４時間の加熱によって結晶化をさせた場合、白金が導入された領域１００では基板１０１に垂直な成分を有するランダムな結晶成長が起こり、同時に１００以外の領域においては、矢印１０５で示すように基板１０１に平行な方向に横方向成長が行われる。そして、この結果結晶性珪素膜が得られる。この結晶性珪素膜中の白金の濃度をＳＩＭＳで測定したところ、以下のような知見が得られた。

【００３１】

１．白金の濃度分布は、膜の厚さ方向においてそれ程大きくない。

２．白金が直接導入された領域（例えば、図１でいうと１００の領域）における白金濃度は、白金膜の成膜条件に大きく影響される。言い換えるならば、その領域における白金濃度の再現性はそれ程高くない。

３．基板に平行な方向に結晶成長した領域（白金が直接導入されていない領域）においては、上記２の白金が直接導入された領域よりもその濃度が約１桁以上小さく、その濃度の再現性は高く得られる。

【００３２】

例えば、白金が直接導入され、基板に垂直な方向に結晶成長した領域においては、約$1\times10^{18}cm^{-3}$の濃度で白金が存在している場合、その白金が導入された領域から約４０μｍ離れた基板に平行な方向に結晶成長した領域、即ち横方向成長が行われた領域では、測定される白金濃度は約1×10^{17}と約１桁少ない。従って、デバイスとして利用するには、この基板に平行な方向に結晶成長した領域を利用することが有用である。

【００３３】

直接白金が導入される領域での珪素膜中での白金濃度を制御することは大変困難であり、この場合の白金濃度は、白金膜（あるいは珪化白金膜）の成膜条件によって大きく変化する。これは、この領域（例えば図１の１００の領域）での白金濃度が、２０Å程度という極めてシビアな膜厚（実際に測定することは困難であり、成膜レートから概算した値である）が要求される成膜条件に直接依存するためであると考えられる。周知のように、スパッタ法等の成膜方法で大面積に２０Å程度の膜を均一性良く成膜することは不可能である。従って、その成膜の再現性の悪さが直接珪素膜中の白金濃度に反映するものと考えられる。また、この白金濃度のバラツキは、この白金が直接導入された領域を活性層として形成したＴＦＴの特性にも直接影響する。即ち、白金が直接導入された領域（例えば図１の１００）を利用してＴＦＴを作製すると、その特性のバラツキが大きく現れる。これも極薄膜の白金膜の成膜の再現性の悪さに起因するものと考えられる。

【００３４】

一方、白金が導入された領域から離れた領域、即ち白金が直接導入された領域から結晶が基板に平行な方向に横方向成長した領域の白金濃度は、概して白金が直接導入された領域よりもその濃度が小さく（前述のように４０μｍ離れた場所で約１桁小さい）、さらにそのバラツキが小さくなる傾向が見られた。また、実験によれば、ＴＦＴとして満足のいく特性が得られる活性層中の白金の濃度は、$1\times10^{15}atoms/cm^3$ ～$1\times10^{19}atoms/cm^3$ 程度であることが分かっているが、基板に平行に結晶成長した領域においては、直接の白金の導入量（白金が導入された領域、例えば領域１００における珪素膜１０４中の白金濃度）に係わらず、上記所定の白金濃度が比較的安定して得られることが判明している。即ち、白金が導入された領域から基板に平行に結晶成長した領域を利用し

てＴＦＴを形成すると、極めて再現性良くＴＦＴを得ることができる。
【００３５】
さらにまた、上記白金濃度の範囲内の領域を選ぶこと、あるいは所定の領域（但し白金が直接導入される１００で示される領域は不可）の白金濃度を上記範囲内にすることも容易であることが確認されている。例えば、所定の白金濃度を有する領域を選ぶには、白金が導入された領域からの距離を設定することで白金を所定の濃度とすることができる。但しこの場合、必要とする珪素膜の結晶性が得られることが条件となる。
【００３６】
また、この基板に平行に結晶成長した領域における白金濃度を制御するには、結晶化の条件（主に加熱時間と加熱温度）を制御することによっても行え、その制御は、白金が直接導入された領域における白金濃度を制御するのに比較して極めて容易である。
【００３７】
以上のように、結晶化のために白金が添加された領域から基板に平行に結晶成長した領域、即ち横方向成長領域を半導体装置に利用することは、
（１）　結晶の配向性を積極的に利用でき、高移動度を有するキャリアを利用できる。
（２）　結晶化のために添加した白金の濃度が低い領域を利用できる。
（３）　上記（２）の領域が再現性良く得られる。
（４）　結晶化のための白金の濃度を容易に制御することができる。
という点で有用である。
【００３８】
では最後に、上述の各種特性を踏まえた上でＴＦＴに応用する方法について説明する。ここでＴＦＴの応用分野としてはＴＦＴを画素の駆動に用いるアクティブマトリックス型液晶表示装置を想定するものとする。
【００３９】
前述の様に、最近の大画面のアクティブマトリックス型液晶表示装置においては、ガラス基板の縮みを抑えることが重要であるが、本発明の低温結晶化用触媒金属微量添加プロセスを用いることにより、ガラスの歪み点に比較して十分に低い温度で結晶化が可能であり、特に好適である。本発明を用いれば、従来非晶質珪素を用いていた部分を、低温結晶化用触媒金属を微量添加し、５００～５５０℃程度で４時間程度結晶化させることにより、結晶性を有する珪素に置き換えることが容易に可能である。勿論、デザインルール等をそれ相応に変更する必要はあるが、装置、プロセス共従来の物で十分に対応可能であり、そのメリットは大きいものと考えられる。
【００４０】
しかも、今回の発明を用いれば、画素に用いるＴＦＴと、周辺回路のドライバーを形成するＴＦＴとを、それぞれ特性に応じた結晶形態を利用して作り分けることも可能であり、アクティブ型液晶表示装置への応用に特にメリットが多い。画素に用いるＴＦＴは、それほどのモビリティは必要とされておらず、それよりはオフ電流が小さいことの方がメリットが大きい。そこで本発明を用いる場合には、画素に用いるＴＦＴとなるべき領域に直接低温結晶化用触媒金属微量添加を行うことによって、結晶をランダムに成長させ、その結果チャネル方向に粒界を多数形成してオフ電流を低下させることが可能である。勿論、直接添加領域は白金の濃度が高いため、その濃度を影響がでない範囲内に押さえ込む必要があるのは言うまでもない。それに対して、周辺回路のドライバーを形成するＴＦＴは、今後ワークステーションへの応用等を考えた場合には、非常に高いモビリティが必要である。そこで本発明を応用する場合には、周辺回路のドライバーを形成するＴＦＴの近傍に白金の微量添加を行い、そこから一方向（基板に平行な方向）に結晶を成長させ、その結晶成長方向をチャネルの電流のパス方向と揃えることにより、非常に高い移動度を有するＴＦＴを作製することが可能である。
【００４１】
また、画像情報や光信号を取扱うためのセンサーをガラス基板上に集積化した装置が知られている。例えば、集積化されたイメージセンサー等が知られている。このような装置に

おいて、可視光を検出するのであれば、分光感度の点から、非晶質珪素（ａ－Ｓｉ）を用いることが好ましい。しかし、駆動回路部分には高速動作が要求されるスイッチング素子が必要とされるので、駆動回路部分の素子例えばＴＦＴを非晶質珪素膜で構成するのは好ましくない。このような場合、上記の高移動度ＴＦＴを利用するのが有用である。例えば、センサー部分には、非晶質珪素膜を利用したフォトダイオードやフォトトランジスタを形成し、周辺回路部分は、本発明の結晶性珪素膜を利用してトランジスタを形成する。そしてこれらの回路を同一基板（例えばガラス基板）上に集積化されて作り分けられる構成とすることができる。

【００４２】

即ち、本発明を利用するならば、所定の領域に結晶性珪素膜の領域と非晶質珪素膜の領域を作り分けることができ、しかも横方向に結晶成長した結晶性珪素膜の領域を利用することで、キャリアが高速で移動できるデバイスを形成することができる。上記のような有用性は、液晶表示装置やセンサー等に限らず、広く基板上に集積化された半導体装置に利用することができる。即ち、基板上に薄膜半導体を利用したトランジスタやダイオード、さらには抵抗やキャパシタを集積化した装置に利用することができる。

【００４３】

【作用】

以下に示す実施例によると、ＴＦＴとなるべき領域に直接低温結晶化用触媒金属微量添加を行うことによって、結晶をランダムに成長させ、その結果チャネル方向に粒界を多数形成してオフ電流を低下させることが可能である。

【００４４】

以下に示す参考例によると、珪素を結晶化させるために白金を微量添加した領域から、基板に対して平行な方向に針状あるいは柱状に結晶成長を行わせ、該結晶成長領域を用いてＴＦＴ等の活性層を構成することによって、微量元素が導入された領域よりもその濃度が少ない領域を活性層として利用することができ、前記微量元素の影響を受けないデバイスを得ることができる。また、デバイスの形成に際して、針状あるいは柱状に結晶成長した結晶性珪素膜の結晶成長方向に合わせてキャリアが流れるように設定することで、デバイスの特性を高めることができる。さらにこの領域は、前記微量元素の濃度が低く、またその濃度を容易に制御できるので、必要とする特性を有するデバイスを再現性良く得ることができる。

【００４５】

【実施例】

〔参考例１〕

本参考例は、ガラス基板上に結晶性珪素膜を用いたＰチャネル型ＴＦＴ（ＰＴＦＴという）とＮチャネル型ＴＦＴ（ＮＴＦＴという）とを相補型に組み合わせた回路を形成する例である。本参考例の構成は、アクティブ型の液晶表示装置の画素電極のスイッチング素子や周辺ドライバー回路、さらにはイメージセンサやその他集積回路に利用することができる。

【００４６】

図１に本参考例の作製工程の断面図を示す。まず、基板（コーニング７０５９）１０１上にスパッタリング法によって厚さ２０００Åの酸化珪素の下地膜１０２を形成する。つぎにメタルマスクまたは酸化珪素膜等によって形成されたマスク１０３を設ける。このマスク１０３は、スリット状に下地膜１０２を１００で示す領域において露呈させる。即ち、図１（Ａ）の状態を上面から見ると、スリット状に下地膜１０２は露呈しており、他の部分はマスクされている状態となっている。

【００４７】

上記マスク１０３を設けた後、スパッタリング法によって、厚さ５～２００Å、例えば２０Åの白金薄膜を１００の領域に選択的に成膜する。

【００４８】

つぎに、プラズマＣＶＤ法によって、厚さ５００～１５００Å、例えば１０００Åの真性

（Ｉ型）の非晶質珪素膜１０４を成膜する。そして、これを水素還元雰囲気下（好ましくは、水素の分圧が０．１～１気圧），５５０℃、または不活性雰囲気化（大気圧），５５０℃、で４時間アニールして結晶化させる。この際、白金薄膜が選択的に成膜された１００の領域においては、結晶性珪素膜１０４の結晶化がランダムな方向に起こる。そして、領域１００以外の領域では、矢印１０５で示すように、領域１００から横方向（基板と平行な方向）に結晶成長が行われる。

【００４９】

そしてこの結晶化を助長させ、さらに緻密な結晶性珪素膜を得るために、上記加熱アニールの後にランプ加熱によるアニールを行う。このアニールは、１．２μｍの赤外光を用いて行う。また、このアニールの時間は５分以内とする。赤外光は、珪素には効率良く吸収され、珪素の膜質改善には大きな効果を得ることができる。一方、ガラス基板には吸収されにくいので、珪素に対して選択的にエネルギーを与えるとともに、ガラス基板はあまり加熱しないという有意性が得られる。このランプ加熱によるアニールに用いられる光としては、タングステンハロゲンランプ光（波長０．５μｍ～３．５μｍ）等を用いることができる。このランプ加熱によるアニールによって、緻密な結晶性珪素膜を得ることができる。また、上記ランプ加熱の代わりにレーザー光を用いたアニールを行うことも可能である。

【００５０】

また、上記ランプ加熱によるアニールを行った結晶性珪素膜と、上記ランプ加熱を行わなかった場合の結晶性珪素膜とでＮチャネル型ＴＦＴをそれぞれ形成し、その移動度を測定したところ、平均で約２０％の向上が見られた。これは、上記ランプ加熱による結晶性の改善、特に膜中の欠陥を大きく減少できたことによるものと考えられる。

【００５１】

上記工程の結果、非晶質珪素膜を結晶化させて、結晶性珪素膜１０４を得ることができる。その後、素子間分離を行い、ＴＦＴのソース／ドレイン領域、チャネル形成領域が形成される活性層の領域を確定する。本参考例においては、約４０μｍ以上にわたって基板に平行な方向への結晶成長（横方向成長）が見られたので、それぞれの活性層の長さ（ソース／ドレイン方向の長さ）を４０μｍとした。この場合、チャネルの中心と白金が導入された位置との距離は約２０μｍとなるが、この距離を設定することで、活性層中（特にチャネル形成領域）での白金の濃度を選択することができる。

【００５２】

つぎに、スパッタリング法によって厚さ１０００Åの酸化珪素膜１０６をゲイト絶縁膜として成膜する。スパッタリングには、ターゲットとして酸化珪素を用い、スパッタリング時の基板温度は２００～４００℃、例えば３５０℃、スパッタリング雰囲気は酸素とアルゴンで、アルゴン／酸素＝０～０．５、例えば０．１以下とする。

【００５３】

この工程の後、先程のランプ加熱によるアニールを再度行う。これは、酸化珪素膜より成るゲイト絶縁膜１０６と結晶性珪素膜１０４との界面特性を改善するためである。勿論、このランプ加熱のアニールによっても結晶性珪素膜１０４の結晶性はさらに改善される。周知のように、絶縁ゲイト型電界効果トランジスタのゲイト絶縁膜とチャネル形成領域（図１においては、１１２と１１５がチャネル形成領域となる結晶性珪素膜部分である）との界面特性を改善すること、具体的には、その領域における欠陥や準位を極力低減させることは重要である。よって、このゲイト絶縁膜１０６の形成後に行われるランプ加熱によるアニールは大きな効果を得ることができる。また、ランプ加熱の代わりにレーザー光の照射によるアニールを行ってもよい。

【００５４】

つぎに、スパッタリング法によって、厚さ６０００～８０００Å、例えば６０００Åのアルミニウム（０．１～２％のシリコンを含む）を成膜する。そして、パターニングを行い、ゲイト電極１０７、１０９を形成する。さらに、このアルミニウムの電極の表面を陽極酸化して、表面に酸化物層１０８、１１０を形成する。この陽極酸化は、酒石酸が１～５

％含まれたエチレングリコール溶液中で行った。得られた酸化物層１０８、１１０の厚さは２０００Åであった。なお、この酸化物１０８と１１０とは、後のイオンドーピング工程において、オフセットゲイト領域を形成する厚さとなるので、オフセットゲイト領域の長さを上記陽極酸化工程で決めることができる。勿論このゲイト電極は、珪素を主成分とするもの、さらには珪素と金属とのシリサイドを有するもの、金属を主成分とするもの、珪素と金属との積層を有する構造であってもよい。

【００５５】

次に、イオンドーピング法（イオン注入法）によって、活性層領域（ソース／ドレイン、チャネルを構成する）に一導電型を付与する不純物を添加する。このドーピング工程において、ゲイト電極１０７とその周囲の酸化層１０８、ゲイト電極１０９とその周囲の酸化層１１０をマスクとして不純物（燐およびホウ素）を注入する。ドーピングガスとして、フォスフィン（PH_3）およびジボラン（B_2H_6）を用い、前者の場合は、加速電圧を６０～９０ｋＶ、例えば８０ｋＶ、後者の場合は、４０～８０ｋＶ、例えば６５ｋＶとする。ドース量は1×10^{15}～8×10^{15}ｃｍ$^{-2}$、例えば、燐を2×10^{15}ｃｍ$^{-2}$、ホウ素を5×10^{15}とする。ドーピングに際しては、一方の領域をフォトレジストで覆うことによって、それぞれの元素を選択的にドーピングする。この結果、Ｎ型の不純物領域１１４と１１６、Ｐ型の不純物領域１１１と１１３が形成され、ＰチャネルＴＦＴ（ＰＴＦＴ）の領域とＮチャネルＴＦＴ（ＮＴＦＴ）との領域を形成することができる。

【００５６】

その後、レーザー光の照射によってアニール行う。レーザー光としては、ＫｒＦエキシマレーザー（波長２４８ｎｍ、パルス幅２０ｎｓｅｃ）を用いたが、他のレーザーであってもよい。レーザー光の照射条件は、エネルギー密度が２００～４００ｍＪ／ｃｍ^2、例えば２５０ｍＪ／ｃｍ^{2}とし、一か所につき２～１０ショット、例えば2ショット照射する。このレーザー光の照射時に基板を２００～４５０℃程度に加熱することは有用である。このレーザアニール工程において、先に結晶化された領域には白金が拡散しているので、このレーザー光の照射によって、再結晶化が容易に進行し、Ｐ型を付与する不純物がドープされた不純物領域１１１と１１３、さらにはＮを付与する不純物がドープされた不純物領域１１４と１１６は、容易に活性化させることができる。

【００５７】

またこのソース／ドレイン領域のアニール方法として、前述のランプ加熱によるアニール方法も有効である。このランプ加熱（例えば１．２μｍの赤外光を用いる）は前述のように、珪素を選択的に加熱するので、ガラス基板の加熱を極力避けたい本参考例のような工程には有用である。

【００５８】

続いて、厚さ６０００Åの酸化珪素膜１１８を層間絶縁物としてプラズマＣＶＤ法によって形成し、これにコンタクトホールを形成して、金属材料、例えば、窒化チタンとアルミニウムの多層膜によってＴＦＴの電極・配線１１７、１２０、１１９を形成する。最後に、１気圧の水素雰囲気で３５０℃、３０分のアニールを行い、ＴＦＴを相補型に構成した半導体回路を完成する。（図１（Ｄ））

【００５９】

上記に示す回路は、ＰＴＦＴとＮＴＦＴとを相補型に設けたＣＭＯＳ構造であるが、上記工程において、２つのＴＦＴを同時に作り、中央で切断することにより、独立したＴＦＴを２つ同時に作製することも可能である。

【００６０】

図２に、図１（Ｄ）を上面から見た概要を示す。図２における符号は図１の符号に対応する。図２に示すように結晶化の方向は矢印１０５で示す方向であり、ソース／ドレイン領域の方向（ソース領域とドレイン領域を結んだ線方向）に結晶成長が行われている。この構成のＴＦＴの動作時において、キャリアはソース／ドレイン間を針状あるいは柱状に成長した結晶に沿って移動する。即ちキャリアは針状あるいは柱状の結晶の結晶粒界に沿って移動する。従って、キャリアが移動する際に受ける抵抗を低減することができ、高移動

度を有するＴＦＴを得ることができる。

【００６１】

本参考例においては、白金を導入する方法として、非晶質珪素膜１０４下の下地膜１０２上に選択的に白金を白金薄膜（極めて薄いので、膜として観察することは困難である）として形成し、この部分から結晶成長を行わす方法を採用したが、非晶質珪素膜１０４を形成後に、選択的に白金薄膜を成膜する方法でもよい。即ち、結晶成長は非晶質珪素膜の上面から行ってもよいし、下面から行ってもよい。また白金の導入方法としては、白金を含む電極を用いてプラズマ処理を行い、微量な白金を付着させる方法を用いてもよい。また、予め非晶質珪素膜を成膜し、さらにイオンドーピング法やイオンインプラテーション（イオン注入法）を用いて、白金イオンをこの非晶質珪素膜１０４中に選択的に注入する方法を採用してもよい。この場合は、白金元素の濃度を制御することができるという特徴を有するが、非晶質珪素薄膜と下地膜との界面、あるいは非晶質珪素薄膜の上面を著しく荒らしてしまう可能性があるため、その注入条件の設定には注意が必要である。

【００６２】

〔参考例２〕

本参考例は、アクティブ型の液晶表示装置において、Ｎチャネル型ＴＦＴをスイッチング素子として各画素に設けた例である。以下においては、一つの画素について説明するが、他に多数（一般には数十万）の画素が同様な構造で形成される。また、Ｎチャネル型ではなくＰチャネル型でもよいことはいうまでもない。また、液晶表示装置の画素部分に設けるのではなく、周辺回路部分にも利用できる。また、イメージセンサや他の集積回路に利用することができる。即ち薄膜トランジタとして利用するのであれば、特にその用途が限定されるものではない。

【００６３】

本参考例の作製工程の概略を図３に示す。本参考例において、基板２０１としてはコーニング７０５９ガラス基板（厚さ１．１ｍｍ、３００×４００ｍｍ）を使用した。まず、下地膜２０３（酸化珪素）をスパッタリング法で２０００Åの厚さに形成する。この後選択的に白金を導入するために、メタルマスクや酸化珪素膜、またはフォトレジスト等により、マスク２０３を形成する。そして、スパッタリング法により白金の薄膜を成膜する。この際、白金の薄膜は非晶質珪素との界面において反応し珪化白金となるため、予め珪化白金を直接成膜しても良い。この白金薄膜は、スパッタリング法によって、厚さ５～２００Å、例えば２０Åの厚さに形成する。このようにして、選択的に領域２０４に白金薄膜が形成される。

【００６４】

この後、ＬＰＣＶＤ法もしくはプラズマＣＶＤ法で非晶質珪素膜２０５を１０００Åの厚さに形成し、４００℃で１時間脱水素化を行った後、加熱アニールによって結晶化を行う。このアニール工程は、水素還元雰囲気下（好ましくは、水素の分圧が０．１～１気圧）、５５０℃で４時間行った。またこの加熱アニール工程を窒素等の不活性雰囲気中で行ってもよい。

【００６５】

このアニール工程において、非晶質珪素膜２０５下の一部の領域（２０４の領域）には、白金薄膜が形成されているので、この部分から結晶化が起こる。この結晶化の際、図３（Ｂ）の矢印で示すように、白金が成膜されている部分２０４では、基板２０１に垂直方向を含むランダムな方向に珪素の結晶成長が進行する。また、同様に矢印で示されるように、白金が成膜されいていない領域（領域２０５以外の領域）においては、基板に対し、平行な方向に結晶成長が行われる。この後参考例１と同様なランプ加熱によってアニールを行い、珪素膜の結晶性の改善（緻密化）を行う。

【００６６】

こうして、結晶性珪素よりなる半導体膜２０５を得ることができる。次に、上記半導体膜２０５をパターニングして島状の半導体領域（ＴＦＴの活性層）を形成する。この際、チャンネル形成領域２０９が形成される部分と白金が導入される２０４との距離を設定する

ことにより、チャネル形成領域２０９における白金の濃度を決めることができる。即ちその距離を長くすれば、チャネル形成領域２０９における白金濃度を小さくすることができ、その距離を短くすれば、チャネル形成領域における白金濃度を高くすることができる。勿論この場合、珪素膜２０５が結晶化している領域でなければならない。

【００６７】

さらにテトラ・エトキシ・シラン（ＴＥＯＳ）を原料として、酸素雰囲気中のプラズマＣＶＤ法によって、酸化珪素のゲイト絶縁膜（厚さ７００～１２００Å、典型的には１０００Å）２０６を形成する。基板温度はガラスの縮みやソリを防止するために４００℃以下、好ましくは２００～３５０℃とする。この後、参考例１と同様に赤外光の照射によるランプ加熱を１分～５分行い、半導体膜２０５とゲイト絶縁膜２０６との界面特性を向上させる。

【００６８】

次に、公知の珪素を主成分とした膜をＣＶＤ法で形成し、パターニングを行うことによって、ゲイト電極２０７を形成する。その後、Ｎ型の不純物として、リンをイオン注入でドーピングし、自己整合的にソース領域２０８、チャネル形成領域２０９、ドレイン領域２１０を形成する。そして、ＫｒＦレーザー光を照射することによって、イオン注入のために結晶性の劣化した珪素膜の結晶性を改善させる。このときにはレーザー光のエネルギー密度は２５０～３００ｍＪ／ｃｍ^2 とする。このレーザー照射によって、このＴＦＴのソース／ドレインのシート抵抗は３００～８００Ω／ｃｍ^2 となる。この工程も、レーザー光を用いる代わりに、赤外光のランプ加熱で行うことができる。

【００６９】

その後、酸化珪素によって層間絶縁物２１１を形成し、さらに、画素電極２１２をＩＴＯによって形成する。そして、コンタクトホールを形成して、ＴＦＴのソース／ドレイン領域にクロム／アルミニウム多層膜で電極２１３、２１４を形成し、このうち一方の電極２１３はＩＴＯ２１２にも接続するようにする。最後に、水素中で２００～３００℃で２時間アニールして、シリコンの水素化を完了する。このようにして、ＴＦＴを完成する。この工程は、同時に他の多数の画素領域においても同時に行われる。

【００７０】

本参考例で作製したＴＦＴは、ソース領域、チャネル形成領域、ドレイン領域を構成する活性層として、キャリアの流れる方向に結晶成長させた結晶性珪素膜を用いているので、結晶粒界をキャリアが横切ることがなく、即ちキャリアが針状あるいは柱状の結晶の結晶粒界に沿って移動することになるから、キャリアの移動度の高いＴＦＴを得ることができる。本参考例で作製したＴＦＴはＮチャネル型であり、その移動度は、９０～１３０（ｃｍ^2／Ｖｓ）であった。従来の６００℃、４８時間の熱アニールによる結晶化によって得られた結晶性珪素膜を用いたＮチャネル型ＴＦＴの移動が、８０～１００（ｃｍ^2／Ｖｓ）であったことと比較すると、これは大きな特性の向上である。

【００７１】

また上記の工程と同様な作製方法によって、Ｐチャネル型ＴＦＴを作製し、その移動度を測定すると、８０～１２０（ｃｍ^2 ／Ｖｓ）であった。これも従来の６００℃、４８時間の熱アニールによる結晶化によって得られた結晶性珪素膜を用いたＰチャネル型ＴＦＴの移動が、３０～６０（ｃｍ^2 ／Ｖｓ）であったことに比較すると大きな特性の向上である。

【００７２】

〔参考例３〕

本参考例は、参考例２に示すＴＦＴにおいて、結晶の成長方向に対して垂直な方向にソース／ドレインを設けた例である。即ち、キャリアの移動する方向が結晶成長方向とは垂直になっており、針状あるいは柱状の結晶の結晶粒界を横切るようにしてキャリアが移動する構成とした例である。このような構成とすると、ソース／ドレイン間の抵抗を高くすることができる。これは、針状あるいは柱状に結晶成長した結晶の結晶粒界を横切るようにキャリアが移動しなければならないためである。本参考例の構成を実現するには、参考

例２に示す構成において、単にＴＦＴをどのような向きで設けるかを設定すればよい。

【００７３】

〔参考例４〕

本参考例は、参考例２に示す構成において、ＴＦＴを設ける向き（ここではソース／ドレイン領域を結ぶ線で定義する。即ち、キャリアの流れる向きでＴＦＴの方向を決めることとする）を結晶性珪素膜の基板表面に対する結晶成長方向と任意の角度で設定することにより、ＴＦＴの特性を選択することを要旨とする。

【００７４】

前述のように、結晶の成長方向にキャリアを移動させる場合、キャリアは結晶粒界に沿って移動するので、その移動度を向上させることができる。一方、結晶の成長方向に対して垂直な方向にキャリアを移動させる場合には、キャリアが多数の粒界を横切らなければならないので、キャリアの移動度は低下する。

【００７５】

そこで、この２つの状態の間を選択することによって、即ち結晶成長方向とキャリアの移動する方向との角度を０～９０°の範囲において設定することにより、キャリアの移動度を制御することができる。また別な見方をするならば、上記結晶成長方向とキャリアの移動する方向との角度を設定することにより、ソース／ドレイン領域間の抵抗を制御できることになる。勿論この構成は、参考例１に示す構成にも利用することができる。この場合、図２に示すスリット状の白金微量添加領域１００が０～９０°の範囲で回転し、矢印１０５で示す結晶の成長方向と、ソース／ドレイン領域を結ぶ線との角度が０～９０°範囲で選択されることになる。そして、この角度が、０°に近い場合は移動度が大きく、ソース／ドレイン間の電気抵抗が小さい構成とすることができる。またこの角度が９０°に近い場合、移動度が小さく、ソース／ドレイン間の抵抗、即ちチャネル形成領域の抵抗が大きい構成とすることができる。

【００７６】

〔参考例５〕

本参考例は、参考例１または参考例２の非単結晶珪素半導体膜の結晶化の工程において、塩素が添加された酸化珪素膜を形成後に、ランプ加熱による結晶化を行う例である。参考例１または参考例２においては、まず非単結晶珪素膜を形成後に、５５０度、４時間の加熱によりこの珪素膜を結晶化させ、さらにランプ加熱によって結晶性の助長及び改善を行うものであった。本参考例はこの工程をさらに発展させたものであって、ランプ加熱の際に結晶化のために添加した白金をゲッタリングせんとするものである。

【００７７】

本参考例においては、まず参考例１や参考例２で説明したように加熱によって結晶性珪素膜を作製する。この工程は、白金の作用によって５５０度、４時間程度の加熱アニールによって行われる。その後、塩素が添加された酸化珪素膜を１０００Åの厚さに形成する。この後この酸化珪素膜を介してのランプ加熱を行う。ランプ加熱の条件は参考例１の場合と同様である。この時、先の加熱によって結晶化された結晶性珪素膜の結晶性が改善される（膜の緻密化が進行する）とともに、酸化珪素膜中の塩素の働きによって、結晶化のために添加された白金のゲッタリングが行われる。こうして、白金が固定化され、白金がデバイスの動作に影響を与えることが低減された結晶性珪素膜を得ることができる。

【００７８】

その後この塩素が添加された酸化珪素膜を取り除き、ゲイト絶縁膜用の酸化珪素膜を形成する。その後の工程は、参考例１や参考例２で説明したのと同様である。

【００７９】

〔実施例１〕

本実施例は、図３に示す参考例２の作製工程において、白金あるいは珪化白金膜を下地膜２０２上全面に形成することで、珪素膜全面において、基板に垂直成分を含むランダムな方向に結晶成長をさせた例である。ＴＦＴの作製は、マスク２０３を設けずに珪化白金膜を下地膜２０２上全面に形成し、かかる後に参考例２で説明したように非晶質珪素膜２

０５を形成し、さらに結晶化工程を経て、ＴＦＴを作製する。

【００８０】

本実施例のＴＦＴの概略の断面は、図３（Ｄ）に示すものと異なるものではないが、ソース／ドレイン領域２０８、２１０とチャネル形成領域２０９とが形成される活性層において、針状あるいは柱状の結晶の成長方向が、基板２０１に対して比較的ランダムに形成されている。この為、ソース領域（２０８または２１０）とドレイン領域（２１０または２０８）との間を移動するキャリアは、針状あるいは柱状の結晶の結晶粒界を横切る形で移動することになる。従って、ソース／ドレイン間の抵抗が若干高いＴＦＴとなる。このようなＴＦＴは、移動度は１００ｃｍ^2／Ｖｓ以下であるが、オフ電流が小さいので、電荷保持を行うことを目的とする液晶表示装置の画素用ＴＦＴに最適な形式となる。

【００８１】

しかしながら、本実施例のようなＴＦＴは、前述のように活性層中における白金濃度を制御することが困難であるので、歩留りや信頼性に問題がある。この問題は、白金の導入量を制御できる方法（例えばイオン注入法）を利用することで改善できる。

【００８２】

〔参考例６〕

本参考例は、アクティブ型の液晶表示装置において、周辺ドライバー回路を８族元素である白金の触媒作用によって結晶化させた参考例１または参考例２にその作製工程を示すＴＦＴで構成し、画素部分に設けられるＴＦＴを公知の非晶質珪素（アモルファスシリコン）を用いたＴＦＴで構成する例である。

【００８３】

公知のように、アクティブ型の液晶表示装置において、周辺ドライバー回路部分のＴＦＴは、高移動度（１００ｃｍ^2／Ｖｓ以上）を有し、多くのオン電流を流せるＴＦＴが必要とされるが、画素部分に設けられるＴＦＴは、電荷保持のために小さなオフ電流と光照射による誤動作を避けるために比較的小さな移動度（１０ｃｍ^2／Ｖｓ程度）を有することを要求される。

【００８４】

この要求は、周辺回路部分を参考例１や参考例２で説明したＴＦＴで構成し、画素部分を公知の非晶質珪素膜を利用したＴＦＴ（ａ－ＳｉＴＦＴ）で形成することで、ある程度満足される。しかし、非晶質珪素膜を利用したＴＦＴは、その移動度は１ｃｍ^2／Ｖｓ以下であるので、その点で問題が残る。

【００８５】

〔参考例７〕

本参考例は、参考例６をさらに発展させたもので、周辺回路部分のＴＦＴは、参考例１や参考例２で示した１００ｃｍ^2／Ｖｓ以上の高移動度を有するＴＦＴで構成し、画素部分のＴＦＴを実施例１で示したＴＦＴで構成する例である。

【００８６】

実施例１に示したＴＦＴは、基板に垂直成分を含むランダムな方向に結晶成長を行わすことによって、キャリアの流れに対して、結晶粒界多数存在するようにし、キャリアが多数の結晶粒界を横切るように構成したＴＦＴである。このようなＴＦＴは、キャリアの移動が結晶粒界によって阻害されるので、移動度は低下する。しかし、オフ電流は小さくなるので、電荷保持率を高めることができ、画素用のＴＦＴとしては適する。しかし、参考例１や参考例２で示したように白金を薄膜として導入した場合には、その再現性が悪く、また得られる移動度も１００ｃｍ^2／Ｖｓ近くのものが得られてしまうので、画素用ＴＦＴとしてはオーバースペックとなる。

【００８７】

そこで、本参考例においては、白金の濃度を制御して導入することのできるイオン注入法を用いることによって、上記問題を解決せんとするものである。まず、イオン注入法を用いることによって、膜中の白金濃度の再現性の問題は解決される。さらに、膜中の白金濃度を下げることで、結晶性を多少悪くさせ、その移動度を低下させることができる。勿

論移動度を下げるには、チャネル領域やソース／ドレイン領域に酸素や窒素を人為的に導入する方法、ソース／ドレイン領域にドープされる導電型を付与する不純物のドープ量を減らし、またはその活性化工程を簡略化させることによってソース／ドレイン領域の抵抗を高める方法、チャネルをソース／ドレインとは弱い逆導電型にする方法、ソース／ドレインのコンタクトホールの位置を離す（即ち、ソース／ドレイン領域のシート抵抗を利用する）方法、等のソース／ドレイン間の抵抗を高める手段を用いてもよい。

【００８８】

以上のように、本参考例は、珪素膜の結晶化を行うために添加される白金をイオン注入法によって非晶質珪素膜中に注入する方法を用い、しかもその際、画素部分には低濃度で全面に白金を注入し、さらに周辺回路部分にはそれより高濃度で注入し、さらに画素部分では基板に垂直成分を含むランダムな方向に結晶成長した結晶性珪素膜を利用してＴＦＴを形成し、周辺回路部分では、基板に平行に結晶成長した結晶性珪素膜を利用してＴＦＴを形成したものである。そして、このような構成をとることによって、画素部分では移動度が１０～５０ｃｍ^2／Ｖｓ程度でオフ電流の小さいＴＦＴを、周辺回路部分では、移動度が１００ｃｍ^2／Ｖｓ以上でオン電流を多く流せるＴＦＴを得ることができる。

【００８９】

【効果】

ＴＦＴとなるべき領域に直接低温結晶化用触媒金属微量添加を行うことによって、結晶をランダムに成長させ、その結果チャネル方向に粒界を多数形成してオフ電流を低下させることが可能である。

【００９０】

参考例により、基板上に設けられ、しかも基板表面に平行な方向に結晶成長した結晶性を有する非単結晶珪素半導体膜をＴＦＴに利用するに際して、ＴＦＴ内を移動するキャリアの流れの方向を結晶成長が行われた方向と合わせることにより、キャリアの移動が針状または柱状に成長した結晶の結晶粒界に沿って（平行に）移動する構成とすることができ、高移動度を有するＴＦＴを得ることができる。さらにこれらのＴＦＴを６００度以下の低温で形成することができるので、基板として安価なガラス基板を利用することができる。また、必要とする移動度を有するＴＦＴを選択的に作り分けることができる。具体的には、

１．基板に平行な方向に結晶成長した結晶性珪素膜を用いて、結晶粒界に沿った方向にキャリアが移動するようにＴＦＴを作製する。

２．基板に平行な方向に結晶成長した結晶性珪素膜を用いて、結晶粒界を横切ってキャリアが移動するようにＴＦＴを作製する。

３．基板に垂直な成分を含むランダムな結晶成長をした領域にＴＦＴを作製し、チャネルを横切る粒界の数を増やす。

４．部分的に結晶化のために白金を導入することで、選択的に結晶性珪素膜を形成し、その結晶性珪素膜を利用することで、特定の部分のＴＦＴを高移動度ＴＦＴとする。

【００９１】

特に、参考例では、結晶化のために白金が導入された領域から離れた領域の結晶性珪素膜は、１次元的な配向性を有しているので、その１次元方向とキャリアの移動する方向とを概略合わせることによって、キャリアが高移動度を有する半導体装置を得ることができる。特に絶縁ゲイト型電界効果トランジスタのチャネル形成領域にこの構成を利用することで、高速応答を有するＴＦＴを得ることができる。

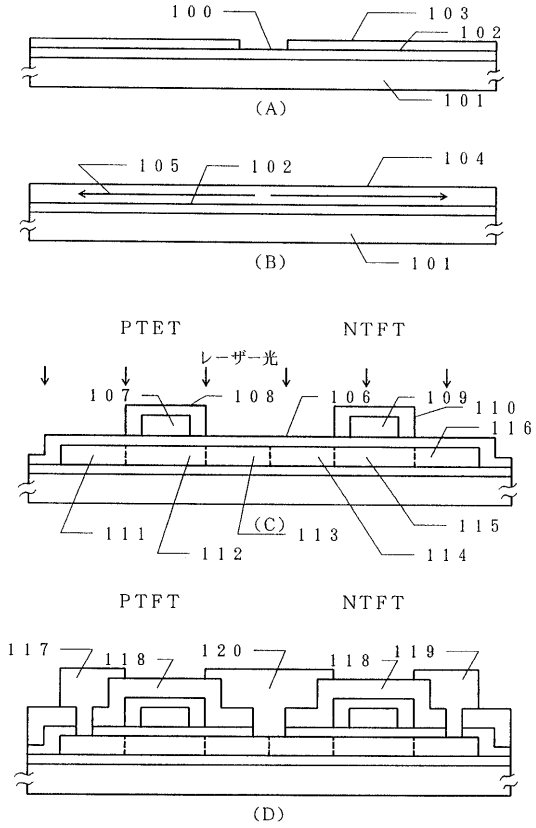
【図面の簡単な説明】

【図１】　参考例の作製工程を示す。

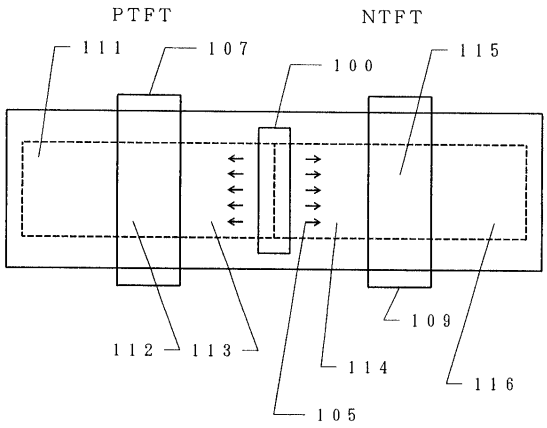
【図２】　参考例の概要を示す。

【図３】　参考例の作製工程を示す。

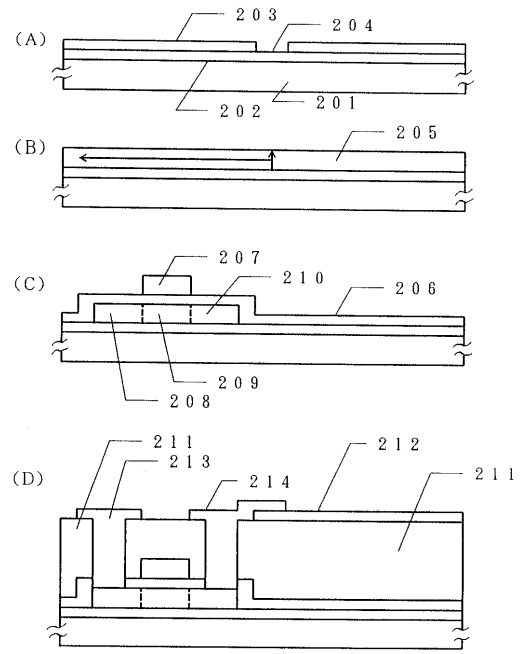
【図１】


100
103
102
101
(A)
105
102
104
101
(B)
PTET
NTFT
レーザー光
107
108
106
109
110
116
111
112
(C)
113
114
115
PTFT
NTFT
117
118
120
118
119
(D)

【図２】


PTFT
NTFT
111
107
100
115
109
112
113
114
116
105

【図３】


(A)
203
204
202
201
(B)
205
(C)
207
210
206
209
208
(D)
211
213
214
212
211

フロントページの続き

(56)参考文献 特開平２－１４０９１５（ＪＰ，Ａ）
特開平５－６７６３５（ＪＰ，Ａ）
特開平２－２２２５４６（ＪＰ，Ａ）
特開昭６３－５６９１２（ＪＰ，Ａ）
特開平３－２２５４０（ＪＰ，Ａ）
特開昭６２－１０４０２１（ＪＰ，Ａ）
特開昭６２－１１９９７４（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.[7]，ＤＢ名)
H01L29/786
H01L21/336