(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3546163号
(P3546163)
(45)発行日　平成16年7月21日(2004.7.21)　(24)登録日　平成16年4月16日(2004.4.16)

(51)Int.Cl.[7]　F I
A63F 7/02　A63F 7/02 326Z
A63F 7/02 332B

請求項の数 5　(全 55 頁)

(21)出願番号　特願2000-41323(P2000-41323)
(22)出願日　平成12年2月18日(2000.2.18)
(65)公開番号　特開2001-224809(P2001-224809A)
(43)公開日　平成13年8月21日(2001.8.21)
審査請求日　平成14年3月29日(2002.3.29)

(73)特許権者　000144153
株式会社三共
群馬県桐生市境野町６丁目４６０番地
(74)代理人　100103090
弁理士　岩壁　冬樹
(72)発明者　鵜川　詔八
群馬県桐生市相生町１丁目１６４番地の５

審査官　瀬津　太朗

(56)参考文献　特許第２９７４６７４（ＪＰ，Ｂ２）

(58)調査した分野(Int.Cl.[7]，ＤＢ名)
A63F 7/02

(54)【発明の名称】遊技機

(57)【特許請求の範囲】
【請求項１】
遊技者が所定の遊技を行うことが可能な遊技機であって、
遊技機が使用する直流電源の電圧を監視して電源電圧低下を検出して電圧低下信号を出力する電源監視回路と、
遊技機に対する電力供給が停止しても、所定期間は内容が保存される記憶手段とを備え、
遊技機に設けられる電気部品を制御するための電気部品制御処理を行うマイクロコンピュータを含み、
前記マイクロコンピュータは、
所定の割込条件が成立した場合に割込処理プログラムを実行し、
遊技機に対する電源が投入されると、割込禁止状態に設定してから、割込処理プログラムの先頭番地を指定するレジスタの設定を行い、
所定の条件でカウンタを更新し、カウンタの内容に応じて所定の割込を発生する割込発生手段を備え、
前記割込発生手段による割込は、前記電気部品制御処理の実行契機として使用され、
前記マイクロコンピュータは、
前記電源監視回路からの電圧低下信号に応じて、電源断時の割込禁止状態または割込許可状態、および電源投入時において復旧すべきデータがあるか否かを判断する際に使用されるバックアップフラグを前記記憶手段に保存し、
遊技機に対する電源が投入され前記レジスタの設定を行った後、バックアップフラグによ

って、復旧すべきデータがあると判断すると、前記記憶手段に保存されていた電源断時の割込禁止状態または割込許可状態を復帰させる
ことを特徴とする遊技機。
【請求項２】
カウンタは、所定の周期で発生するクロックに応じて更新される
請求項１記載の遊技機。
【請求項３】
カウンタは、所定の信号の入力に応じて更新される
請求項１記載の遊技機。
【請求項４】
マイクロコンピュータは、割込発生手段による割込に応じた割込処理ではフラグをセットし、該フラグがセットされたことを検出すると電気部品制御処理を実行する
請求項１から請求項３のうちのいずれかに記載の遊技機。
【請求項５】
マイクロコンピュータは、割込発生手段による割込の発生待ちの状態では、遊技に使用される乱数を生成するためのカウンタの更新処理を実行する
請求項１から請求項４のうちのいずれかに記載の遊技機。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
本発明は、遊技者の操作に応じて遊技が行われるパチンコ遊技機、コイン遊技機、スロット機等の遊技機に関し、特に、遊技盤における遊技領域において遊技者の操作に応じて遊技が行われる遊技機に関する。
【０００２】
【従来の技術】
遊技機として、遊技球などの遊技媒体を発射装置によって遊技領域に発射し、遊技領域に設けられている入賞口などの入賞領域に遊技媒体が入賞すると、所定個の賞球が遊技者に払い出されるものがある。さらに、表示状態が変化可能な可変表示部が設けられ、可変表示部の表示結果があらかじめ定められた特定の表示態様となった場合に所定の遊技価値を遊技者に与えるように構成されたものがある。
【０００３】
なお、遊技価値とは、遊技機の遊技領域に設けられた可変入賞球装置の状態が打球が入賞しやすい遊技者にとって有利な状態になることや、遊技者にとって有利な状態となるための権利を発生させたりすることや、景品遊技媒体払出の条件が成立しやすくなる状態になることことである。また、所定量の遊技球やコインが付与されたり得点が加算されたりすることも遊技価値に含まれる。
【０００４】
パチンコ遊技機では、特別図柄を表示する可変表示部の表示結果があらかじめ定められた特定の表示態様の組合せとなることを、通常、「大当り」という。大当りが発生すると、例えば、大入賞口が所定回数開放して打球が入賞しやすい大当り遊技状態に移行する。そして、各開放期間において、所定個（例えば１０個）の大入賞口への入賞があると大入賞口は閉成する。そして、大入賞口の開放回数は、所定回数（例えば１６ラウンド）に固定されている。なお、各開放について開放時間（例えば２９．５秒）が決められ、入賞数が所定個に達しなくても開放時間が経過すると大入賞口は閉成する。また、大入賞口が閉成した時点で所定の条件（例えば、大入賞口内に設けられているＶゾーンへの入賞）が成立していない場合には、大当り遊技状態は終了する。
【０００５】
また、「大当り」の組合せ以外の表示態様の組合せのうち、複数の可変表示部の表示結果のうちの一部が未だに導出表示されていない段階において、既に確定的な、または一時的な表示結果が導出表示されている可変表示部の表示態様が特定の表示態様の組合せとなる

表示条件を満たしている状態を「リーチ」という。そして、可変表示部に可変表示される識別情報の表示結果が「大当り」となる条件を満たさない場合には「はずれ」となり、可変表示状態は終了する。遊技者は、大当りをいかにして発生させるかを楽しみつつ遊技を行う。

【０００６】

そして、遊技球が遊技盤に設けられている入賞口に遊技球が入賞すると、あらかじめ決められている個数の賞球払出が行われる。遊技の進行は主基板に搭載された遊技制御手段によって制御されるので、入賞にもとづく賞球個数は、遊技制御手段によって決定され、払出制御基板に送信される。なお、以下、遊技制御手段およびその他の制御手段を、それぞれ電気部品制御手段と呼ぶことがある。

【０００７】

【発明が解決しようとする課題】

以上のように、遊技機には、遊技制御手段を初めとする種々の電気部品制御手段が搭載されている。一般に、各電気部品制御手段はマイクロコンピュータで構成される。従って、電気部品制御手段は、マイクロコンピュータが実行するプログラムで実現される。また、マイクロコンピュータには、出力ポートやタイマ／カウンタ回路等の種々の周辺回路が内蔵されているものも多い。そして、ＣＰＵや周辺回路は、複数種類の動作モードを備えているのが一般的である。また、周辺回路が内蔵されていなくても、一般に、マイクロコンピュータは、外付けの周辺回路と共働して制御を実行する。

【０００８】

マイクロコンピュータを使用する遊技機の開発者は、ＣＰＵや周辺回路の動作モードとして適切なモードを選択してプログラムを作成する必要がある。モード設定が適切でないと、周辺回路制御のための制御プログラム部分が複雑化したり、余分なハードウェア回路を設けたりしなければならないからである。すなわち、マイクロコンピュータを使用する遊技機では、適切な動作モードを設定しないと、開発工数が増大したり遊技機コストが増大するといった課題がある。

【０００９】

本発明は、そのような課題を解決するための発明であって、適切な動作モードで制御を実行することができ、その結果、開発工数や遊技機コストを増大させることのない遊技機を提供することを目的とする。

【００１０】

【課題を解決するための手段】

本発明による遊技機は、遊技者が所定の遊技を行うことが可能な遊技機であって、遊技機に設けられる電気部品を制御するための電気部品制御処理を行う電気部品制御手段を含み、電気部品制御手段が、初期設定で、所定の割込条件が成立した場合に実行される割込処理の実行アドレスに関わる割込モードの設定を行い、初期設定で設定される割込モードが、特定レジスタの値と割込発生元が出力する割込ベクタから合成されるアドレスが割込番地を示すことになる割込モードであることを特徴とする。なお、電気部品制御手段の例として、遊技進行を制御する遊技制御手段や、遊技媒体の払出制御を行う払出制御手段がある。

【００１２】

所定の条件でカウンタを更新しカウンタの内容に応じて所定の割込を発生する割込発生手段を備え、割込発生手段による割込は電気部品制御処理の実行契機として使用され、電気部品制御手段が、割込発生手段を使用可能に設定するように構成されていてもよい。

【００１３】

カウンタは、例えば、所定の周期で発生するクロックに応じてカウント値が更新されるように設定される。

【００１４】

カウンタは、例えば、所定の信号の入力に応じて更新されるように設定される。

【００１５】

割込発生手段による割込に応じた割込処理では、電気部品制御処理を実行するための設定が行われるように構成されていてもよい。

【００１６】

割込発生手段による割込の発生待ちの状態では、遊技に使用される所定のカウンタの更新処理が実行されるように構成されていてもよい。

【００１７】

電気部品制御手段が、初期設定で、割込発生手段による割込に応じて起動される処理の先頭番地を設定するよう構成されていてもよい。

【００１８】

初期設定は割込禁止状態で実行されるように構成されていることが好ましい。

【００１９】

【発明の実施の形態】

以下、本発明の一実施形態を図面を参照して説明する。

まず、遊技機の一例であるパチンコ遊技機の全体の構成について説明する。図１はパチンコ遊技機１を正面からみた正面図、図２はパチンコ遊技機１の内部構造を示す全体背面図、図３はパチンコ遊技機１の遊技盤を背面からみた背面図である。なお、以下の実施の形態では、パチンコ遊技機を例に説明を行うが、本発明による遊技機はパチンコ遊技機に限られず、例えばコイン遊技機等であってもよい。また、画像式の遊技機やスロット機に適用することもできる。

【００２０】

図１に示すように、パチンコ遊技機１は、額縁状に形成されたガラス扉枠２を有する。ガラス扉枠２の下部表面には打球供給皿３がある。打球供給皿３の下部には、打球供給皿３からあふれた貯留球を貯留する余剰球受皿４と打球を発射する打球操作ハンドル（操作ノブ）５が設けられている。ガラス扉枠２の後方には、遊技盤６が着脱可能に取り付けられている。また、遊技盤６の前面には遊技領域７が設けられている。

【００２１】

遊技領域７の中央付近には、複数種類の図柄を可変表示するための可変表示部９と７セグメントＬＥＤによる可変表示器１０とを含む可変表示装置８が設けられている。また、可変表示器１０の下部には、４個のＬＥＤからなる通過記憶表示器（普通図柄用記憶表示器）４１が設けられている。この実施の形態では、可変表示部９には、「左」、「中」、「右」の３つの図柄表示エリアがある。可変表示装置８の側部には、打球を導く通過ゲート１１が設けられている。通過ゲート１１を通過した打球は、球出口１３を経て始動入賞口１４の方に導かれる。通過ゲート１１と球出口１３との間の通路には、通過ゲート１１を通過した打球を検出するゲートスイッチ１２がある。また、始動入賞口１４に入った入賞球は、遊技盤６の背面に導かれ、始動口スイッチ１７によって検出される。また、始動入賞口１４の下部には開閉動作を行う可変入賞球装置１５が設けられている。可変入賞球装置１５は、ソレノイド１６によって開状態とされる。

【００２２】

可変入賞球装置１５の下部には、特定遊技状態（大当り状態）においてソレノイド２１によって開状態とされる開閉板２０が設けられている。この実施の形態では、開閉板２０が大入賞口を開閉する手段となる。開閉板２０から遊技盤６の背面に導かれた入賞球のうち一方（Ｖゾーン）に入った入賞球はＶカウントスイッチ２２で検出される。また、開閉板２０からの入賞球はカウントスイッチ２３で検出される。可変表示装置８の下部には、始動入賞口１４に入った入賞球数を表示する４個の表示部を有する始動入賞記憶表示器１８が設けられている。この例では、４個を上限として、始動入賞がある毎に、始動入賞記憶表示器１８は点灯している表示部を１つずつ増やす。そして、可変表示部９の可変表示が開始される毎に、点灯している表示部を１つ減らす。

【００２３】

遊技盤６には、複数の入賞口１９，２４が設けられ、遊技球の入賞口１９，２４への入賞は入賞口スイッチ１９ａ，２４ａによって検出される。遊技領域７の左右周辺には、遊技

中に点滅表示される装飾ランプ２５が設けられ、下部には、入賞しなかった打球を吸収するアウト口２６がある。また、遊技領域７の外側の左右上部には、効果音を発する２つのスピーカ２７が設けられている。遊技領域７の外周には、遊技効果ＬＥＤ２８ａおよび遊技効果ランプ２８ｂ，２８ｃが設けられている。

【００２４】

そして、この例では、一方のスピーカ２７の近傍に、景品球払出時に点灯する賞球ランプ５１が設けられ、他方のスピーカ２７の近傍に、補給球が切れたときに点灯する球切れランプ５２が設けられている。さらに、図１には、パチンコ遊技台１に隣接して設置され、プリペイドカードが挿入されることによって球貸しを可能にするカードユニット５０も示されている。

【００２５】

カードユニット５０には、使用可能状態であるか否かを示す使用可表示ランプ１５１、カード内に記録された残額情報に端数（１００円未満の数）が存在する場合にその端数を打球供給皿３の近傍に設けられる度数表示ＬＥＤに表示させるための端数表示スイッチ１５２、カードユニット５０がいずれの側のパチンコ遊技機１に対応しているのかを示す連結台方向表示器１５３、カードユニット５０内にカードが投入されていることを示すカード投入表示ランプ１５４、記録媒体としてのカードが挿入されるカード挿入口１５５、およびカード挿入口１５５の裏面に設けられているカードリーダライタの機構を点検する場合にカードユニット５０を解放するためのカードユニット錠１５６が設けられている。

【００２６】

打球発射装置から発射された打球は、打球レールを通って遊技領域７に入り、その後、遊技領域７を下りてくる。打球が通過ゲート１１を通ってゲートスイッチ１２で検出されると、可変表示器１０の表示数字が連続的に変化する状態になる。また、打球が始動入賞口１４に入り始動口スイッチ１７で検出されると、図柄の変動を開始できる状態であれば、可変表示部９内の図柄が回転を始める。図柄の変動を開始できる状態でなければ、始動入賞記憶を１増やす。

【００２７】

可変表示部９内の画像の回転は、一定時間が経過したときに停止する。停止時の画像の組み合わせが大当り図柄の組み合わせであると、大当り遊技状態に移行する。すなわち、開閉板２０が、一定時間経過するまで、または、所定個数（例えば１０個）の打球が入賞するまで開放する。そして、開閉板２０の開放中に打球が特定入賞領域に入賞しＶカウントスイッチ２２で検出されると、継続権が発生し開閉板２０の開放が再度行われる。継続権の発生は、所定回数（例えば１５ラウンド）許容される。

【００２８】

停止時の可変表示部９内の画像の組み合わせが確率変動を伴う大当り図柄の組み合わせである場合には、次に大当りとなる確率が高くなる。すなわち、高確率状態という遊技者にとってさらに有利な状態となる。また、可変表示器１０における停止図柄が所定の図柄（当り図柄）である場合に、可変入賞球装置１５が所定時間だけ開状態になる。さらに、高確率状態では、可変表示器１０における停止図柄が当り図柄になる確率が高められるとともに、可変入賞球装置１５の開放時間と開放回数が高められる。

【００２９】

次に、パチンコ遊技機１の裏面の構造について図２を参照して説明する。

可変表示装置８の背面では、図２に示すように、機構板３６の上部に遊技球タンク３８が設けられ、パチンコ遊技機１が遊技機設置島に設置された状態でその上方から遊技球が遊技球タンク３８に供給される。遊技球タンク３８内の遊技球は、誘導樋３９を通って球払出装置９７に至る。

【００３０】

機構板３６には、中継基板３０を介して可変表示部９を制御する可変表示制御ユニット２９、基板ケース３２に覆われ遊技制御用マイクロコンピュータ等が搭載された遊技制御基板（主基板）３１、可変表示制御ユニット２９と遊技制御基板３１との間の信号を中継す

るための中継基板３３、および景品球などの払出制御を行う払出制御用マイクロコンピュータなどが搭載された払出制御基板３７が設置されている。さらに、機構板３６の下部には、モータの回転力を利用して打球を遊技領域７に発射する打球発射装置３４と、遊技効果ランプ・ＬＥＤ２８ａ，２８ｂ，２８ｃ、賞球ランプ５１および球切れランプ５２に信号を送るためのランプ制御基板３５が設置されている。

【００３１】

また、図３はパチンコ遊技機１の機構板を背面からみた背面図である。誘導樋３９を通った遊技球は、図３に示されるように、球切れ検出器（球切れスイッチ）１８７ａ，１８７ｂを通過して球供給樋１８６ａ，１８６ｂを経て球払出装置９７に至る。球切れスイッチ１８７ａ，１８７ｂは景品玉通路内の景品玉の有無を検出するスイッチであるが、景品球タンク３８内の補給球の不足を検出する球切れ検出スイッチ１６７も設けられている。球払出装置９７から払い出された遊技球は、連絡口４５を通ってパチンコ遊技機１の前面に設けられている打球供給皿３に供給される。連絡口４５の側方には、パチンコ遊技機１の前面に設けられている余剰球受皿４に連通する余剰球通路４６が形成されている。入賞にもとづく景品球が多数払い出されて打球供給皿３が満杯になり、ついには遊技球が連絡口４５に到達した後さらに遊技球が払い出されると、遊技球は、余剰球通路４６を経て余剰球受皿４に導かれる。さらに遊技球が払い出されると、感知レバー４７が満タンスイッチ４８を押圧して満タンスイッチ４８がオンする。その状態では、球払出装置９７内のステッピングモータの回転が停止して球払出装置９７の動作が停止するとともに、必要に応じて打球発射装置３４の駆動も停止する。

【００３２】

なお、この実施の形態では、電気的駆動源の駆動によって遊技球を払い出す球払出装置として、ステッピングモータの回転によって遊技球が払い出される球払出装置９７を例示するが、その他の駆動源によって遊技球を送り出す構造の球払出装置を用いてもよいし、電気的駆動源の駆動によってストッパを外し遊技球の自重によって払い出しがなされる構造の球払出装置を用いてもよい。

【００３３】

賞球払出制御を行うために、入賞口スイッチ１９ａ，２４ａ、始動口スイッチ１７およびＶカウントスイッチ２２からの信号が、主基板３１に送られる。主基板３１のＣＰＵ５６は、始動口スイッチ１７がオンすると６個の賞球払出に対応した入賞が発生したことを知る。また、カウントスイッチ２３がオンすると１５個の賞球払出に対応した入賞が発生したことを知る。そして、入賞口スイッチがオンすると１０個の賞球払出に対応した入賞が発生したことを知る。なお、この実施の形態では、例えば、入賞口２４に入賞した遊技球は、入賞口２４からの入賞球流路に設けられている入賞口スイッチ２４ａで検出され、入賞口１９に入賞した遊技球は、入賞口１９からの入賞球流路に設けられている入賞口スイッチ１９ａで検出される。

【００３４】

図４は、主基板３１における回路構成の一例を示すブロック図である。なお、図４には、払出制御基板３７、ランプ制御基板３５、音制御基板７０、発射制御基板９１および表示制御基板８０も示されている。主基板３１には、プログラムに従ってパチンコ遊技機１を制御する基本回路５３と、ゲートスイッチ１２、始動口スイッチ１７、Ｖカウントスイッチ２２、カウントスイッチ２３、入賞口スイッチ１９ａ，２４ａおよび賞球カウントスイッチ３０１Ａからの信号を基本回路５３に与えるスイッチ回路５８と、可変入賞球装置１５を開閉するソレノイド１６および開閉板２０を開閉するソレノイド２１等を基本回路５３からの指令に従って駆動するソレノイド回路５９とが搭載されている。

【００３５】

また、基本回路５３から与えられるデータに従って、大当りの発生を示す大当り情報、可変表示部９の画像表示開始に利用された始動入賞球の個数を示す有効始動情報、確率変動が生じたことを示す確変情報等をホール管理コンピュータ等のホストコンピュータに対して出力する情報出力回路６４を含む。

【００３６】
基本回路５３は、ゲーム制御用のプログラム等を記憶するＲＯＭ５４、ワークメモリとして使用される記憶手段の一例であるＲＡＭ５５、プログラムに従って制御動作を行うＣＰＵ５６およびＩ／Ｏポート部５７を含む。この実施の形態では、ＲＯＭ５４，ＲＡＭ５５はＣＰＵ５６に内蔵されている。すなわち、ＣＰＵ５６は、１チップマイクロコンピュータである。なお、１チップマイクロコンピュータは、少なくともＲＡＭ５５が内蔵されていればよく、ＲＯＭ５４およびＩ／Ｏポート部５７は外付けであっても内蔵されていてもよい。また、Ｉ／Ｏポート部５７は、マイクロコンピュータにおける情報入出力可能な端子である。
【００３７】
さらに、主基板３１には、電源投入時に基本回路５３をリセットするためのシステムリセット回路６５と、基本回路５３から与えられるアドレス信号をデコードしてＩ／Ｏポート部５７のうちのいずれかのＩ／Ｏポートを選択するための信号を出力するアドレスデコード回路６７とが設けられている。なお、球払出装置９７から主基板３１に入力されるスイッチ情報もあるが、図４ではそれらは省略されている。
【００３８】
遊技球を打撃して発射する打球発射装置は発射制御基板９１上の回路によって制御される駆動モータ９４で駆動される。そして、駆動モータ９４の駆動力は、操作ノブ５の操作量に従って調整される。すなわち、発射制御基板９１上の回路によって、操作ノブ５の操作量に応じた速度で打球が発射されるように制御される。
【００３９】
なお、この実施の形態では、ランプ制御基板３５に搭載されているランプ制御手段が、遊技盤に設けられている始動記憶表示器１８、ゲート通過記憶表示器４１および装飾ランプ２５の表示制御を行うとともに、枠側に設けられている遊技効果ランプ・ＬＥＤ２８ａ，２８ｂ，２８ｃ、賞球ランプ５１および球切れランプ５２の表示制御を行う。ここで、ランプ制御手段は発光体制御手段の一例である。また、特別図柄を可変表示する可変表示部９および普通図柄を可変表示する可変表示器１０の表示制御は、表示制御基板８０に搭載されている表示制御手段によって行われる。
【００４０】
図５は、払出制御基板３７および球払出装置９７の構成要素などの払出に関連する構成要素を示すブロック図である。図５に示すように、満タンスイッチ４８からの検出信号は、中継基板７１を介して主基板３１のＩ／Ｏポート５７に入力される。満タンスイッチ４８は、余剰球受皿４の満タンを検出するスイッチである。また、球切れスイッチ１８７（１８７ａ，１８７ｂ）からの検出信号も、中継基板７２および中継基板７１を介して主基板３１のＩ／Ｏポート５７に入力される。
【００４１】
主基板３１のＣＰＵ５６は、球切れスイッチ１８７からの検出信号が球切れ状態を示しているか、または、満タンスイッチ４８からの検出信号が満タン状態を示していると、払出禁止を指示する払出制御コマンドを送出する。払出禁止を指示する払出制御コマンドを受信すると、払出制御基板３７の払出制御用ＣＰＵ３７１は球払出処理を停止する。
【００４２】
さらに、賞球カウントスイッチ３０１Ａからの検出信号も、中継基板７２および中継基板７１を介して主基板３１のＩ／Ｏポート５７に入力される。賞球カウントスイッチ３０１Ａは、球払出装置９７の払出機構部分に設けられ、実際に払い出された賞球払出球を検出する。
【００４３】
入賞があると、払出制御基板３７には、主基板３１の出力ポート（ポートＧ，Ｈ）５７７，５７８から賞球個数を示す払出制御コマンドが入力される。出力ポート５７７は８ビットのデータを出力し、出力ポート５７８は１ビットのストローブ信号（ＩＮＴ信号）を出力する。賞球個数を示す払出制御コマンドは、入力バッファ回路３７３を介してＩ／Ｏポ

ート３７２ａに入力される。払出制御用ＣＰＵ３７１は、Ｉ／Ｏポート３７２ａを介して払出制御コマンドを入力し、払出制御コマンドに応じて球払出装置９７を駆動して賞球払出を行う。
なお、この実施の形態では、払出制御用ＣＰＵ３７１は、１チップマイクロコンピュータであり、少なくともＲＡＭが内蔵されている。
【００４４】
払出制御用ＣＰＵ３７１は、出力ポート３７２ｇを介して、貸し球数を示す球貸し個数信号をターミナル基板１６０に出力し、ブザー駆動信号をブザー基板７５に出力する。ブザー基板７５にはブザーが搭載されている。さらに、出力ポート３７２ｅを介して、エラー表示用ＬＥＤ３７４にエラー信号を出力する。
【００４５】
さらに、払出制御基板３７の入力ポート３７２ｂには、中継基板７２を介して、賞球カウントスイッチ３０１Ａおよび球貸しカウントスイッチ３０１Ｂからの検出信号が入力される。球貸しカウントスイッチ３０１Ｂは、球払出装置９７の払出機構部分に設けられ、実際に払い出された貸し球を検出する。払出制御基板３７からの払出モータ２８９への駆動信号は、出力ポート３７２ｃおよび中継基板７２を介して球払出装置９７の払出機構部分における払出モータ２８９に伝えられる。
【００４６】
カードユニット５０には、カードユニット制御用マイクロコンピュータが搭載されている。また、カードユニット５０には、端数表示スイッチ１５２、連結台方向表示器１５３、カード投入表示ランプ１５４およびカード挿入口１５５が設けられている（図１参照）。残高表示基板７４には、打球供給皿３の近傍に設けられている度数表示ＬＥＤ、球貸しスイッチおよび返却スイッチが接続される。
【００４７】
残高表示基板７４からカードユニット５０には、遊技者の操作に応じて、球貸しスイッチ信号および返却スイッチ信号が払出制御基板３７を介して与えられる。また、カードユニット５０から残高表示基板７４には、プリペイドカードの残高を示すカード残高表示信号および球貸し可表示信号が払出制御基板３７を介して与えられる。カードユニット５０と払出制御基板３７の間では、接続信号（ＶＬ信号）、ユニット操作信号（ＢＲＤＹ信号）、球貸し要求信号（ＢＲＱ信号）、球貸し完了信号（ＥＸＳ信号）およびパチンコ機動作信号（ＰＲＤＹ信号）がＩ／Ｏポート３７２ｆを介してやりとりされる。
【００４８】
パチンコ遊技機１の電源が投入されると、払出制御基板３７の払出制御用ＣＰＵ３７１は、カードユニット５０にＰＲＤＹ信号を出力する。また、カードユニット制御用マイクロコンピュータは、ＶＬ信号を出力する。払出制御用ＣＰＵ３７１は、ＶＬ信号の入力状態により接続状態／未接続状態を判定する。カードユニット５０においてカードが受け付けられ、球貸しスイッチが操作され球貸しスイッチ信号が入力されると、カードユニット制御用マイクロコンピュータは、払出制御基板３７にＢＲＤＹ信号を出力する。この時点から所定の遅延時間が経過すると、カードユニット制御用マイクロコンピュータは、払出制御基板３７にＢＲＱ信号を出力する。そして、払出制御基板３７の払出制御用ＣＰＵ３７１は、カードユニット５０に対するＥＸＳ信号を立ち上げ、カードユニット５０からのＢＲＱ信号の立ち下がりを検出すると、払出モータ２８９を駆動し、所定個の貸し球を遊技者に払い出す。このとき、振分用ソレノイド３１０は駆動状態とされている。すなわち、球振分部材３１１を球貸し側に向ける。そして、払出が完了したら、払出制御用ＣＰＵ３７１は、カードユニット５０に対するＥＸＳ信号を立ち下げる。その後、カードユニット５０からのＢＲＤＹ信号がオン状態でなければ、賞球払出制御を実行する。
【００４９】
以上のように、カードユニット５０からの信号は全て払出制御基板３７に入力される構成になっている。従って、球貸し制御に関して、カードユニット５０から主基板３１に信号が入力されることはなく、主基板３１の基本回路５３にカードユニット５０の側から不正

に信号が入力される余地はない。なお、主基板３１および払出制御基板３７には、ソレノイドおよびモータやランプを駆動するためのドライバ回路が搭載されているが、図５では、それらの回路は省略されている。

【００５０】

なお、この実施の形態ではカードユニット５０が設けられている場合を例にするが、コイン投入に応じてその金額に応じた遊技球を貸し出す場合にも本発明を適用できる。また、この実施の形態では遊技球を貸し出す場合を例にしているが、得点が加算されるものであっても本発明を適用できる。

【００５１】

この実施の形態では、少なくとも主基板３１および払出制御基板３７におけるＲＡＭは、バックアップ電源でバックアップされている。すなわち、遊技機に対する電力供給が停止しても、所定期間はＲＡＭの内容が保存される。そして、各ＣＰＵは、電源電圧の低下を検出すると、所定の処理を行った後に電源復旧待ちの状態になる。また、電源投入時に、各ＣＰＵは、ＲＡＭにデータが保存されている場合には、保存データにもとづいて電源断前の状態を復元する。

【００５２】

図６は、ＣＰＵ５６周りの一構成例を示すブロック図である。図６に示すように、第１の電源監視回路（電源監視手段、または第１の電源監視手段）からの電圧低下信号が、ＣＰＵ５６のマスク不能割込端子（ＮＭＩ端子）に接続されている。第１の電源監視回路は、遊技機が使用する各種直流電源のうちのいずれかの電源の電圧を監視して電源電圧低下を検出する回路である。この実施の形態では、ＶＳＬの電源電圧を監視して電圧値が所定値以下になるとローレベルの電圧低下信号を発生する。ＶＳＬは、遊技機で使用される直流電圧のうちで最大のものであり、この例では＋３０Ｖである。従って、ＣＰＵ５６は、割込処理によって電源断の発生を確認することができる。なお、この実施の形態では、第１の電源監視回路は、後述する電源基板に搭載されている。

【００５３】

図６には、システムリセット回路６５も示されているが、この実施の形態では、システムリセット回路６５は、第２の電源監視回路（第２の電源監視手段）も兼ねている。すなわち、リセットＩＣ６５１は、電源投入時に、外付けのコンデンサの容量で決まる所定時間だけ出力をローレベルとし、所定時間が経過すると出力をハイレベルにする。すなわち、リセット信号をハイレベルに立ち上げてＣＰＵ５６を動作可能状態にする。また、リセットＩＣ６５１は、第１の電源監視回路が監視する電源電圧と等しい電源電圧であるＶＳＬの電源電圧を監視して電圧値が所定値（第１の電源監視回路が電圧低下信号を出力する電源電圧値よりも低い値）以下になるとローレベルの電圧低下信号を発生する。従って、ＣＰＵ５６は、第１の電源監視回路からの電圧低下信号に応じて所定の電力供給停止時処理を行った後、システムリセットされる。なお、この実施の形態では、リセット信号と第２の電源監視回路からの電圧低下信号とは同一の信号である。

【００５４】

図６に示すように、リセットＩＣ６５１からのリセット信号は、ＮＡＮＤ回路９４７に入力されるとともに、反転回路（ＮＯＴ回路）９４４を介してカウンタＩＣ９４１のクリア端子に入力される。カウンタＩＣ９４１は、クリア端子への入力がローレベルになると、発振器９４３からのクロック信号をカウントする。そして、カウンタＩＣ９４１のＱ５出力がＮＯＴ回路９４５，９４６を介してＮＡＮＤ回路９４７に入力される。また、カウンタＩＣ９４１のＱ６出力は、フリップフロップ（ＦＦ）９４２のクロック端子に入力される。フリップフロップ９４２のＤ入力はハイレベルに固定され、Ｑ出力は論理和回路（ＯＲ回路）９４９に入力される。ＯＲ回路９４９の他方の入力には、ＮＡＮＤ回路９４７の出力がＮＯＴ回路９４８を介して導入される。そして、ＯＲ回路９４９の出力がＣＰＵ５６のリセット端子に接続されている。このような構成によれば、電源投入時に、ＣＰＵ５６のリセット端子に２回のリセット信号（ローレベル信号）が与えられるので、ＣＰＵ５６は、確実に動作を開始する。

【００５５】
そして、例えば、第１の電源監視回路の検出電圧（電圧低下信号を出力することになる電圧）を＋２２Ｖとし、第２の電源監視回路の検出電圧を＋９Ｖとする。そのように構成した場合には、第１の電源監視回路と第２の電源監視回路とは、同一の電源ＶＳＬの電圧を監視するので、第１の電圧監視回路が電圧低下信号を出力するタイミングと第２の電圧監視回路が電圧低下信号を出力するタイミングの差を所望の所定期間に確実に設定することができる。所望の所定期間とは、第１の電源監視回路からの電圧低下信号に応じて電力供給停止時処理を開始してから電力供給停止時処理が確実に完了するまでの期間である。
【００５６】
この例では、第１の電源監視手段が検出信号を出力することになる第１検出条件は＋３０Ｖ電源電圧が＋２２Ｖにまで低下したことであり、第２の電源監視手段が検出信号を出力することになる第２検出条件は＋３０Ｖ電源電圧が＋９Ｖにまで低下したことになる。ただし、ここで用いられている電圧値は一例であって、他の値を用いてもよい。
【００５７】
ただし、監視範囲が狭まるが、第１の電圧監視回路および第２の電圧監視回路の監視電圧として＋５Ｖ電源電圧を用いることも可能である。その場合にも、第１の電圧監視回路の検出電圧は、第２の電圧監視回路の検出電圧よりも高く設定される。
【００５８】
ＣＰＵ５６等の駆動電源である＋５Ｖ電源から電力が供給されていない間、ＲＡＭの少なくとも一部は、電源基板から供給されるバックアップ電源によってバックアップされ、遊技機に対する電源が断しても内容は保存される。そして、＋５Ｖ電源が復旧すると、システムリセット回路６５からリセット信号が発せられるので、ＣＰＵ５６は、通常の動作状態に復帰する。そのとき、必要なデータがバックアップＲＡＭに保存されているので、停電等からの復旧時に停電発生時の遊技状態に復帰することができる。
【００５９】
なお、図６では、電源投入時にＣＰＵ５６のリセット端子に２回のリセット信号（ローレベル信号）が与えられる構成が示されたが、リセット信号の立ち上がりタイミングが１回しかなくても確実にリセット解除されるＣＰＵを使用する場合には、符号９４１～９４９で示された回路素子は不要である。その場合、リセットＩＣ６５１の出力がそのままＣＰＵ５６のリセット端子に接続される。
【００６０】
この実施の形態で用いられるＣＰＵ５６は、Ｉ／Ｏポート（ＰＩＯ）およびタイマ／カウンタ回路（ＣＴＣ）も内蔵している。ＰＩＯは、ＰＢ０～ＰＢ３の４ビットおよびＰＡ０～ＰＡ７の１バイトのポートを有する。ＰＢ０～ＰＢ３およびＰＡ０～ＰＡ７のポートは、入力／出力いずれにも設定できる。ただし、この実施の形態では内蔵ＰＩＯを使用しない。その場合には、例えば、全ポートを入力モードとして、全ポートをグラウンドレベルに接続する。なお、電源投入時に、ＰＩＯは自動的に入力モードに設定される。
【００６１】
図７は、遊技機の電源基板９１０の一構成例を示すブロック図である。電源基板９１０は、主基板３１、表示制御基板８０、音声制御基板７０、ランプ制御基板３５および払出制御基板３７等の電気部品制御基板と独立して設置され、遊技機内の各電気部品制御基板および機構部品が使用する電圧を生成する。この例では、ＡＣ２４Ｖ、ＶＳＬ（ＤＣ＋３０Ｖ）、ＤＣ＋２１Ｖ、ＤＣ＋１２ＶおよびＤＣ＋５Ｖを生成する。また、バックアップ電源となるコンデンサ９１６は、ＤＣ＋５Ｖすなわち各基板上のＩＣ等を駆動する電源のラインから充電される。
【００６２】
トランス９１１は、交流電源からの交流電圧を２４Ｖに変換する。ＡＣ２４Ｖ電圧は、コネクタ９１５に出力される。また、整流回路９１２は、ＡＣ２４Ｖから＋３０Ｖの直流電圧を生成し、ＤＣ－ＤＣコンバータ９１３およびコネクタ９１５に出力する。ＤＣ－ＤＣコンバータ９１３は、＋２２Ｖ、＋１２Ｖおよび＋５Ｖを生成してコネクタ９１５に出力

する。コネクタ９１５は例えば中継基板に接続され、中継基板から各電気部品制御基板および機構部品に必要な電圧の電力が供給される。なお、トランス９１１の入力側には、遊技機に対する電源供給を停止したり開始させたりするための電源スイッチ９１８が設置されている。

【００６３】

ＤＣ－ＤＣコンバータ９１３からの＋５Ｖラインは分岐してバックアップ＋５Ｖラインを形成する。バックアップ＋５Ｖラインとグラウンドレベルとの間には大容量のコンデンサ９１６が接続されている。コンデンサ９１６は、遊技機に対する電力供給が遮断されたときの電気部品制御基板のバックアップＲＡＭ（電源バックアップされているＲＡＭすなわち記憶内容保持状態となりうる記憶手段）に対して記憶状態を保持できるように電力を供給するバックアップ電源となる。また、＋５Ｖラインとバックアップ＋５Ｖラインとの間に、逆流防止用のダイオード９１７が挿入される。

【００６４】

なお、バックアップ電源として、＋５Ｖ電源から充電可能な電池を用いてもよい。電池を用いる場合には、＋５Ｖ電源から電力供給されない状態が所定時間継続すると容量がなくなるような充電池が用いられる。

【００６５】

また、電源基板９１０には、上述した第１の電源監視回路を構成する電源監視用ＩＣ９０２が搭載されている。電源監視用ＩＣ９０２は、ＶＳＬ電源電圧を導入し、ＶＳＬ電源電圧を監視することによって電源断の発生を検出する。具体的には、ＶＳＬ電源電圧が所定値（この例では＋２２Ｖ）以下になったら、電源断が生ずるとして電圧低下信号を出力する。なお、監視対象の電源電圧は、各電気部品制御基板に搭載されている回路素子の電源電圧（この例では＋５Ｖ）よりも高い電圧であることが好ましい。この例では、交流から直流に変換された直後の電圧であるＶＳＬが用いられている。電源監視用ＩＣ９０２からの電圧低下信号は、主基板３１や払出制御基板３７等に供給される。

【００６６】

電源監視用ＩＣ９０２が電源断を検知するための所定値は、通常時の電圧より低いが、各電気部品制御基板上のＣＰＵが暫くの間動作しうる程度の電圧である。また、電源監視用ＩＣ９０２が、ＣＰＵ等の回路素子を駆動するための電圧（この例では＋５Ｖ）よりも高く、また、交流から直流に変換された直後の電圧を監視するように構成されているので、ＣＰＵが必要とする電圧に対して監視範囲を広げることができる。従って、より精密な監視を行うことができる。さらに、監視電圧としてＶＳＬ（＋３０Ｖ）を用いる場合には、遊技機の各種スイッチに供給される電圧が＋１２Ｖであることから、電源瞬断時のスイッチオン誤検出の防止も期待できる。すなわち、＋３０Ｖ電源の電圧を監視すると、＋３０Ｖ作成の以降に作られる＋１２Ｖが落ち始める以前の段階でそれの低下を検出できる。よって、＋１２Ｖ電源の電圧が低下するとスイッチ出力がオン状態を呈するようになるが、＋１２Ｖより早く低下する＋３０Ｖ電源電圧を監視して電源断を認識すれば、スイッチ出力がオン状態を呈する前に電源復旧待ちの状態に入ってスイッチ出力を検出しない状態となることができる。

【００６７】

また、電源監視用ＩＣ９０２は、電気部品制御基板とは別個の電源基板９１０に搭載されているので、第１の電源監視回路から複数の電気部品制御基板に電圧低下信号を供給することができる。電圧低下信号を必要とする電気部品制御基板が幾つあっても第１の電源監視手段は１つ設けられていればよいので、各電気部品制御基板における各電気部品制御手段が後述する復帰制御を行っても、遊技機のコストはさほど上昇しない。

【００６８】

なお、図７に示された構成では、電源監視用ＩＣ９０２の検出出力（電圧低下信号）は、バッファ回路９１８，９１９を介してそれぞれの電気部品制御基板（例えば主基板３１と払出制御基板３７）に伝達されるが、例えば、１つの検出出力を中継基板に伝達し、中継基板から各電気部品制御基板に同じ信号を分配する構成でもよい。また、電圧低下信号を

必要とする基板数に応じたバッファ回路を設けてもよい。

【００６９】

次に遊技機の動作について説明する。

図８は、主基板３１におけるＣＰＵ５６が実行するメイン処理を示すフローチャートである。遊技機に対する電源が投入されると、メイン処理において、ＣＰＵ５６は、まず、必要な初期設定を行う（ステップＳ１）。

【００７０】

そして、電源断時にバックアップＲＡＭ領域のデータ保護処理（例えばパリティデータの付加等の停電発生ＮＭＩ処理）が行われたか否か確認する（ステップＳ２）。不測の電源断が生じた場合には、後述するようにバックアップＲＡＭ領域のデータを保護するための処理が行われている。そのような保護処理が行われていた場合をバックアップありとする。バックアップなしを確認したら、ＣＰＵ５６は初期化処理を実行する（ステップＳ２，Ｓ３）。なお、この実施の形態では、バックアップＲＡＭ領域にバックアップデータがあるか否かは、電源断時にバックアップＲＡＭ領域に設定されるバックアップフラグの状態によって確認される。例えば、バックアップフラグ領域に「５５Ｈ」が設定されていればバックアップあり（オン状態）を意味し、「５５Ｈ」以外の値が設定されていればバックアップなし（オフ状態）を意味する。

【００７１】

バックアップＲＡＭ領域にバックアップデータがある場合には、ＣＰＵ５６は、バックアップＲＡＭ領域のデータチェック（例えばパリティチェック）を行う（ステップＳ４）。不測の電源断が生じた後に復旧した場合には、バックアップＲＡＭ領域のデータは保存されていたはずであるから、チェック結果は正常になる。チェック結果が正常でない場合には、内部状態を電源断時の状態に戻すことができないので、停電復旧時でない電源投入時に実行される初期化処理を実行する（ステップＳ５，Ｓ３）。

【００７２】

チェック結果が正常であれば、ＣＰＵ５６は、内部状態を電源断時の状態に戻すための遊技状態復旧処理を行う（ステップＳ６）。図９に示すように、バックアップフラグの値が「５５Ｈ」に設定され、かつ、チェック結果が正常である場合に、ステップＳ６の遊技状態復旧処理が実行される。そして、バックアップＲＡＭ領域に保存されていたＰＣ（プログラムカウンタ）の退避値がＰＣに設定され、そのアドレスに復帰する（ステップＳ７）。

【００７３】

通常の初期化処理の実行（ステップＳ３）が完了すると、メイン処理で、タイマ割込フラグの監視（ステップＳ９）の確認が行われるループ処理に移行する。なお、ループ内では、表示用乱数更新処理（ステップＳ８）も実行される。

【００７４】

なお、この実施の形態では、ステップＳ２でバックアップデータの有無が確認された後、バックアップデータが存在する場合にステップＳ４でバックアップ領域のチェックが行われたが、逆に、バックアップ領域のチェック結果が正常であったことが確認された後、バックアップデータの有無の確認を行うようにしてもよい。また、バックアップデータの有無の確認、またはバックアップ領域のチェックの何れか一方の確認を行うことによって、停電復旧処理を実行するか否かを判定してもよい。

【００７５】

また、例えば停電復旧処理を実行するか否か判断する場合のパリティチェック（ステップＳ４）の際に、すなわち、遊技状態を復旧するか否か判断する際に、保存されていたＲＡＭデータにおける特別プロセスフラグ等や始動入賞記憶数データによって、遊技機が遊技待機状態（図柄変動中でなく、大当り遊技中でなく、確変中でなく、また、始動入賞記憶がない状態）であることが確認されたら、遊技状態復旧処理を行わずに初期化処理を実行するようにしてもよい。

【００７６】

図１０は、ステップＳ１の初期設定処理を示すフローチャートである。初期設定処理において、ＣＰＵ５６は、まず、割込禁止に設定する（ステップＳ１ａ）。割込禁止に設定すると、ＣＰＵ５６は、割込モードを割込モード２に設定し（ステップＳ１ｂ）、スタックポインタにスタックポインタ指定アドレスを設定する（ステップＳ１ｃ）。そして、ＣＰＵ５６は、内蔵デバイスレジスタの初期化を行う（ステップＳ１ｄ）。また、内蔵デバイス（内蔵周辺回路）であるＣＴＣ（カウンタ／タイマ）およびＰＩＯ（パラレル入出力ポート）の初期化（ステップＳ１ｅ）を行った後、ＲＡＭをアクセス可能状態に設定する（ステップＳ１ｆ）。

【００７７】

この実施の形態で用いられているＣＰＵ５６には、マスク可能な割込（ＩＮＴ）のモードとして以下の３種類のモードが用意されている。なお、マスク可能な割込が発生すると、ＣＰＵ５６は、自動的に割込禁止状態に設定するとともに、プログラムカウンタの内容をスタックにセーブする。

【００７８】

割込モード０：割込要求を行った内蔵デバイスがＲＳＴ命令（１バイト）またはＣＡＬＬ命令（３バイト）をＣＰＵの内部データバス上に送出する。よって、ＣＰＵ５６は、ＲＳＴ命令に対応したアドレスまたはＣＡＬＬ命令で指定されるアドレスの命令を実行する。リセット時に、ＣＰＵ５６は自動的に割込モード０になる。よって、割込モード１または割込モード２に設定したい場合には、初期設定処理において、割込モード１または割込モード２に設定するための処理を行う必要がある。

【００７９】

割込モード１：割込が受け付けられると、常に００３８（ｈ）番地に飛ぶモードである。

【００８０】

割込モード２：ＣＰＵ５６の特定レジスタ（Ｉレジスタ）の値（１バイト）と内蔵デバイスが出力する割込ベクタ（１バイト：最下位ビット０）から合成されるアドレスが、割込番地を示すモードである。すなわち、割込番地は、上位アドレスが特定レジスタの値とされ下位アドレスが割込ベクタとされた２バイトで示されるアドレスである。従って、任意の（飛び飛びではあるが）偶数番地に割込処理を設置することができる。各内蔵デバイスは割込要求を行うときに割込ベクタを送出する機能を有している。

【００８１】

よって、割込モード２に設定されると、各内蔵デバイスからの割込要求を容易に処理することが可能になり、また、プログラムにおける任意の位置に割込処理を設置することが可能になる。さらに、割込モード１とは異なり、割込発生要因毎のそれぞれの割込処理を用意しておくことも容易である。上述したように、この実施の形態では、初期設定処理のステップＳ１ｂにおいて、ＣＰＵ５６は割込モード２に設定される。

【００８２】

この実施の形態で用いられているＣＰＵ５６が内蔵するＣＴＣは、以下の２つの動作モードを備えている。また、ＣＰＵ５６は複数チャネルのＣＴＣを内蔵している。動作モードは、チャネル毎に設定可能である。

【００８３】

カウンタモード：ＣＰＵ５６のＣＬＫ／ＴＲＧ端子にクロック信号の立上がりまたは立下がりが入力されるとカウント値を－１する。そのチャネルに対して割込発生許可が設定されている場合には、カウント値が０になると割込を発生するとともに、初期値をカウンタに再ロードする。また、割込ベクタの設定がなされていれば、カウント値が０になったときに、内部データバス上に割込ベクタを送出する。

【００８４】

タイマモード：システムクロック（内部クロック）を１／１６分周または１／２５６分周したクロック信号にもとづいてカウント値を－１する。そのチャネルに対して割込発生許可が設定されている場合には、カウント値が０になると割込を発生するとともに、初期値をカウンタに再ロードする。また、割込ベクタの設定がなされていれば、カウント値が０

になったときに、内部データバス上に割込ベクタを送出する。

【００８５】

この実施の形態では、内蔵ＣＴＣのうちの一つのチャネルがタイマモードで使用される。従って、ステップＳ１ｄの内蔵デバイスレジスタの設定処理およびステップＳ１ｅの処理において、使用するチャネルをタイマモードに設定するためのレジスタ設定、割込発生を許可するためのレジスタ設定および割込ベクタを設定するためのレジスタ設定が行われる。そして、そのチャネルによる割込が上述したタイマ割込として用いられる。なお、タイマ割込を例えば２ｍｓ毎に発生させたい場合は、初期値として２ｍｓに相当する値が所定のレジスタ（時間定数レジスタ）に設定される。

【００８６】

なお、タイマモードに設定されたチャネルに設定される割込ベクタは、タイマ割込処理の先頭番地に相当するものである。具体的は、Ｉレジスタに設定された値と割込ベクタとでタイマ割込処理の先頭番地が特定される。タイマ割込処理ではタイマ割込フラグがセットされ、メイン処理でタイマ割込フラグがセットされていることが検知されると、遊技制御処理が実行される。すなわち、タイマ割込処理では、電気部品制御処理の一例である遊技制御処理を実行するための設定がなされる。

【００８７】

この実施の形態で用いられているＣＰＵ５６が内蔵するＰＩＯは、割込発生機能を備えている。すなわち、あらかじめＰＩＯに対して割込ベクタの設定がなされ、割込要求許可状態に設定されていれば、ＰＢ０～ＰＢ３およびＰＡ０～ＰＡ７の入力状態があらかじめ決められている状態になると割込要求を発生する。その際、内部データバスに割込ベクタを送出する。従って、ＣＰＵ５６が割込モード２に設定されていれば、ＰＩＯからの割込に応じた割込処理が起動される。ＰＢ０～ＰＢ３およびＰＡ０～ＰＡ７のあらかじめ決められている入力状態は、ビット毎に設定できるし、複数ビットの入力状態の論理積や論理和としても設定できる。

【００８８】

従って、例えば、各スイッチ出力をＰＢ０～ＰＢ３，ＰＡ０～ＰＡ７に接続しておけば、いずれかのスイッチがオンになったことに応じて割込処理を起動することができる。そして、割込処理において、入力として用いられている各ポート（各ビット）の状態を確認することによって、どのスイッチがオンしたのかを検知することができる。例えば、各スイッチに応じた処理を用意し、割込処理において、オン検出されたスイッチに応じた処理にジャンプする。各処理では、例えばスイッチに対応したフラグがセットされる。

【００８９】

なお、この実施の形態では内蔵ＰＩＯ（ＰＢ０～ＰＢ３，ＰＡ０～ＰＡ７）を使用しないが、割込モード２に設定しておけば、上述したような制御方法を採用することができる。すなわち、入力ポートの状態をサーチするのではなく、割込によってスイッチ検出処理を容易に実行することができる。

【００９０】

ＣＰＵ５７におけるＣＰＵコア部分（演算処理等を行う部分）は、割込許可状態であるときに、ＰＩＯおよびＣＴＣからの割込要求を受け付け、内部データバスを介して割込ベクタをラッチする。ＣＰＵコア部分は、ラッチしたデータをもとに割込処理ルーチンの先頭番地を指定し、その番地を呼び出すことによって割込処理を開始する。割込処理の終了は、ＲＥＴＩ命令の発行によってＰＩＯおよびＣＴＣに通知される。ＰＩＯおよびＣＴＣは、内部データバスに現れたＲＥＴＩ命令をデコードする回路を有し、内部データバスを常時監視することによって割込処理の終了を知ることができる。また、ＰＩＯやＣＴＣ等の周辺回路間の割込優先順位は、デイジーチェーン接続によって決定される。すなわち、ＣＰＵコアに近い順に高い優先順位が与えられる。例えば、ＣＴＣの方がＰＩＯよりもＣＰＵコアに近い箇所に接続されていれば、ＣＴＣとＰＩＯとが同時に割込要求を行った場合にはＣＴＣの割込要求が先に受け付けられる。

【００９１】

図１１は、通常の初期化処理（ステップＳ３）の処理を示すフローチャートである。図１１に示すように、初期化処理では、ＲＡＭのクリア処理が行われる（ステップＳ３ａ）。次いで、作業領域初期設定テーブルのアドレス値にもとづいて、所定の作業領域（例えば、普通図柄判定用乱数カウンタ、普通図柄判定用バッファ、特別図柄左中右図柄バッファ、払出コマンド格納ポインタなど）に初期値を設定する初期値設定処理（ステップＳ３ｂ）が行われる。そして、２ｍｓ毎に定期的にタイマ割込がかかるようにＣＰＵ５６に設けられているＣＴＣのレジスタの設定が行われる（ステップＳ３ｃ）。すなわち、初期値として２ｍｓに相当する値が所定のレジスタ（時間定数レジスタ）に設定される。そして、初期設定処理（ステップＳ１）において割込禁止（図１０参照）とされているので、初期化処理を終える前に割込が許可される（ステップＳ３ｄ）。

【００９２】

従って、この実施の形態では、ＣＰＵ５６の内蔵ＣＴＣが繰り返しタイマ割込を発生するように設定される。この実施の形態では、繰り返し周期は２ｍｓに設定される。そして、図１２に示すように、タイマ割込が発生すると、ＣＰＵ５６は、タイマ割込フラグをセットする（ステップＳ１２）。

【００９３】

ＣＰＵ５６は、ステップＳ９において、タイマ割込フラグがセットされたことを検出すると、タイマ割込フラグをリセットするとともに（ステップＳ１０）、遊技制御処理を実行する（ステップＳ１１）。以上の制御によって、この実施の形態では、遊技制御処理は２ｍｓ毎に起動されることになる。なお、この実施の形態では、タイマ割込処理ではフラグセットのみがなされ、遊技制御処理はメイン処理において実行されるが、タイマ割込処理で遊技制御処理を実行してもよい。

【００９４】

以上に説明したように、この実施の形態では、ＣＴＣやＰＩＯを内蔵するＣＰＵ５６に対して、初期設定処理で割込モード２が設定される。従って、内蔵ＣＴＣを用いた定期的なタイマ割込処理を容易に実現できる。また、タイマ割込処理をプログラム上の任意の位置に設置できる。また、内蔵ＰＩＯを用いたスイッチ検出処理等を容易に割込処理で実現できる。その結果、プログラム構成が簡略化され、プログラム開発工数が低減する等の効果を得ることができる。

【００９５】

また、この実施の形態では、バックアップデータの有無により電源断時の状態に復旧するか否かの判断を行うようにしている。従って、停電後の電源復旧時などにおいて電源投入された時に、バックアップデータ記憶領域の内容に応じて電源断時の状態に復旧させるか否かの判断を行うことができる。

【００９６】

さらに、バックアップデータの状態によって電源断時の状態に復旧するか否かの判断が行われるので、停電後の電源復旧時などにおいて電源投入されたときに、バックアップデータ記憶領域の内容の状態に応じて電源断時の状態に復旧させるか否かの判断を行うことができる。

【００９７】

図１３は、ステップＳ１１の遊技制御処理を示すフローチャートである。遊技制御処理において、ＣＰＵ５６は、まず、スイッチ回路５８を介して、ゲートセンサ１２、始動口センサ１７、カウントセンサ２３および入賞口スイッチ１９ａ，２４ａの状態を入力し、各入賞口や入賞装置に対する入賞があったか否か判定する（スイッチ処理：ステップＳ２１）。

【００９８】

次いで、パチンコ遊技機１の内部に備えられている自己診断機能によって種々の異常診断処理が行われ、その結果に応じて必要ならば警報が発せられる（エラー処理：ステップＳ２２）。

【００９９】

次に、遊技制御に用いられる大当り判定用の乱数等の各判定用乱数を示す各カウンタを更新する処理を行う（ステップＳ２３）。ＣＰＵ５６は、さらに、停止図柄の種類を決定する乱数等の表示用乱数を更新する処理を行う（ステップＳ２４）。

【０１００】

さらに、ＣＰＵ５６は、特別図柄プロセス処理を行う（ステップＳ２５）。特別図柄プロセス制御では、遊技状態に応じてパチンコ遊技機１を所定の順序で制御するための特別図柄プロセスフラグに従って該当する処理が選び出されて実行される。そして、特別図柄プロセスフラグの値は、遊技状態に応じて各処理中に更新される。また、普通図柄プロセス処理を行う（ステップＳ２６）。普通図柄プロセス処理では、７セグメントＬＥＤによる可変表示器１０を所定の順序で制御するための普通図柄プロセスフラグに従って該当する処理が選び出されて実行される。そして、普通図柄プロセスフラグの値は、遊技状態に応じて各処理中に更新される。

【０１０１】

また、ＣＰＵ５６は、表示制御基板８０に送出される表示制御コマンド（特別図柄制御コマンドや普通図柄制御コマンド）をＲＡＭ５５の所定の領域に設定する処理を行った後に、特別図柄制御コマンドや普通図柄制御コマンドを出力する処理を行う（特別図柄コマンド制御処理：ステップＳ２７，普通図柄コマンド制御処理：ステップＳ２８）。

【０１０２】

次いで、ＣＰＵ５６は、各種出力データの格納領域の内容を各出力ポートに出力する処理を行う（データ出力処理：ステップＳ２９）。なお、ＣＰＵ５６は、例えばホール管理用コンピュータに出力される大当り情報、始動情報、確率変動情報などの出力データを格納領域に設定する出力データ設定処理などの他の処理も行う。

【０１０３】

また、ＣＰＵ５６は、所定の条件が成立したときにソレノイド回路５９に駆動指令を行う（ステップＳ３０）。ソレノイド回路５９は、駆動指令に応じてソレノイド１６，２１を駆動し、可変入賞球装置１５または開閉板２０を開状態または閉状態とする。

【０１０４】

また、ＣＰＵ５６は、各入賞口１７，２３，１９ａ，２４ａの検出に基づく賞球数の設定などを行う（ステップＳ３１）。すなわち、所定の条件が成立すると払出制御基板３７に払出制御コマンドを出力する。払出制御基板３７に搭載されている払出制御用ＣＰＵ３７１は、払出制御コマンドに応じて球払出装置９７を駆動する。

【０１０５】

以上のように、メイン処理には遊技制御処理に移行すべきか否かを判定する処理が含まれ、ＣＰＵ５６の内部タイマが定期的に発生するタイマ割込にもとづくタイマ割込処理で遊技制御処理に移行すべきか否かを判定するためのフラグがセットされるので、遊技制御処理の全てが確実に実行される。つまり、遊技制御処理の全てが実行されるまでは、次回の遊技制御処理に移行すべきか否かの判定が行われないので、遊技制御処理中の全ての各処理が実行完了することは保証されている。

【０１０６】

従来の一般的な遊技制御処理は、定期的に発生する外部割込によって、強制的に最初の状態に戻されていた。図１３に示された例に則して説明すると、例えば、ステップＳ３１の処理中であっても、強制的にステップＳ２１の処理に戻されていた。つまり、遊技制御処理中の全ての各処理が実行完了する前に、次回の遊技制御処理が開始されてしまう可能性があった。

【０１０７】

なお、ここでは、主基板３１のＣＰＵ５６が実行する遊技制御処理は、ＣＰＵ５６の内部タイマが定期的に発生するタイマ割込にもとづくタイマ割込処理でセットされるフラグに応じて実行されたが、定期的に（例えば２ｍｓ毎）信号を発生するハードウェア回路を設け、その回路からの信号をＣＰＵ５６の外部割込端子に導入し、割込信号によって遊技制御処理に移行すべきか否かを判定するためのフラグをセットするようにしてもよい。

【０１０８】
そのように構成した場合にも、遊技制御処理の全てが実行されるまでは、フラグの判定が行われないので、遊技制御処理中の全ての各処理が実行完了することが保証される。
【０１０９】
図１４は、遊技制御に用いられる大当り決定用乱数等の各乱数を示す説明図である。各乱数は、以下のように使用される。
（１）ランダム１：大当りを発生させるか否か決定する（大当り決定用）
（２）ランダム２－１～２－３：左右中のはずれ図柄決定用
（３）ランダム３：大当り時の図柄の組合せを決定する（大当り図柄決定用）
（４）ランダム４：確変大当りとするか否か決定する（確変判定用）
（５）ランダム５：はずれ時にリーチするか否か決定する（リーチ判定用）
（６）ランダム６：リーチ種類を決定する（リーチ種類決定用）
（７）ランダム７：普通図柄による当りとするか否か決定する（当り判定用）
【０１１０】
なお、遊技効果を高めるために、上記（１）～（７）の乱数以外の乱数も用いられている。
ステップＳ２３では、ＣＰＵ５６は、（１）の大当り決定用乱数、（３）の大当り図柄決定用乱数、（４）の確変判定用乱数および（７）の当り判定用乱数を生成するためのカウンタのカウントアップ（１加算）を行う。すなわち、それらがステップＳ２３でカウンタ値が更新される判定用乱数である。なお、その他の乱数（表示用乱数）はメイン処理のステップＳ８で更新されるのであるが、ステップＳ８において、ランダム２－１は１ずつ加算され、ランダム２－２はランダム２－１の桁上がり時に１加算され、ランダム２－３はランダム２－２の桁上がり時に１加算される。リーチ種類決定用のランダム６は、乱数にもとづいて決定される図柄との同期を防止するためにステップＳ８において３加算される。また、この実施の形態ではカウンタ値が加算されることによって乱数が生成されるが、カウンタ値を減算するように構成してもよい。
【０１１１】
次に、始動入賞口１４への入賞にもとづいて可変表示部９に可変表示される図柄（特別図柄）の決定方法について図１５～図１７のフローチャートを参照して説明する。図１５は打球が始動入賞口１４に入賞したことを判定する処理を示し、図１６は可変表示部９の可変表示の停止図柄を決定する処理を示す。図１７は、大当りとするか否か決定する処理を示すフローチャートである。なお、ここでは、大当りとする場合に、確変とするか否かをも決定したあと停止図柄を決定するようにしているが、大当り停止図柄は確変大当りとは関係なく決定されるようにしてもよい。この場合、確変とするか否かの判断については、大当り決定後（例えば、大当り決定直後や、大当り状態終了後など）に別個に行われるようにしてもよい。
【０１１２】
打球が遊技盤６に設けられている始動入賞口１４に入賞すると、始動口センサ１７がオンする。遊技制御処理のステップＳ２５の特別図柄プロセス処理において、図１５に示すように、ＣＰＵ５６は、スイッチ回路５８を介して始動口センサ１７がオンしたことを判定すると（ステップＳ７１）、始動入賞記憶数が最大値である４に達しているかどうか確認する（ステップＳ７２）。始動入賞記憶数が４に達していなければ、始動入賞記憶数を１増やし（ステップＳ７３）、大当り決定用乱数の値を抽出する。そして、それを始動入賞記憶数の値に対応した乱数値格納エリアに格納する（ステップＳ７４）。なお、始動入賞記憶数が４に達している場合には、始動入賞記憶数を増やす処理を行わない。すなわち、この実施の形態では、最大４個の始動入賞口１７に入賞した打球数が記憶可能である。
【０１１３】
図１６に示すように、ＣＰＵ５６は、ステップＳ２５の特別図柄プロセス処理において始動入賞記憶数の値を確認する（ステップＳ８１）。始動入賞記憶数が０でなければ、始動入賞記憶数＝１に対応する乱数値格納エリアに格納されている値を読み出すとともに（ス

テップＳ８２）、始動入賞記憶数の値を１減らし、かつ、各乱数値格納エリアの値をシフトする（ステップＳ８３）。すなわち、始動入賞記憶数＝ｎ（ｎ＝２，３，４）に対応する乱数値格納エリアに格納されている値を、始動入賞記憶数＝ｎ－１に対応する乱数値格納エリアに格納する。

【０１１４】

そして、ＣＰＵ５６は、ステップＳ８２で読み出した値、すなわち抽出されている大当り決定用乱数の値にもとづいて当り／はずれを決定する（ステップＳ８４）。ここでは、大当り決定用乱数は０～２９９の範囲の値をとることにする。図１７に示すように、低確率時には例えばその値が「３」である場合に「大当り」と決定し、それ以外の値である場合には「はずれ」と決定する。高確率時には例えばその値が「３」，「７」，「７９」，「１０３」，「１０７」のいずれかである場合に「大当り」と決定し、それ以外の値である場合には「はずれ」と決定する。

【０１１５】

大当りと判定されたときには、ＣＰＵ５６は、確変判定用乱数（ランダム４）の値にもとづいて確変大当りとするか否か決定する（ステップＳ８５）。そして、確変大当りとすることに決定された場合には（ステップＳ８６）、確変フラグをセットする（ステップＳ８７）。なお、確変フラグは、リーチ種類の選択等で使用される。また、大当り図柄決定用乱数（ランダム３）を抽出しその値に従って大当り図柄を決定する（ステップＳ８８）。さらに、リーチ種類決定用乱数（ランダム６）を抽出しその値にもとづいてリーチ種類を決定する（ステップＳ８９）。

【０１１６】

はずれと判定された場合には、ＣＰＵ５６は、リーチとするか否か判定する（ステップＳ９０）。例えば、リーチ判定用の乱数であるランダム４の値が「１０５」～「１５３０」のいずれかである場合には、リーチとしないと決定する。そして、リーチ判定用乱数の値が「０」～「１０４」のいずれかである場合にはリーチとすることを決定する。リーチとすることを決定したときには、ＣＰＵ５６は、リーチ図柄の決定を行う。

【０１１７】

この実施の形態では、ランダム２－１の値に従って左右図柄を決定する（ステップＳ９１）。また、ランダム２－２の値に従って中図柄を決定する（ステップＳ９２）。すなわち、ランダム２－１およびランダム２－２の値の０～１５の値に対応したいずれかの図柄が停止図柄として決定される。ここで、決定された中図柄が左右図柄と一致した場合には、中図柄に対応した乱数の値に１加算した値に対応する図柄を中図柄の確定図柄として、大当り図柄と一致しないようにする。

【０１１８】

さらに、ＣＰＵ５６は、リーチ種類決定用乱数（ランダム６）を抽出しその値にもとづいてリーチ種類を決定する（ステップＳ８９）。ステップＳ９０において、リーチしないことに決定された場合には、ランダム２－１～２－３の値に応じて左右中図柄を決定する（ステップＳ９３）。

【０１１９】

以上のようにして、始動入賞にもとづく図柄変動の表示態様を大当りとするか、リーチ態様とするか、はずれとするか決定され、それぞれの停止図柄の組合せが決定される。

【０１２０】

なお、高確率状態において、次に大当りとなる確率が上昇するとともに、７セグメントＬＥＤによる可変表示器１０の可変表示の確定までの時間が短縮され、かつ、可変表示器１０の可変表示結果にもとづく当り時の可変入賞球装置１５の開放回数および開放時間が高められるようにパチンコ遊技機１が構成されていてもよいし、可変表示器１０の可変表示結果にもとづく当りの確率が高くなるように構成されていてもよい。また、それらのうちのいずれか一つまたは複数の状態のみが生ずるパチンコ遊技機１であってもよい。

【０１２１】

また、この実施の形態で用いられた乱数および乱数値の範囲は一例であって、どのような

乱数を用いてもよいし、範囲設定も任意である。

【０１２２】

図１８は、ＣＰＵ５６が実行する特別図柄プロセス処理のプログラムの一例を示すフローチャートである。図１８に示す特別図柄プロセス処理は、図１３のフローチャートにおけるステップＳ２５の具体的な処理である。ＣＰＵ５６は、特別図柄プロセス処理を行う際に、変動短縮タイマ減算処理（ステップＳ３１０）を行った後に、内部状態に応じて、図１８に示すステップＳ３００～Ｓ３０９のうちのいずれかの処理を行う。

【０１２３】

ステップＳ３１０の変動短縮タイマ減算処理では、特別図柄の変動時間短縮の条件を満たしているか否か（例えば、始動入賞検出時から、その始動入賞にもとづく処理が実行されるまでに所定時間が経過しているか否か）を確認するための変動短縮タイマを減算する処理が行われる。そして、ステップＳ３００～Ｓ３０９の各処理において、以下のような処理が実行される。

【０１２４】

特別図柄変動待ち処理（ステップＳ３００）：始動入賞口１４（この実施の形態では可変入賞球装置１５の入賞口）に打球入賞して始動口センサ１７がオンするのを待つ。始動口センサ１７がオンすると、始動入賞記憶数が満タンでなければ、始動入賞記憶数を＋１するとともに大当り決定用乱数を抽出する。すなわち、図１５に示された処理が実行される。

特別図柄判定処理（ステップＳ３０１）：特別図柄の可変表示が開始できる状態になると、始動入賞記憶数を確認する。始動入賞記憶数が０でなければ、抽出されている大当り決定用乱数の値に応じて大当りとするかはずれとするか決定する。すなわち、図１６に示された処理の前半が実行される。

停止図柄設定処理（ステップＳ３０２）：左右中図柄の停止図柄を決定する。すなわち、図１６に示された処理の中半が実行される。

【０１２５】

リーチ動作設定処理（ステップＳ３０３）：リーチ判定用乱数の値に応じてリーチ動作するか否か決定するとともに、リーチ種類決定用乱数の値に応じてリーチ時の変動期間を決定する。すなわち、図１６に示された処理の後半が実行される。

【０１２６】

全図柄変動開始処理（ステップＳ３０４）：可変表示部９において全図柄が変動開始されるように制御する。このとき、表示制御基板８０に対して、左右中最終停止図柄と変動態様を指令する情報とが送信される。処理を終えると、内部状態（プロセスフラグ）をステップＳ３０５に移行するように更新する。

【０１２７】

全図柄停止待ち処理（ステップＳ３０５）：所定時間（ステップＳ３１０の変動短縮タイマで示された時間）が経過すると、可変表示部９において表示される全図柄が停止されるように制御する。そして、停止図柄が大当り図柄の組み合わせである場合には、内部状態（プロセスフラグ）をステップＳ３０６に移行するように更新する。そうでない場合には、内部状態をステップＳ３００に移行するように更新する。

【０１２８】

大入賞口開放開始処理（ステップＳ３０６）：大入賞口を開放する制御を開始する。具体的には、カウンタやフラグを初期化するとともに、ソレノイド２１を駆動して大入賞口を開放する。また、大当りフラグ（大当り中であることを示すフラグ）のセットを行う。処理を終えると、内部状態（プロセスフラグ）をステップＳ３０７に移行するように更新する。

【０１２９】

大入賞口開放中処理（ステップＳ３０７）：大入賞口ラウンド表示の表示制御コマンドデータを表示制御基板８０に送出する制御や大入賞口の閉成条件の成立を確認する処理等を行う。最終的な大入賞口の閉成条件が成立したら、内部状態をステップＳ３０８に移行す

るように更新する。
【０１３０】
特定領域有効時間処理（ステップＳ３０８）：Ｖカウントスイッチ２２の通過の有無を監視して、大当り遊技状態継続条件の成立を確認する処理を行う。大当り遊技状態継続の条件が成立し、かつ、まだ残りラウンドがある場合には、内部状態をステップＳ３０６に移行するように更新する。また、所定の有効時間内に大当り遊技状態継続条件が成立しなかった場合、または、全てのラウンドを終えた場合には、内部状態をステップＳ３０９に移行するように更新する。
【０１３１】
大当り終了処理（ステップＳ３０９）：大当り遊技状態が終了したことを遊技者に報知するための表示を行う。その表示が終了したら、内部状態をステップＳ３００に移行するように更新する。
【０１３２】
上述したように、始動入賞口１４に打球が入賞すると、ＣＰＵ５６は、ステップＳ２５（図１３参照）の特別図柄プロセス処理において、大当りとするかはずれとするか、停止図柄、リーチ態様、確変とするかしないかを決定するが、その決定に応じた表示制御コマンドなどの制御コマンドを、表示制御手段などの電気部品制御手段に送出する。例えば表示制御手段では、主基板３１からの表示制御コマンドに応じて可変表示部９の表示制御が行われる。
【０１３３】
図１９は、普通図柄プロセス処理（ステップＳ２６）を示すフローチャートである。普通図柄プロセス処理では、ＣＰＵ５６は、ステップＳ６１のゲートスイッチ処理を実行した後に、普通図柄プロセスフラグの値に応じてステップＳ６２～Ｓ６６に示された処理のうちのいずれかの処理を実行する。
【０１３４】
図２０に示すように、ゲートスイッチ処理では、普通図柄変動開始の条件となる通過ゲート１１の打球通過にもとづくゲートスイッチ１２のオンを検出する（ステップＳ６１１）。ゲートスイッチ１２がオンしていたら、ゲート通過記憶カウンタが最大値（この例では「４」）に達しているか否か確認する（ステップＳ６１２）。達していなければ、ゲート通過記憶カウンタの値を＋１する（ステップＳ６１３）。なお、ゲート通過記憶カウンタの値に応じて通過記憶表示器４１のＬＥＤが点灯される。そして、ＣＰＵ５６は、当り判定用乱数（ランダム７）の値を抽出し、その値を記憶する（Ｓ６１４）。
【０１３５】
ステップＳ６２の普通図柄変動待ち処理では、ＣＰＵ５６は、普通図柄通過記憶カウンタの値が０以外であれば、普通図柄プロセスフラグの値を更新する。普通図柄通過記憶カウンタの値が０であれば何もしない。
【０１３６】
図２１は、この実施の形態での当り判定用乱数（ランダム７）と当り／はずれとの関係を示す説明図である。図２１に示すように、高確率のときには当り値は３～１２のいずれかであり、低確率のときには３、５または７である。当り判定用乱数の値が当り値と一致すれば、当りと決定される。なお、普通図柄の高確率時は、例えば確変時と一致する。
【０１３７】
図２２は、ステップＳ６３の普通図柄判定処理を示すフローチャートである。普通図柄判定処理では、ＣＰＵ５６は、ゲート通過記憶数＝１に対応する乱数値格納エリアに格納されている値を読み出すとともに（ステップＳ６３１）、ゲート通過記憶カウンタの値を１減らし、かつ、各乱数値格納エリアの値をシフトする（ステップＳ６３２）。すなわち、ゲート通過記憶カウンタ＝ｎ（ｎ＝２，３，４）に対応する乱数値格納エリアに格納されている値を、ゲート通過記憶カウンタ＝ｎ－１に対応する乱数値格納エリアに格納する。
【０１３８】
そして、ＣＰＵ５６は、ステップＳ６３１で読み出した値、すなわち抽出されている当り

判定用乱数の値にもとづいて当り／はずれを決定する（ステップＳ６３３）。すなわち、図２１に示された関係にもとづいて当り／はずれを決定する。そして、所定の乱数等にもとづいて普通図柄の停止図柄を決定する（ステップＳ６３４）。例えば、普通図柄が０～９の数字であり、当り図柄が「３」，「７」であるとすると、当りとする場合には停止図柄を「３」または「７」に決定し、はずれの場合には「３」，「７」以外の値に決定する。

【０１３９】

また、普通図柄の停止図柄を表示制御基板８０に通知するために、停止図柄を示す表示制御コマンドを送信するための制御を行う（ステップＳ６３５）。具体的には、所定の格納領域（ＲＡＭ）に停止図柄を示す表示制御コマンドを格納し、コマンド送出要求のフラグをセットする。そのフラグは、遊技制御処理におけるデータ出力処理（ステップＳ２９）で参照される。次いで、普通図柄変動開始を示す表示制御コマンドを送信するための制御を行う（ステップＳ６３６）。具体的には、所定の格納領域（ＲＡＭ）に普通図柄変動開始を示す表示制御コマンドを格納し、コマンド送出要求のフラグをセットする。

【０１４０】

そして、普通図柄変動時間タイマをスタートする（ステップＳ６３７）。例えば、高確率時には、普通図柄変動時間タイマに５．１秒に相当する値を設定する。低確率時には、普通図柄変動時間タイマに２９．２秒に相当する値を設定する。また、普通図柄プロセスフラグを普通図柄変動処理を示す値に更新する（ステップＳ６３８）。

【０１４１】

可変表示器１０における普通図柄の変動制御は、表示制御手段によって実行される。表示制御手段は、普通図柄変動開始を示す表示制御コマンドを受信したら普通図柄の変動を開始する。そして、後述する普通図柄変動停止を示す表示制御コマンドを受信したら普通図柄の変動を停止し、通知されている停止図柄を表示する。

【０１４２】

ステップＳ６４の普通図柄変動処理では、例えば図２３に示すように、普通図柄変動時間タイマがタイムアウトしたか否か確認する（ステップＳ６４１）。タイムアウトしていたら、普通図柄プロセスフラグを普通図柄停止処理を示す値に更新する（ステップＳ６４２）。

【０１４３】

ステップＳ６５の普通図柄停止処理では、例えば図２４に示すように普通図柄変動停止を示す表示制御コマンドを送信するための制御を行う（ステップＳ６５１）。そして、当りとすることに決定されているときには（ステップＳ６５２）、普通電動役物当りフラグを設定（これと共に対応する試験用の信号をＯＮ）すると共に、普通図柄プロセスフラグを始動入賞口開閉処理を示す値に更新する（ステップＳ６５３）。始動入賞口開閉処理では、所定回数だけ所定期間始動入賞口（可変入賞球装置１５）を開放する制御が行われる。また、はずれとすることに決定されているときには、普通図柄プロセスフラグを普通図柄変動待ち処理を示す値に更新する（ステップＳ６５４）。

【０１４４】

なお、始動入賞口開閉処理で用いられる開放パターンは、例えば、低確率時には、可変入賞球装置１５が１回だけ０．２秒間開放するようなパターンである。また、高確率時には、可変入賞球装置１５が１．１５秒間開放した後４．４秒の閉成期間をおいて再度１．１５秒間開放するようなパターンである。可変入賞球装置１５は、開放パターンに従って開閉制御される。なお、この実施の形態では、可変入賞球装置１５は、始動入賞口１４と兼用されている。

【０１４５】

図２５は、電源基板９１０の電源監視回路からの電圧変化信号にもとづくＮＭＩに応じて実行される停電発生ＮＭＩ処理の一例を示すフローチャートである。停電発生ＮＭＩ処理において、ＣＰＵ５６は、まず、停電時などの電源断時直前の割込許可／禁止状態をバックアップするために、割込禁止フラグの内容をパリティフラグに格納する（ステップＳ４

１）。次いで、割込禁止に設定する（ステップＳ４２）。停電発生ＮＭＩ処理ではＲＡＭ内容の保存を確実にするためにチェックサムの生成処理を行う。その処理中に他の割込処理が行われたのではチェックサムの生成処理が完了しないうちにＣＰＵが動作し得ない電圧にまで低下してしまうことが考えられるので、まず、他の割込が生じないような設定がなされる。なお、停電発生ＮＭＩ処理におけるステップＳ４４～Ｓ５０は、電力供給停止時処理の一例である。

なお、割込処理中では他の割込がかからないような仕様のＣＰＵを用いている場合には、ステップＳ４２の処理は不要である。

【０１４６】

次いで、ＣＰＵ５６は、バックアップフラグが既にセットされているか否か確認する（ステップＳ４２）。バックアップフラグが既にセットされていれば、以後の処理を行わない。バックアップフラグがセットされていなければ、以下の電力供給停止時処理を実行する。すなわち、ステップＳ４４からステップＳ５０の処理を実行する。

【０１４７】

まず、各レジスタの内容をバックアップＲＡＭ領域に格納する（ステップＳ４４）。その後、バックアップフラグをセットする（ステップＳ４５）。そして、バックアップＲＡＭ領域のバックアップチェックデータ領域に適当な初期値を設定し（ステップＳ４６）、初期値およびバックアップＲＡＭ領域のデータについて順次排他的論理和をとったあと反転し（ステップＳ４７）、最終的な演算値をバックアップパリティデータ領域に設定する（ステップＳ４８）。また、ＲＡＭアクセス禁止状態にする（ステップＳ４９）。電源電圧が低下していくときには、各種信号線のレベルが不安定になってＲＡＭ内容が化ける可能性があるが、このようにＲＡＭアクセス禁止状態にしておけば、バックアップＲＡＭ内のデータが化けることはない。

【０１４８】

さらに、ＣＰＵ５６は、主基板３１に搭載されている全ての出力ポートに対してクリア信号を出力する。すると、全ての出力ポートは、クリア信号によりクリアされオフ状態とされる（ステップＳ５０）。このように、電源断処理の際に出力ポートをクリアする構成としたことで、停止状態となる前に大入賞口を閉成させることができる。さらに、停止状態となる前に可変入賞球装置１５を閉成させるなど、他の電気部品についても作動を停止させた状態で電源断状態とすることができる。従って、主基板３１により制御される各電気部品を適切な動作停止状態とすることができる。なお、出力ポートの一部をクリアする構成としてもよい。

【０１４９】

次いで、ＣＰＵ５６は、ループ処理にはいる。すなわち、何らの処理もしない状態になる。従って、図６に示されたリセットＩＣ６５１からのシステムリセット信号によって外部から動作禁止状態にされる前に、内部的に動作停止状態になる。よって、電源断時に確実にＣＰＵ５６は動作停止する。その結果、上述したＲＡＭアクセス禁止の制御および動作停止制御によって、電源電圧が低下していくことに伴って生ずる可能性がある異常動作に起因するＲＡＭの内容破壊等を確実に防止することができる。

【０１５０】

なお、この実施の形態では、停電発生ＮＭＩ処理では最終部でプログラムをループ状態にしたが、ホールト（ＨＡＬＴ）命令を発行するように構成してもよい。

【０１５１】

また、レジスタの内容をＲＡＭ領域に格納した後にセットされるバックアップフラグは、上述したように、電源投入時において復旧すべきバックアップデータがあるか否か（停電からの復旧か否か）を判断する際に使用される。また、ステップＳ４１からＳ５０の処理は、ＣＰＵ５６がシステムリセット回路６５からのシステムリセット信号を受ける前に完了する。換言すれば、システムリセット回路６５からのシステムリセット信号を受ける前に完了するように、電圧監視回路の検出電圧の設定が行われている。

【０１５２】

この実施の形態では、電力供給停止時処理開始時に、バックアップフラグの確認が行われる。そして、バックアップフラグが既にセットされている場合には電力供給停止時処理を実行しない。上述したように、バックアップフラグは、必要なデータのバックアップが完了し、その後電力供給停止時処理が完了したことを示すフラグである。従って、例えば、リセット待ちのループ状態で何らかの原因で再度ＮＭＩが発生したとしても、電力供給停止時処理が重複して実行されてしまうようなことはない。

【０１５３】

ただし、割込処理中では他の割込がかからないような仕様のＣＰＵを用いている場合には、ステップＳ４３の判断は不要である。

【０１５４】

図２６は、バックアップパリティデータ作成方法の一例を説明するための説明図である。ただし、図２６に示す例では、簡単のために、バックアップデータＲＡＭ領域のデータのサイズを３バイトとする。電源電圧低下にもとづく停電発生処理において、図２６に示すように、バックアップチェックデータ領域に、初期データ（この例では００Ｈ）が設定される。次に、「００Ｈ」と「Ｆ０Ｈ」の排他的論理和がとられ、その結果と「１６Ｈ」の排他的論理和がとられる。さらに、その結果と「ＤＦＨ」の排他的論理和がとられる。そして、その結果（この例では「３９Ｈ」）を反転して得られた値（この例では「Ｃ６Ｈ」）がバックアップパリティデータ領域に設定される。

【０１５５】

電源が再投入されたときには、停電復旧処理においてパリティ診断が行われる。バックアップ領域の全データがそのまま保存されていれば、電源再投入時に、図２６に示すようなデータがバックアップ領域に設定されている。

【０１５６】

ステップＳ４の処理において、ＣＰＵ５６は、電源発生ＮＭＩ処理で実行された処理と同様の処理を行う。すなわち、バックアップチェックデータ領域に、初期データ（この例では００Ｈ）が設定され、「００Ｈ」と「Ｆ０Ｈ」の排他的論理和がとられ、その結果と「１６Ｈ」の排他的論理和がとられる。さらに、その結果と「ＤＦＨ」の排他的論理和がとられる。そして、その結果（この例では「３９Ｈ」）を反転した最終演算結果を得る。バックアップ領域の全データがそのまま保存されていれば、最終的な演算結果は、「Ｃ６Ｈ」、すなわちバックアップチェックデータ領域に設定されているデータと一致する。バックアップＲＡＭ領域内のデータにビット誤りが生じていた場合には、最終的な演算結果は「Ｃ６Ｈ」にならない。

【０１５７】

よって、ＣＰＵ５６は、最終的な演算結果とバックアップチェックデータ領域に設定されているデータとを比較して、一致すればパリティ診断正常とする。一致しなければ、パリティ診断異常とする。

【０１５８】

以上のように、この実施の形態では、遊技制御手段には、遊技機の電源が断しても、所定期間電源バックアップされる記憶手段（この例ではバックアップＲＡＭ）が設けられ、電源投入時に、ＣＰＵ５６（具体的にはＣＰＵ５６が実行するプログラム）は、記憶手段がバックアップ状態にあればバックアップデータにもとづいて遊技状態を回復させる遊技状態復旧処理（ステップＳ６）を行うように構成される。

【０１５９】

この実施の形態では、図７に示されたように電源基板９１０に電源監視回路が搭載され、図６に示されたように主基板３１にシステムリセット回路６５が搭載されている。そして、電源電圧が低下していくときに、システムリセット回路６５がローレベルのシステムリセット信号を発生する時期は、電源監視回路（この例では電源監視用ＩＣ９０２）がローレベルのＮＭＩ割込信号を発生する時期よりも遅くなるように設定されている。さらに、システムリセット回路６５からのローレベルのシステムリセット信号は、ＣＰＵ５６のリセット端子に入力されている。

【０１６０】
すると、ＣＰＵ５６は、電源監視手段（電源監視用ＩＣ９０２）からの電圧低下信号にもとづいて停電発生処理（電力供給停止時処理）を実行した後にループ状態に入るのであるが、ループ状態において、リセット状態に入ることになる。すなわち、ＣＰＵ５６の動作が完全に停止する。＋５Ｖ電源電圧値以下においては、ＣＰＵ５６の正常な動作が担保できない（即ち、動作の管理ができない状態が発生する）が、ＣＰＵ５６は正常に動作できる電源が供給されている状態でリセット状態になるので、不定データにもとづいて異常動作してしまうことは防止される。
【０１６１】
このように、この実施の形態では、ＣＰＵ５６が、電源監視回路からの検出出力の入力に応じてループ状態に入るとともに、システムリセット回路６５からの検出出力の入力に応じてシステムリセットされるように構成されている。従って、電源断時に確実なデータ保存が行われ、遊技者に不利益がもたらされることが防止される。
【０１６２】
なお、この実施の形態では、電源監視用ＩＣ９０２と、システムリセット回路６５は、同一の電源電圧を監視しているが、異なる電源電圧を監視してもよい。例えば、電源基板９１０の電源監視回路が＋３０Ｖ電源電圧を監視し、システムリセット回路６５が＋５Ｖ電源電圧を監視してもよい。そして、システムリセット回路６５がローレベルのシステムリセット信号を発生するタイミングは電源監視回路がＮＭＩ割込信号を発生するタイミングに対して遅くなるように、システムリセット回路６５のしきい値レベル（システムリセット信号を発生する電圧レベル）が設定される。例えば、しきい値は４．２５Ｖである。４．２５Ｖは、通常時の電圧より低いが、ＣＰＵ５６が暫くの間動作しうる程度の電圧である。なお、システムリセット回路６５に設けられた遅延手段の遅延時間（本例では、コンデンサの容量）を調整して、システムリセット回路６５がローレベルのシステムリセット信号を発生するタイミングを電源監視回路がＮＭＩ割込信号を発生するタイミングに対して遅らせるようにしてもよい。
【０１６３】
また、上記の実施の形態では、ＣＰＵ５６は、マスク不能割込端子（ＮＭＩ端子）を介して電源基板からのＮＭＩ割込信号（電源監視手段からのＮＭＩ割込信号）を検知したが、ＮＭＩ割込信号をマスク可能割込割込端子（ＩＮＴ端子）に導入してもよい。その場合には、割込処理（ＩＮＴ処理）で電力供給停止時処理が実行される。また、入力ポートを介して電源基板からのＮＭＩ割込信号を検知してもよい。その場合には、メイン処理において入力ポートの監視が行われる。
【０１６４】
また、ＮＭＩ割込信号に変えて、ＩＮＴ端子を介して電源基板からの割込信号を検知する場合に、メイン処理のステップＳ１１における遊技制御処理の開始時に割込マスクをセットし、遊技制御処理の終了時に割込マスクを解除するようにしてもよい。そのようにすれば、遊技制御処理の開始前および終了後に割込がかかることになって、遊技制御処理が中途で中断されることはない。従って、払出制御コマンドを払出制御基板３７に送出しているときなどにコマンド送出が中断されてしまうようなことはない。よって、停電が発生するようなときでも、払出制御コマンド等は確実に送出完了する。
【０１６５】
また、この実施の形態では、停電発生処理（電力供給停止時処理）において、既にデータがバックアップされ電力供給停止時処理が既に実行されたことを示すバックアップフラグがセットされている場合には電力供給停止時処理を実行しないように構成されている。電源が断する過程では、再度ＮＭＩが発生する可能性がある。すると、停電発生処理においてバックアップフラグの確認を行わない場合には、再度発生したＮＭＩによって再度電力供給停止時処理が実行される。
【０１６６】
最初に実行された正規の電力供給停止時処理では、レジスタの内容をバックアップＲＡＭ

に格納する処理が行われる（図２５におけるステップＳ４４参照）。最初に実行された正規の電力供給停止時処理後のリセット待ちの状態では電源電圧は徐々に低下していくので、レジスタの内容が破壊される可能性もある。すなわち、レジスタ値は、電源断が検出されたときの状態（最初にＮＭＩが発生したとき）から変化している可能性がある。そのような状態で再度電力供給停止時処理が実行されると、電源断が検出されたときの状態のレジスタ値とは異なる値がバックアップＲＡＭに格納されてしまう。すると、電源復旧時に実行される停電復旧処理において、電源断が検出されたときの状態のレジスタ値とは異なる値がレジスタに復旧されてしまう。その結果、電源断時の遊技状態とは異なる遊技状態が再現されてしまう可能性が生ずる。

【０１６７】

以下、遊技状態復旧処理について説明する。

図２７は、図８のステップＳ６に示された遊技状態復旧処理の一例を示すフローチャートである。この例では、ＣＰＵ５６は、バックアップＲＡＭに保存されていた値を各レジスタに復元する（ステップＳ５１）。そして、バックアップＲＡＭに保存されていたデータにもとづいて停電時の遊技状態を確認して復帰させる。すなわち、バックアップＲＡＭに保存されていたデータにもとづいて、ソレノイド回路５９を介してソレノイド１６やソレノイド２１を駆動し、始動入賞口１４や開閉板２０の開閉状態の復旧を行う（ステップＳ５２，Ｓ５３）。また、電源断中でも保存されていた特別図柄プロセスフラグおよび普通図柄プロセスフラグの値に応じて、電源断時の特別図柄プロセス処理の進行状況および普通図柄プロセス処理の進行状況に対応した制御コマンドを、表示制御基板８０、ランプ制御基板３５および音声制御基板７０に送出する（ステップＳ５３）。

【０１６８】

以上のように、遊技状態復旧処理では、復元された内部状態に応じて、各種電気部品の状態復元が行われるとともに、表示制御基板８０、ランプ制御基板３５および音声制御基板７０に対して、制御状態を電源断時の状態に戻すための制御コマンド（電源断時の制御状態を生じさせるための制御コマンド）が送出される。そのような制御コマンドは、一般に、電源断前に最後に送出された１つまたは複数の制御コマンドである。

【０１６９】

その結果、この実施の形態では、遊技状態復旧処理によって、以下のような状態復旧が可能である。

【０１７０】

始動入賞口１４および大入賞口（開閉板２０）の状態が復元される。表示制御手段によって制御される普通図柄の表示状態（可変表示器１０の表示状態）は、電源断時に変動中であった場合を除いて復元される。表示制御手段によって制御される特別図柄の表示状態（可変表示部９の表示状態）は、電源断時に変動中であった場合を除いて復元される。さらに、可変表示部９に表示される背景やキャラクタは、特別図柄変動中および大当り遊技中であった場合を除いて復元される。

【０１７１】

特別図柄の変動中に電源断となった場合には、可変表示パターンの変動時間（例えば１０秒）および既に実行した時間（例えば４秒）の情報がバックアップされる。そして、主基板３１のＣＰＵ５６は、復旧時に、表示パターンを示す表示制御コマンドおよび停止図柄を示す表示制御コマンドを表示制御基板８０に出力し、残り時間（例えば６秒）経過後に、図柄を停止させるため表示制御コマンドを出力する。従って、電源断時に特別図柄の変動中であった場合には、復旧時に、可変表示部９において、残りの時間（例えば６秒）に応じた可変表示がなされる。なお、復旧時に表示制御基板８０に対して出力される表示パターンを示す表示制御コマンドは、電源断前に出力された表示パターンを示す表示制御コマンドと同じものであってもよいが、「停電復旧中です」のような画像を表示させるためのコマンドであってもよい。その場合、残りの時間（例えば６秒）だけ「停電復旧中です」の表示がなされる。なお、特別図柄の変動中に電源断となった場合の普通図柄の表示状態についても同様の制御が行われる。

【０１７２】
なお、大当り遊技中に電源断となった場合にも、復旧時に、特別図柄の変動中に電源断となった場合と同様に、ラウンド中あるいはラウンド間のインターバルの残り時間について、表示、音、ランプ、ソレノイド２１などの制御が行われる。その場合、主基板３１のＣＰＵ５６は、表示制御基板８０に対して電源断前に出力した確定時の図柄（停止図柄）を指定する表示制御コマンドを出力する。よって、ラウンド中あるいはラウンド間の大当り図柄による演出が可能となり（大当り図柄で大当り演出する機種について）、また、大当り終了後の変動開始時に表示する図柄も表示制御手段が認識することができる。
【０１７３】
不測の電源断からの復旧時に、ランプ制御手段が制御する装飾ランプ２５、始動記憶表示器１８、ゲート通過記憶表示器４１、賞球ランプ５１および球切れランプ５２の表示状態も復元される。また、遊技効果ランプ・ＬＥＤ２８ａ，２８ｂ，２８ｃの表示状態は、特別図柄変動中および大当り遊技中であった場合を除いて復元される。ただし、電源断時に大当り遊技中であった場合には、各制御区間の最初の状態に復元可能である。各制御区間とは、例えば、大当り開始報知状態、大入賞口開放前状態、大入賞口開放中状態、大当り終了報知状態である。なお、電源断時に特別図柄変動中であって、電源復旧した場合には、上述した可変表示部９や可変表示装置１０の表示制御と同様に、残り時間分だけ遊技効果ランプ・ＬＥＤ２８ａ，２８ｂ，２８ｃの表示状態を制御するようにしてもよいが、消灯または停電復旧時特有のパターンで点灯／点滅するようにしてもよい。
【０１７４】
不測の電源断からの復旧時に、音声制御手段が制御する音発生状態は、特別図柄変動中および大当り遊技中であった場合を除いて復元される。ただし、電源断時に大当り遊技中であった場合には、各制御区間の最初の状態に復元可能である。なお、電源断時に特別図柄変動中であって、電源復旧した場合には、上述した可変表示部９や可変表示装置１０の表示制御と同様に、残り時間分だけ音発生状態を制御するようにしてもよいが、無音または停電復旧時特有の音声パターン（例えば「停電復旧中です」との音声）を出力するようにしてもよい。
【０１７５】
なお、この実施の形態では、電源断からの復旧時に、主基板３１の遊技制御手段から表示制御手段、ランプ制御手段および音声制御手段に対して状態復元のための制御コマンドが送出されるが、表示制御手段、ランプ制御手段および音声制御手段が電源バックアップされる場合には、主基板３１からの制御コマンドを用いることなく、表示制御手段、ランプ制御手段および音声制御手段が独自に制御状態を復元するように構成してもよい。
【０１７６】
また、後述するように、払出制御基板３７に搭載されている払出制御手段は、電源バックアップされているので、電源断からの復旧時に、賞球払出状態および球貸し制御状態は、電源断時の状態に復旧する。この実施の形態では、発射制御基板は払出制御手段に接続されているので、発射制御基板９１における制御状態も同様に復元される。
【０１７７】
遊技状態を電源断時の状態に復帰させると、この実施の形態では、ＣＰＵ５６は、前回の電源断時の割込許可／禁止状態を復帰させるために、バックアップＲＡＭに保存されていたパリティフラグの値を確認する（ステップＳ５５）。パリティフラグがクリアであれば、割込許可設定を行う（ステップＳ５６）。一方、パリティフラグがオンであれば、そのまま（ステップＳ１ａで設定された割込禁止状態のまま）遊技状態復旧処理を終える。
【０１７８】
なお、図２７では、遊技状態復旧処理が終了するとメイン処理にリターンするようになっているが、実際には、電力供給停止時処理において保存されているスタックポインタが指すスタックエリア（バックアップＲＡＭ領域にある）に記憶されているアドレス（電源断時のＮＭＩ割込発生時に実行されていたアドレス）をプログラムカウンタに書き戻してからＲＥＴ命令を発行するので、ＮＭＩ発生時に実行していたアドレスに戻る。

【０１７９】
上述したように、初期設定処理を開始した後、復旧処理を終える前まで、または初期化処理を終える前までの間は、割込禁止状態とされている。従って、割込みにより処理が中断されることを防止することができる。その結果、初期設定、バックアップデータ記憶領域の内容に応じて行われる電源断時の状態に復旧させるか否かの判断、および復旧処理（または初期化処理）を確実に完了させることができる。なお、上記のように復旧処理を終える前まで割込禁止状態とする構成とした場合であっても、電源断時の割込禁止／許可状態がパリティフラグに保存されているので、復旧処理において電源断時の割込禁止／許可状態を確実に復旧させることができる。
【０１８０】
なお、上記の実施の形態では、遊技制御手段において、データ保存処理および復旧処理が行われる場合について説明したが、払出制御手段、音声制御手段、ランプ制御手段および表示制御手段におけるＲＡＭの一部も電源バックアップされ、払出制御手段、表示制御手段、音制御手段およびランプ制御手段も、上述したような処理を行ってもよい。ただし、払出制御手段、表示制御手段、音制御手段およびランプ制御手段は、復旧時にコマンド送出処理を行う必要はない。
【０１８１】
図２８は、払出制御コマンドのコマンド形態の一例を示す説明図である。この実施の形態では、払出制御コマンドは２バイト構成であり、１バイト目はＭＯＤＥ（コマンドの分類）を表し、２バイト目はＥＸＴ（コマンドの種類）を表す。なお、図２８に示されたコマンド形態は一例であって他のコマンド形態を用いてもよい。
【０１８２】
図２９は、払出制御コマンドの内容の一例を示す説明図である。図２９に示された例において、コマンドＦＦ００（Ｈ）は、払出可能状態を指定する払出制御コマンドである。コマンドＦＦ０１（Ｈ）は、払出停止状態を指定する払出制御コマンドである。また、コマンドＦ０ＸＸ（Ｈ）は、賞球個数を指定する払出制御コマンドである。２バイト目の「ＸＸ」が払出個数を示す。
【０１８３】
払出制御手段は、主基板３１の遊技制御手段からＦＦ０１（Ｈ）の払出制御コマンドを受信すると賞球払出および球貸しを停止する状態となり、ＦＦ００（Ｈ）の払出制御コマンドを受信すると賞球払出および球貸しができる状態になる。また、賞球個数を指定する払出制御コマンドを受信すると、受信したコマンドで指定された個数に応じた賞球払出制御を行う。
【０１８４】
図３０は、払出制御コマンドの送出形態の一例を示すタイミング図である。この実施の形態では、払出制御コマンドは２バイト構成であり、例えば、図３０に示されるように、払出制御信号の１バイト目および２バイト目が出力されているときに、それぞれＩＮＴ信号がオン（この例ではローレベル）になる。ＩＮＴ信号のオン期間は例えば１μｓ以上であり、１バイト目と２バイト目との間には例えば１０μｓ以上の期間があけられる。
【０１８５】
なお、払出制御コマンドは、払出制御手段が認識可能に１回だけ送出される。認識可能とは、この例では、ＩＮＴ信号がオン状態になることであり、認識可能に１回だけ送出されるとは、この例では、払出制御信号の１バイト目および２バイト目のそれぞれに応じてＩＮＴ信号が１回だけオン状態になることである。
【０１８６】
なお、図３１に示すように、払出制御コマンドを１バイト構成としてもよい。その場合、８ビットの払出制御信号ＣＤ～ＣＤ７によって払出制御コマンドが出力される。そして、払出制御信号が出力されているときに、ＩＮＴ信号がオン（この例ではローレベル）になる。ＩＮＴ信号のオン期間は例えば１μｓ以上である。払出制御手段は、ＩＮＴ信号に応じた割込処理によって払出制御信号ＣＤ～ＣＤ７を入力する。

【０１８７】
次に、遊技制御手段以外の電気部品制御手段においてデータ保存や出力ポートのクリアおよび復旧処理が行われる場合の例として、払出制御手段においてデータ保存、出力ポートのクリア、および復旧が行われる場合について説明する。
【０１８８】
図３２は、払出制御用ＣＰＵ３７１周りの一構成例を示すブロック図である。図３２に示すように、第１の電源監視回路（第１の電源監視手段）からの電圧低下信号が、バッファ回路９６０を介して払出制御用ＣＰＵ３７１のマスク不能割込端子（ＸＮＭＩ端子）に接続されている。第１の電源監視回路は、遊技機が使用する各種直流電源のうちのいずれかの電源の電圧を監視して電源電圧低下を検出する回路である。この実施の形態では、ＶＳＬの電源電圧を監視して電圧値が所定値以下になるとローレベルの電圧低下信号を発生する。ＶＳＬは、遊技機で使用される直流電圧のうちで最大のものであり、この例では＋３０Ｖである。従って、払出制御用ＣＰＵ３７１は、割込処理によって電源断の発生を確認することができる
【０１８９】
この実施の形態で用いられる払出制御用ＣＰＵ３７１も、主基板３１のＣＰＵ５６と同様に、ＰＩＯおよびＣＴＣを内蔵している。ただし、この実施の形態では内蔵ＰＩＯを使用しない。その場合には、例えば、全ポートを入力モードとして、全ポートをグラウンドレベルに接続する。
【０１９０】
また、主基板３１のＣＰＵ５６と同様に、払出制御用ＣＰＵ３７１も、割込モード０～２のいずれかに設定可能であり、ＣＴＣはタイマモードまたはカウンタモードで動作可能である。この実施の形態では、内蔵ＣＴＣのチャネル３がタイマモードで使用され、チャネル２がカウンタモードで使用される。また、チャネル３はタイマ割込の発生源として使用され、チャネル２は払出制御コマンド受信用として使用される。
【０１９１】
払出制御用ＣＰＵ３７１のＣＬＫ／ＴＲＧ２端子には、主基板３１からのＩＮＴ信号が接続されている。ＣＬＫ／ＴＲＧ２端子にクロック信号が入力されると、払出制御用ＣＰＵ３７１に内蔵されているタイマカウンタレジスタＣＬＫ／ＴＲＧ２（ＣＴＣのチャネル２のカウンタ）の値がダウンカウントされる。そして、レジスタ値が０になると割込が発生する。従って、タイマカウンタレジスタＣＬＫ／ＴＲＧ２の初期値を「１」に設定しておけば、ＩＮＴ信号の入力に応じて割込が発生することになる。
【０１９２】
払出制御基板３７には、システムリセット回路９７５も搭載されているが、この実施の形態では、システムリセット回路９７５は、第２の電源監視回路（第２の電源監視手段）も兼ねている。すなわち、リセットＩＣ９７６は、電源投入時に、外付けのコンデンサに容量で決まる所定時間だけ出力をローレベルとし、所定時間が経過すると出力をハイレベルにする。また、リセットＩＣ９７６は、電源基板９１０に搭載されている第１の電源監視回路が監視する電源電圧と等しい電源電圧であるＶＳＬの電源電圧を監視して電圧値が所定値（例えば＋９Ｖ）以下になるとローレベルの電圧低下信号を発生する。従って、電源断時には、リセットＩＣ９７６からの電圧低下信号がローレベルになることによって払出制御用ＣＰＵ３７１がシステムリセットされる。なお、図３２に示すように、電圧低下信号はリセット信号と同じ出力信号である。
【０１９３】
リセットＩＣ９７６が電源断を検知するための所定値は、通常時の電圧より低いが、払出制御用ＣＰＵ３７１が暫くの間動作しうる程度の電圧である。また、リセットＩＣ９７６が、払出制御用ＣＰＵ３７１が必要とする電圧（この例では＋５Ｖ）よりも高い電圧を監視するように構成されているので、払出制御用ＣＰＵ３７１が必要とする電圧に対して監視範囲を広げることができる。従って、より精密な監視を行うことができる。
【０１９４】

＋５Ｖ電源から電力が供給されていない間、払出制御用ＣＰＵ３７１の内蔵ＲＡＭの少なくとも一部は、電源基板から供給されるバックアップ電源がバックアップ端子に接続されることによってバックアップされ、遊技機に対する電源が断しても内容は保存される。そして、＋５Ｖ電源が復旧すると、システムリセット回路９７５からリセット信号が発せられるので、払出制御用ＣＰＵ３７１は、通常の動作状態に復帰する。そのとき、必要なデータがバックアップされているので、停電等からの復旧時には停電発生時の遊技状態に復帰することができる。

【０１９５】

以上のように、この実施の形態では、電源基板９１０に搭載されている第１の電源監視回路が、遊技機で使用される直流電圧のうちで最も高い電源ＶＳＬの電圧を監視して、その電源の電圧が所定値を下回ったら電圧低下信号（電源断検出信号）を発生する。電源断検出信号が出力されるタイミングでは、ＩＣ駆動電圧は、まだ各種回路素子を十分駆動できる電圧値になっている。従って、ＩＣ駆動電圧で動作する払出制御基板３７の払出制御用ＣＰＵ３７１が所定の電力供給停止時処理を行うための動作時間が確保されている。

【０１９６】

なお、ここでも、第１の電源監視回路は、遊技機で使用される直流電圧のうちで最も高い電源ＶＳＬの電圧を監視することになるが、電源断検出信号を発生するタイミングが、ＩＣ駆動電圧で動作する電気部品制御手段が所定の電力供給停止時処理を行うための動作時間が確保されるようなタイミングであれば、監視対象電圧は、最も高い電源ＶＳＬの電圧でなくてもよい。すなわち、少なくともＩＣ駆動電圧よりも高い電圧を監視すれば、電気部品制御手段が所定の電力供給停止時処理を行うための動作時間が確保されるようなタイミングで電源断検出信号を発生することができる。

【０１９７】

その場合、上述したように、監視対象電圧は、賞球カウントスイッチ３０１Ａ等の遊技機の各種スイッチに供給される電圧が＋１２Ｖであることから、電源断時のスイッチオン誤検出の防止も期待できる電圧であることが好ましい。すなわち、スイッチに供給される電圧（スイッチ電圧）である＋１２Ｖ電源電圧が落ち始める以前の段階で、電圧低下を検出できることが好ましい。よって、少なくともスイッチ電圧よりも高い電圧を監視することが好ましい。

【０１９８】

なお、図３２に示された構成では、システムリセット回路９７５は、電源投入時に、コンデンサの容量で決まる期間のローレベルを出力し、その後ハイレベルを出力する。すなわち、リセット解除タイミングは１回だけである。しかし、図６に示された主基板３１の場合と同様に、複数回のリセット解除タイミングが発生するような回路構成を用いてもよい。

【０１９９】

図３３は、払出制御用ＣＰＵ３７１のメイン処理を示すフローチャートである。メイン処理では、払出制御用ＣＰＵ３７１は、まず、必要な初期設定を行う（ステップＳ７０１）。

【０２００】

図３４は、ステップＳ７０１の初期設定処理を示すフローチャートである。初期設定処理において、払出制御用ＣＰＵ３７１は、まず、割込禁止に設定する（ステップＳ７０１ａ）。次に、払出制御用ＣＰＵ３７１は、割込モードを割込モード２に設定し（ステップＳ７０１ｂ）、スタックポインタにスタックポインタ指定アドレスを設定する（ステップＳ７０１ｃ）。また、払出制御用ＣＰＵ３７１は、内蔵デバイスレジスタの初期化を行い（ステップＳ７０１ｄ）、ＣＴＣおよびＰＩＯの初期化（ステップＳ７０１ｅ）を行った後に、ＲＡＭをアクセス可能状態に設定する（ステップＳ７０１ｆ）。

【０２０１】

この実施の形態では、内蔵ＣＴＣのうちの一つのチャネルがタイマモードで使用される。従って、ステップＳ７０１ｄの内蔵デバイスレジスタの設定処理およびステップＳ７０１

ｅの処理において、使用するチャネルをタイマモードに設定するためのレジスタ設定、割込発生を許可するためのレジスタ設定および割込ベクタを設定するためのレジスタ設定が行われる。そして、そのチャネルによる割込が上述したタイマ割込として用いられる。なお、タイマ割込を例えば２ｍｓ毎に発生させたい場合は、初期値として２ｍｓに相当する値が所定のレジスタ（時間定数レジスタ）に設定される。

【０２０２】

なお、タイマモードに設定されたチャネルに設定される割込ベクタは、タイマ割込処理の先頭番地に相当するものである。具体的は、Ｉレジスタに設定された値と割込ベクタとでタイマ割込処理の先頭番地が特定される。タイマ割込処理ではタイマ割込フラグがセットされ、メイン処理でタイマ割込フラグがセットされていることが検知されると、払出制御処理が実行される。すなわち、タイマ割込処理では、電気部品制御処理の一例である払出制御処理を実行するための設定がなされる。

【０２０３】

また、内蔵ＣＴＣのうちの他の一つのチャネルがカウンタモードで使用される。従って、ステップＳ７０１ｄの内蔵デバイスレジスタの設定処理およびステップＳ７０１ｅの処理において、使用するチャネルをカウンタモードに設定するためのレジスタ設定、割込発生を許可するためのレジスタ設定および割込ベクタを設定するためのレジスタ設定が行われる。

【０２０４】

カウンタモードに設定されたチャネルに設定される割込ベクタは、後述するコマンド受信割込処理の先頭番地に相当するものである。具体的は、Ｉレジスタに設定された値と割込ベクタとでコマンド受信割込処理の先頭番地が特定される。

【０２０５】

この実施の形態では、払出制御用ＣＰＵ３７１でも割込モード２が設定される。従って、内蔵ＣＴＣのカウントアップにもとづく割込処理を使用することができる。また、ＣＴＣが送出した割込ベクタに応じた割込処理開始番地を設定することができる。

【０２０６】

ＣＴＣのチャネル２（ＣＨ２）のカウントアップにもとづく割込は、上述したタイマカウンタレジスタＣＬＫ／ＴＲＧ２の値が「０」になったときに発生する割込である。従って、例えばステップＳ７０１ｅにおいて、タイマカウンタレジスタＣＬＫ／ＴＲＧ２に初期値「１」が設定される。また、ＣＴＣのチャネル３（ＣＨ３）のカウントアップにもとづく割込は、ＣＰＵの内部クロック（システムクロック）をカウントダウンしてレジスタ値が「０」になったら発生する割込であり、後述する２ｍｓタイマ割込として用いられる。具体的には、ＣＨ３のレジスタ値はシステムクロックの１／２５６周期で減算される。ステップＳ７０１ｅにおいて、ＣＨ３のレジスタには、初期値として２ｍｓに相当する値が設定される。なお、この実施の形態では、ＣＨ２に関する割込番地は００７４Ｈであり、ＣＨ３に関する割込番地は００７６Ｈである。

【０２０７】

そして、払出制御用ＣＰＵ３７１は、払出制御用のバックアップＲＡＭ領域にバックアップデータが存在しているか否かの確認を行う（ステップＳ７０２）。すなわち、例えば、主基板３１のＣＰＵ５６の処理と同様に、電源断時にセットされるバックアップフラグがセット状態になっているか否かによって、バックアップデータが存在しているか否か確認する。バックアップフラグがセット状態になっている場合には、バックアップデータありと判断する。バックアップデータなしと判断された場合には、前回の電源オフ時に未払出の遊技球がなかったことになり、内部状態を電源断時の状態に戻す必要がない。従って、払出制御用ＣＰＵ３７１は、停電復旧時でない電源投入時に実行される初期化処理を実行する（ステップＳ７０２，Ｓ７０３）。

【０２０８】

バックアップＲＡＭ領域にバックアップデータが存在している場合には、払出制御用ＣＰＵ３７１は、バックアップＲＡＭ領域のデータチェック（この例ではパリティチェック）

を行う（ステップＳ７０４）。不測の電源断が生じた後に復旧した場合には、バックアップＲＡＭ領域のデータは保存されていたはずであるから、チェック結果は正常になる。チェック結果が正常でない場合には、内部状態を電源断時の状態に戻すことができないので、停電復旧時でない電源投入時に実行される初期化処理を実行する（ステップＳ７０５，Ｓ７０３）。

【０２０９】

チェック結果が正常であれば、払出制御用ＣＰＵ３７１は、内部状態を電源断時の状態に戻すための払出状態復旧処理を行う（ステップＳ７０６）。そして、バックアップＲＡＭ領域に保存されていたＰＣ（プログラムカウンタ）の指すアドレスに復帰する（ステップＳ７０７）。

【０２１０】

通常の初期化処理の実行（ステップＳ７０３）を終えると、払出制御用ＣＰＵ３７１により実行されるメイン処理は、タイマ割込フラグの監視（ステップＳ７０８）の確認が行われるループ処理に移行する。

【０２１１】

なお、この実施の形態では、ステップＳ７０２でバックアップデータの有無が確認された後、バックアップデータが存在する場合にステップＳ７０４でバックアップ領域のチェックが行われたが、逆に、バックアップ領域のチェック結果が正常であったことが確認された後に、バックアップデータの有無の確認が行われるようにしてもよい。また、バックアップデータの有無の確認、またはバックアップ領域のチェックの何れか一方を確認することによって、停電復旧処理を実行するか否かを判断するように構成してもよい。

【０２１２】

また、例えば停電復旧処理を実行するか否か判断する場合のパリティチェック（ステップＳ７０４）の際などに、すなわち、遊技状態を復旧するか否か判断する際に、保存されていたＲＡＭデータにおける払出遊技球数データ等によって、遊技機が払出待機状態（払出途中でない状態）であることが確認されたら、払出状態復旧処理を行わずに初期化処理を実行するようにしてもよい。

【０２１３】

通常の初期化処理では、図３５に示すように、レジスタおよびＲＡＭのクリア処理（ステップＳ９０１）が行われ、所定の初期値の設定が行われる（ステップＳ９０２）。そして、初期設定処理（ステップＳ７０１ａ）において割込禁止とされているので、初期化処理を終える前に割込が許可される（ステップＳ９０３）。

【０２１４】

この実施の形態では、払出制御用ＣＰＵ３７１のＣＴＣのＣＨ３が繰り返しタイマ割込を発生するように設定される。また、繰り返し周期は２ｍｓに設定される。そして、図３６に示すように、タイマ割込が発生すると、払出制御用ＣＰＵ３７１は、タイマ割込フラグをセットする（ステップＳ７１１）。なお、図３６には割込を許可することも明示されているが（ステップＳ７１０）、２ｍｓタイマ割込処理では、最初に割込許可状態に設定される。すなわち、２ｍｓタイマ割込処理中には割込許可状態になっている。

【０２１５】

払出制御用ＣＰＵ３７１は、ステップＳ７０８において、タイマ割込フラグがセットされたことを検出すると、タイマ割込フラグをリセットするとともに（ステップＳ７０９）、払出制御処理を実行する（ステップＳ７１０）。以上の制御によって、この実施の形態では、払出制御処理は２ｍｓ毎に起動されることになる。なお、この実施の形態では、タイマ割込処理ではフラグセットのみがなされ、払出制御処理はメイン処理において実行されるが、タイマ割込処理で払出制御処理を実行してもよい。

【０２１６】

払出制御用ＣＰＵ３７１は、電源投入時に、バックアップＲＡＭ領域のデータを確認するだけで、通常の初期設定処理を行うのか払出中の状態を復元するのか決定できる。すなわち、簡単な判断によって、未払出の遊技球について払出処理再開を行うことができる。さ

らに、この実施の形態では、主基板３１における遊技制御と同様に、パリティチェックコードによって記憶内容保存の確実化が図られている。

【０２１７】

図３７は、払出制御用ＣＰＵ３７１が内蔵するＲＡＭの使用例を示す説明図である。この例では、バックアップＲＡＭ領域に総合個数記憶（例えば２バイト）および貸し球個数記憶が形成されている。総合個数記憶は、主基板３１の側から指示された払出個数の総数を記憶するものである。貸し球個数記憶は、未払出の球貸し個数を記憶するものである。

【０２１８】

図３８は、割込処理による払出制御コマンド受信処理を示すフローチャートである。主基板３１からの払出制御用のＩＮＴ信号は払出制御用ＣＰＵ３７１のＣＬＫ／ＴＲＧ２端子に入力されている。よって、主基板３１からのＩＮＴ信号がオン状態になると、払出制御用ＣＰＵ３７１に割込がかかり、図３８に示す払出制御コマンドの受信処理が開始される。この実施の形態では、受信した払出制御コマンドを格納するための１２バイトの確定コマンドバッファ領域が設けられている。そして、受信した払出制御コマンドの格納位置を示すためにコマンド受信個数カウンタが用いられる。なお、払出制御コマンドは、２バイト構成であるから、実質的には６個の払出制御コマンドを確定コマンドバッファ領域に格納可能である。

【０２１９】

払出制御コマンドの受信処理において、払出制御用ＣＰＵ３７１は、まず、払出制御コマンドデータの入力に割り当てられている入力ポート３７２ａからデータを読み込む（ステップＳ８５１）。そして、２バイト構成の払出制御コマンドのうちの１バイト目であるか否か確認する（ステップＳ８５２）。１バイト目であるか否かは、受信したコマンドの先頭ビットが「１」であるか否かによって確認される。先頭ビットが「１」であるのは、２バイト構成である払出制御コマンドのうちのＭＯＤＥバイト（１バイト目）のはずである（図２８参照）。そこで、払出制御用ＣＰＵ３７１は、先頭ビットが「１」であれば、有効な１バイト目を受信したとして、受信したコマンドを確定コマンドバッファ領域におけるコマンド受信個数カウンタが示す確定コマンドバッファに格納する（ステップＳ８５３）。

【０２２０】

払出制御コマンドのうちの１バイト目でなければ、１バイト目を既に受信したか否か確認する（ステップＳ８５４）。既に受信したか否かは、受信バッファ（確定コマンドバッファ）に有効なデータが設定されているか否かによって確認される。

【０２２１】

１バイト目を既に受信している場合には、受信した１バイトのうちの先頭ビットが「０」であるか否か確認する。そして、先頭ビットが「０」であれば、有効な２バイト目を受信したとして、受信したコマンドを、確定コマンドバッファ領域におけるコマンド受信個数カウンタ＋１が示す確定コマンドバッファに格納する（ステップＳ８５５）。先頭ビットが「０」であるのは、２バイト構成である払出制御コマンドのうちのＥＸＴバイト（２バイト目）のはずである（図２８参照）。なお、ステップＳ８５４における確認結果が１バイト目を既に受信したである場合には、２バイト目として受信したデータのうちの先頭ビットが「０」でなければ処理を終了する。

【０２２２】

ステップＳ８５５において、２バイト目のコマンドデータを格納すると、コマンド受信個数カウンタに２を加算する（ステップＳ８５６）。そして、コマンド受信カウンタが１２以上であるか否か確認し（ステップＳ８５７）、１２以上であればコマンド受信個数カウンタをクリアする（ステップＳ８５８）。図３８には割込許可に設定することも明示されているが（ステップＳ８５９）、コマンド受信割込処理では、最後に割込許可にされる。すなわち、コマンド受信割込処理中は割込禁止状態になっている。上述したように、２ｍｓタイマ割込処理中は割込許可状態になっているので、２ｍｓタイマ割込中にコマンド受信割込が発生した場合には、コマンド受信割込処理が優先して実行される。また、コマン

ド受信割込処理中に２ｍｓタイマ割込が発生しても、その割込処理は待たされる。このように、この実施の形態では、主基板３１からのコマンド受信処理の処理優先度が高くなっている。

【０２２３】

図３９は、ステップＳ７１０の払出制御処理を示すフローチャートである。払出制御処理において、払出制御用ＣＰＵ３７１は、まず、中継基板７２を介して入力ポート３７２ｂに入力される賞球カウントスイッチ３０１Ａ、球貸しカウントスイッチ３０１Ｂがオンしたか否かを判定する（スイッチ処理：ステップＳ７５１）。

【０２２４】

次に、払出制御用ＣＰＵ３７１は、センサ（例えば、払出モータ２８９の回転数を検出するモータ位置センサ）からの信号入力状態を確認してセンサの状態を判定する等の処理を行う（入力判定処理：ステップＳ７５２）。払出制御用ＣＰＵ３７１は、さらに、受信した払出制御コマンドを解析し、解析結果に応じた処理を実行する（コマンド解析実行処理：ステップＳ７５３）。

【０２２５】

次いで、払出制御用ＣＰＵ３７１は、主基板３１から払出停止指示コマンドを受信していたら払出停止状態に設定し、払出開始指示コマンドを受信していたら払出停止状態の解除を行う（ステップＳ７５４）。また、プリペイドカードユニット制御処理を行う（ステップＳ７５５）。

【０２２６】

次いで、払出制御用ＣＰＵ３７１は、球貸し要求に応じて貸し球を払い出す制御を行う（ステップＳ７５６）。さらに、払出制御用ＣＰＵ３７１は、総合個数記憶に格納された個数の賞球を払い出す賞球制御処理を行う（ステップＳ７５７）。そして、払出制御用ＣＰＵ３７１は、出力ポート３７２ｃおよび中継基板７２を介して球払出装置９７の払出機構部分における払出モータ２８９に対して駆動信号を出力し、ステップＳ７５６の球貸し制御処理またはステップＳ７５７の賞球制御処理で設定された回転数分払出モータ２８９を回転させる払出モータ制御処理を行う（ステップＳ７５８）。

【０２２７】

なお、この実施の形態では、払出モータ２８９としてステッピングモータが用いられ、払出モータ２８９を制御するために１－２相励磁方式が用いられる。従って、具体的には、払出モータ制御処理において、８種類の励磁パターンデータが繰り返し払出モータ２８９に出力される。また、この実施の形態では、各励磁パターンデータが４ｍｓずつ出力される。

【０２２８】

次いで、エラー検出処理が行われ、その結果に応じてエラー表示ＬＥＤ３７４に所定の表示を行う（エラー処理：ステップＳ７５９）。検出されるエラーとして、例えば、次の８種類がある。

【０２２９】

賞球経路エラー：賞球払出動作終了したとき、または払出モータ２８９が１回転したときに賞球カウントスイッチ３０１Ａが１個も遊技球の通過を検出しなかったとき。エラー表示ＬＥＤ３７４に「０」が表示される。

【０２３０】

球貸し経路エラー：球貸しの払出動作終了したとき、または払出モータ２８９が１回転したときに球貸しカウントスイッチ３０１Ｂが１個も遊技球の通過を検出しなかったとき。エラー表示ＬＥＤ３７４に「１」が表示される。

【０２３１】

賞球カウントスイッチ球詰まりエラー：賞球カウントスイッチ３０１Ａが０．５秒以上オンを検出したとき。エラー表示ＬＥＤ３７４に「２」が表示される。

【０２３２】

球貸しカウントスイッチ球詰まりエラー：球貸しカウントスイッチ３０１Ｂが０．５秒以

上オンを検出したとき。エラー表示ＬＥＤ３７４に「３」が表示される。
【０２３３】
払出モータ球噛みエラー：払出モータ２８９が正常に回転しないとき。具体的には、払出モータ位置センサのオンが所定期間以上継続したり、オフが所定期間以上継続した場合。エラー表示ＬＥＤ３７４に「４」が表示される。なお、払出モータ球噛みエラーが生じた場合には、払出制御用ＣＰＵ３７１は、５０ｍｓの基準励磁相の出力を行った後、１－２相励磁の励磁パターンデータのうちの４種類の励磁パターンデータを８ｍｓ毎に出力することによる払出モータ２８９の逆回転と正回転を繰り返す。
【０２３４】
プリペイドカードユニット未接続エラー：ＶＬ信号のオフが検出されたとき。エラー表示ＬＥＤ３７４に「５」が表示される。
【０２３５】
プリペイドカードユニット通信エラー：規定のタイミング以外でプリペイドカードユニット５０から信号出力されたことを検出したとき。エラー表示ＬＥＤ３７４に「６」が表示される。
【０２３６】
払出停止状態：主基板３１から払出停止を示す払出制御コマンドを受信したとき。エラー表示ＬＥＤ３７４に「７」が表示される。なお、主基板３１から払出開始を示す払出制御コマンドを受信したときには、その時点から２００２ｍｓ後に、払出停止状態から払出可能状態に復帰する。
【０２３７】
さらに、外部接続端子（図示せず）から出力する情報信号を制御する処理を行う（出力処理：ステップＳ７６０）。なお、情報信号は、貸し球の払出一単位（例えば２５個）ごとに所定時間オンとなり、続いて所定時間オフを出力する信号である。
【０２３８】
図４０は、ステップＳ７５１のスイッチ処理の一例を示すフローチャートである。スイッチ処理において、払出制御用ＣＰＵ３７１は、賞球カウントスイッチ３０１Ａがオン状態を示しているか否か確認する（ステップＳ７５１ａ）。オン状態を示していれば、払出制御用ＣＰＵ３７１は、賞球カウントスイッチオンカウンタを＋１する（ステップＳ７５１ｂ）。賞球カウントスイッチオンカウンタは、賞球カウントスイッチ３０１Ａのオン状態を検出した回数を計数するためのカウンタである。
【０２３９】
そして、賞球カウントスイッチオンカウンタの値をチェックし（ステップＳ７５１ｃ）、その値が２になっていれば、１個の賞球の払出が行われたと判断する。１個の賞球の払出が行われたと判断した場合には、払出制御用ＣＰＵ３７１は、賞球未払出カウンタ（総合個数記憶に格納されている賞球数）を－１する（ステップＳ７５１ｄ）。
【０２４０】
ステップＳ７５１ａにおいて賞球カウントスイッチ３０１Ａがオン状態でないことが確認されると、払出制御用ＣＰＵ３７１は、賞球カウントスイッチオンカウンタをクリアする（ステップＳ７５１ｅ）。そして、この実施の形態では、球貸しカウントスイッチ３０１Ｂがオン状態を示しているか否か確認する（ステップＳ７５１ｆ）。オン状態を示していれば、払出制御用ＣＰＵ３７１は、球貸しカウントスイッチオンカウンタを＋１する（ステップＳ７５１ｇ）。球貸しカウントスイッチオンカウンタは、球貸しカウントスイッチ３０１Ｂのオン状態を検出した回数を計数するためのカウンタである。
【０２４１】
そして、球貸しカウントスイッチオンカウンタの値をチェックし（ステップＳ７５１ｈ）、その値が２になっていれば、１個の貸し球の払出が行われたと判断する。１個の貸し球の払出が行われたと判断した場合には、払出制御用ＣＰＵ３７１は、貸し球未払出個数カウンタ（貸し球個数記憶に格納されている貸し球数）を－１する（ステップＳ７５１ｉ）。

【０２４２】
ステップＳ７５１ｆにおいて球貸しカウントスイッチ３０１Ｂがオン状態でないことが確認されると、払出制御用ＣＰＵ３７１は、球貸しカウントスイッチオンカウンタをクリアする（ステップＳ７５１ｊ）。
【０２４３】
図４１は、ステップＳ７５３のコマンド解析実行処理の一例を示すフローチャートである。コマンド解析実行処理において、払出制御用ＣＰＵ３７１は、確定コマンドバッファ領域中に受信コマンドがあるか否かの確認を行う（ステップＳ７５３ａ）。受信コマンドがあれば、受信した払出制御コマンドが払出個数指示コマンドであるか否かの確認を行う（ステップＳ７５３ｂ）。なお、確定コマンドバッファ領域中に複数の受信コマンドがある場合には、受信した払出制御コマンドが払出個数指示コマンドであるか否かの確認は、最も前に受信された受信された受信コマンドについて行われる。
【０２４４】
受信した払出制御コマンドが払出個数指示コマンドであれば、払出個数指示コマンドで指示された個数を総合個数記憶に加算する（ステップＳ７５３ｃ）。すなわち、払出制御用ＣＰＵ３７１は、主基板３１のＣＰＵ５６から送られた払出個数指示コマンドに含まれる賞球数をバックアップＲＡＭ領域（総合個数記憶）に記憶する。
【０２４５】
なお、払出制御用ＣＰＵ３７１は、必要ならば、コマンド受信個数カウンタの減算や確定コマンドバッファ領域における受信コマンドシフト処理を行う。
【０２４６】
図４２は、ステップＳ７５４の払出停止状態設定処理の一例を示すフローチャートである。払出停止状態設定処理において、払出制御用ＣＰＵ３７１は、確定コマンドバッファ領域中に受信コマンドがあるか否かの確認を行う（ステップＳ７５４ａ）。確定コマンドバッファ領域中に受信コマンドがあれば、受信した払出制御コマンドが払出停止指示コマンドであるか否かの確認を行う（ステップＳ７５４ｂ）。払出停止指示コマンドであれば、払出制御用ＣＰＵ３７１は、払出停止状態に設定する（ステップＳ７５４ｃ）。
【０２４７】
ステップＳ７５４ｂで受信コマンドが払出停止指示コマンドでないことを確認すると、受信した払出制御コマンドが払出開始指示コマンドであるか否かの確認を行う（ステップＳ７５４ｄ）。払出開始指示コマンドであれば、払出停止状態を解除する（ステップＳ７５４ｅ）。
【０２４８】
図４３は、ステップＳ７５５のプリペイドカードユニット制御処理の一例を示すフローチャートである。プリペイドカードユニット制御処理において、払出制御用ＣＰＵ３７１は、カードユニット制御用マイクロコンピュータより入力されるＶＬ信号を検知したか否かを確認する（ステップＳ７５５ａ）。ＶＬ信号を検知していなければ、ＶＬ信号非検知カウンタを＋１する（ステップＳ７５５ｂ）。また、払出制御用ＣＰＵ３７１は、ＶＬ信号非検知カウンタの値が本例では１２５であるか否か確認する（ステップＳ７５５ｃ）。ＶＬ信号非検知カウンタの値が１２５であれば、払出制御用ＣＰＵ３７１は、発射制御基板９１への発射制御信号出力を停止して、駆動モータ９４を停止させる（ステップＳ７５５ｄ）。
【０２４９】
以上の処理によって、１２５回（２ｍｓ×１２５＝２５０ｍｓ）継続してＶＬ信号のオフが検出されたら、球発射禁止状態に設定される。
【０２５０】
ステップＳ７５５ａにおいてＶＬ信号を検知していれば、払出制御用ＣＰＵ３７１は、ＶＬ信号非検知カウンタをクリアする（ステップＳ７５５ｅ）。そして、払出制御用ＣＰＵ３７１は、発射制御信号出力を停止していれば（ステップＳ７５５ｆ）、発射制御基板９１への発射制御信号出力を開始して駆動モータ９４を動作可能状態にする（ステップＳ７

５５ｇ）。
【０２５１】
図４４および図４５は、ステップＳ７５６の球貸し制御処理の一例を示すフローチャートである。なお、この実施の形態では、連続的な払出数の最大値を貸し球の一単位（例えば２５個）とするが、連続的な払出数の最大値は他の数であってもよい。
【０２５２】
球貸し制御処理において、払出制御用ＣＰＵ３７１は、貸し球払出中であるか否かの確認を行い（ステップＳ５１１）、貸し球払出中であれば図４５に示す球貸し中の処理に移行する。なお、貸し球払出中であるか否かは、後述する球貸し処理中フラグの状態によって判断される。貸し球払出中でなければ、賞球の払出中であるか否か確認する（ステップＳ５１２）。賞球の払出中であるか否は、後述する賞球処理中フラグの状態によって判断される。
【０２５３】
貸し球払出中でも賞球払出中でもなければ、払出制御用ＣＰＵ３７１は、カードユニット５０から球貸し要求があったか否かを確認する（ステップＳ５１３）。要求があれば、球貸し処理中フラグをオンするとともに（ステップＳ５１４）、２５（球貸し一単位数：ここでは１００円分）をバックアップＲＡＭ領域の貸し球個数記憶に設定する（ステップＳ５１５）。そして、払出制御用ＣＰＵ３７１は、ＥＸＳ信号をオンする（ステップＳ５１６）。また、球払出装置９７の下方の球振分部材３１１を球貸し側に設定するために振分用ソレノイド３１０を駆動する（ステップＳ５１７）。さらに、払出モータ２８９をオンして（ステップＳ５１８）、図４５に示す球貸し中の処理に移行する。
【０２５４】
なお、払出モータ２８９をオンするのは、厳密には、カードユニット５０が受付を認識したことを示すためにＢＲＱ信号をＯＦＦとしてからである。なお、球貸し処理中フラグはバックアップＲＡＭ領域に設定される。
【０２５５】
図４５は、払出制御用ＣＰＵ３７１による払出制御処理における球貸し中の処理を示すフローチャートである。球貸し処理では、払出モータ２８９がオンしていなければオンする。なお、この実施の形態では、ステップＳ７５１のスイッチ処理で、球貸しカウントスイッチ３０１Ｂの検出出力による遊技球の払出がなされたか否かの確認を行うので、球貸し制御処理では貸し球個数記憶の減算などは行われない。球貸し制御処理において、払出制御用ＣＰＵ３７１は、貸し球通過待ち時間中であるか否かの確認を行う（ステップＳ５１９）。貸し球通過待ち時間中でなければ、貸し球の払出を行い（ステップＳ５２０）、払出モータ２８９の駆動を終了すべきか（一単位の払出動作が終了したか）否かの確認を行う（ステップＳ５２１）。具体的には、所定個数の払出に対応した回転が完了したか否かを確認する。所定個数の払出に対応した回転は、払出モータ位置センサの出力によって監視される。所定個数の払出に対応した回転が完了した場合には、払出制御用ＣＰＵ３７１は、払出モータ２８９の駆動を停止し（ステップＳ５２２）、貸し球通過待ち時間の設定を行う（ステップＳ５２３）。
【０２５６】
なお、ステップＳ５２０の球貸し処理では、払出モータ位置センサのオンとオフとがタイマ監視されるが、所定時間以上のオン状態またはオフ状態が継続したら、払出制御用ＣＰＵ３７１は、払出モータ球噛みエラーが生じたと判断する。
【０２５７】
ステップＳ５１９で貸し球通過待ち時間中であれば、払出制御用ＣＰＵ３７１は、貸し球通過待ち時間が終了したか否かの確認を行う（ステップＳ５２４）。貸し球通過待ち時間は、最後の払出球が払出モータ２８９によって払い出されてから球貸しカウントスイッチ３０１Ｂを通過するまでの時間である。貸し球通過待ち時間の終了を確認すると、一単位の貸し球は全て払い出された状態であるので、カードユニット５０に対して次の球貸し要求の受付が可能になったことを示すためにＥＸＳ信号をオフにする（ステップＳ５２４）

。また、振分ソレノイドをオフするとともに（ステップＳ５２５）、払出モータ２８９をオフして（ステップＳ５２６）、さらに球貸し処理中フラグをオフする（ステップＳ５２７）。なお、貸し玉通過待ち時間が経過するまでに最後の払出球が球貸しカウントスイッチ３０１Ｂを通過しなかった場合には、球貸し経路エラーとされる。また、この実施の形態では、賞球も球貸しも同じ払出装置で行われる。

【０２５８】

なお、球貸し要求の受付を示すＥＸＳ信号をオフにした後、所定期間内に再び球貸し要求信号であるＢＲＱ信号がオンしたら、振分ソレノイドおよび払出モータをオフせずに球貸し処理を続行するようにしてもよい。すなわち、所定単位（この例では１００円単位）毎に球貸し処理を行うのではなく、球貸し処理を連続して実行するように構成することもできる。

【０２５９】

貸し球個数記憶の内容は、遊技機の電源が断しても、所定期間電源基板９１０のバックアップ電源によって保存される。従って、所定期間中に電源が回復すると、払出制御用ＣＰＵ３７１は、貸し球個数記憶の内容にもとづいて球貸し処理を継続することができる。

【０２６０】

図４６および図４７は、ステップＳ７５７の賞球制御処理の一例を示すフローチャートである。なお、この例では、連続的な払出数の最大値を貸し球の一単位と同数（例えば２５個）とするが、連続的な払出数の最大値は他の数であってもよい。

【０２６１】

賞球制御処理において、払出制御用ＣＰＵ３７１は、貸し球払出中であるか否か確認する（ステップＳ５３１）。貸し球払出中であるか否かは、球貸し処理中フラグの状態によって判断される。貸し球払出中でなければ賞球の払出中であるか否か確認し（ステップＳ５３２）、賞球の払出中であれば図４７に示す賞球中の処理に移行する。賞球の払出中であるか否かは、後述する賞球処理中フラグの状態によって判断される。

【０２６２】

貸し球払出中でも賞球払出中でもなければ、払出制御用ＣＰＵ３７１は、カードユニット５０からの球貸し準備要求があるか否か確認する（ステップＳ５３３）。球貸し準備要求があるか否かは、カードユニット５０から入力されるＢＲＤＹ信号のオン（要求あり）またはオフ（要求なし）を確認することによって行われる。

【０２６３】

カードユニット５０からの球貸し準備要求がなければ、払出制御用ＣＰＵ３７１は、総合個数記憶に格納されている賞球数（未払出の賞球数）が０でないか否か確認する（ステップＳ５３４）。総合個数記憶に格納されている賞球数が０でなければ、賞球制御用ＣＰＵ３７１は、賞球処理中フラグをオンし（ステップＳ５３５）、総合個数記憶の値が２５以上であるか否か確認する（ステップＳ５３６）。なお、賞球処理中フラグは、バックアップＲＡＭ領域に設定される。

【０２６４】

総合個数記憶に格納されている賞球数が２５以上であると、払出制御用ＣＰＵ３７１は、２５個分の遊技球を払い出すまで払出モータ２８９を回転させるように払出モータ２８９に対して駆動信号を出力するために、２５個払出動作の設定を行う（ステップＳ５３７）。総合個数記憶に格納されている賞球数が２５以上でなければ、払出制御用ＣＰＵ３７１は、総合個数記憶に格納されている全ての遊技球を払い出すまで払出モータ２８９を回転させるように駆動信号を出力するために、全個数払出動作の設定を行う（ステップＳ５３８）。次いで、払出モータ２８９をオンする（ステップＳ５３８）。なお、振分ソレノイドはオフ状態であるから、球払出装置９７の下方の球振分部材は賞球側に設定されている。そして、図４７に示す賞球制御処理における賞球払出中の処理に移行する。

【０２６５】

図４７は、払出制御用ＣＰＵ３７１による払出制御処理における賞球中の処理の一例を示すフローチャートである。賞球制御処理では、払出モータ２８９がオンしていなければオ

ンする。なお、この実施の形態では、ステップＳ７５１のスイッチ処理で、賞球カウントスイッチ３０１Ａの検出出力による遊技球の払出がなされたか否かの確認を行うので、賞球制御処理では総合個数記憶の減算などは行われない。賞球中の処理において、払出制御用ＣＰＵ３７１は、賞球通過待ち時間中であるか否かの確認を行う（ステップＳ５４０）。賞球通過待ち時間中でなければ、賞球払出を行い（ステップＳ５４１）、払出モータ２８９の駆動を終了すべきか（２５個または２５個未満の所定の個数の払出動作が終了したか）否かの確認を行う（ステップＳ５４２）。具体的には、所定個数の払出に対応した回転が完了したか否かを確認する。所定個数の払出に対応した回転は、払出モータ位置センサの出力によって監視される。所定個数の払出に対応した回転が完了した場合には、払出制御用ＣＰＵ３７１は、払出モータ２８９の駆動を停止し（ステップＳ５４３）、賞球通過待ち時間の設定を行う（ステップＳ５４２）。賞球通過待ち時間は、最後の払出球が払出モータ２８９によって払い出されてから賞球カウントスイッチ３０１Ａを通過するまでの時間である。

【０２６６】

一方、ステップＳ５４０にて賞球通過待ち時間中であれば、払出制御用ＣＰＵ３７１は、賞球通過待ち時間が終了したか否かの確認を行う（ステップＳ５４４）。貸し球通過待ち時間が終了した時点は、ステップＳ５３７またはステップＳ５３８で設定された賞球が全て払い出された状態である。そこで、払出制御用ＣＰＵ３７１は、払出モータ２８９をオフするとともに（ステップＳ５４５）、賞球処理中フラグをオフする（ステップＳ５４６）。賞球通過待ち時間が経過するまでに最後の払出球が賞球カウントスイッチ３０１Ａを通過しなかった場合には、賞球経路エラーとされる。

【０２６７】

なお、この実施の形態では、ステップＳ５１１、ステップＳ５３１の判断によって球貸しが賞球処理よりも優先されることになるが、賞球処理が球貸しに優先するようにしてもよい。

【０２６８】

総合個数記憶および貸し球個数記憶の内容は、遊技機の電源が断しても、所定期間電源基板９１０のバックアップ電源によって保存される。従って、所定期間中に電源が回復すると、払出制御用ＣＰＵ３７１は、総合個数記憶の内容にもとづいて払出処理を継続することができる。

【０２６９】

なお、払出制御用ＣＰＵ３７１は、主基板３１から指示された賞球個数を賞球個数記憶で総数として管理したが、賞球数毎（例えば１５個、１０個、６個）に管理してもよい。例えば、賞球数毎に対応した個数カウンタを設け、払出個数指定コマンドを受信すると、そのコマンドで指定された個数に対応する個数カウンタを＋１する。そして、個数カウンタに対応した賞球払出が行われると、その個数カウンタを－１する（この場合、払出制御処理にて減算処理を行うようにする）。その場合にも、各個数カウンタはバックアップＲＡＭ領域に形成される。よって、遊技機の電源が断しても、所定期間中に電源が回復すれば、払出制御用ＣＰＵ３７１は、各個数カウンタの内容にもとづいて賞球払出処理を継続することができる。

【０２７０】

図４８は、電源基板９１０の電源監視回路からの電圧変化信号にもとづくＮＭＩに応じて実行される停電発生ＮＭＩ処理の一例を示すフローチャートである。なお、この実施の形態では、ＮＭＩ割込番地は００６６Ｈである。停電発生ＮＭＩ処理において、払出制御用ＣＰＵ３７１は、まず、割込禁止フラグの内容をパリティフラグに格納する（ステップＳ８０１）。次いで、割込禁止に設定する（ステップＳ８０２）。停電発生ＮＭＩ処理では、本例では主基板３１において実行された処理と同様に、ＲＡＭ内容の保存を確実にするためのチェックサムの生成処理を行う。その処理中に他の割込処理が行われたのではチェックサムの生成処理が完了しないうちに払出制御用ＣＰＵ３７１が動作し得ない電圧にまで低下してしまうことがことも考えられるので、まず、他の割込が生じないような設定が

なされる。なお、停電発生ＮＭＩ処理におけるステップＳ８０４～Ｓ８１０は、電力供給停止時処理の一例である。

【０２７１】

なお、割込処理中では他の割込がかからないような仕様のＣＰＵを用いている場合には、ステップＳ８０２の処理は不要である。

【０２７２】

次いで、払出制御用ＣＰＵ３７１は、バックアップフラグが既にセットされているか否か確認する（ステップＳ８０３）。バックアップフラグが既にセットされていれば、以後の処理を行わない。バックアップフラグがセットされていなければ、以下の電力供給停止時処理を実行する。すなわち、ステップＳ８０４からステップＳ８１０の処理を実行する。

【０２７３】

まず、各レジスタの内容をバックアップＲＡＭ領域に格納する（ステップＳ８０４）。その後、バックアップフラグをセットする（ステップＳ８０５）。そして、バックアップＲＡＭ領域のバックアップチェックデータ領域に適当な初期値を設定し（ステップＳ８０６）、初期値およびバックアップＲＡＭ領域のデータについて順次排他的論理和をとったあと反転し（ステップＳ８０７）、最終的な演算値をバックアップパリティデータ領域に設定する（ステップＳ８０８）。また、ＲＡＭアクセス禁止状態にする（ステップＳ８０９）。電源電圧が低下していくときには、各種信号線のレベルが不安定になってＲＡＭ内容が化ける可能性があるが、このようにＲＡＭアクセス禁止状態にしておけば、バックアップＲＡＭ内のデータが化けることはない。

【０２７４】

さらに、払出制御用ＣＰＵ３７１は、全ての出力ポート（この実施の形態では、出力ポート３７２ｃ，３７２ｇ，３７２ｅ、およびＩ／Ｏポート３７２ｆの出力ポート部分）に対してクリア信号を出力する。従って、全ての出力ポートは、クリア信号によりオフ状態とされる（ステップＳ８１０）。このように、電源断処理の際に出力ポートをクリアすれば、停止状態となる前に、例えば、駆動状態にある払出モータ２８９の作動を停止させることができる。すなわち、各電気部品について作動を停止させた状態で電源断状態とすることができる。従って、払出制御基板３７により制御される各電気部品を適切な動作停止状態とすることができる。なお、出力ポートの一部をクリアする構成としてもよい。

【０２７５】

次いで、払出制御用ＣＰＵ３７１は、ループ処理にはいる。すなわち、何らの処理もしない状態になる。従って、図３２に示されたリセットＩＣ９７６からのシステムリセット信号によって外部から動作禁止状態にされる前に、内部的に動作停止状態になる。よって、電源断時に確実に払出制御用ＣＰＵ３７１は動作停止する。その結果、上述したＲＡＭアクセス禁止の制御および動作停止制御によって、電源電圧が低下していくことに伴って生ずる可能性がある異常動作に起因するＲＡＭの内容破壊等を確実に防止することができる。

【０２７６】

なお、この実施の形態では、停電発生ＮＭＩ処理では最終部でプログラムをループ状態にしたが、ホールト（ＨＡＬＴ）命令を発行するように構成してもよい。

【０２７７】

また、レジスタの内容をＲＡＭ領域に格納した後にセットされるバックアップフラグは、上述したように、電源投入時において復旧すべきバックアップデータがあるか否か（停電からの復旧か否か）を判断する際に使用される。また、ステップＳ８０１からＳ８１０の処理は、払出制御用ＣＰＵ３７１がシステムリセット回路９７５からのシステムリセット信号を受ける前に完了する。換言すれば、システムリセット回路９７５からのシステムリセット信号を受ける前に完了するように、電圧監視回路の検出電圧の設定が行われている。

【０２７８】

この実施の形態では、電力供給停止時処理開始時に、バックアップフラグの確認が行われ

る。そして、バックアップフラグが既にセットされている場合には電力供給停止時処理を実行しない。上述したように、バックアップフラグは、必要なデータのバックアップが完了し、その後電力供給停止時処理が完了したことを示すフラグである。従って、例えば、リセット待ちのループ状態で何らかの原因で再度ＮＭＩが発生したとしても、電力供給停止時処理が重複して実行されてしまうようなことはない。

【０２７９】

ただし、割込処理中では他の割込がかからないような仕様のＣＰＵを用いている場合には、ステップＳ８０３の判断は不要である。

【０２８０】

また、この実施の形態では、払出制御用ＣＰＵ３７１は、マスク不能外部割込端子（ＮＭＩ端子）を介して電源基板からのＮＭＩ割込信号（電源監視手段からのＮＭＩ割込信号）を検知したが、ＮＭＩ割込信号をマスク可能割込割込端子（ＩＮＴ端子）に導入してもよい。その場合には、ＩＮＴ処理によって図４８に示された停電発生ＮＭＩ処理が実行される。また、入力ポートを介してＮＭＩ割込信号を検知してもよい。その場合には、払出制御用ＣＰＵ３７１が実行するメイン処理において、入力ポートの監視が行われる。

【０２８１】

図４９は、バックアップパリティデータ作成方法の一例を説明するための説明図である。ただし、図４９に示す例では、簡単のために、バックアップデータＲＡＭ領域のデータのサイズを３バイトとする。電源電圧低下にもとづく停電発生処理において、図４９に示すように、バックアップチェックデータ領域に、初期データ（この例では００Ｈ）が設定される。次に、「００Ｈ」と「Ｆ０Ｈ」の排他的論理和がとられ、その結果と「１６Ｈ」の排他的論理和がとられる。さらに、その結果と「ＤＦＨ」の排他的論理和がとられる。そして、その結果（この例では「３９Ｈ」）を反転して得られた値（この例では「Ｃ６Ｈ」）がバックアップパリティデータ領域に設定される。

【０２８２】

電源が再投入されたときには、停電復旧処理においてパリティ診断が行われる。バックアップ領域の全データがそのまま保存されていれば、電源再投入時に、図４９に示すようなデータがバックアップ領域に設定されている。

【０２８３】

ステップＳ７０４の処理において、払出制御用ＣＰＵ３７１は、図４８のステップＳ８０６およびステップＳ８０７にて実行された処理と同様の処理を行う。すなわち、バックアップチェックデータ領域に、初期データ（この例では００Ｈ）が設定され、「００Ｈ」と「Ｆ０Ｈ」の排他的論理和がとられ、その結果と「１６Ｈ」の排他的論理和がとられる。さらに、その結果と「ＤＦＨ」の排他的論理和がとられる。そして、その結果（この例では「３９Ｈ」）を反転した最終演算結果を得る。バックアップ領域の全データがそのまま保存されていれば、最終的な演算結果は、「Ｃ６Ｈ」、すなわちバックアップチェックデータ領域に設定されているデータと一致する。バックアップＲＡＭ領域内のデータにビット誤りが生じていた場合には、最終的な演算結果は「Ｃ６Ｈ」にならない。

【０２８４】

よって、払出制御用ＣＰＵ３７１は、最終的な演算結果とバックアップチェックデータ領域に設定されているデータとを比較して、一致すればパリティ診断正常とする。一致しなければ、パリティ診断異常とする。

【０２８５】

以上のように、この実施の形態では、払出制御手段には、遊技機の電源が断しても、所定期間電源バックアップされる記憶手段（この例ではバックアップＲＡＭ）が設けられ、電源投入時に、払出制御用ＣＰＵ３７１（具体的には払出制御用ＣＰＵ３７１が実行するプログラム）は、記憶手段がバックアップ状態にあればバックアップデータにもとづいて払出状態を回復させる払出状態復旧処理（ステップＳ７０６）を行うように構成される。

【０２８６】

以下、払出状態復旧処理について説明する。

図５０は、図３３のステップＳ７０６に示された払出状態復旧処理の一例を示すフローチャートである。この例では、払出制御用ＣＰＵ３７１は、バックアップＲＡＭに保存されていた値をレジスタに復元する（ステップＳ８６１）。そして、バックアップＲＡＭに保存されていたデータにもとづいて停電時の払出状態を復旧するための処理を行う。例えば、賞球中処理中フラグのセット等を行う。

【０２８７】

払出状態を復帰させると、この実施の形態では、払出制御用ＣＰＵ３７１は、前回の電源断時の割込許可／禁止状態を復帰させるために、バックアップＲＡＭに保存されていたパリティフラグの値を確認する（ステップＳ８６２）。パリティフラグがクリアであれば、割込許可設定を行う（ステップＳ８６３）。一方、パリティフラグがオンであれば、そのまま（ステップＳ７０１ａで設定された割込禁止状態のまま）払出状態復旧処理を終える。

【０２８８】

なお、ここでは、払出状態復旧処理が終了すると払出制御メイン処理にリターンするように払出状態復旧処理プログラムが構成されているが、電力供給停止時処理において保存されているスタックポインタが指すスタックエリア（バックアップＲＡＭ領域にある）に記憶されているアドレス（電源断時のＮＭＩ割込発生時に実行されていたアドレス）に戻るようにしてもよい。

【０２８９】

上述したように、初期設定処理を開始したあと、払出状態復旧処理を終える前まで、または初期化処理を終える前までは、割込禁止状態とされる。従って、割込みにより処理が中断されることを防止することができる。その結果、初期設定、バックアップデータ記憶領域の内容に応じて行われる電源断時の払出状態に復旧させるか否かの判断、および復旧処理（または初期化処理）を確実に完了させることができる。なお、上記のように復旧処理を終える前まで割込禁止状態とする構成とした場合であっても、電源断時の割込禁止／許可状態がパリティフラグに保存されているので、復旧処理において電源断時の割込禁止／許可状態を確実に復旧させることができる。

【０２９０】

図５１は、遊技機の電源断時の電源低下やＮＭＩ割込信号（ここでは、電源断信号）の様子を示すタイミング図である。遊技機に対する電力供給が断たれると、最も高い直流電源電圧であるＶＳＬの電圧値は徐々に低下する。そして、この例では、＋２２Ｖにまで低下すると、電源基板９１０に搭載されている電源監視用ＩＣ９０２から電源断信号（電圧低下信号）が出力される（ローレベルになる）。

【０２９１】

電源断信号は、電気部品制御基板（図５１に示す例では主基板３１および払出制御基板３７）に導入され、ＣＰＵ５６および払出制御用ＣＰＵ３７１のＮＭＩ端子に入力される。ＣＰＵ５６および払出制御用ＣＰＵ３７１は、上述したＮＭＩ処理によって、所定の電力供給停止時処理を実行する。

【０２９２】

ＶＳＬの電圧値がさらに低下して所定値（この例では＋９Ｖ）にまで低下すると、主基板３１や払出制御基板３７に搭載されているリセットＩＣ６５１の出力がローレベルになり、ＣＰＵ５６および払出制御用ＣＰＵ３７１がシステムリセット状態になる。なお、ＣＰＵ５６および払出制御用ＣＰＵ３７１は、システムリセット状態とされる前に、電力供給停止時処理を完了している。

【０２９３】

ＶＳＬの電圧値がさらに低下してＶｃｃ（各種回路を駆動するための＋５Ｖ）を生成することが可能な電圧を下回ると、各基板において各回路が動作できない状態となる。しかし、少なくとも主基板３１や払出制御基板３７では、電力供給停止時処理が実行され、ＣＰＵ５６および払出制御用ＣＰＵ３７１がシステムリセット状態とされている。

【０２９４】

リセットＩＣ９７６が電源断を検知するための所定値は、通常時の電圧より低いが、払出制御用ＣＰＵ３７１が暫くの間動作し得る程度の電圧である。また、リセットＩＣ９７６が、払出制御用ＣＰＵ３７１が必要とする電圧（この例では＋５Ｖ）よりも高い電圧を監視するように構成されているので、払出制御用ＣＰＵ３７１が必要とする電圧に対して監視範囲を広げることができる。従って、より精密な監視を行うことができる。

【０２９５】

また、この実施の形態では、電源基板９１０に搭載されている電源監視回路が、遊技機で使用される直流電圧のうちで最も高い電源ＶＳＬの電圧を監視して、その電源の電圧が所定値を下回ったら電圧低下信号（電源断検出信号）を発生する。図５１に示すように、電源断検出信号が出力されるタイミングでは、ＩＣ駆動電圧は、まだ各種回路素子を十分駆動できる電圧値になっている。従って、ＩＣ駆動電圧で動作する払出制御基板３７の払出制御用ＣＰＵ３７１が所定の電力供給停止時処理を行うための動作時間が確保されている。

【０２９６】

なお、ここでも、電源監視回路は、遊技機で使用される直流電圧のうちで最も高い電源ＶＳＬの電圧を監視することになるが、電源断検出信号を発生するタイミングが、ＩＣ駆動電圧で動作する電気部品制御手段が所定の電力供給停止時処理を行うための動作時間が確保されるようなタイミングであれば、監視対象電圧は、最も高い電源ＶＳＬの電圧でなくてもよい。すなわち、少なくともＩＣ駆動電圧よりも高い電圧を監視すれば、電気部品制御手段が所定の電力供給停止時処理を行うための動作時間が確保されるようなタイミングで電源断検出信号を発生することができる。

【０２９７】

この場合、上述したように、監視対象電圧は、賞球カウントスイッチ３０１Ａ等の遊技機の各種スイッチに供給される電圧が＋１２Ｖであることから、電源断時のスイッチオン誤検出の防止も期待できる電圧であることが好ましい。すなわち、スイッチに供給される電圧（スイッチ電圧）である＋１２Ｖ電源電圧が落ち始める以前の段階で、電圧低下を検出できることが好ましい。よって、少なくともスイッチ電圧よりも高い電圧を監視することが好ましい。

【０２９８】

ただし、監視範囲が狭まるが、電圧監視回路および他の電圧監視回路の監視電圧として＋５Ｖ電源電圧を用いることも可能である。その場合にも、電圧監視回路の検出電位は、他の電圧監視回路の検出電位よりも高く設定される。

【０２９９】

以上説明したように、遊技制御プログラムおよび払出制御プログラムが、初期設定処理において、周辺回路が割込要求とともに出力する割込ベクタに従って割込処理の実行アドレスを指定できるような割込モード（具体的には割込モード２）を設定するので、適切な動作モードで遊技制御や払出制御を実行することができ、その結果、開発工数や遊技機コストを低減することができる。

【０３００】

また、所定の条件でカウンタを更新しカウントアップすると所定の割込を発生しうる割込発生手段としてのＣＴＣからの割込にもとづいて割込処理が起動されるような割込モード（具体的には割込モード２）を設定するので、ＣＴＣからの割込を電気部品を制御する処理の実行契機に用いることができる。なお、電気部品を制御する処理とは、例えば、遊技制御手段による遊技制御処理、払出制御手段による払出制御処理、払出制御手段による払出制御コマンド受信処理である。

【０３０１】

そして、遊技制御処理や払出制御処理の実行契機を発生させるために、ＣＴＣのチャネルは、所定周期で発生するシステムクロックに応じてカウンタのカウント値を更新するタイマモードに設定される。すなわち、タイマモードに設定されているＣＴＣのチャネルからの割込があると、遊技制御処理や払出制御処理等の電気部品制御処理が開始される。

【０３０２】
また、払出制御コマンド受信処理の実行契機を発生させるために、ＣＴＣの他のチャネルは、所定の信号入力に応じてカウンタのカウント値を更新するカウンタモードに設定される。
【０３０３】
ＣＴＣ割込に応じて遊技制御処理や払出制御処理の先頭番地にジャンプするように初期設定処理でＣＴＣに対して割込ベクタが設定されているので、ＣＰＵは、ＣＴＣ割込があると、遊技制御処理や払出制御処理の先頭番地から処理を行う。そして、遊技制御処理が終了した後、次のＣＴＣ割込がかかるまでの残余の時間で、遊技に使用される所定のカウンタの更新処理例えば表示用乱数更新処理が実行される。
【０３０４】
なお、上記の各実施の形態では、電源監視手段は、電源基板および電気部品制御基板のいずれかに設置されたが、どこに設置されていてもよく、遊技機の構造上の都合等に応じて任意の位置に設置することができる。
【０３０５】
また、上記の各実施の形態では、遊技制御手段および払出制御手段を例にしたが、その他の電気部品制御手段、例えば、表示制御手段、音声制御手段、ランプ制御手段等にも上述した適切な割込モードを設定する初期設定制御を適用することができる。
【０３０６】
そして、上記の各実施の形態では、記憶手段としてＲＡＭを用いた場合を示したが、記憶手段として、電気的に書き換えが可能な記憶手段であればＲＡＭ以外のものを用いてもよい。
【０３０７】
また、上述した各実施の形態では、遊技制御手段以外の他の電気部品制御手段として払出制御手段を例示したが、表示制御手段、音制御手段およびランプ制御手段についても、上述した制御を行うように構成し、停電発生ＮＭＩ処理においてクリア信号を出力して、それぞれの電気部品制御手段が制御する電気部品の作動を停止するようにしてもよい。このように構成すれば、停止状態となる前に各電気部品の作動を停止状態にすることができ、適切な停止状態で電源復旧を待機することができる。
【０３０８】
また、上記の実施の形態では、電源監視回路は電源基板９１０に設けられたが、電源監視回路は主基板３１や払出制御基板３７などの電気部品制御基板に設けられていてもよい。なお、電源回路が搭載された電気部品制御基板が構成される場合には、電源基板には、電源監視回路は搭載されない。
【０３０９】
上記の各実施の形態のパチンコ遊技機１は、始動入賞にもとづいて可変表示部９に可変表示される特別図柄の停止図柄が所定の図柄の組み合わせになると所定の遊技価値が遊技者に付与可能になる第１種パチンコ遊技機であったが、始動入賞にもとづいて開放する電動役物の所定領域への入賞があると所定の遊技価値が遊技者に付与可能になる第２種パチンコ遊技機や、始動入賞にもとづいて可変表示される図柄の停止図柄が所定の図柄の組み合わせになると開放する所定の電動役物への入賞があると所定の権利が発生または継続する第３種パチンコ遊技機であっても、本発明を適用できる。
【０３１０】
さらに、パチンコ遊技機に限られず、スロット機等においても、何らかの動作をする電気部品が備えられている場合などには本発明を適用することができる。
【０３１１】
【発明の効果】
以上のように、本発明によれば、遊技機を、電気部品制御手段が、初期設定で、所定の割込条件が成立した場合に実行される割込処理の実行アドレスに関わる割込モードの設定を行うように構成したので、適切な動作モードで制御を実行することができ、その結果、開

発工数や遊技機コストを低減することができる効果がある。また、初期設定で設定される割込モードが、特定レジスタの値と割込発生元が出力する割込ベクタから合成されるアドレスが割込番地を示すことになる割込モードであるから、特定レジスタの設定に応じて割込ベクタにもとづく割込番地を任意に設定でき、その結果、制御プログラムが作成しやすくなるという効果を得ることができる。

【０３１３】

所定の条件でカウンタを更新しカウンタの内容に応じて所定の割込を発生する割込発生手段を備え、割込発生手段による割込が電気部品制御処理の実行契機として使用され、電気部品制御手段が、割込発生手段を使用可能に設定するように構成されている場合には、カウンタの内容に応じて所定の割込を発生する周辺回路を電気部品制御処理の実行契機を作成するものとして使用することができる。

【０３１４】

カウンタが、所定の周期で発生するクロックに応じてカウント値が更新されるように設定される場合には、カウンタ初期値を適切に設定することによって、容易に割込発生タイミングを設定することができる。

【０３１５】

カウンタが、所定の信号の入力に応じて更新されるように設定される場合には、所定の信号にもとづいて割込が発生する環境を容易に構築することができる。

【０３１６】

割込発生手段による割込に応じた割込処理は、電気部品制御処理を実行するための設定が行われるように構成されている場合には、割込処理を簡易な構成とすることができる。割込処理中では一般に他の割込処理が禁止状態とされるが、割込処理が簡易になることによって、割込禁止期間を短くすることができる。

【０３１７】

割込発生手段による割込の発生待ちの状態は、遊技に使用される所定のカウンタの更新処理が実行されるように構成されている場合には、遊技に使用される所定のカウンタのカウント値のランダム性が向上し、乱数発生カウンタ等として好適なカウンタを得ることができる。

【０３１８】

電気部品制御手段が、初期設定で、割込発生手段による割込に応じて起動される処理の先頭番地を設定するよう構成されている場合には、先頭番地を任意に設定できることから、プログラムを柔軟に構成できる。

【０３１９】

初期設定が割込禁止状態で実行されるように構成されている場合には、初期設定中に割込がかかることはなく、初期設定を確実に実行することができる。

【図面の簡単な説明】

【図１】パチンコ遊技機を正面からみた正面図である。

【図２】パチンコ遊技機の遊技盤を正面からみた正面図である。

【図３】パチンコ遊技機の機構板を背面からみた背面図である。

【図４】遊技制御基板（主基板）の回路構成例を示すブロック図である。

【図５】払出制御基板の回路構成例を示すブロック図である。

【図６】電源監視および電源バックアップのためのＣＰＵ周りの一構成例を示すブロック図である。

【図７】電源基板の一構成例を示すブロック図である。

【図８】主基板におけるＣＰＵが実行するメイン処理の例を示すフローチャートである。

【図９】遊技状態復旧処理を実行するか否かの決定方法の例を示す説明図である。

【図１０】初期設定処理の例を示すフローチャートである。

【図１１】初期化処理の例を示すフローチャートである。

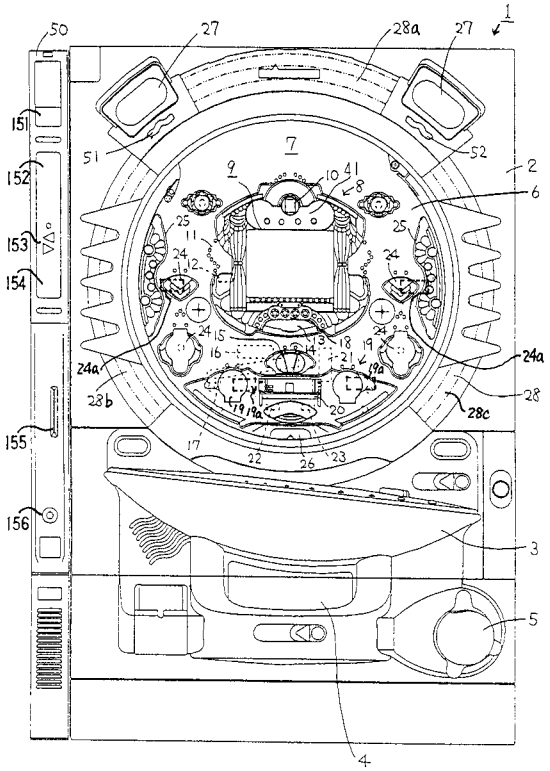
【図１２】２ｍｓタイマ割込処理の例を示すフローチャートである。

【図１３】遊技制御処理の例を示すフローチャートである。

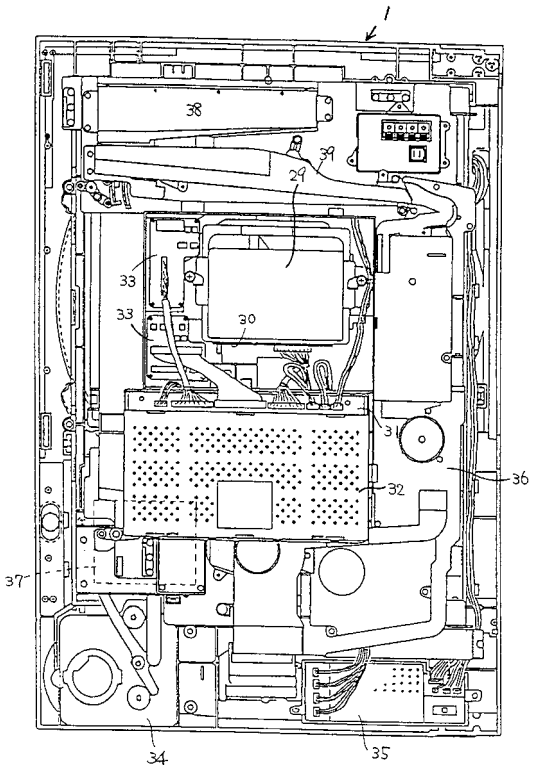
【図１４】各乱数を示す説明図である。
【図１５】打球が始動入賞口に入賞したことを判定する処理を示すフローチャートである。
【図１６】可変表示の停止図柄を決定する処理およびリーチ種類を決定する処理を示すフローチャートである。
【図１７】大当り判定の処理を示すフローチャートである。
【図１８】特別図柄プロセス処理を示すフローチャートである。
【図１９】普通図柄プロセス処理を示すフローチャートである。
【図２０】ゲートスイッチ処理を示すフローチャートである。
【図２１】普通図柄に関する当り判定用乱数の当り／はずれを示す説明図である。
【図２２】普通図柄判定処理を示すフローチャートである。
【図２３】普通図柄変動処理を示すフローチャートである。
【図２４】普通図柄停止処理を示すフローチャートである。
【図２５】停電発生ＮＭＩ処理の例を示すフローチャートである。
【図２６】バックアップパリティデータ作成方法の例を説明するための説明図である。
【図２７】遊技状態復旧処理の例を示すフローチャートである。
【図２８】払出制御コマンドのコマンド形態の一例を示す説明図である。
【図２９】払出制御コマンドの内容の一例を示す説明図である。
【図３０】払出制御コマンドの送出形態の他の例を示すタイミング図である。
【図３１】払出制御コマンドの送出形態の一例を示すタイミング図である。
【図３２】電源監視および電源バックアップのための払出制御用ＣＰＵ周りの一構成例を示すブロック図である。
【図３３】払出制御用ＣＰＵが実行するメイン処理の例を示すフローチャートである。
【図３４】払出制御用ＣＰＵの初期設定処理の一例を示すフローチャートである。
【図３５】払出制御用ＣＰＵの初期化処理の一例を示すフローチャートである。
【図３６】払出制御用ＣＰＵのタイマ割込処理の例を示すフローチャートである。
【図３７】払出制御手段におけるＲＡＭの一構成例を示す説明図である。
【図３８】払出制御用ＣＰＵのコマンド受信処理の例を示すフローチャートである。
【図３９】払出制御用ＣＰＵが実行する払出制御処理の例を示すフローチャートである。
【図４０】スイッチ処理の例を示すフローチャートである。
【図４１】コマンド解析実行処理の例を示すフローチャートである。
【図４２】払出停止状態設定処理の例を示すフローチャートである。
【図４３】プリペイドカードユニット制御処理の例を示すフローチャートである。
【図４４】球貸し制御処理の例を示すフローチャートである。
【図４５】球貸し制御処理の例を示すフローチャートである。
【図４６】賞球制御処理の例を示すフローチャートである。
【図４７】賞球制御処理の例を示すフローチャートである。
【図４８】払出制御用ＣＰＵが実行する停電発生ＮＭＩ処理の例を示すフローチャートである。
【図４９】バックアップパリティデータ作成方法の例を説明するための説明図である。
【図５０】払出制御用ＣＰＵが実行する払出状態復旧処理の例を示すフローチャートである。
【図５１】遊技機の電源断時の電源低下やＮＭＩ信号の様子の例を示すタイミング図である。
【符号の説明】
１　　パチンコ遊技機
３１　　主基板
３７　　払出制御基板
３７２ｃ，３７２ｅ，３７２ｆ，３７２ｇ　出力ポート（Ｉ／Ｏポートの出力部）
５３　　基本回路

５６　　ＣＰＵ
５７７，５７８　出力ポート（Ｉ／Ｏポートの出力部）
３７１　払出制御用ＣＰＵ
６５１，９７６　リセットＩＣ
９０２　電源監視用ＩＣ
９１０　電源基板

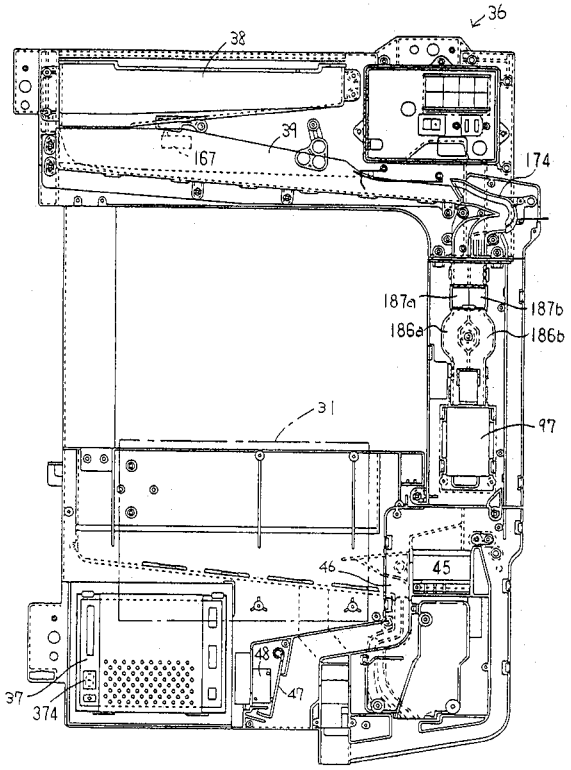
【図１】



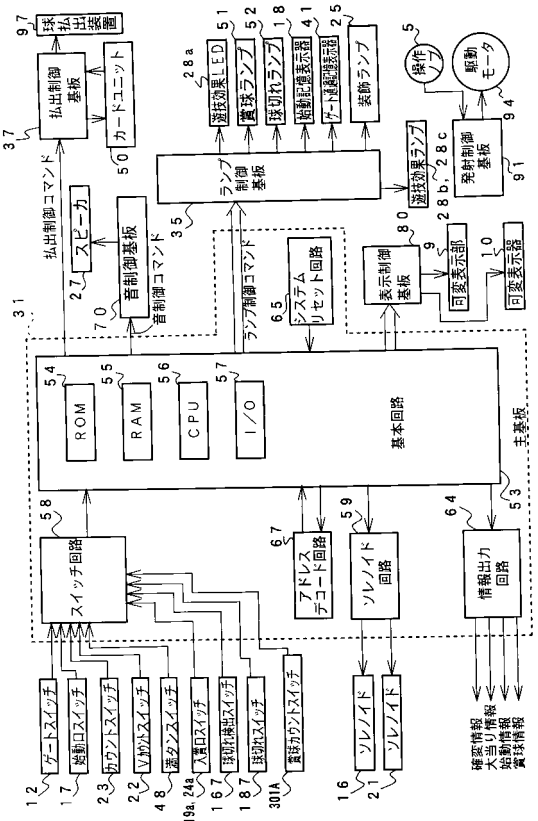
【図２】



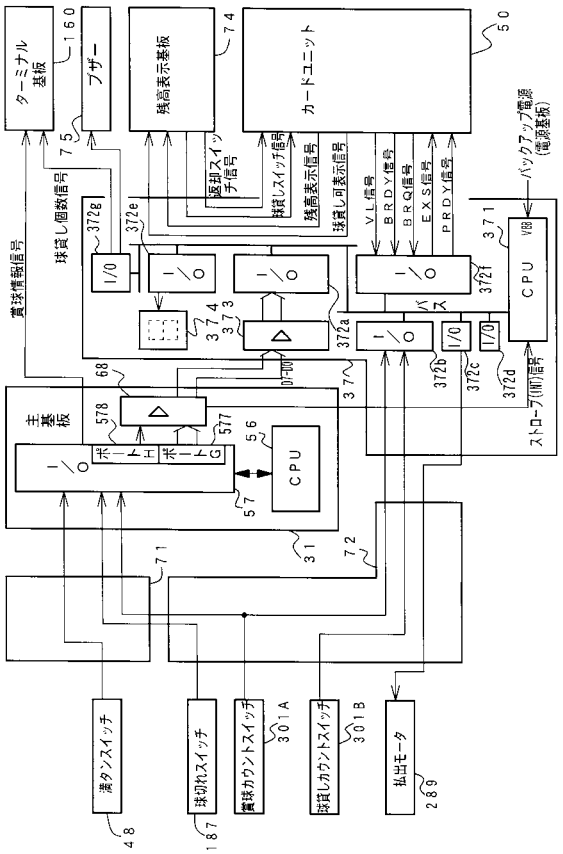
【図３】


36
38
39
167
174
187a
187b
186a
186b
31
97
46
45
48
47
37
374

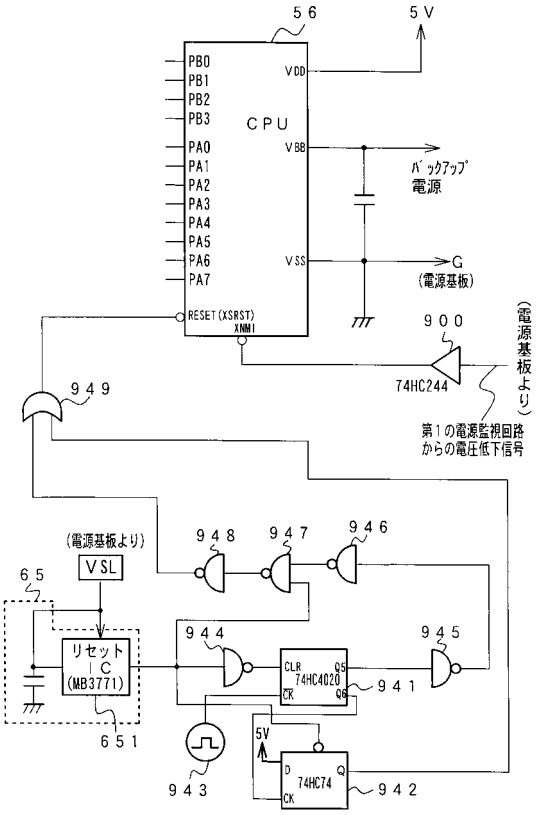
【図４】


球払出装置
払出制御基板
カードユニット
遊技効果LED
賞球ランプ
球切れランプ
始動記憶表示器
ゲート通過記憶表示器
装飾ランプ
操作ノブ
駆動モータ
発射制御基板
遊技効果ランプ
ランプ制御基板
払出制御コマンド
スピーカ
音制御基板
音制御コマンド
ランプ制御コマンド
システムリセット回路
表示制御基板
可変表示部
可変表示器
ROM
RAM
CPU
I/O
基本回路
主基板
スイッチ回路
アドレスデコード回路
ソレノイド回路
情報出力回路
ゲートスイッチ
始動口スイッチ
カウントスイッチ
Vカウントスイッチ
満タンスイッチ
入賞口スイッチ
球切れ検出スイッチ
球切れスイッチ
賞球カウントスイッチ
ソレノイド
ソレノイド
確変情報
大当り情報
始動情報
賞球情報

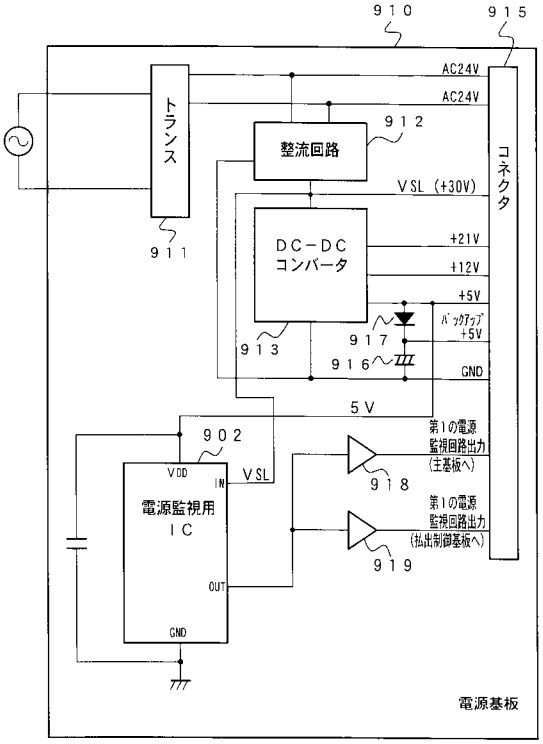
【図５】


ターミナル基板
ブザー
残高表示基板
カードユニット
バックアップ電源(電源基板)
賞球情報信号
球貸し個数信号
返却スイッチ信号
球貸しスイッチ信号
残高表示信号
球貸し可表示信号
VL信号
BRDY信号
BRQ信号
EXS信号
PRDY信号
I/O
CPU
主基板
ポートH
ポートG
ストローブ(INT)信号
満タンスイッチ
球切れスイッチ
賞球カウントスイッチ
球貸しカウントスイッチ
払出モータ

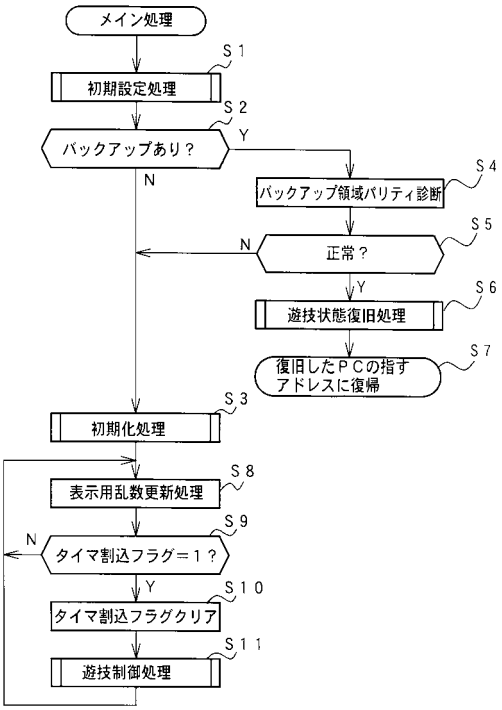
【図６】


5V
CPU
PB0
PB1
PB2
PB3
PA0
PA1
PA2
PA3
PA4
PA5
PA6
PA7
RESET(XSRST)
XNMI
VDD
VBB
VSS
バックアップ電源
G(電源基板)
74HC244
第1の電源監視回路からの電圧低下信号
(電源基板より)
VSL
リセットIC(MB3771)
74HC4020
74HC74

【図７】



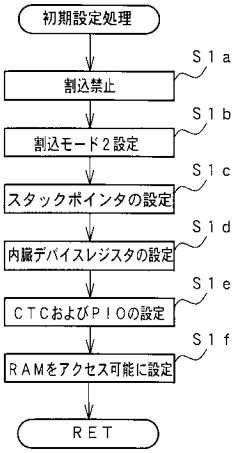
【図８】



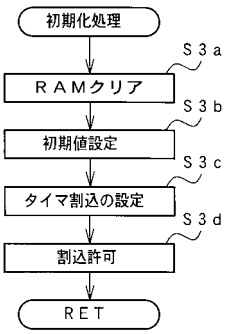
【図９】

チェック結果＼バックアップフラグの値	５５Ｈ	５５Ｈ以外
正常	復旧	初期化
異常	初期化	初期化

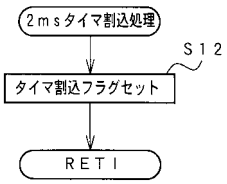
【図１０】



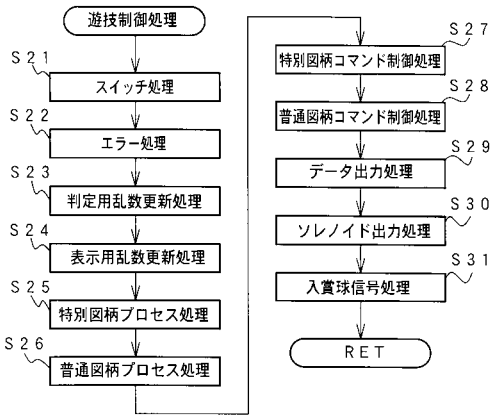
【図１１】



【図１２】



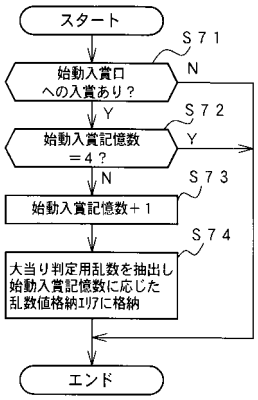
【図１３】



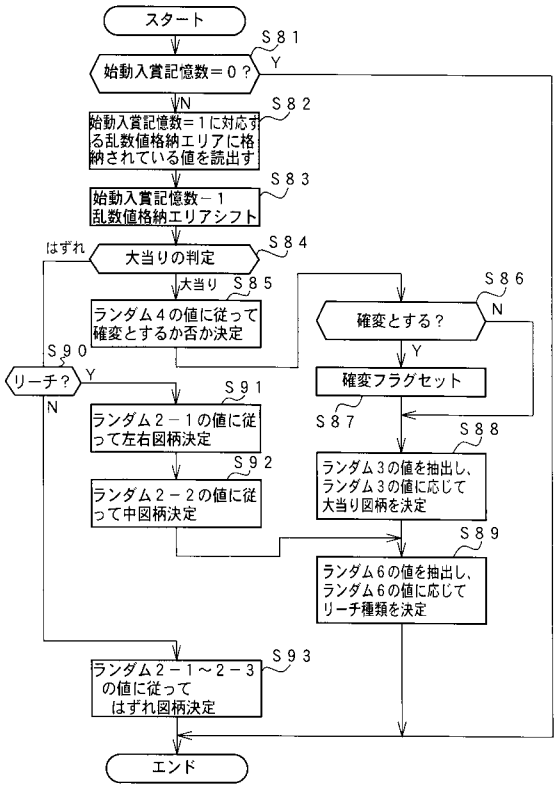
【図１４】

ランダム	範囲	用途	加算
1	0～299	大当り決定用	0.002秒毎に1ずつ加算
2－1	左0～11	はずれ図柄決定用	0.002秒毎および割り込み処理余り時間に1ずつ加算
2－2	中0～11		ランダム2－1の桁上げごとに1ずつ加算
2－3	右0～11		ランダム2－2の桁上げごとに1ずつ加算
3	0～11	大当り図柄決定用	0.002秒毎に1ずつ加算
4	0～10	確変判定用	0.002秒毎に1ずつ加算
5	0～1530	リーチ判定用	0.002秒毎および割り込み処理余り時間に1ずつ加算
6	0～29	リーチ種類決定用	0.002秒毎および割り込み処理余り時間に1ずつ加算
7	0～13	当り判定用	0.002秒毎に1ずつ加算

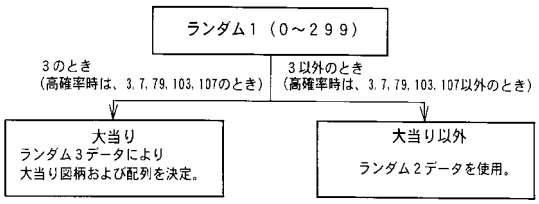
【図１５】



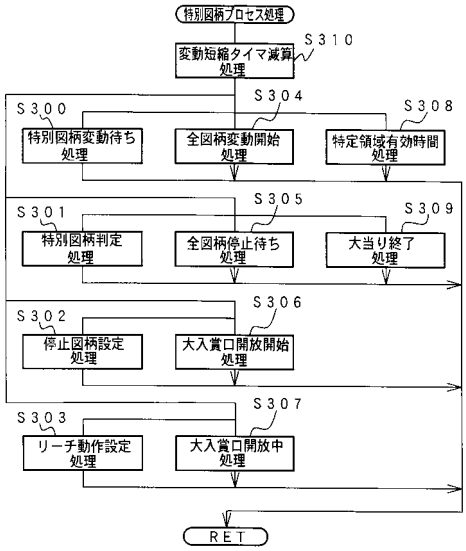
【図１６】



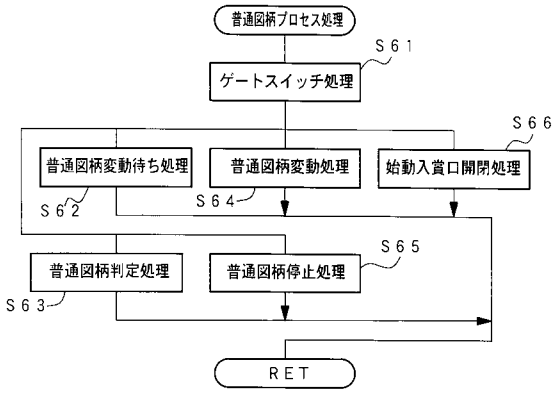
【図１７】



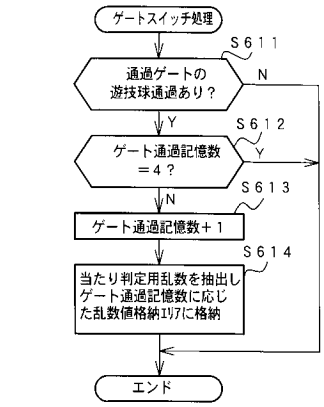
【図１８】



【図１９】



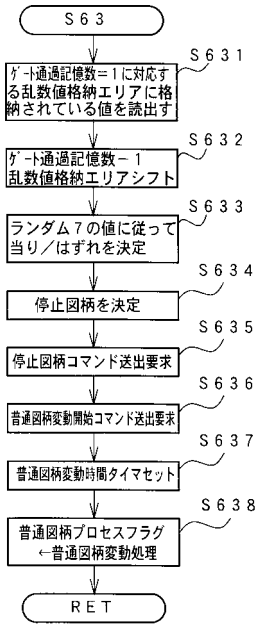
【図２０】



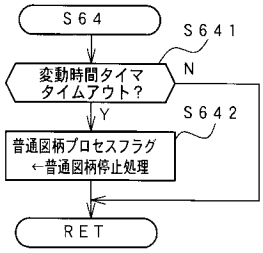
【図２１】

	低確率時	高確率時
当り	３，５，７	３～１２
はずれ	３，５，７以外	１３

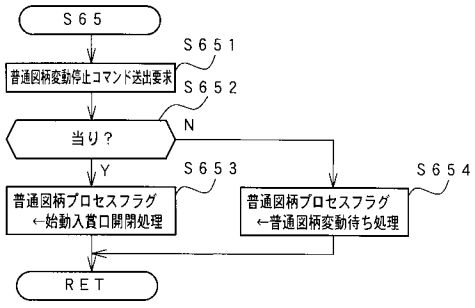
【図２２】



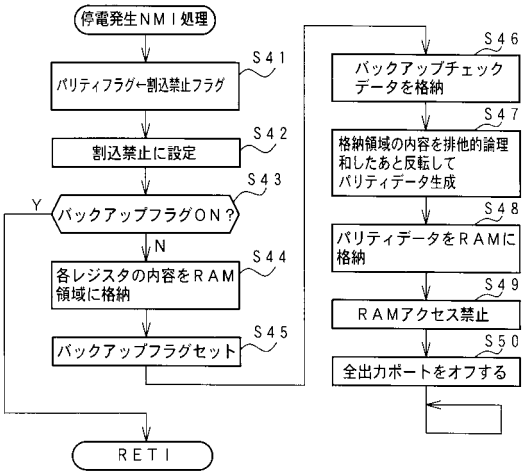
【図２３】



【図２４】



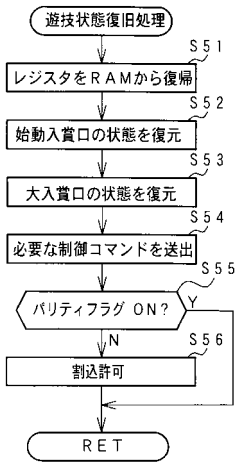
【図２５】



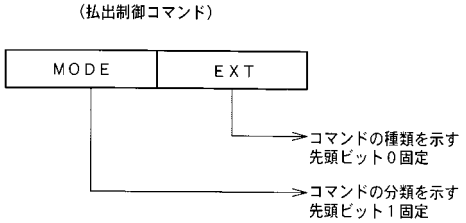
【図２６】

初期データ	００Ｈ
データ#１	Ｆ０Ｈ
データ#２	１６Ｈ
データ#３	ＤＦＨ
パリティデータ	Ｃ６Ｈ

【図２７】



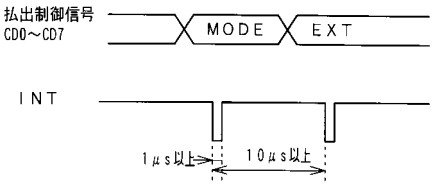
【図２８】



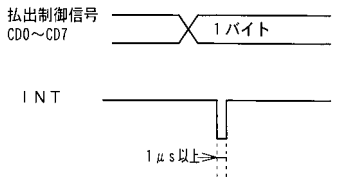
【図２９】

MODE	EXT	名称	内容
ＦＦ	００	払出可能状態指定	払い出しできることを指定
ＦＦ	０１	払出停止状態指定	払い出しできないことを指定
Ｆ０	ＸＸ	賞球個数指定	賞球により払い出す個数を指定

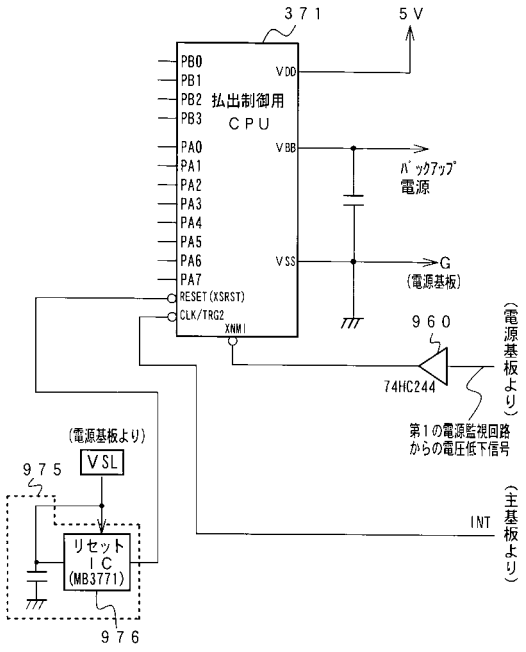
【図３０】



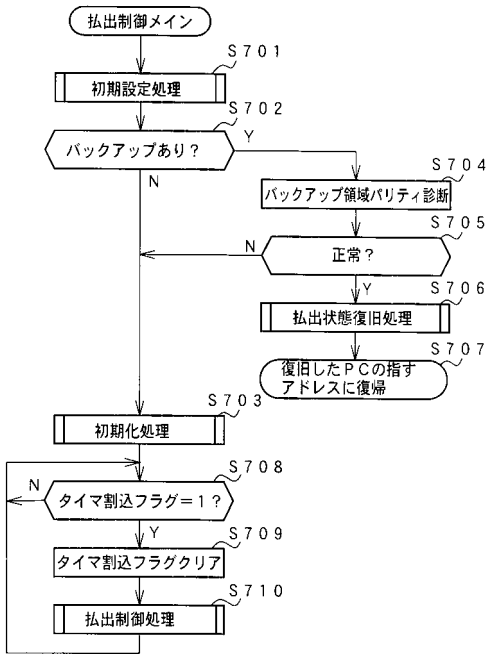
【図３１】



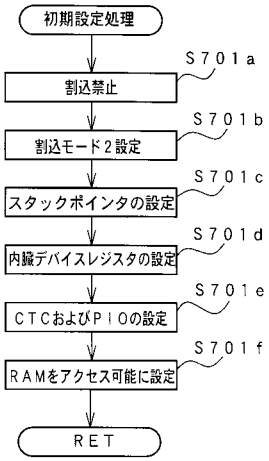
【図３２】



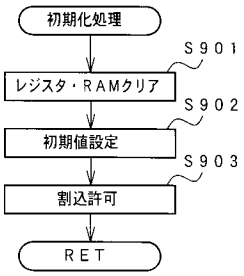
【図３３】



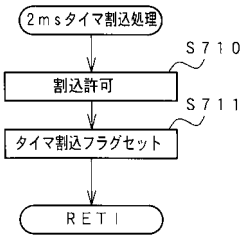
【図３４】



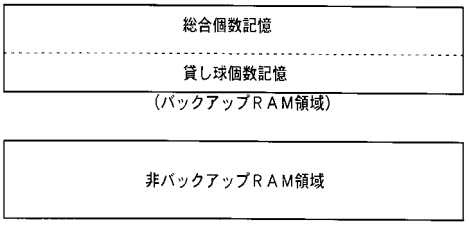
【図３５】



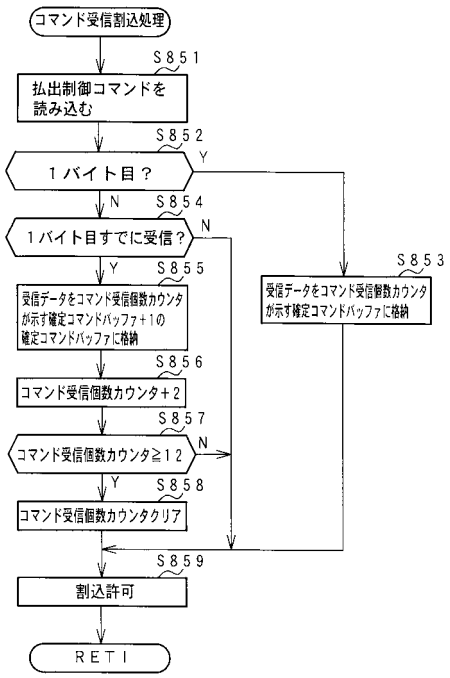
【図３６】



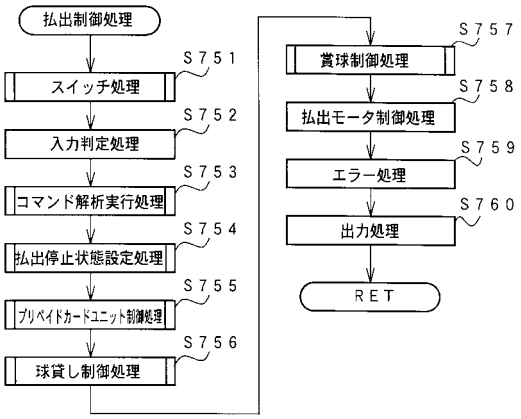
【図３７】



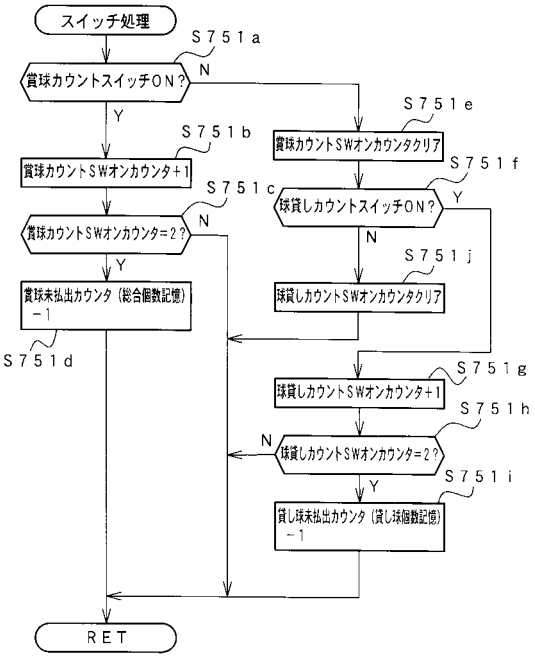
【図３８】



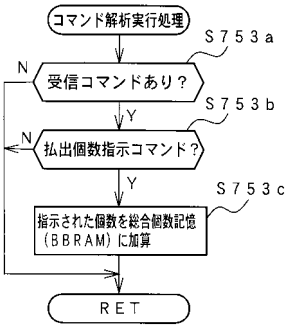
【図３９】



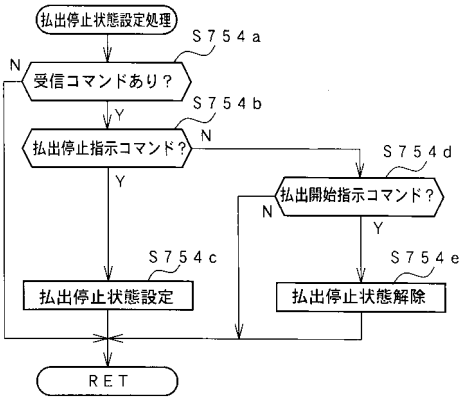
【図４０】



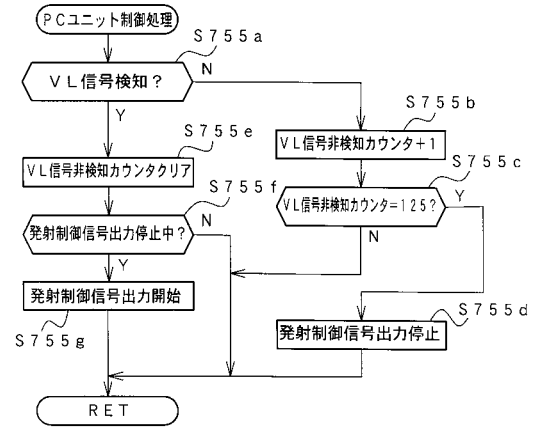
【図４１】



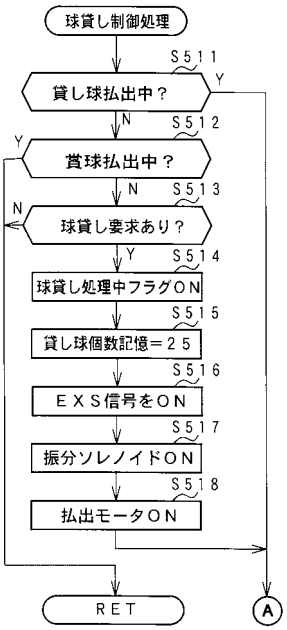
【図４２】



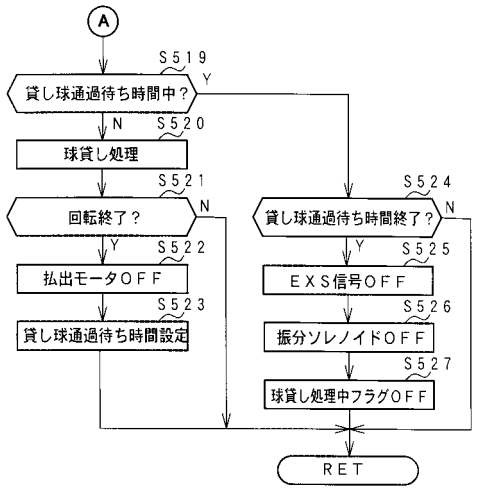
【図４３】



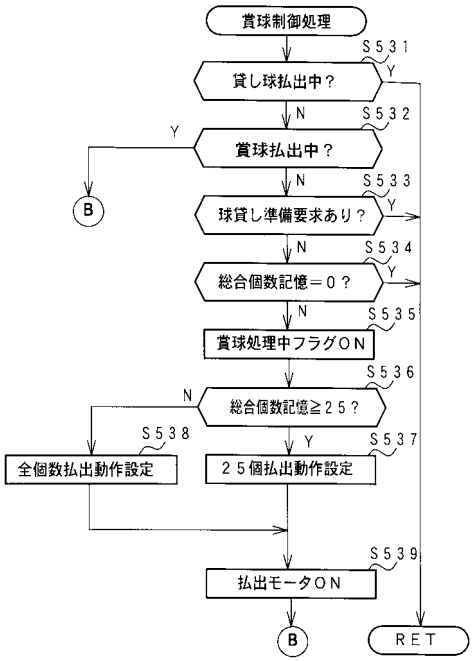
【図４４】



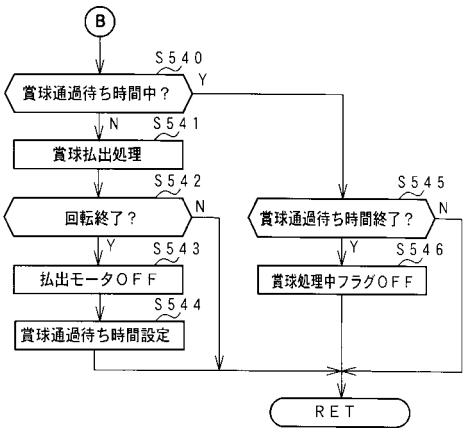
【図４５】



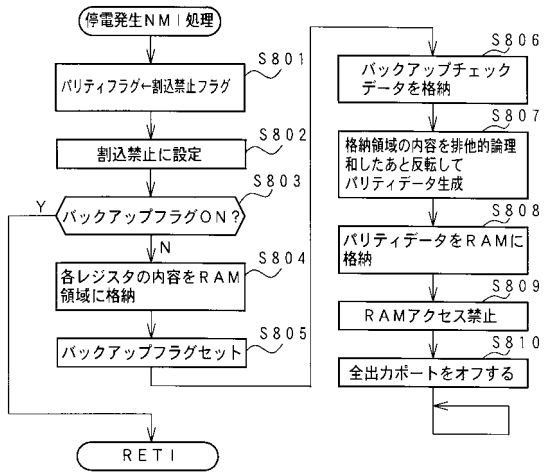
【図４６】



【図４７】



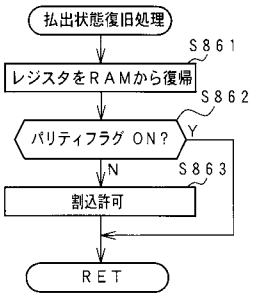
【図４８】



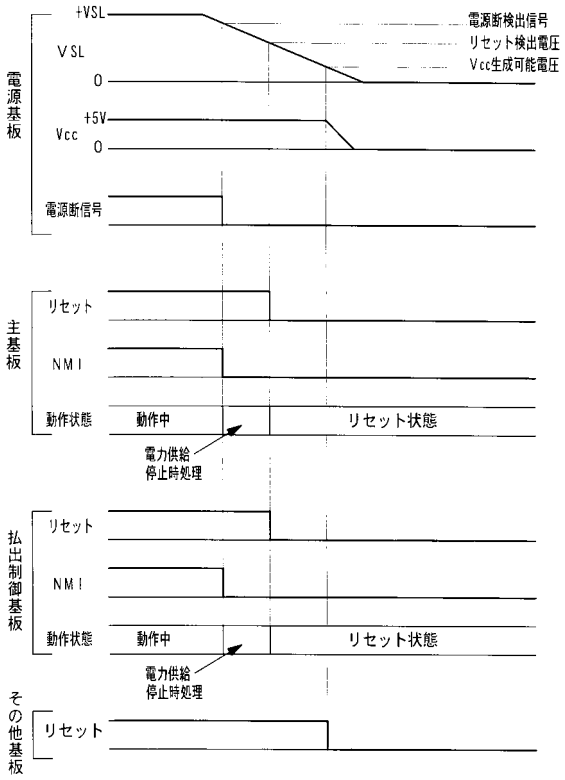
【図４９】

初期データ	００Ｈ
データ＃１	Ｆ０Ｈ
データ＃２	１６Ｈ
データ＃３	ＤＦＨ
パリティデータ	Ｃ６Ｈ

【図５０】


払出状態復旧処理
S861
レジスタをＲＡＭから復帰
S862
パリティフラグ ON？
Y
N
S863
割込許可
ＲＥＴ

【図５１】


電源基板
+VSL
VSL
0
+5V
Vcc
0
電源断信号
電源断検出信号
リセット検出電圧
Vcc生成可能電圧
主基板
リセット
NMI
動作状態
動作中
リセット状態
電力供給
停止時処理
払出制御基板
リセット
NMI
動作状態
動作中
リセット状態
電力供給
停止時処理
その他基板
リセット