

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2019年12月19日(19.12.2019)



(10) 国際公開番号

WO 2019/239602 A1

- (51) 国際特許分類:
G06F 11/34 (2006.01) *G06F 11/07* (2006.01)
- (21) 国際出願番号: PCT/JP2018/023015
- (22) 国際出願日: 2018年6月15日(15.06.2018)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: 三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).
- (72) 発明者: 米田 亜希子 (YONETA, Akiko); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).

遠山 治 (TOYAMA, Osamu); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).

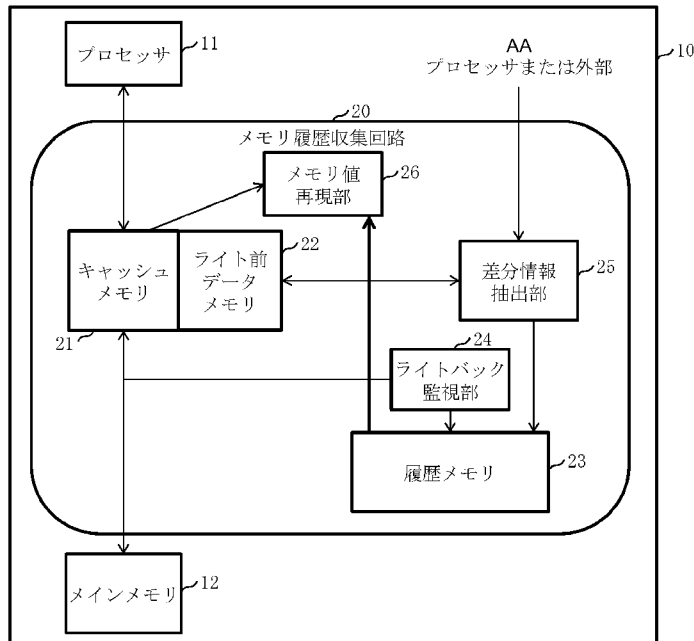
(74) 代理人: 溝井 国際特許業務法人(MIZOI INTERNATIONAL PATENT FIRM); 〒2470056 神奈川県鎌倉市大船二丁目17番10号3階 Kanagawa (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,

(54) Title: MEMORY HISTORY MANAGEMENT SYSTEM

(54) 発明の名称: メモリ履歴管理システム

[図1]



- 11... PROCESSOR
12... MAIN MEMORY
20... MEMORY HISTORY COLLECTION CIRCUIT
21... CACHE MEMORY
22... PRE-WRITE DATA MEMORY
23... HISTORY MEMORY
24... WRITE-BACK MONITORING UNIT
25... DIFFERENTIAL INFORMATION EXTRACTION UNIT
26... MEMORY VALUE REPRODUCTION UNIT
AA... PROCESSOR OR OUTSIDE

(57) Abstract: In the present invention, a history for restoring a data value of a main memory (12) is recorded in a history memory (23). When data is stored in a write-back cache memory (21) in accordance with a request to write to the main memory (12), the data value stored in the main memory (12) is stored in a corresponding region of a pre-write data memory (22). When a write-back has occurred, a write-back monitoring unit (24) adds, to the history, a write-back destination address and the data value stored in the corresponding region of the pre-write data memory (22). A differential information

NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告 (条約第21条(3))

extraction unit (25) compares the data value stored in the cache memory (21) and the data value stored in the pre-write data memory (22), and if a difference exists, the differential information extraction unit adds, to the history, the address of the main memory (12) and the data value stored in the corresponding region of the pre-write data memory (22).

(57) 要約：履歴メモリ (23) には、メインメモリ (12) のデータ値を復元するための履歴が記録される。メインメモリ (12) へのライト要求に応じてライトバック方式のキャッシュメモリ (21) にデータが格納されるときには、メインメモリ (12) に格納されているデータ値がライト前データメモリ (22) の対応する領域に格納される。ライトバック監視部 (24) は、ライトバックが発生したときに、ライトバック先アドレスとライト前データメモリ (22) の対応する領域に格納されているデータ値とを履歴に追加する。差分情報抽出部 (25) は、キャッシュメモリ (21) に格納されているデータ値とライト前データメモリ (22) に格納されているデータ値とを比較し、差分がある場合は、メインメモリ (12) の該当アドレスとライト前データメモリ (22) の対応する領域に格納されているデータ値とを履歴に追加する。

明 細 書

発明の名称：メモリ履歴管理システム

技術分野

[0001] 本発明は、メモリ履歴管理システムに関するものである。

背景技術

[0002] 障害発生要因調査のために、プロセッサがアクセスしたメモリの履歴を記録しておくことがある。メモリの参照履歴を記録しておく方法には、ハードウェアによる方法とソフトウェアによる方法とがある。

[0003] ハードウェアによる方法として、特許文献1では、キャッシュメモリへの参照が発生した場合に、キャッシュメモリのエントリ情報を用いてメモリアドレスを圧縮して履歴バッファに記憶する方法が示されている。

[0004] ソフトウェアによる方法として、特許文献2では、プログラムによって、トレースの採取対象のメモリ領域をプロテクトしておき、プロセッサがプロテクトされたメモリ領域へアクセスする際に発生するセグメンテーションフォールトを捕捉し、例外処理によってアドレストレースを出力する方法が示されている。

先行技術文献

特許文献

[0005] 特許文献1：特開2002-207613号公報

特許文献2：特開2007-140837号公報

発明の概要

発明が解決しようとする課題

[0006] 特許文献1に示されている方法では、アクセスが発生する度に履歴を残すため、参照回数が多いほど、履歴バッファへの格納容量が増えてしまう。また、記録対象がメモリアドレスであり、データ値を圧縮する方法については示されていないため、データ値の履歴容量は圧縮できない。

[0007] 特許文献2に示されている方法では、履歴情報をプログラムの例外処理に

て取得するため、履歴情報を収集する時間および処理時間が増加してしまう。

[0008] 本発明は、ソフトウェアの処理時間に影響を与えず、かつ、少ない容量でデータ値の履歴情報を残すことを目的とする。

課題を解決するための手段

[0009] 本発明の一態様に係るメモリ履歴管理システムは、

第1時点におけるメインメモリのデータ値を第2時点における前記メインメモリのデータ値から復元するための履歴を記録する履歴メモリと、

前記メインメモリへのライト要求に応じてライトバック方式のキャッシュメモリにデータが格納されるときに、前記メインメモリに格納されているデータ値をライト先アドレスに対応する領域に格納するライト前データメモリと、

前記メインメモリへのライトバックが発生したときに、ライトバック先アドレスと前記ライト前データメモリの前記ライトバック先アドレスに対応する領域に格納されているデータ値とを前記履歴メモリに記録されている履歴に追加するライトバック監視部と、

前記第2時点において、前記キャッシュメモリに格納されているデータ値と前記ライト前データメモリに格納されているデータ値とを比較し、差分がある場合は、前記メインメモリの該当アドレスと前記ライト前データメモリの前記該当アドレスに対応する領域に格納されているデータ値とを前記履歴メモリに記録されている履歴に追加する差分情報抽出部とを備える。

発明の効果

[0010] 本発明によれば、ソフトウェアの処理時間に影響を与えず、かつ、少ない容量でデータ値の履歴情報を残すことができる。

図面の簡単な説明

[0011] [図1]実施の形態1に係るメモリ履歴管理システムの構成を示すブロック図。

[図2]実施の形態1に係る、第1周期処理実行開始時のメインメモリ、キャッ

シュメモリおよびライト前データメモリの状態を示す図。

[図3]実施の形態1に係る第1周期処理のライト履歴を示す表。

[図4]実施の形態1に係る、第1周期処理実行後のメインメモリ、キャッシュメモリおよびライト前データメモリの状態を示す図。

[図5]実施の形態1に係る、第2周期処理実行開始時の履歴メモリの内容を示す表。

[図6]実施の形態1に係る、第2周期処理実行開始時のメインメモリ、キャッシュメモリおよびライト前データメモリの状態を示す図。

[図7]実施の形態1に係る第2周期処理のライト履歴を示す表。

[図8]実施の形態1に係る、第2周期処理実行後のメインメモリ、キャッシュメモリおよびライト前データメモリの状態を示す図。

[図9]実施の形態1に係る、第2周期処理実行後の履歴メモリの内容を示す表。

[図10]実施の形態1に係る、第3周期処理実行開始時の履歴メモリの内容を示す表。

[図11]実施の形態1に係る、第3周期処理実行開始時のメインメモリ、キャッシュメモリおよびライト前データメモリの状態を示す図。

[図12]実施の形態1に係る、第3周期処理実行開始前のメインメモリの状態を示す表。

[図13]実施の形態1に係る、第2周期処理実行開始前のメインメモリの状態を示す表。

[図14]実施の形態1に係る、第1周期処理実行開始前のメインメモリの状態を示す表。

[図15]実施の形態2に係るメモリ履歴管理システムの構成を示すブロック図。

発明を実施するための形態

[0012] 以下、本発明の実施の形態について、図を用いて説明する。各図中、同一または相当する部分には、同一符号を付している。実施の形態の説明におい

て、同一または相当する部分については、説明を適宜省略または簡略化する。なお、本発明は、以下に説明する実施の形態に限定されるものではなく、必要に応じて種々の変更が可能である。例えば、以下に説明する実施の形態のうち、2つ以上の実施の形態が組み合わせられて実施されても構わない。あるいは、以下に説明する実施の形態のうち、1つの実施の形態または2つ以上の実施の形態の組み合わせが部分的に実施されても構わない。

[0013] 実施の形態1.

本実施の形態について、図1から図14を用いて説明する。

[0014] ***構成の説明***

図1を参照して、本実施の形態に係るメモリ履歴管理システム10の構成を説明する。

[0015] メモリ履歴管理システム10は、コンピュータである。メモリ履歴管理システム10は、プロセッサ11とメインメモリ12とを備えるとともに、プロセッサ11とメインメモリ12との間にメモリ履歴収集回路20を備える。

[0016] プロセッサ11は、例えば、CPUである。「CPU」は、Central Processing Unitの略語である。

[0017] メインメモリ12は、例えば、RAMである。「RAM」は、Random Access Memoryの略語である。

[0018] メモリ履歴収集回路20は、キャッシュメモリ21と、ライト前データメモリ22と、履歴メモリ23と、ライトバック監視部24と、差分情報抽出部25と、メモリ値再現部26とを備える。

[0019] キャッシュメモリ21は、プロセッサ11からアクセスするメインメモリ12のデータを一時的に格納する、メインメモリ12よりも小容量のメモリである。本実施の形態では、キャッシュメモリ21は、ライトバック方式であり、プロセッサ11からのライトが発生した場合、ライトデータはメインメモリ12にはすぐに反映されず、キャッシュメモリ21からデータが追いつ出される際にメインメモリ12に書き戻される。

[0020] ライト前データメモリ 22 は、キャッシュメモリ 21 にメインメモリ 12 のデータを格納する際に、メインメモリ 12 から読み出したデータ値を格納しておくメモリであり、キャッシュメモリ 21 のエントリごとに対応するデータを格納する。

[0021] 履歴メモリ 23 は、メインメモリ 12 のデータ値の履歴情報を格納するメモリであり、メインメモリ 12 のアドレスとデータ値とを記録しておく。

[0022] ライトバック監視部 24 は、キャッシュメモリ 21 からのライトバックを検出すると、ライトバック先のアドレスと、ライトバック先のアドレスに対応したライト前データメモリ 22 に格納されているデータ値とを履歴メモリ 23 に格納する制御回路である。

[0023] 差分情報抽出部 25 は、キャッシュメモリ 21 のすべてのエントリに対し、キャッシュメモリ 21 に格納されているデータ値と、対応するライト前データメモリ 22 のデータ値とを比較する制御回路である。差分情報抽出部 25 は、差分がある場合はメモリアドレスとライト前データ値とを履歴メモリ 23 に格納し、その後、ライト前データメモリ 22 のデータ値を現在のデータ値に更新する。

[0024] メモリ値再現部 26 は、メインメモリ 12 に格納されている現在のデータ値と履歴メモリ 23 に格納されている履歴情報から、メインメモリ 12 の過去のデータを再現する回路である。

[0025] ***動作の説明***

図 1 を参照して、本実施の形態に係るメモリ履歴管理システム 10 の動作を説明する。メモリ履歴管理システム 10 の動作は、本実施の形態に係るメモリ履歴管理方法に相当する。

[0026] 本実施の形態は、周期処理を行うシステムを対象とする。周期処理を行うシステムでは、一定の周期ごとに同じプログラムを実行する。そのため、周期処理開始時のデータの値が明らかであり、かつ、周期処理実行中は周期処理プログラム以外がデータ値を変更することがなければ、その周期内のプログラムの動作を再現することが可能となる。

- [0027] 周期処理が開始し、プロセッサ１１からメインメモリ１２へのリードまたはライトアクセスが発生すると、プロセッサ１１は、キャッシュメモリ２１にデータが格納されているかをチェックする。キャッシュメモリ２１にデータが格納されていない場合、プロセッサ１１は、メインメモリ１２からデータ値を読み出して、キャッシュメモリ２１にデータを格納する。このとき、プロセッサ１１は、ライト前データメモリ２２にメインメモリ１２から読み出したデータ値を格納する。
- [0028] プロセッサ１１からキャッシュメモリ２１に格納されているデータへのリードまたはライトアクセスが発生した場合は、プロセッサ１１は、キャッシュメモリ２１に対してデータのリードまたはライトアクセスを行う。
- [0029] プロセッサ１１がキャッシュメモリ２１に格納されていないデータへのアクセスを行い、メインメモリ１２のデータをキャッシュメモリ２１に格納した場合、新たにデータを格納した領域に格納されていたデータはキャッシュメモリ２１から追い出される。このとき、追い出されたデータをプロセッサ１１がライトしていた場合は、メインメモリ１２と値が一致していない可能性があるため、キャッシュメモリ２１からメインメモリ１２へのライトバックが発生する。ライトバックが発生した場合、ライトバック監視部２４は、キャッシュメモリ２１から発生したライトバックのデータ値と、ライトバックしたデータに対応するライト前データメモリ２２のデータ値とに差があるかどうかを判定する。差がある場合、ライトバック監視部２４は、履歴メモリ２３に履歴情報として、現在の周期を示す周期番号と、値に差のあったメインメモリ１２のアドレスと、そのアドレスに対応するライト前データメモリ２２のデータ値とを格納する。
- [0030] 周期処理が終了すると、プロセッサ１１または外部の信号にて差分情報抽出部２５へ処理が指示される。
- [0031] 差分情報抽出部２５は、キャッシュメモリ２１内のすべてのデータ値と、ライト前データメモリ２２のデータ値とを比較する。キャッシュメモリ２１内のデータ値とライト前データメモリ２２のデータ値とが不一致であれば、

差分情報抽出部 25 は、履歴メモリ 23 に履歴情報を格納し、ライト前データメモリ 22 のデータ値をキャッシュメモリ 21 のデータ値に更新する。履歴情報は、周期番号と、値に差のあったメインメモリ 12 のアドレスと、そのアドレスに対応するライト前データメモリ 22 のデータ値とを示す情報である。

[0032] 上記動作が周期処理の実行の都度行われる。

[0033] 履歴メモリ 23 の容量がいっぱいになり、履歴情報が格納できなくなった場合は、履歴メモリ 23 の先頭のデータを上書きすることで、継続して実行可能となる。

[0034] メインメモリ 12 のデータ値の復元には、履歴メモリ 23 と、メインメモリ 12 またはキャッシュメモリ 21 のデータ値とが利用される。例えば、第 i 周期処理の実行が完了した時点では、第 i 周期処理の実行完了時のメインメモリ 12 のデータ値は、メインメモリ 12 またはキャッシュメモリ 21 に格納されているため、メモリ値再現部 26 がキャッシュメモリ 21 を経由してメインメモリ 12 からデータを読み出すことで、データ値を再現することができる。1 周期前の周期処理である第 $i-1$ 周期処理の実行完了時、すなわち、第 i 周期処理の実行開始前のデータ値は、第 i 周期処理の実行完了時のメインメモリ 12 及びキャッシュメモリ 21 のデータ値と、履歴メモリ 23 の情報とから再現される。履歴メモリ 23 に第 i 周期処理の履歴情報が格納されている場合は、履歴メモリ 23 のデータ値を第 $i-1$ 周期処理の実行完了時のデータ値、すなわち、第 i 周期処理の実行開始前のデータ値とする。履歴メモリ 23 に第 i 周期処理の履歴情報が格納されていない場合は、第 i 周期処理の実行完了時のデータ値を第 $i-1$ 周期処理の実行完了時のデータ値、すなわち、第 i 周期処理の実行開始前のデータ値とする。

[0035] 図 2 から図 11 を参照して、履歴メモリ 23 への履歴の格納およびその履歴を用いたメインメモリ 12 のデータ値の復元の具体例を説明する。

[0036] 図 2 は、第 1 周期処理実行開始時のメインメモリ 12、キャッシュメモリ 21 およびライト前データメモリ 22 の状態を示している。

- [0037] メインメモリ12にはアドレス「0x100」、「0x110」、「0x120」、「0x130」および「0x210」にそれぞれ「0xaaaa」、「0xbbbb」、「0xcccc」、「0xdddd」および「0xeeee」のデータが格納されている。キャッシュメモリ21には何のデータも格納されていない。
- [0038] プロセッサ11からメインメモリ12へのアクセスが発生すると、キャッシュメモリ21のエントリ0にはメインメモリ12のアドレス「0x100」のデータが格納される。エントリ1にはメインメモリ12のアドレス「0x110」または「0x210」のデータが格納される。エントリ2にはメインメモリ12のアドレス「0x120」のデータが格納される。エントリ3にはメインメモリ12のアドレス「0x130」のデータが格納される。ライト前データメモリ22には、キャッシュメモリ21の各エントリに対応したライト前データの格納領域がある。キャッシュメモリ21にメインメモリ12からの読み出しが発生すると、対応する格納領域にメインメモリ12から読み出されたデータ値が格納される。
- [0039] 図3は、第1周期処理の実行中に発生したライトのアドレスとライト値とを示している。
- [0040] 図4は、図2のメインメモリ12、キャッシュメモリ21およびライト前データメモリ22の状態から図3に示すライトが発生し、第1周期処理の実行が完了したときのメインメモリ12、キャッシュメモリ21およびライト前データメモリ22の状態を示している。
- [0041] 第1周期処理では、アドレス「0x100」、「0x110」、「0x120」および「0x130」へのライトが発生するため、キャッシュメモリ21のエントリ0からエントリ3にそれぞれ、ライトが発生したアドレスとライトデータとが格納される。ライト前データメモリ22には、キャッシュメモリ21へのデータ格納時にメインメモリ12から読み出されたデータ「0xaaaa」、「0xbbbb」、「0xcccc」および「0xdddd」が格納される。第1周期処理では「0x100」と「0x130」には

ライトが2回発生するが、ライト前データメモリ22のライト前データは、最初にメインメモリ12から読み出されたデータ値「0 x a a a a」および「0 x d d d d」のままとする。

[0042] 第1周期処理の実行が完了すると、差分情報抽出部25が履歴メモリ23に履歴情報を格納する。具体的には、差分情報抽出部25は、キャッシュメモリ21の各エントリのデータ値と、ライト前データ値とを比較し、値が異なっていれば、周期番号と、アドレスと、ライト前データ値とを格納する。図4では、エントリ0、エントリ1およびエントリ2のデータ値とライト前データ値とが異なっているため、アドレス「0 x 1 0 0」、「0 x 1 1 0」および「0 x 1 2 0」と対応するライト前データメモリ22のライト前データ値が履歴メモリ23に格納される。差分情報抽出部25が履歴情報を出力した履歴メモリ23の内容を図5に示す。

[0043] その後、差分情報抽出部25は、ライト前データメモリ22のライト前データ値を、キャッシュメモリ21のデータ値に更新する。差分情報抽出部25による履歴情報の格納後のメインメモリ12、キャッシュメモリ21およびライト前データメモリ22の状態を図6に示す。

[0044] 差分情報抽出部25による履歴情報の格納及び、ライト前データメモリ22のライト前データ値の更新後、第2周期処理が実行される。

[0045] 図7は、第2周期処理の実行中に発生したライトのアドレスとライト値とを示している。

[0046] 図8は、図6のメインメモリ12、キャッシュメモリ21およびライト前データメモリ22の状態から図7に示すライトが発生し、第2周期処理の実行が完了したときのメインメモリ12、キャッシュメモリ21およびライト前データメモリ22の状態を示している。

[0047] 第2周期処理の#1で「0 x 1 0 0」へのライトが発生すると、キャッシュメモリ21のエントリ0にアドレス「0 x 1 0 0」のデータが格納されているため、キャッシュメモリ21のライトデータが「0 x 6 6 6 6」に更新される。

- [0048] 第2周期処理の#2で「0x110」へのライトが発生すると、キャッシュメモリ21のエントリ1にアドレス「0x110」のデータが格納されているため、キャッシュメモリ21のライトデータが「0x7777」に更新される。
- [0049] 第2周期処理の#3で「0x210」へのライトが発生すると、キャッシュメモリ21の、アドレス「0x210」のデータを格納する領域であるエントリ1にすでにアドレス「0x110」のデータが格納されているため、キャッシュメモリ21からアドレス「0x110」のデータが追い出される。アドレス「0x110」にはプロセッサ11からライトが行われているため、メインメモリ12のメモリ値とキャッシュメモリ21のデータ値が異なっていることから、キャッシュメモリ21からメインメモリ12に対してデータを書き戻すライトバック処理が発生する。ライトバック監視部24は、このライトバック処理を検知すると、ライトバック先のアドレス「0x110」と、そのアドレスに対応するライト前データメモリ22の値「0x3333」とを周期番号「2」とともに履歴メモリ23に格納する。キャッシュメモリ21からのライトバックとライトバック監視部24による履歴メモリ23への履歴の格納の後、キャッシュメモリ21のエントリ1に#3のアドレス「0x210」とデータ値「0x8888」とが格納される。ライト前データメモリ22のエントリ1にはメインメモリ12から読み出されたデータ値「0xeeee」が格納される。
- [0050] その後、第2周期処理の#4で再度「0x110」へのライトが発生すると、キャッシュメモリ21の、アドレス「0x110」のデータを格納する領域であるエントリ1にアドレス「0x210」のデータが格納されているため、アドレス「0x210」のデータ「0x8888」がメインメモリ12に書き戻される。ライトバック監視部24は、アドレス「0x210」とライト前データ値「0xeeee」とを履歴メモリ23に格納する。その後、キャッシュメモリ21のエントリ1に#4のアドレス「0x110」とデータ値「0x9999」とが格納される。ライト前データメモリ22のエン

トリ 1 にはメインメモリ 1 2 から読み出されたデータ値「0 x 7 7 7 7」が格納される。第 2 周期処理の実行が完了し、差分情報抽出部 2 5 が履歴メモリ 2 3 に履歴情報を格納する前の履歴メモリ 2 3 の内容を図 9 に示す。

[0051] 第 2 周期処理の実行が完了すると、差分情報抽出部 2 5 が第 1 周期処理の実行完了後と同じように、履歴メモリ 2 3 に履歴情報を格納する。第 2 周期処理の実行完了後に差分情報抽出部 2 5 が履歴情報を出力した履歴メモリ 2 3 の内容を図 1 0 に示す。

[0052] その後、差分情報抽出部 2 5 は、ライト前データメモリ 2 2 のライト前データ値を、キャッシュメモリ 2 1 のデータ値に更新する。差分情報抽出部 2 5 による履歴情報の格納後のメインメモリ 1 2、キャッシュメモリ 2 1 およびライト前データメモリ 2 2 の状態を図 1 1 に示す。

[0053] 差分情報抽出部 2 5 による履歴情報の格納後、第 3 周期処理が実行される。

[0054] このように、周期処理が順次実行される。

[0055] 図 1 2 から図 1 4 を参照して、図 1 1 のメインメモリ 1 2 およびキャッシュメモリ 2 1 の状態と、図 1 0 の履歴メモリ 2 3 の内容とから、第 3 周期処理の実行開始前と、第 2 周期処理の実行開始前と、第 1 周期処理の実行開始前とのそれぞれにおけるメインメモリ 1 2 の値を復元する例を説明する。

[0056] 第 3 周期処理の実行開始前の値は、現在のメインメモリ 1 2 またはキャッシュメモリ 2 1 の値と等しいため、メインメモリ 1 2 から読み出されたデータ値が第 3 周期処理の実行開始前のメインメモリ 1 2 の値となる。第 3 周期処理の実行開始前のメインメモリ 1 2 の状態を図 1 2 に示す。

[0057] 第 2 周期処理の実行開始前の値は、第 3 周期処理の実行開始前のメインメモリ 1 2 の値と履歴メモリ 2 3 の周期番号「2」のエントリとから復元される。メモリ値再現部 2 6 は、履歴メモリ 2 3 のデータを最新のエントリからみていき、周期番号が「2」のエントリのデータ値をその周期のデータ値とする。図 1 0 の # 4 および # 7 のように、同じ周期番号で、複数のエントリがある場合は、メモリ値再現部 2 6 は、最も古いエントリのデータ値を、そ

の周期の実行開始時のデータ値とする。復元された第2周期処理の実行開始前のメインメモリ12の状態を図13に示す。

[0058] 第1周期処理の実行開始前の値は、第2周期処理の実行開始前のメインメモリ12の値と履歴メモリ23の周期番号「1」のエントリから復元される。メモリ値再現部26は、第2周期処理の実行開始前の値の復元方法と同様、履歴メモリ23のデータを最新のエントリからみていき、周期番号が「1」のエントリのデータ値をその周期のデータ値とする。復元された第1周期処理の実行開始前のメインメモリ12の状態を図14に示す。

[0059] 以上説明したように、履歴メモリ23には、第1時点におけるメインメモリ12のデータ値を第2時点におけるメインメモリ12のデータ値から復元するための履歴が記録される。メインメモリ12へのライト要求に応じてライトバック方式のキャッシュメモリ21にデータが格納されるときには、メインメモリ12に格納されているデータ値がライト前データメモリ22の、ライト先アドレスに対応する領域に格納される。ライトバック監視部24は、メインメモリ12へのライトバックが発生したときに、ライトバック先アドレスとライト前データメモリ22のライトバック先アドレスに対応する領域に格納されているデータ値とを履歴メモリ23に記録されている履歴に追加する。差分情報抽出部25は、第2時点において、キャッシュメモリ21に格納されているデータ値とライト前データメモリ22に格納されているデータ値とを比較する。差分がある場合、差分情報抽出部25は、メインメモリ12の該当アドレスとライト前データメモリ22の該当アドレスに対応する領域に格納されているデータ値とを履歴メモリ23に記録されている履歴に追加する。

[0060] 差分情報抽出部25は、差分がある場合は、履歴への追加後に、ライト前データメモリ22に格納されているデータ値をキャッシュメモリ21に格納されているデータ値に更新する。

[0061] 本実施の形態では、第1時点および第2時点は、複数の処理それぞれの開始時点および終了時点である。履歴に追加されるアドレスおよびデータ値は

、複数の処理のうち、該当する処理を識別する情報とともに履歴メモリ 23 に記録される。

[0062] 前述した例において、第 1 周期処理の実行開始時点を第 1 時点、第 1 周期処理の実行終了時点を第 2 時点とすると、第 1 周期処理を識別する情報として、周期番号「1」が履歴メモリ 23 に記録される。

[0063] 前述した例において、第 2 周期処理の実行開始時点を第 1 時点、第 2 周期処理の実行終了時点を第 2 時点とすると、第 2 周期処理を識別する情報として、周期番号「2」が履歴メモリ 23 に記録される。

[0064] なお、後述するように、本実施の形態では、ライトバック監視部 24 は、履歴に追加するアドレスおよびデータ値のデータ量が履歴メモリ 23 の容量を超える場合は、古いデータから順番に上書きしていく。差分情報抽出部 25 も、履歴に追加するアドレスおよびデータ値のデータ量が履歴メモリ 23 の容量を超える場合は、古いデータから順番に上書きしていく。

[0065] メモリ値再現部 26 は、履歴メモリ 23 に記録されている履歴を用いて、第 2 時点におけるメインメモリ 12 のデータ値から第 1 時点におけるメインメモリ 12 のデータ値を復元する。

[0066] 本実施の形態では、メモリ値再現部 26 は、第 2 時点においてキャッシュメモリ 21 に格納されているデータ値がメインメモリ 12 に反映された場合にメインメモリ 12 に格納されるデータ値を、第 2 時点におけるメインメモリ 12 のデータ値として用いる。また、メモリ値再現部 26 は、第 1 時点においてキャッシュメモリ 21 に格納されているデータ値がメインメモリ 12 に反映された場合にメインメモリ 12 に格納されるデータ値を、第 1 時点におけるメインメモリ 12 のデータ値として復元する。

[0067] 前述した例において、メモリ値再現部 26 は、図 4 においてキャッシュメモリ 21 に格納されているデータ値がメインメモリ 12 に反映された場合にメインメモリ 12 に格納されるデータ値を、図 13 に示したような第 1 周期処理の実行終了時点におけるメインメモリ 12 のデータ値として用いる。また、メモリ値再現部 26 は、第 1 周期処理の実行開始時点においてキャッシ

メモリ 21 に格納されているデータ値がメインメモリ 12 に反映された場合にメインメモリ 12 に格納されるデータ値を、図 14 に示したような第 1 周期処理の実行開始時点におけるメインメモリ 12 のデータ値として復元する。

[0068] 前述した例において、メモリ値再現部 26 は、図 8 においてキャッシュメモリ 21 に格納されているデータ値がメインメモリ 12 に反映された場合にメインメモリ 12 に格納されるデータ値を、図 12 に示したような第 2 周期処理の実行終了時点におけるメインメモリ 12 のデータ値として用いる。また、メモリ値再現部 26 は、第 2 周期処理の実行開始時点においてキャッシュメモリ 21 に格納されているデータ値がメインメモリ 12 に反映された場合にメインメモリ 12 に格納されるデータ値を、図 13 に示したような第 2 周期処理の実行開始時点におけるメインメモリ 12 のデータ値として復元する。

[0069] ***実施の形態の効果の説明***

本実施の形態によれば、ソフトウェアの処理時間に影響を与えず、かつ、少ない容量でデータ値の履歴情報を残すことができる。

[0070] 本実施の形態は、周期処理を行う組込みシステムに適用することができ、そのようなシステムにおいて、デバッグまたは障害調査のためにメインメモリ 12 のメモリ値の履歴の取得および再現を行うことができる。

[0071] 周期処理開始時のすべてのデータ値を記録しておく、と、再現したい周期の数に比例して履歴データの量が増えてしまう。本実施の形態によれば、周期処理開始時のデータ値を少ない履歴容量で再現することができる。

[0072] 本実施の形態では、メインメモリ 12 のデータを最新の履歴情報から逆に辿って復元していく。そのため、履歴メモリ 23 の容量がいっぱいになった場合は古いエントリを順次上書きしていくことで、履歴の格納を継続することが可能となる。さらに、最新のエントリから順番に辿るため、復元したい周期の履歴メモリ 23 の履歴情報が残っている限り、データの復元が可能となる。

[0073] 本実施の形態では、周期処理の実行中の変化値のみ履歴情報として記録していくため、アクセスの履歴のみを残す方法と比較しても復元に必要なデータ量は少ない。また、初期値データと差分情報とを格納する方式と異なり、データの復元は現在のメインメモリ 12 の値と、履歴メモリ 23 の値とから行うため、データの復元に必要なデータ量は初期値データがない分、少なくなる。

[0074] 本実施の形態では、復元したデータ値はメインメモリ 12 あるいは図示しない別のメモリに出力する。メインメモリ 12 の未使用領域または別のメモリに復元データを出力した場合は、現在の周期処理である第 i 周期処理の実行完了時のメインメモリ 12 のデータ値を保持しつつ、過去の周期処理である第 k 周期処理の実行開始時のデータ値を再現することが可能となる。 i および k は、 $k \leq i$ を満たす整数である。復元したデータ値を、復元したデータのアドレスに出力して上書きした場合は、メインメモリ 12 の値を第 k 周期処理の実行開始時の状態にロールバックすることが可能になる。

[0075] ***他の構成***

本実施の形態の変形例として、メモリ値再現部 26 は、プロセッサ 11 または外部のプロセッサ上で実行するプログラムとして実現してもよい。

[0076] 履歴メモリ 23 は、メインメモリ 12 の一部であってもよい。すなわち、履歴メモリ 23 にメインメモリ 12 の一部を利用してもよい。この場合は、履歴メモリ 23 は、履歴の記録の対象外である。すなわち、履歴メモリ 23 に相当する領域を履歴情報の収集対象外とすることにより、履歴メモリ 23 の領域への格納履歴を履歴メモリ 23 の領域に格納することを防ぐことができる。

[0077] 実施の形態 2.

本実施の形態について、主に実施の形態 1 との差異を、図 15 を用いて説明する。

[0078] 本実施の形態では、メモリ履歴管理システム 10 は、メモリ履歴収集システム 13 と、データ値復元システム 14 とを備える。

- [0079] メモリ履歴収集システム 13 とデータ値復元システム 14 は、LAN またはインターネット等のネットワーク 40 で接続されている。「LAN」は、Local Area Network の略語である。
- [0080] メモリ履歴収集システム 13 は、図 1 に示した実施の形態 1 のメモリ履歴管理システム 10 からメモリ値再現部 26 を除いて構成されている。データの復元処理以外の機能および動作は同じであるため、説明を省略する。
- [0081] データ値復元システム 14 は、コンピュータである。データ値復元システム 14 は、プロセッサ 31 とメモリ 32 とを備える。
- [0082] 本実施の形態では、実施の形態 1 のメモリ値再現部 26 をデータ値復元システム 14 のプロセッサ 31 上で実行するプログラムであるメモリ値再現プログラム 33 として実現している。
- [0083] 本実施の形態では、メモリ履歴収集システム 13 にて取得した履歴メモリ 23 のメモリ値を示す履歴情報 34 と、メインメモリ 12 の値を示すメインメモリデータ値 35 とが、ネットワーク 40 を経由してデータ値復元システム 14 のメモリ 32 に転送される。メモリ値再現プログラム 33 は、メモリ 32 に転送された履歴情報 34 とメインメモリデータ値 35 とをもとに、各周期処理の実行開始時のメインメモリ 12 の値の復元を行う。
- [0084] 本実施の形態では、メモリ値の再現をメモリ履歴の収集と異なるシステムにて行うことで、周期処理を行う組込みシステムに再現されたデータを格納する領域を備える必要がないため、メモリ容量を抑えることができるという効果がある。

符号の説明

- [0085] 10 メモリ履歴管理システム、11 プロセッサ、12 メインメモリ、13 メモリ履歴収集システム、14 データ値復元システム、20 メモリ履歴収集回路、21 キャッシュメモリ、22 ライト前データメモリ、23 履歴メモリ、24 ライトバック監視部、25 差分情報抽出部、26 メモリ値再現部、31 プロセッサ、32 メモリ、33 メモリ値再現プログラム、34 履歴情報、35 メインメモリデータ値、40 ネットワーク

ットワーク。

請求の範囲

[請求項1] 第1時点におけるメインメモリのデータ値を第2時点における前記メインメモリのデータ値から復元するための履歴を記録する履歴メモリと、

前記メインメモリへのライト要求に応じてライトバック方式のキャッシュメモリにデータが格納されるときに、前記メインメモリに格納されているデータ値をライト先アドレスに対応する領域に格納するライト前データメモリと、

前記メインメモリへのライトバックが発生したときに、ライトバック先アドレスと前記ライト前データメモリの前記ライトバック先アドレスに対応する領域に格納されているデータ値とを前記履歴メモリに記録されている履歴に追加するライトバック監視部と、

前記第2時点において、前記キャッシュメモリに格納されているデータ値と前記ライト前データメモリに格納されているデータ値とを比較し、差分がある場合は、前記メインメモリの該当アドレスと前記ライト前データメモリの前記該当アドレスに対応する領域に格納されているデータ値とを前記履歴メモリに記録されている履歴に追加する差分情報抽出部と

を備えるメモリ履歴管理システム。

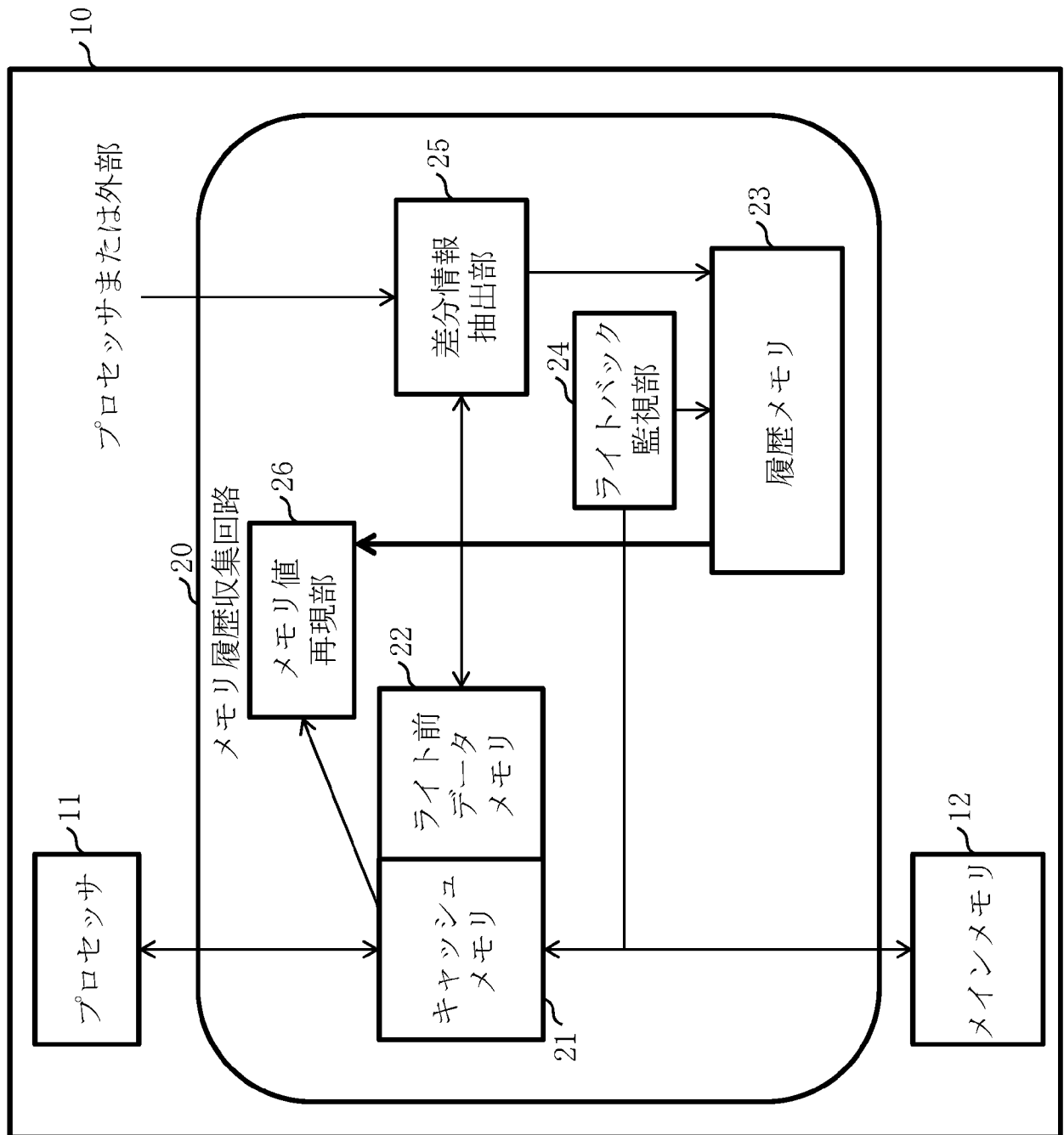
[請求項2] 前記差分情報抽出部は、前記差分がある場合は、前記履歴への追加後に、前記ライト前データメモリに格納されているデータ値を前記キャッシュメモリに格納されているデータ値に更新する請求項1に記載のメモリ履歴管理システム。

[請求項3] 前記第1時点および前記第2時点は、複数の処理それぞれの開始時点および終了時点であり、

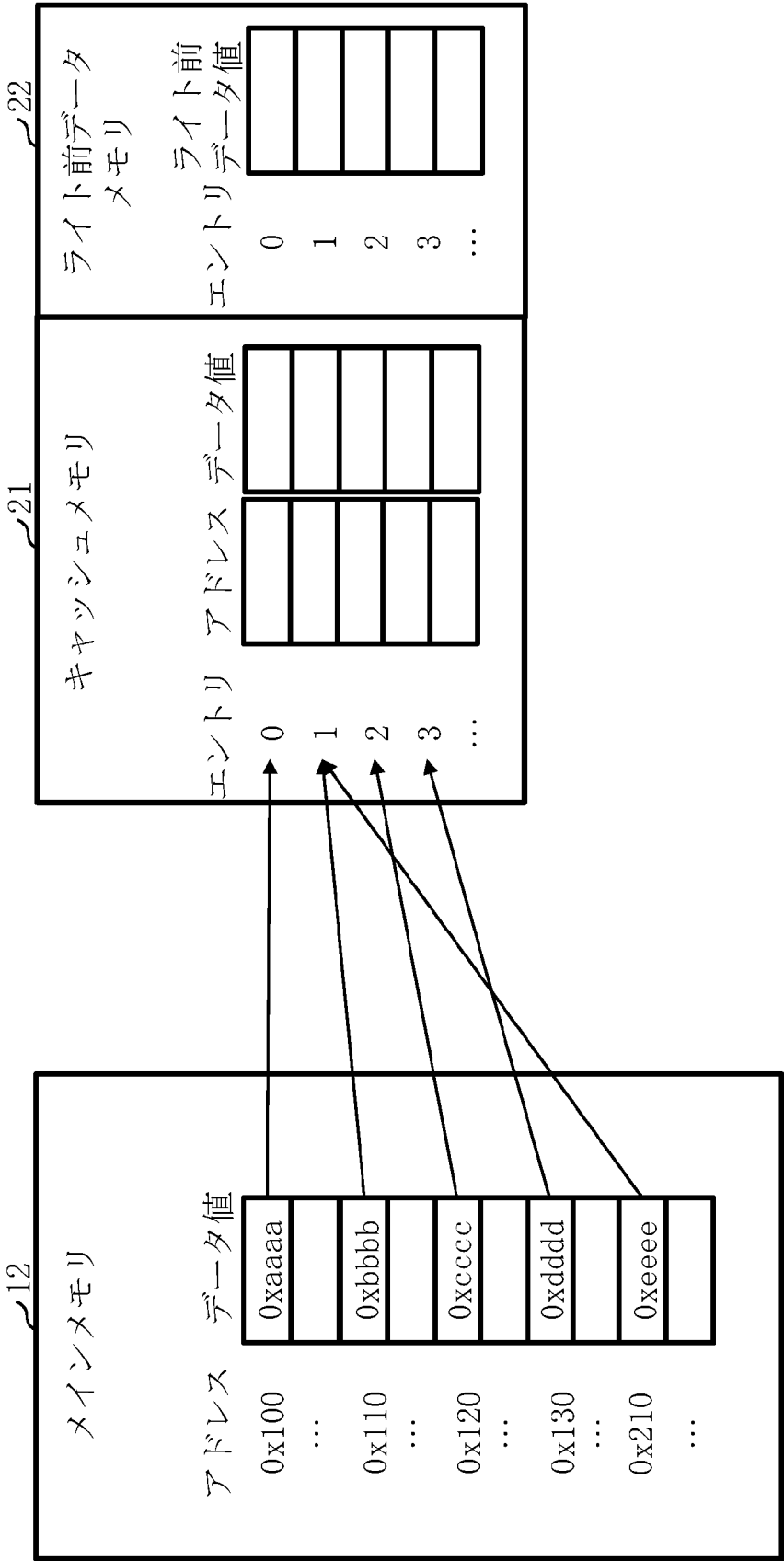
前記履歴に追加されるアドレスおよびデータ値は、前記複数の処理のうち、該当する処理を識別する情報とともに前記履歴メモリに記録される請求項1または2に記載のメモリ履歴管理システム。

- [請求項4] 前記履歴メモリに記録されている履歴を用いて、前記第2時点における前記メインメモリのデータ値から前記第1時点における前記メインメモリのデータ値を復元するメモリ値再現部をさらに備える請求項1から3のいずれか1項に記載のメモリ履歴管理システム。
- [請求項5] 前記メモリ値再現部は、前記第2時点において前記キャッシュメモリに格納されているデータ値が前記メインメモリに反映された場合に前記メインメモリに格納されるデータ値を、前記第2時点における前記メインメモリのデータ値として用いる請求項4に記載のメモリ履歴管理システム。
- [請求項6] 前記メモリ値再現部は、前記第1時点において前記キャッシュメモリに格納されているデータ値が前記メインメモリに反映された場合に前記メインメモリに格納されるデータ値を、前記第1時点における前記メインメモリのデータ値として復元する請求項4または5に記載のメモリ履歴管理システム。
- [請求項7] 前記履歴メモリは、前記メインメモリの一部であり、前記履歴の記録の対象外である請求項1から6のいずれか1項に記載のメモリ履歴管理システム。
- [請求項8] 前記ライトバック監視部または前記差分情報抽出部は、前記履歴に追加するアドレスおよびデータ値のデータ量が前記履歴メモリの容量を超える場合は、古いデータから順番に上書きしていく請求項1から7のいずれか1項に記載のメモリ履歴管理システム。

[図1]



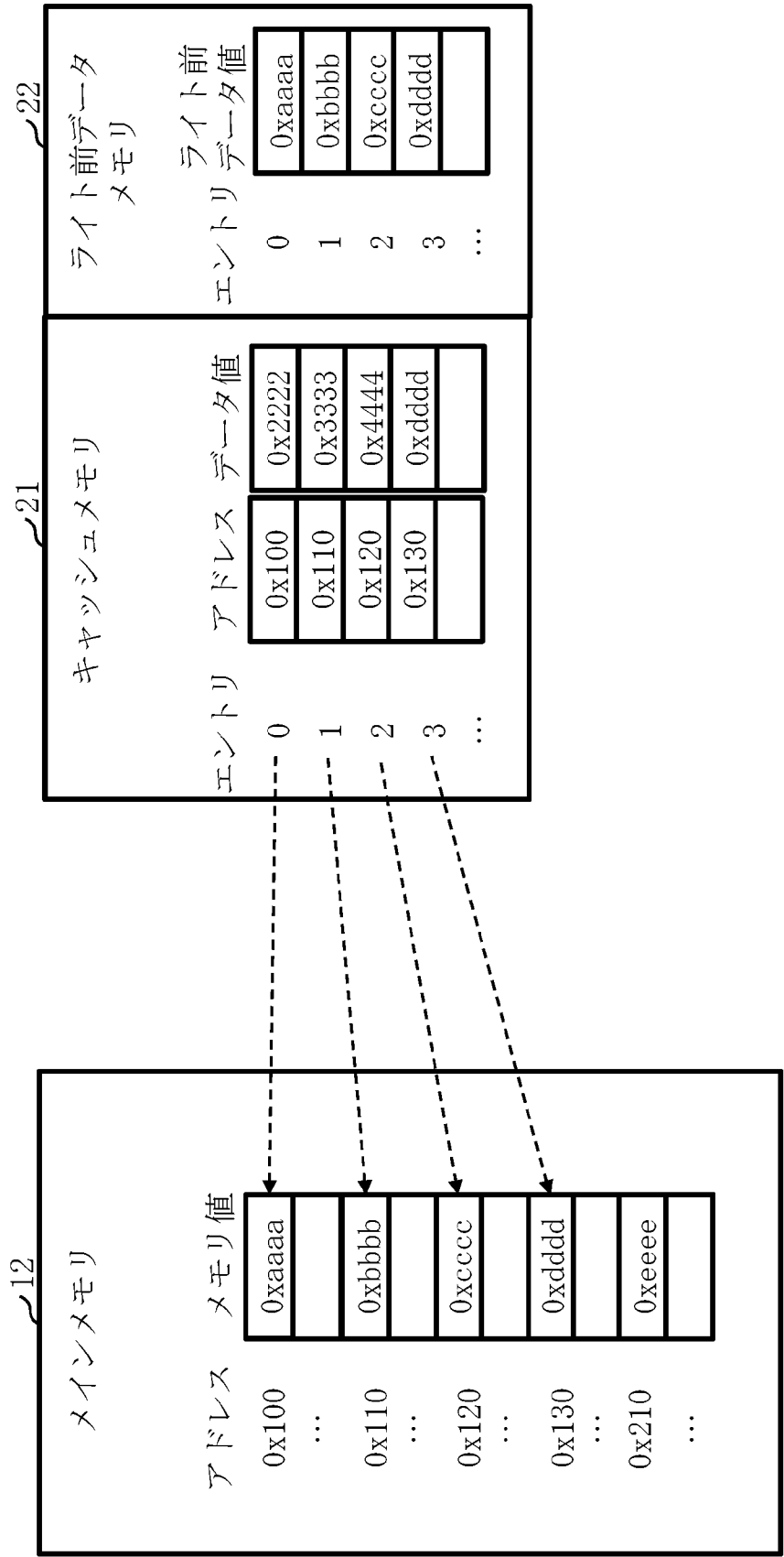
[図2]



[図3]

#	アドレス	ライト値
1	0x100	0x1111
2	0x100	0x2222
3	0x110	0x3333
4	0x120	0x4444
5	0x130	0x5555
6	0x130	0xdddd

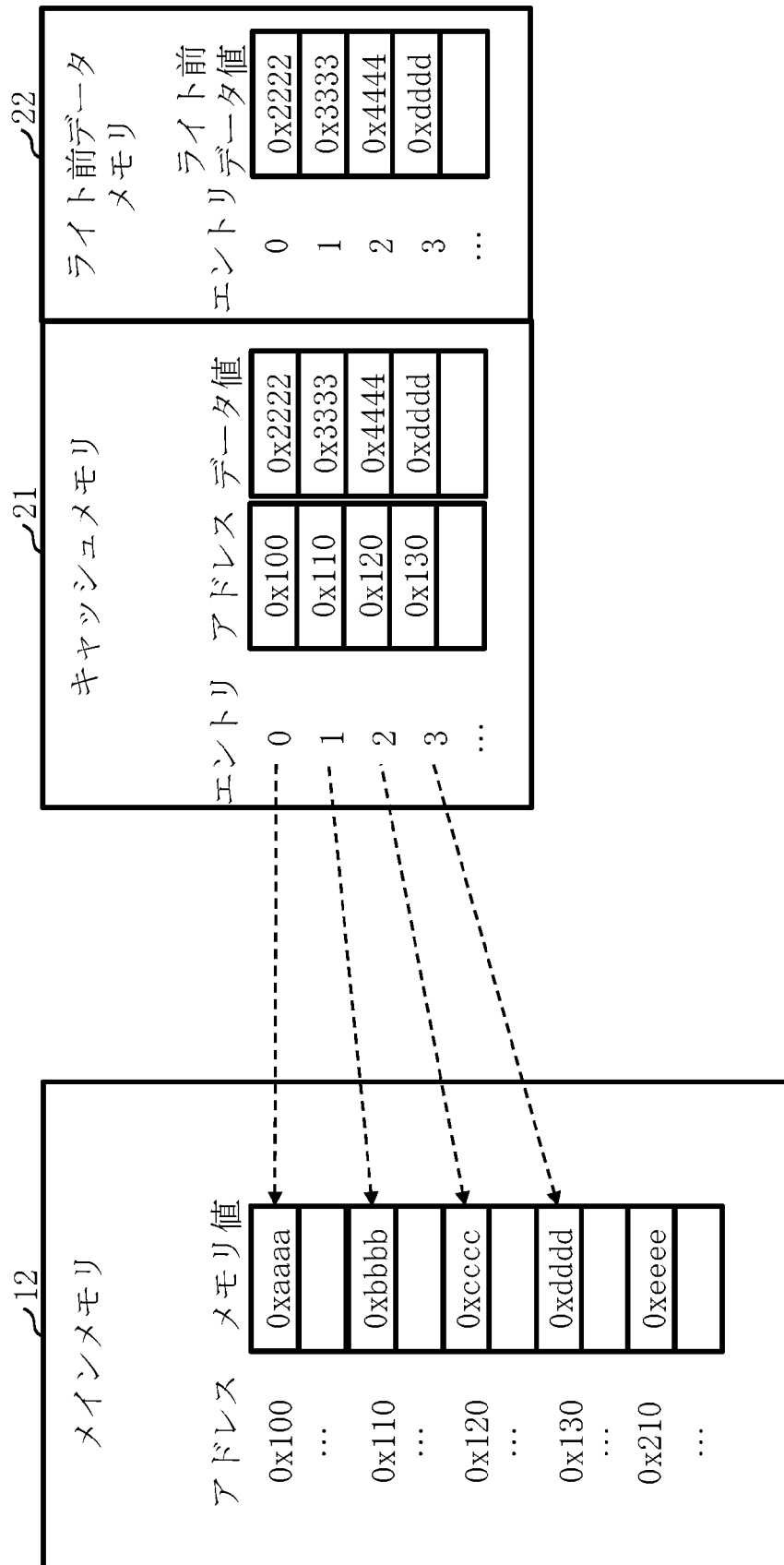
[図4]



[図5]

#	周期番号	アドレス	データ値
1	1	0x100	0xaaaa
2	1	0x110	0xbbbb
3	1	0x120	0xcccc

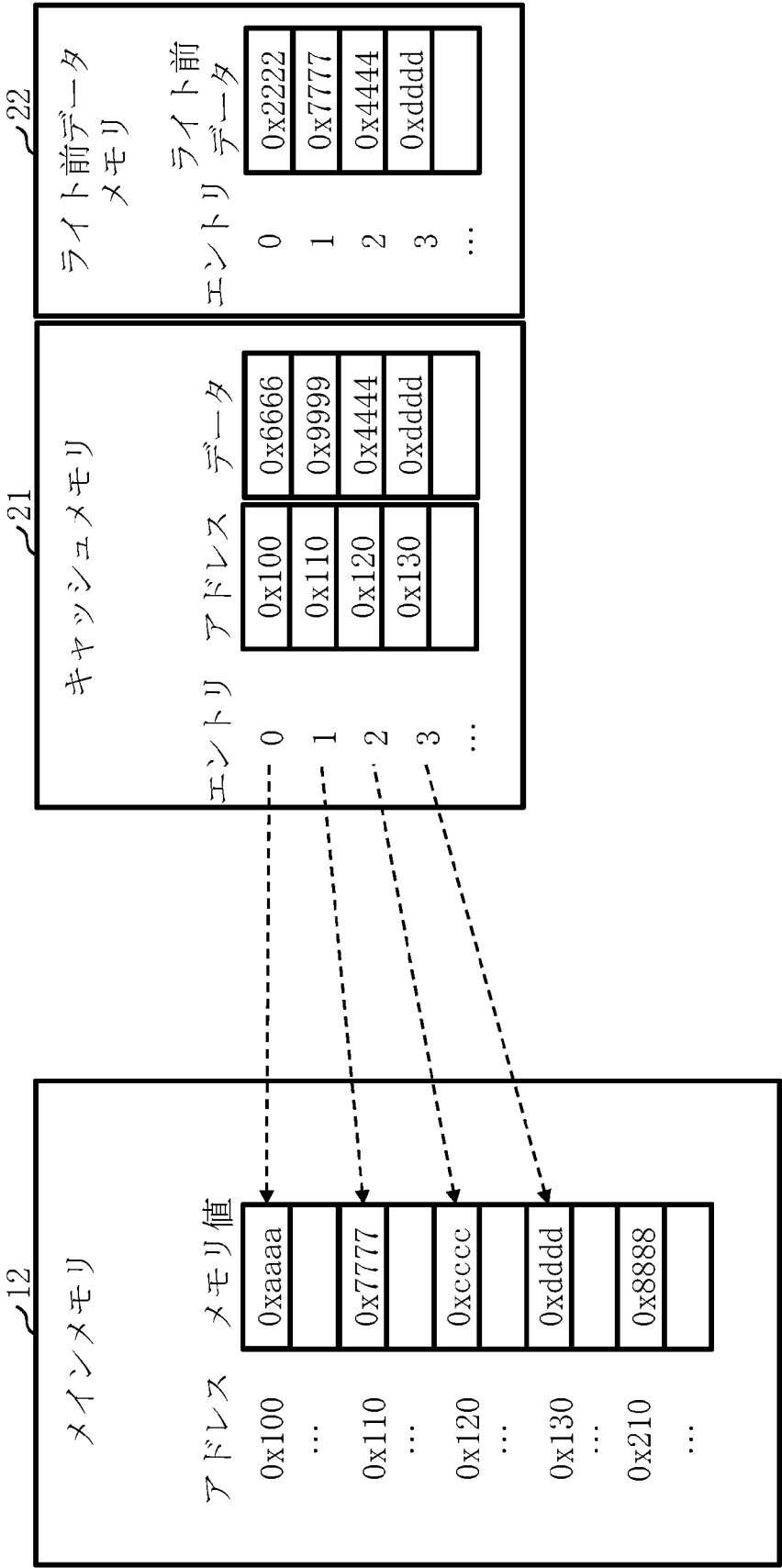
[図6]



[図7]

#	アドレス	ライト値
1	0x100	0x6666
2	0x110	0x7777
3	0x210	0x8888
4	0x110	0x9999

[図8]



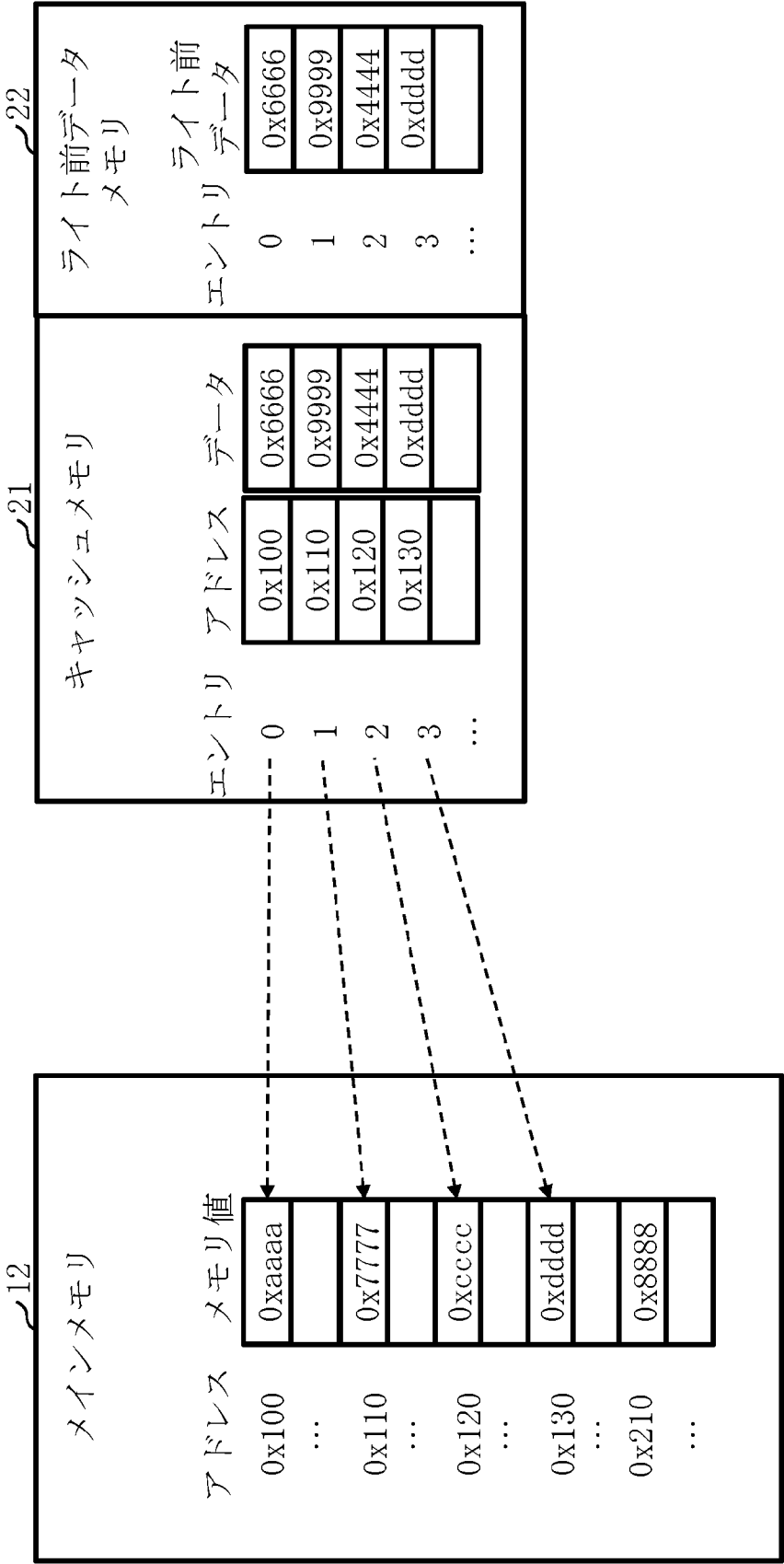
[図9]

#	周期番号	アドレス	データ値
1	1	0x100	0xaaaa
2	1	0x110	0xbbbb
3	1	0x120	0xcccc
4	2	0x110	0x3333
5	2	0x210	0xeeee

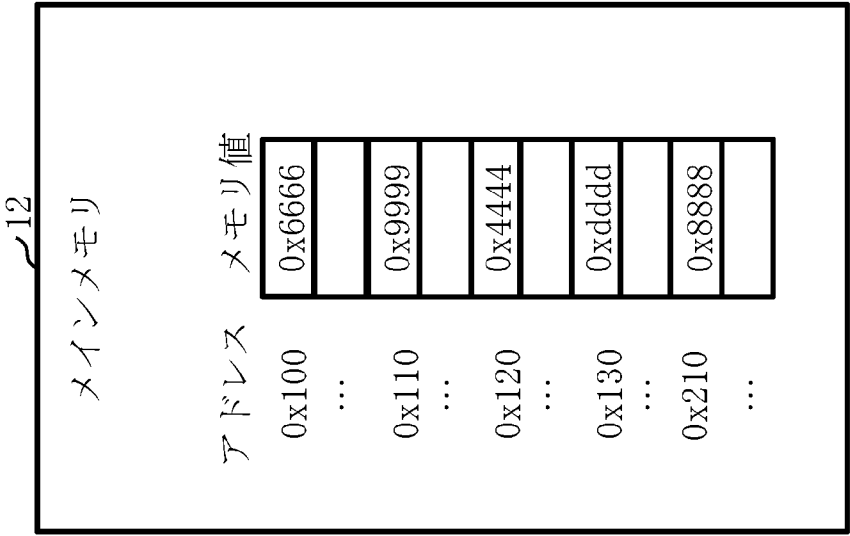
[図10]

#	周期番号	アドレス	データ値
1	1	0x100	0xaaaa
2	1	0x110	0xbbbb
3	1	0x120	0xcccc
4	2	0x110	0x3333
5	2	0x210	0xeeee
6	2	0x100	0x2222
7	2	0x110	0x7777

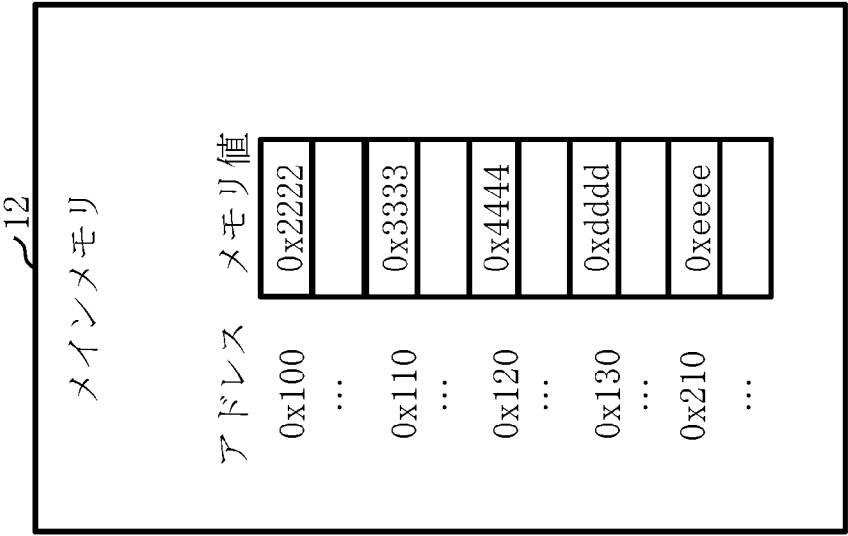
[図11]



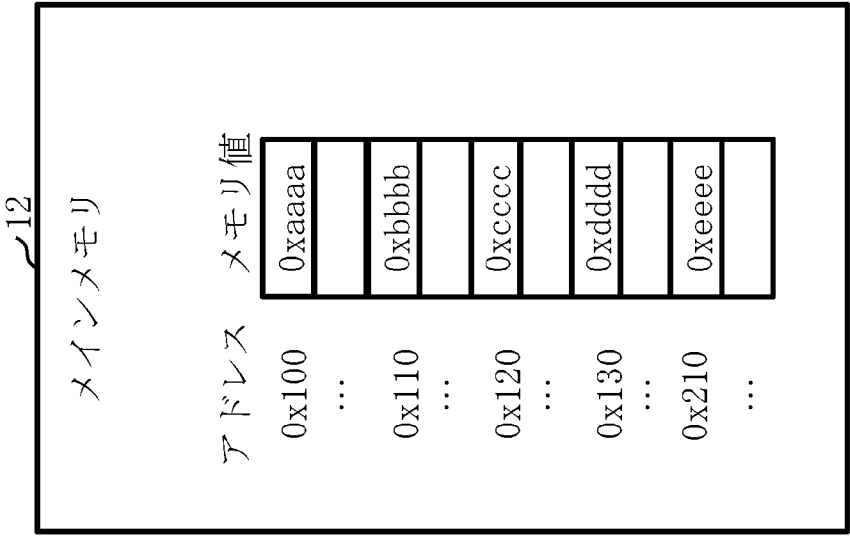
[図12]



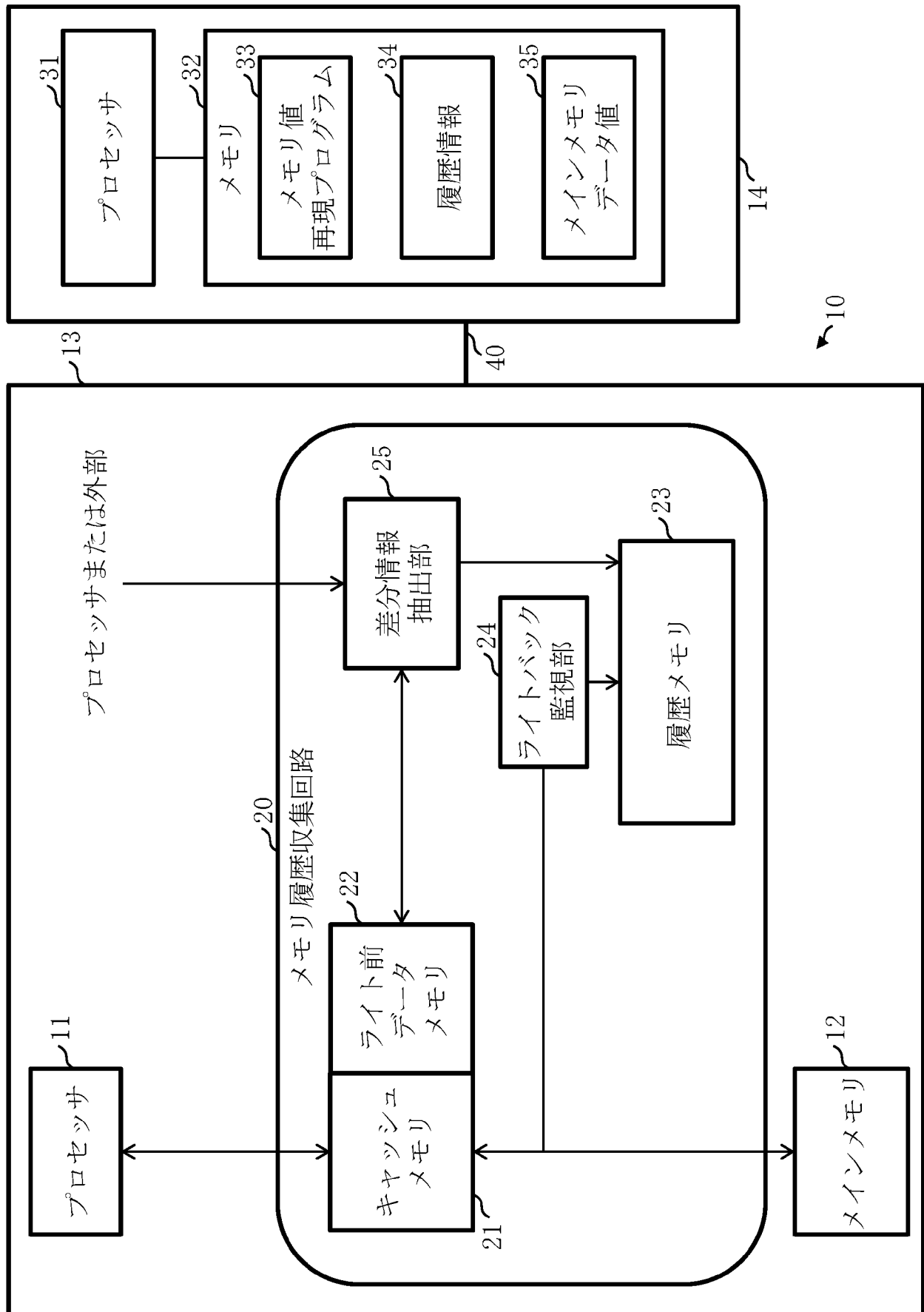
[図13]



[図14]



[図15]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/023015

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. G06F11/34 (2006.01) i, G06F11/07 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. G06F11/34, G06F11/07

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2018

Registered utility model specifications of Japan 1996-2018

Published registered utility model applications of Japan 1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2014-211813 A (MITSUBISHI ELECTRIC CORP.) 13 November 2014, entire text (Family: none)	1-8

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
22.08.2018

Date of mailing of the international search report
04.09.2018

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. G06F11/34(2006.01)i, G06F11/07(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. G06F11/34, G06F11/07

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2014-211813 A（三菱電機株式会社）2014.11.13, 全文（ファミリーなし）	1-8

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの	「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」 口頭による開示、使用、展示等に言及する文献	「&」 同一パテントファミリー文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日

22.08.2018

国際調査報告の発送日

04.09.2018

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

多胡 滋

5B

3562

電話番号 03-3581-1101 内線 3545