

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成24年8月30日(2012.8.30)

【公開番号】特開2011-66245(P2011-66245A)

【公開日】平成23年3月31日(2011.3.31)

【年通号数】公開・登録公報2011-013

【出願番号】特願2009-216244(P2009-216244)

【国際特許分類】

H 0 1 L 29/78 (2006.01)

H 0 1 L 21/336 (2006.01)

【F I】

H 0 1 L 29/78 3 0 1 D

H 0 1 L 29/78 3 0 1 S

【手続補正書】

【提出日】平成24年7月11日(2012.7.11)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 導電型の半導体基板の表面に設けられた第 1 導電型のウェル領域と、
前記第 1 導電型のウェル領域に接して設けられた第 2 導電型のウェル領域と、
前記第 1 導電型のウェル領域上に設けられた第 2 導電型の高濃度ソース領域と、
前記高濃度ソース領域と接して設けられた第 2 導電型の低濃度ソースオフセット領域と

、
前記第 2 導電型のウェル領域上に設けられた第 2 導電型の高濃度ドレイン領域と、
前記第 2 導電型のウェル領域上に前記低濃度ソースオフセット領域からチャンネル形成領域分だけ離して設けられた第 2 導電型の第 1 の低濃度ドレインオフセット領域と、
前記高濃度ドレイン領域と前記第 1 の低濃度ドレインオフセット領域との間に両者に接して設けられた第 2 導電型の第 2 の低濃度ドレインオフセット領域と、
前記低濃度ソースオフセット領域と前記第 1 の低濃度ドレインオフセット領域との前記半導体基板の表面部分にそれぞれ設けられた第 1 および第 2 の L O C O S 酸化膜と、
前記第 1 の L O C O S 酸化膜上の一部と前記チャンネル形成領域と前記第 2 の L O C O S 酸化膜上の全とと前記第 2 の低濃度ドレインオフセット領域の上に設けられたゲート酸化膜と、

前記ゲート酸化膜上に設けられたゲート電極と、
前記高濃度ソース領域上に設けられたソース電極と、
前記高濃度ドレイン領域上に設けられたドレイン電極と、
前記ソース電極と前記ドレイン電極以外の部分の表面に設けられた保護酸化膜と、
を有する半導体装置。

【請求項 2】

第 1 導電型の半導体基板の表面に設けられた第 1 導電型のウェル領域と、
前記第 1 導電型のウェル領域に接して設けられた第 2 導電型のウェル領域と、
前記第 1 導電型のウェル領域上に設けられた第 2 導電型の高濃度ソース領域と、
前記高濃度ソース領域と接して設けられた第 2 導電型の低濃度ソースオフセット領域と

前記第 2 導電型のウェル領域上に前記第 1 導電型のウェルから第 1 のドレインオフセット領域と更に第 2 のドレインオフセット領域分を隔てて設けられた第 1 導電型の高濃度ドレイン領域と、

前記低濃度ソースオフセット領域と前記第 1 のドレインオフセット領域との前記半導体基板の表面部分にそれぞれ設けられた第 1 および第 2 の L O C O S 酸化膜と、

前記低濃度ソースオフセット領域と前記第 1 のドレインオフセット領域との間のチャンネル形成領域と、

前記第 1 の L O C O S 酸化膜上の一部と前記チャンネル形成領域と前記第 2 の L O C O S 酸化膜上の全てと第 2 ドレインオフセット領域の上に設けられたゲート酸化膜と、

前記ゲート酸化膜上に設けられたゲート電極と、

前記高濃度ソース領域上に設けられたソース電極と、

前記高濃度ドレイン領域上に設けられたドレイン電極と、

前記ソース電極と前記ドレイン電極以外の部分の表面に設けられた保護酸化膜を有する半導体装置。