



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201711373 A

(43)公開日：中華民國 106 (2017) 年 03 月 16 日

(21)申請案號：105119619

(22)申請日：中華民國 105 (2016) 年 06 月 22 日

(51)Int. Cl. : **H03B5/06 (2006.01)**

(30)優先權：2015/06/22 美國 62/183,027

2016/06/17 美國 15/186,034

(71)申請人：微晶片科技公司 (美國) MICROCHIP TECHNOLOGY INCORPORATED (US)
美國

(72)發明人：庫馬 亞傑 KUMAR, AJAY (US)

(74)代理人：陳長文

申請實體審查：無 申請專利範圍項數：22 項 圖式數：11 共 23 頁

(54)名稱

用於晶體振盪器之週期性啟動器

PERIODIC KICKSTARTER FOR A CRYSTAL OSCILLATOR

(57)摘要

本發明揭示一種具有接近一振盪器中之一晶體諧振頻率之一脈衝重複率的循環脈衝振盪器，其將更有效的啟動能提供至晶體振盪器電路，且因此提供快很多的啟動時間。啟動脈衝振盪器運行若干循環或直至晶體振盪器振幅建立一所要值。該脈衝振盪器可具有自大約三分之一該晶體諧振頻率至大約一半該晶體諧振頻率之一重複率，因此將更有效的啟動能提供至晶體振盪器電路。

A cyclical pulsing oscillator having a pulse repetition rate close to a crystal resonant frequency in an oscillator provides more useful start-up energy to the crystal oscillator circuit and thus provides much faster start-up time. The start-up pulsing oscillator runs for a number of cycles or until the crystal oscillator amplitude as built up to a desired value. The pulsing oscillator may have a repetition rate of from about one-third to about one-half the crystal resonant frequency, thus providing more useful start-up energy to the crystal oscillator circuit.

指定代表圖：

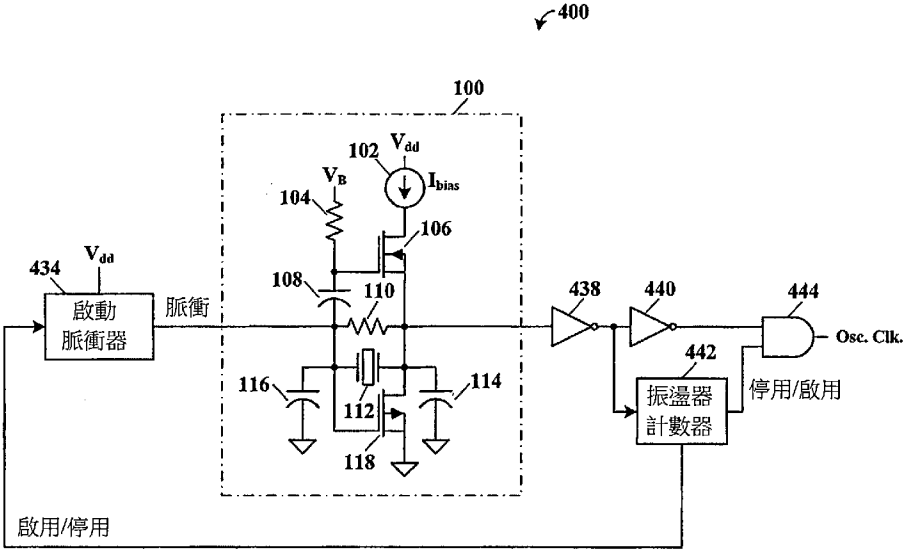


圖 4

符號簡單說明：

- 100 . . . 晶體振盪器
電路
- 102 . . . 電流源
- 104 . . . 第一電阻器
- 106 . . . P 通道金屬
氧化物半導體(PMOS)
場效應電晶體(FET)
- 108 . . . 第一電容器
- 110 . . . 第二電阻器
- 112 . . . 晶體頻率判
定元件/晶體
- 114 . . . 第二電容器
- 116 . . . 第三電容器
- 118 . . . N 型金屬氧
化物半導體場效應電
晶體(NMOS FET)
- 400 . . . 具有週期性
啟動器之晶體振盪器
- 434 . . . 啟動脈衝器
- 438 . . . 反相器
- 440 . . . 反相器
- 442 . . . 振盪器計數
器
- 444 . . . 「及」開

發明摘要

※ 申請案號： 105119619

※ 申請日： 105.6.22

※IPC 分類： H03B 5/06 (20060101)

【發明名稱】

用於晶體振盪器之週期性啟動器

PERIODIC KICKSTARTER FOR A CRYSTAL OSCILLATOR

【中文】

本發明揭示一種具有接近一振盪器中之一晶體諧振頻率之一脈衝重複率的循環脈衝振盪器，其將更有效的啟動能提供至晶體振盪器電路，且因此提供快很多的啟動時間。啟動脈衝振盪器運行若干循環或直至晶體振盪器振幅建立一所要值。該脈衝振盪器可具有自大約三分之一該晶體諧振頻率至大約一半該晶體諧振頻率之一重複率，因此將更有效的啟動能提供至晶體振盪器電路。

【英文】

A cyclical pulsing oscillator having a pulse repetition rate close to a crystal resonant frequency in an oscillator provides more useful start-up energy to the crystal oscillator circuit and thus provides much faster start-up time. The start-up pulsing oscillator runs for a number of cycles or until the crystal oscillator amplitude as built up to a desired value. The pulsing oscillator may have a repetition rate of from about one-third to about one-half the crystal resonant frequency, thus providing more useful start-up energy to the crystal oscillator circuit.

【代表圖】

【本案指定代表圖】：第（ 4 ）圖。

【本代表圖之符號簡單說明】：

- | | |
|-----|------------------------------|
| 100 | 晶體振盪器電路 |
| 102 | 電流源 |
| 104 | 第一電阻器 |
| 106 | P通道金屬氧化物半導體(PMOS)場效應電晶體(FET) |
| 108 | 第一電容器 |
| 110 | 第二電阻器 |
| 112 | 晶體頻率判定元件/晶體 |
| 114 | 第二電容器 |
| 116 | 第三電容器 |
| 118 | N型金屬氧化物半導體場效應電晶體(NMOS FET) |
| 400 | 具有週期性啟動器之晶體振盪器 |
| 434 | 啟動脈衝器 |
| 438 | 反相器 |
| 440 | 反相器 |
| 442 | 振盪器計數器 |
| 444 | 「及」閘 |

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

(無)

發明專利說明書

(本說明書格式、依序，請勿任意更動)

【發明名稱】

用於晶體振盪器之週期性啟動器

PERIODIC KICKSTARTER FOR A CRYSTAL OSCILLATOR

【相關專利申請案】

本申請案主張Ajay Kumar之名稱為「Periodic Kickstarter for a Crystal Oscillator」之2015年6月22日申請之共同所有之美國臨時專利申請案第62/183,027號之優先權，該案為所有目的特此以引用的方式併入本文中。

【技術領域】

本發明係關於一種晶體振盪器，特定言之本發明係關於一種減少振盪器之接通時間的用於晶體振盪器之週期性啟動器。

【先前技術】

適當切割之石英晶體可用作為高品質機電諧振器。機電諧振器之壓電性質(跨越晶體之電壓使晶體變形；使晶體變形產生一電壓)允許機電諧振器為電子電路中之頻率判定元件。依據晶體之高品質因數(QF)；優異頻率穩定性；緊密生產公差；及相對較低之成本，晶體被廣泛用於振盪器、時基及頻率合成器中。所有晶體振盪器電路具有一啟動時間。啟動時間係電池供電式應用中之一重要考量，其中經常打開及關閉裝置。更短振盪器啟動時間減少低功率系統中所浪費之能量。

取決於系統之類型，一晶體振盪器之啟動時間之定義可變動。對於一微處理器系統，啟動時間通常係自初始功率應用之時間至一穩定時鐘信號係可用之時間。一鎖相迴路(PLL)之啟動時間通常係自初

始功率應用之時間至當一穩定參考信號係可用時，其通常沉降於自最終穩態振盪頻率之一可接受頻率偏移內。一晶體振盪器之起動時間可由以下各者判定：接通時之雜訊或暫態條件；歸因於負電阻之小信號包線擴充；及大信號振幅限制。

晶體振盪器係已知具有一長起動時間。一旦存在其本身耗費一長時間之信號之一小增建，晶體振盪器可耗費額外2,000循環至8,000循環以基於晶體振盪器之運動臂電感而沉降。對於一32 KHz振盪器，起動時間可超過3至4秒，及對於24至32 MHz振盪器，起動時間可擴展高達5至20毫秒。晶體振盪器之此等長起動時間已由許多使用者報告為一問題。已在設備接通時採用具有一單穩態單發振盪器之晶體振盪器之啟動但不總是成功，此係由於來自一單穩態單發振盪器之一單脈衝之能量頻譜趨向於落在遠離晶體振盪操作頻率外且因此無法將足夠能量添加至用於晶體振盪器電路之快速及可靠起動之晶體電感器元件。

【發明內容】

因此，需要一種減少一晶體振盪器之起動時間的方式。

根據一實施例，一種經組態以與一外部晶體耦合之積體振盪器可包括：一振盪器電路，其與該外部晶體耦合；及一起動電路，其可包括一啟動脈衝器，該啟動脈衝器經耦合至該振盪器電路，且該起動電路脈衝發射起動能至該振盪器電路。

根據另一實施例，該啟動脈衝器可包括：一電流源，其對一電容器充電；一放電開關，其與該電容器並聯耦合，其中該電流源與該電容器之間之一節點可經耦合至一比較器之一輸入，該比較器之輸出控制該放電開關；及一脈衝開關，其由該比較器控制且經耦合至該振盪器電路。根據另一實施例，該比較器可具有磁滯。根據另一實施例，一數位計數器可在由該起動電路產生一預定數目之脈衝之後停用

該起動電路。根據另一實施例，該預定數目之脈衝可自大約16個脈衝至大約32個脈衝。根據另一實施例，該預定數目之脈衝可自大約32個脈衝至大約64個脈衝。

根據另一實施例，該啟動脈衝器之一頻率可自該外部晶體之一中心頻率之大約三分之一至大約一半。根據另一實施例，該啟動脈衝器之一頻率可在該外部晶體之一中心頻率的十倍內。根據另一實施例，該啟動脈衝器之一頻率可在該外部晶體之一帶通頻率內。

根據另一實施例，一微控制器可包括該積體振盪器。根據另一實施例，該微控制器可經組態以在該振盪器電路具有一穩定振盪幅度之後斷開該起動電路。根據另一實施例，該微控制器可經組態以在該微控制器開始操作之後之一預定時間週期之後斷開該起動電路。

根據另一實施例，該振盪器電路可包括：一電流源，其經耦合至一供應電壓；一第一電阻器，其經耦合至一偏壓；一第一電容器，其經耦合至該第一電阻器；一第二電阻器，其經耦合至該第一電容器；一第一電晶體，其經耦合至該電流源、第一電容器及第一電阻器與第二電阻器；一第二電容器，其經耦合至該第一電容器及該第二電阻器；一第三電容器，其經耦合至該第二電阻器及該第一電晶體；一第二電晶體，其經耦合至該第一電容器、該第二電容器及該第三電容器、該第二電阻器及該第一電晶體；及該外部晶體，其經耦合至該第一電晶體及該第二電晶體；該第一電容器、該第二電容器及該第三電容器；及該第二電阻器。

根據另一實施例，一種經組態以與一外部晶體耦合之積體振盪器可包括：一晶體振盪器；一啟動脈衝器，其經耦合至該晶體振盪器；一振盪器循環計數器，其經耦合至該晶體振盪器；及一邏輯閘，用於啟用及停用一振盪器時鐘輸出；其中該振盪器循環計數器可停用該啟動脈衝器，且可在已計數來自該振盪器之一特定數目之循環之後

啟用來自該邏輯閘之該振盪器時鐘輸出。

根據另一實施例，該啟動脈衝器可包括：一電流源，其對一電容器充電；一放電開關，其與該電容器並聯耦合，其中該電流源與該電容器之間之一節點可經耦合至一比較器之一輸入，該比較器之輸出可控制該放電開關；及一脈衝開關，其可係由該比較器控制且可經耦合至該振盪器電路。根據另一實施例，一啟動脈衝器計數器可經耦合至該啟動脈衝器，其中該啟動脈衝器可在一特定數目之脈衝可由該啟動脈衝器計數器計數之後停用。根據另一實施例，一微控制器可包括該積體振盪器。

根據又一實施例，一種經組態以與一外部晶體耦合之積體振盪器可包括：一晶體振盪器；一啟動脈衝器，其經耦合至該晶體振盪器；一邏輯閘，用於啟用及停用一振盪器時鐘輸出；一振盪器輸出振幅偵測器，其經耦合至該晶體振盪器；一電壓參考，其提供一參考電壓；及一電壓比較器，其具有經耦合至該振盪器輸出振幅偵測器之一第一輸入及經耦合至該電壓參考之一第二輸入，其中當經偵測之振盪器輸出振幅大於該參考電壓時，該啟動脈衝器可被停用且該邏輯閘可被啟用以提供該振盪器時鐘輸出。

根據另一實施例，該啟動脈衝器可包括：一電流源，其對一電容器充電；一放電開關，其與該電容器並聯耦合，其中該電流源與該電容器之間之一節點可經耦合至一比較器之一輸入，該比較器之輸出控制該放電開關；及一脈衝開關，其係由該比較器控制，且經耦合至該振盪器電路。根據另一實施例，一微控制器可包括該積體振盪器。

根據又一實施例，一種用於起動經組態以與一外部晶體耦合之一積體振盪器之方法可包括以下步驟：將一振盪器電路耦合至該外部晶體；及使用經耦合至該振盪器電路之一啟動脈衝器脈衝發射能量至該振盪器電路。根據該方法之另一實施例，脈衝發射能量至該啟動脈

衝器之該步驟可包括以下步驟：使用一電流源對一電容器充電；使用可由一比較器控制之一開關對該電容器放電，當可達到該電容器上之一電壓時，該比較器具有磁滯；及使用該比較器打開及關閉一脈衝開關，其中該脈衝開關將該脈衝能提供至該振盪器電路。

【圖式簡單說明】

可藉由參考結合附圖之以下描述來獲取本發明之一更完整理解，其中：

圖1繪示一晶體振盪器電路之一示意圖；

圖2繪示具有一單脈衝啟動電路之一晶體振盪器之一示意圖；

圖3繪示一晶體之一示意性頻率-振幅曲線圖；

圖4繪示根據本發明之一特定實例性實施例之具有一週期性啟動器之一晶體振盪器之一示意性電路及方塊圖；

圖5繪示根據本發明之另一特定實例性實施例之具有一週期性啟動器之一晶體振盪器之一示意性電路及方塊圖；

圖6繪示根據本發明之又一特定實例性實施例之具有一週期性啟動器之一晶體振盪器之一示意性電路及方塊圖；

圖7繪示根據本發明之教示之展示晶體之頻寬內之啟動脈衝之一晶體之一示意性頻率-振幅曲線圖；

圖8繪示根據本發明之教示之使用晶體之頻寬內之啟動脈衝之一晶體振盪器之起動的示意性頻率-振幅曲線圖；

圖9繪示根據圖6中展示之特定實例性實施例之用於啟用/停用一啟動脈衝器之一晶體振盪器輸出振幅位準偵測器之一示意圖；

圖10繪示根據本發明之特定實例性實施例之一啟動脈衝器電路之一示意圖；及

圖11繪示根據本發明之教示之包括圖4、圖5或圖6中展示之晶體振盪器電路之一微控制器之一示意性方塊圖。

儘管本發明易受各種修改及替代形式影響，但本發明之特定實例性實施例已在圖式中展示且在本文中詳細描述。然而，應瞭解本文中之特定實例性實施例之描述不意欲將本發明限於本文所揭示之特定形式。

【實施方式】

根據本發明之各種實施例，一種具有接近晶體振盪器諧振頻率之一脈衝重複率的脈衝振盪器將更有效的起動能提供至晶體振盪器電路且因此提供一快很多的起動時間。起動脈衝振盪器可運行，例如(但不限於) 16個脈衝至64個脈衝，或直至晶體振盪器振幅已建立一所要值。

現參考圖式，圖式中示意性地繪示實例性實施例之細節。圖式中的相同元件將由相同元件符號表示及類似元件將由具有一不同的小寫字體字母下標的相同元件符號表示。

參考圖1，圖中描繪一晶體振盪器電路之一示意圖。此晶體振盪器電路(整體以數字100表示)可包括一電流源102、一第一電阻器104、一P通道金屬氧化物半導體(PMOS)場效應電晶體(FET) 106、一第一電容器108、一第二電阻器110、一晶體頻率判定元件112、一第二電容器114、一第三電容器116及經組態以與PMOS FET 106呈一推拉輸出電路組態之一NMOS FET 118。晶體振盪器電路100取決於電路雜訊能量以起動其振盪，且耗費最長時間以達到完全操作振盪輸出。依32 KHz振盪之一晶體振盪器電路100會耗費高達三至四秒來起動，及一32 MHz振盪器會耗費5至20毫秒用於起動。

此係一標準晶體振盪器電路設計，且熟習一般電子電路設計及本發明之優點者可易於提出同樣正常工作之其他晶體振盪器電路設計。所有此等其他晶體振盪器電路可應用於本發明且在本文中考量。

參考圖2，圖中描繪具有一單脈衝起動電路之一晶體振盪器之一

示意圖。此係如圖1中所展示之相同晶體振盪器電路100但具有包括一啟動開關220之一啟動輸入；啟動開關220使用一單脈衝222將能量提供至晶體振盪器電路100。此單脈衝222具有在起動晶體振盪器電路100中係有用之非常少的能量，此係因為單脈衝222具有含晶體頻寬內之非常少之能量含量之一寬頻譜。僅來自此脈衝之能量的一小部分將落入晶體頻寬範圍內，如圖3中所展示。另外，一單啟動脈衝中之能量係頻率之一反函數，因此振盪器的頻率越高，單一啟動器電路的有效性將越低。模擬已展示在一單脈衝222啟動之後，圖2之晶體振盪器會耗費自大約2,000循環至大約8,000循環。寄生電路電容亦可使來自該單脈衝的能量衰減，且有時晶體振盪器完全不會起動。

參考圖4，圖中描繪根據本發明之一特定實例性實施例之具有一週期性啟動器之一晶體振盪器之一示意性電路及方塊圖。具有一週期性啟動器之此晶體振盪器(整體以數字400表示)可包括一晶體振盪器電路100、一啟動脈衝器434、反相器438及440、一振盪器計數器442及一「及」閘444。啟動脈衝器434可具有自晶體112之中心頻率之大約三分之一至大約一半之一脈衝重複率(頻率)。此等重複率可將大量能量提供至晶體振盪器電路100，且具有其基本頻率及諧波頻率之此週期性信號可激發晶體振盪器電路100。吾人考量及在本發明之範疇內一脈衝器啟動頻率可落入該晶體之中心頻率之十倍內，且對於本發明之特定實例性實施例可係有效的。

可使用啟動脈衝器434對晶體振盪器電路100脈衝發射，例如(但不限於) 16至32次，藉此將大量能量饋送至晶體112之頻率帶通範圍，如圖7中所展示。啟動脈衝器434提供使用其基本能量及諧波能量有效地激發晶體112之L-C儲能電路之一週期性信號。通常，具有週期性啟動器之晶體振盪器400可起動比僅不具有任何脈衝激發之晶體振盪器電路100快十倍以上。一旦已建立晶體振盪，一晶體振盪器需要一更

小gm來維持振盪。因此，一更高能量啟動器將允許晶體振盪器依更低功率運行。

振盪器計數器442監測自晶體振盪器電路100具有足夠輸出電壓振幅來驅動反相器438之時間之循環的數目。當已由振盪器計數器442計數一足夠數目的循環(例如，2048個循環或4096個循環)時，振盪器計數器442之溢流輸出將啟用來自「及」閘444之輸出的振盪器時鐘，且停用啟動脈衝器434。可使用一開機重設或外部重設命令(圖中未展示)來完成計數器442之重設。

圖8展示使用晶體之頻寬內之啟動脈衝之一晶體振盪器的起動相對於無啟動脈衝(下曲線圖)的示意性頻率-振幅曲線圖。針對具有來自啟動脈衝器434之週期性脈衝的晶體振盪器輸出振幅(上曲線圖)，描繪一更快輸出振幅增長。

參考圖5，圖中描繪根據本發明之另一特定實例性實施例之具有一週期性啟動器之一晶體振盪器之一示意性電路及方塊圖。具有一週期性啟動器之此晶體振盪器(整體以數字500表示)可包括一晶體振盪器電路100、一啟動脈衝器434、反相器438及440、一振盪器計數器442、一「及」閘444及一啟動脈衝器計數器536。晶體振盪器500實質上以相同於上文所描述之晶體振盪器400的方式工作。然而，一啟動脈衝器計數器536已經添加以限制來自啟動脈衝器434之脈衝的數目，例如(但不限於) 64個脈衝。

參考圖6，圖中描繪根據本發明之又一特定實例性實施例之具有一週期性啟動器之一晶體振盪器之一示意性電路及方塊圖。具有一週期性啟動器之此晶體振盪器(整體以數字600表示)可包括一晶體振盪器電路100、一啟動脈衝器434、反相器438、440及656、一「及」閘444、一振盪器輸出振幅至直流電平轉換器654、一電壓比較器650及一電壓參考652。晶體振盪器600依實質上相同於如上文所更完全描述

之關於來自啟動脈衝器434之激發之晶體振盪器400及500的方式工作。然而，提供一簡單峰值電壓偵測器替代計數啟動脈衝及/或振盪器起動循環使得當晶體振盪器電路100之輸出振幅達到一所要振幅值時停用啟動脈衝器434且啟用來自「及」閘444之振盪器時鐘輸出。使用圖6之此峰值偵測器電路，一旦達成來自晶體振盪器電路100之所要輸出振幅，將立刻停用啟動脈衝器434，且將啟用來自「及」閘444之振盪器時鐘輸出。另外，若晶體振盪器電路100之輸出振幅變得小於該所要振幅值，則可重新啟用啟動脈衝器434且抑制(停用)來自「及」閘444之輸出之振盪器時鐘。

參考圖9，圖中描繪根據圖6中展示之特定實例性實施例之一晶體振盪器輸出振幅位準偵測器及一啟動脈衝器之啟用/停用電路的一示意圖。一簡單二極體整流器654或一包線偵測器電路可用以整流高頻振盪器波形且提供表示振盪器輸出波形之振幅的一DC電壓位準。一RC低通濾波器可耦合於二極體整流器654之輸出與電壓比較器650之一第一輸入之間。電壓比較器650之一第二輸入耦合至電壓參考652。在圖9中展示之電路組態中，每次第一輸入上之電壓(+)大於來自電壓參考652之一參考電壓，電壓參考652之輸出轉至一邏輯高電平，且可用以啟用來自「及」閘444之時鐘振盪器輸出且停用啟動脈衝器434。

參考圖10，圖中描繪根據本發明之特定實例性實施例之一啟動脈衝器電路的一示意圖。啟動脈衝器434可包括一電流源1060、一計時電容器1062、開關1064及1068及具有磁滯之一比較器1066。當電流源1060對電容器1062充電時，電壓跨越其板上升。由比較器1066感測跨越電容器1062之電壓。當電壓跨越比較器1066之臨限電壓時，電壓之輸出改變接通跨越電容器1062的兩個板連接之開關1064之控制的邏輯位準。當比較器1066之輸出轉至一邏輯低電平時，比較器1066啟用

(閉合)跨越電容器1062之開關1064且將電容器1062的兩個板短接在一起，藉此移除兩個板之間的任何電壓差。隨著跨越電容器1062之板的電壓下降至實質上零伏特，比較器1066輸出回轉至一邏輯高電平且停用(打開)跨越電容器1062之開關1064，藉此允許電流源1060再次開始對電容器1062上之一電壓充電。電容器1062之此充電及放電產生一週期性波形，其用以對晶體振盪器電路434發射脈衝。圖10中展示之啟動脈衝器434電路表示一時鐘產生器電路。熟習電子電路設計技術及具有本發明之優點者可易於提出電路之若干不同設計，其等產生可與本發明中所描述之啟動電路一起使用之週期性波形。

參考圖11，圖中描繪根據本發明之教示之包括圖4、圖5或圖6中展示之晶體振盪器電路之一微控制器的一示意性方塊圖。一微控制器1102可包括一數位處理器及記憶體1104、周邊模組1106、輸入/輸出1108及一計時振盪器400、500或600。本文所揭示之晶體振盪器實施例允許微控制器1102更快開始操作，此係由於一計時振盪器輸出將可用且在比若無啟動脈衝器434具有晶體振盪器電路更少時間內穩定。

【符號說明】

100	晶體振盪器電路
102	電流源
104	第一電阻器
106	P通道金屬氧化物半導體(PMOS)場效應電晶體(FET)
108	第一電容器
110	第二電阻器
112	晶體頻率判定元件/晶體
114	第二電容器
116	第三電容器
118	N型金屬氧化物半導體場效應電晶體(NMOS FET)

220	啟動開關
222	單脈衝
400	具有週期性啟動器之晶體振盪器/計時振盪器
434	啟動脈衝器/晶體振盪器電路
438	反相器
440	反相器
442	振盪器計數器
444	「及」閘
500	具有週期性啟動器之晶體振盪器/計時振盪器
536	啟動脈衝器計數器
600	具有週期性啟動器之晶體振盪器/計時振盪器
650	電壓比較器
652	電壓參考
654	振盪器振幅至直流電平轉換器/二極體整流器
656	反相器
1060	電流源
1062	計時電容器
1064	開關
1066	比較器
1068	開關
1102	微控制器
1104	數位處理器及記憶體
1106	周邊模組
1108	輸入/輸出

申請專利範圍

1. 一種積體振盪器，其經組態以與一外部晶體耦合，該積體振盪器包括：
 - 一振盪器電路，其與該外部晶體耦合；及
 - 一起動電路，其包括一啟動脈衝器，該啟動脈衝器經耦合至該振盪器電路，且該起動電路脈衝發射起動能至該振盪器電路。
2. 如請求項1之積體振盪器，其中該啟動脈衝器包括：一電流源，其對一電容器充電；一放電開關，其與該電容器並聯耦合，其中該電流源與該電容器之間之一節點經耦合至一比較器之一輸入，該比較器之輸出控制該放電開關；及一脈衝開關，其係由該比較器控制，且經耦合至該振盪器電路。
3. 如請求項1之積體振盪器，其中該比較器具有磁滯。
4. 如請求項2之積體振盪器，進一步包括一數位計數器，在由該起動電路產生一預定數目之脈衝之後，該數位計數器停用該起動電路。
5. 如請求項4之積體振盪器，其中該預定數目之脈衝係自大約16個脈衝至大約32個脈衝。
6. 如請求項4之積體振盪器，其中該預定數目之脈衝係自大約32個脈衝至大約64個脈衝。
7. 如請求項1之積體振盪器，其中該啟動脈衝器之一頻率係自該外部晶體之一中心頻率的大約三分之一至大約一半。
8. 如請求項1之積體振盪器，其中該啟動脈衝器之一頻率係在該外部晶體之一中心頻率的十倍內。
9. 如請求項1之積體振盪器，其中該啟動脈衝器之一頻率係在該外

部晶體之一帶通頻率內。

10. 如請求項1之積體振盪器，其中該振盪器電路包括：

- 一電流源，其經耦合至一供應電壓；
- 一第一電阻器，其經耦合至一偏壓；
- 一第一電容器，其經耦合至該第一電阻器；
- 一第二電阻器，其經耦合至該第一電容器；
- 一第一電晶體，其經耦合至該電流源、第一電容器及第一電阻器與第二電阻器；
- 一第二電容器，其經耦合至該第一電容器及該第二電阻器；
- 一第三電容器，其經耦合至該第二電阻器及該第一電晶體；
- 一第二電晶體，其經耦合至該第一電容器、該第二電容器及該第三電容器、該第二電阻器及該第一電晶體；及
- 該外部晶體，其經耦合至該第一電晶體及該第二電晶體；該第一電容器、該第二電容器及該第三電容器；及該第二電阻器。

11. 一種微控制器，其包括如請求項1之積體振盪器。

12. 如請求項11之微控制器，其中該微控制器經組態以在該振盪器電路具有一穩定振盪幅度之後，斷開該起動電路。

13. 如請求項11之微控制器，其中該微控制器經組態以在該微控制器開始操作之後之一預定時間週期之後，斷開該起動電路。

14. 一種積體振盪器，其經組態以與一外部晶體耦合，該積體振盪器包括：

- 一晶體振盪器；
- 一啟動脈衝器，其經耦合至該晶體振盪器；
- 一振盪器循環計數器，其經耦合至該晶體振盪器；及
- 一邏輯閘，用於啟用及停用一振盪器時鐘輸出；

其中該振盪器循環計數器將停用該啟動脈衝器，且在計數來自該振盪器之一特定數目的循環之後啟用來自該邏輯閘之該振盪器時鐘輸出。

15. 如請求項14之積體振盪器，其中該啟動脈衝器包括：一電流源，其對一電容器充電；一放電開關，其與該電容器並聯耦合，其中該電流源與該電容器之間之一節點經耦合至一比較器之一輸入，該比較器之輸出控制該放電開關；及一脈衝開關，其係由該比較器控制且經耦合至該振盪器電路。
16. 如請求項14之積體振盪器，進一步包括一啟動脈衝器計數器，該啟動脈衝器計數器經耦合至該啟動脈衝器，其中該啟動脈衝器將在一特定數目之脈衝由該啟動脈衝器計數器計數之後被停用。
17. 一種微控制器，其包括如請求項14之積體振盪器。
18. 一種積體振盪器，其經組態以與一外部晶體耦合，該積體振盪器包括：
 - 一晶體振盪器；
 - 一啟動脈衝器，其經耦合至該晶體振盪器；
 - 一邏輯閘，用於啟用及停用一振盪器時鐘輸出；
 - 一振盪器輸出振幅偵測器，其經耦合至該晶體振盪器；
 - 一電壓參考，其提供一參考電壓；及
 - 一電壓比較器，其具有經耦合至該振盪器輸出振幅偵測器之一第一輸入及經耦合至該電壓參考之一第二輸入，其中當經偵測之振盪器輸出振幅大於該參考電壓時，該啟動脈衝器停用且該邏輯閘經啟用，以提供該振盪器時鐘輸出。
19. 如請求項18之積體振盪器，其中該啟動脈衝器包括：一電流源，其對一電容器充電；一放電開關，其與該電容器並聯耦

合，其中該電流源與該電容器之間之一節點經耦合至一比較器之一輸入，該比較器之輸出控制該放電開關；及一脈衝開關，其係由該比較器控制且經耦合至該振盪器電路。

20. 一種微控制器，其包括如請求項18之積體振盪器。

21. 一種用於起動經組態以與一外部晶體耦合之一積體振盪器之方法，該方法包括以下步驟：

將一振盪器電路耦合至該外部晶體；及

使用經耦合至該振盪器電路之一啟動脈衝器來脈衝發射能量至該振盪器電路。

22. 如請求項21之方法，其中脈衝發射能量至該啟動脈衝器之該步驟包括以下步驟：

使用一電流源對一電容器充電；

使用由一比較器控制之一開關對該電容器放電，當達到該電容器上之一電壓時，該比較器具有磁滯；及

使用該比較器來打開及關閉一脈衝開關，其中該脈衝開關將該脈衝能提供至該振盪器電路。

圖式

圖 1

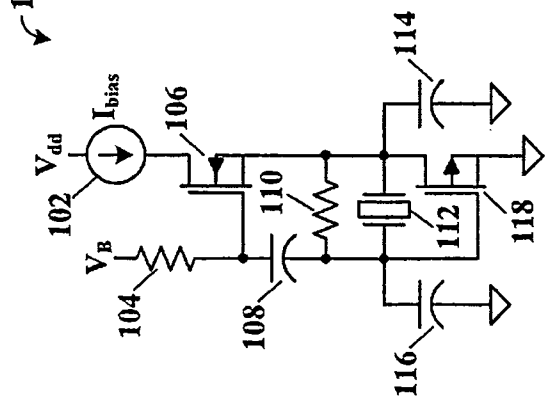


圖 2

圖 3

圖 9

圖 10

圖 11

圖 12

圖 13

圖 14

圖 15

圖 16

圖 17

圖 18

圖 19

圖 20

圖 21

圖 22

圖 23

圖 24

圖 25

圖 26

圖 27

圖 28

圖 29

圖 30

圖 31

圖 32

圖 33

圖 34

圖 35

圖 36

圖 37

圖 38

圖 39

圖 40

圖 41

圖 42

圖 43

圖 44

圖 45

圖 46

圖 47

圖 48

圖 49

圖 50

圖 51

圖 52

圖 53

圖 54

圖 55

圖 56

圖 57

圖 58

圖 59

圖 60

圖 61

圖 62

圖 63

圖 64

圖 65

圖 66

圖 67

圖 68

圖 69

圖 70

圖 71

圖 72

圖 73

圖 74

圖 75

圖 76

圖 77

圖 78

圖 79

圖 80

圖 81

圖 82

圖 83

圖 84

圖 85

圖 86

圖 87

圖 88

圖 89

圖 90

圖 91

圖 92

圖 93

圖 94

圖 95

圖 96

圖 97

圖 98

圖 99

圖 100

圖 101

圖 102

圖 103

圖 104

圖 105

圖 106

圖 107

圖 108

圖 109

圖 110

圖 111

圖 112

圖 113

圖 114

圖 115

圖 116

圖 117

圖 118

圖 119

圖 120

圖 121

圖 122

圖 123

圖 124

圖 125

圖 126

圖 127

圖 128

圖 129

圖 130

圖 131

圖 132

圖 133

圖 134

圖 135

圖 136

圖 137

圖 138

圖 139

圖 140

圖 141

圖 142

圖 143

圖 144

圖 145

圖 146

圖 147

圖 148

圖 149

圖 150

圖 151

圖 152

圖 153

圖 154

圖 155

圖 156

圖 157

圖 158

圖 159

圖 160

圖 161

圖 162

圖 163

圖 164

圖 165

圖 166

圖 167

圖 168

圖 169

圖 170

圖 171

圖 172

圖 173

圖 174

圖 175

圖 176

圖 177

圖 178

圖 179

圖 180

圖 181

圖 182

圖 183

圖 184

圖 185

圖 186

圖 187

圖 188

圖 189

圖 190

圖 191

圖 192

圖 193

圖 194

圖 195

圖 196

圖 197

圖 198

圖 199

圖 200

圖 201

圖 202

圖 203

圖 204

圖 205

圖 206

圖 207

圖 208

圖 209

圖 210

圖 211

圖 212

圖 213

圖 214

圖 215

圖 216

圖 217

圖 218

圖 219

圖 220

圖 221

圖 222

圖 223

圖 224

圖 225

圖 226

圖 227

圖 228

圖 229

圖 230

圖 231

圖 232

圖 233

圖 234

圖 235

圖 236

圖 237

圖 238

圖 239

圖 240

圖 241

圖 242

圖 243

圖 244

圖 245

圖 246

圖 247

圖 248

圖 249

圖 250

圖 251

圖 252

圖 253

圖 254

圖 255

圖 256

圖 257

圖 258

圖 259

圖 260

圖 261

圖 262

圖 263

圖 264

圖 265

圖 266

圖 267

圖 268

圖 269

圖 270

圖 271

圖 272

圖 273

圖 274

圖 275

圖 276

圖 277

圖 278

圖 279

圖 280

圖 281

圖 282

圖 283

圖 284

圖 285

圖 286

圖 287

圖 288

圖 289

圖 290

圖 291

圖 292

圖 293

圖 294

圖 295

圖 296

圖 297

圖 298

圖 299

圖 300

圖 301

圖 302

圖 303

圖 304

圖 305

圖 306

圖 307

圖 308

圖 309

圖 310

圖 311

圖 312

圖 313

圖 314

圖 315

圖 316

圖 317

圖 318

圖 319

圖 320

圖 321

圖 322

圖 323

圖 324

圖 325

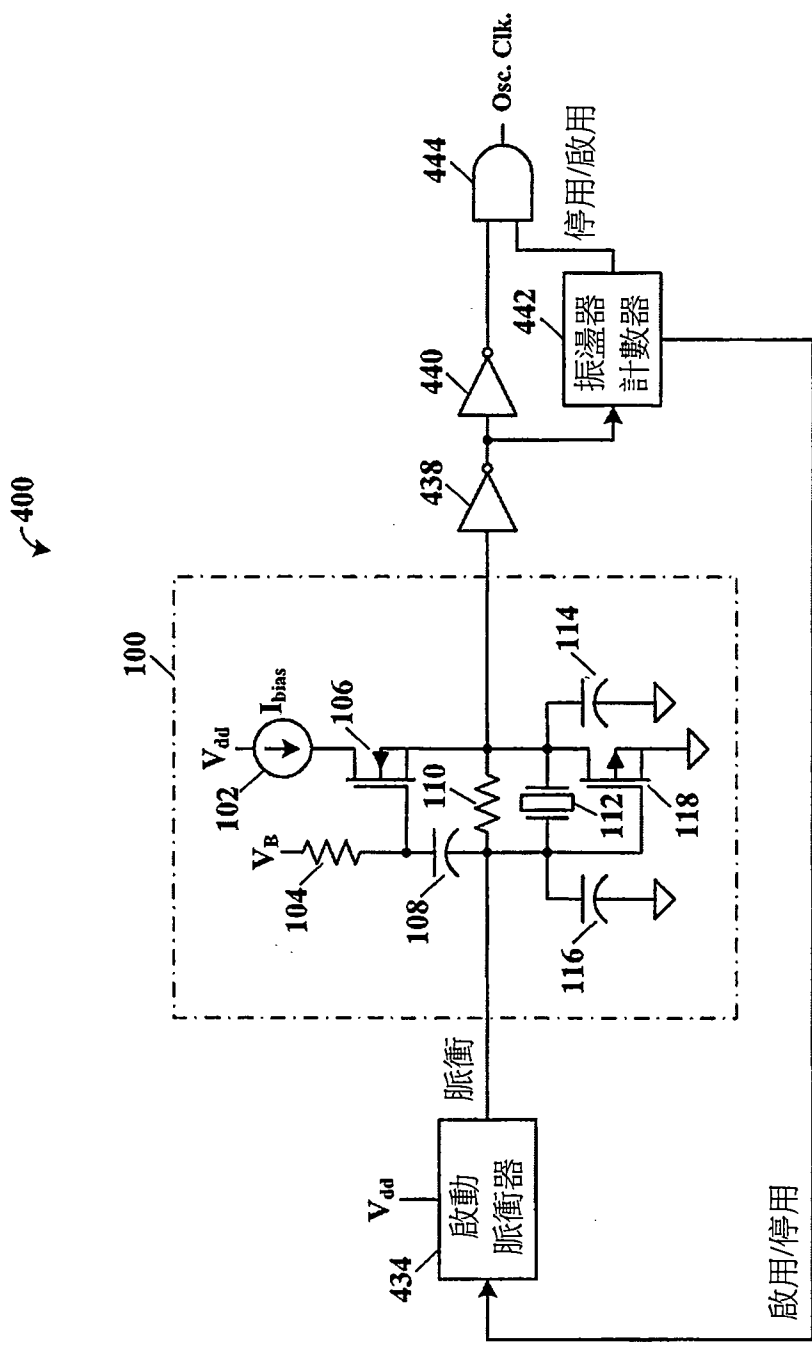
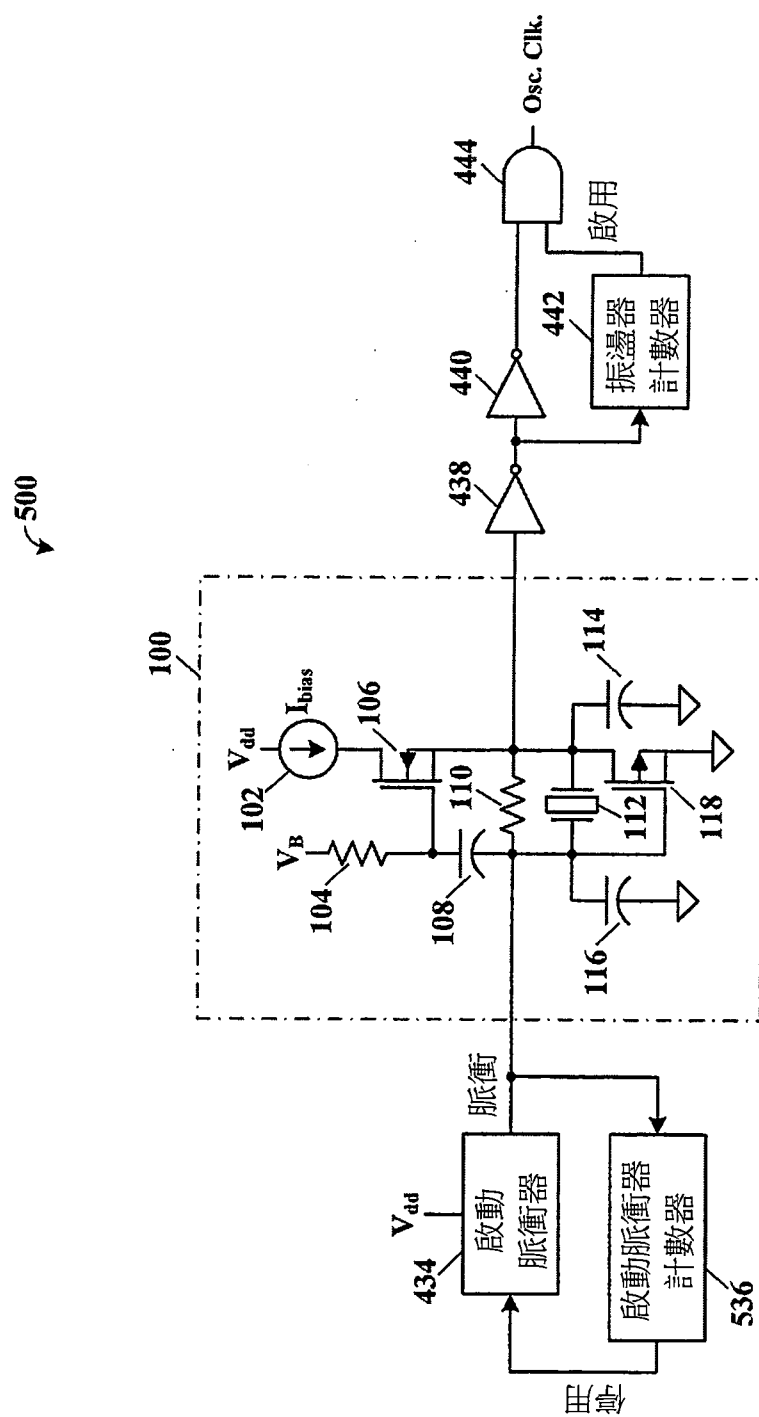


圖 4



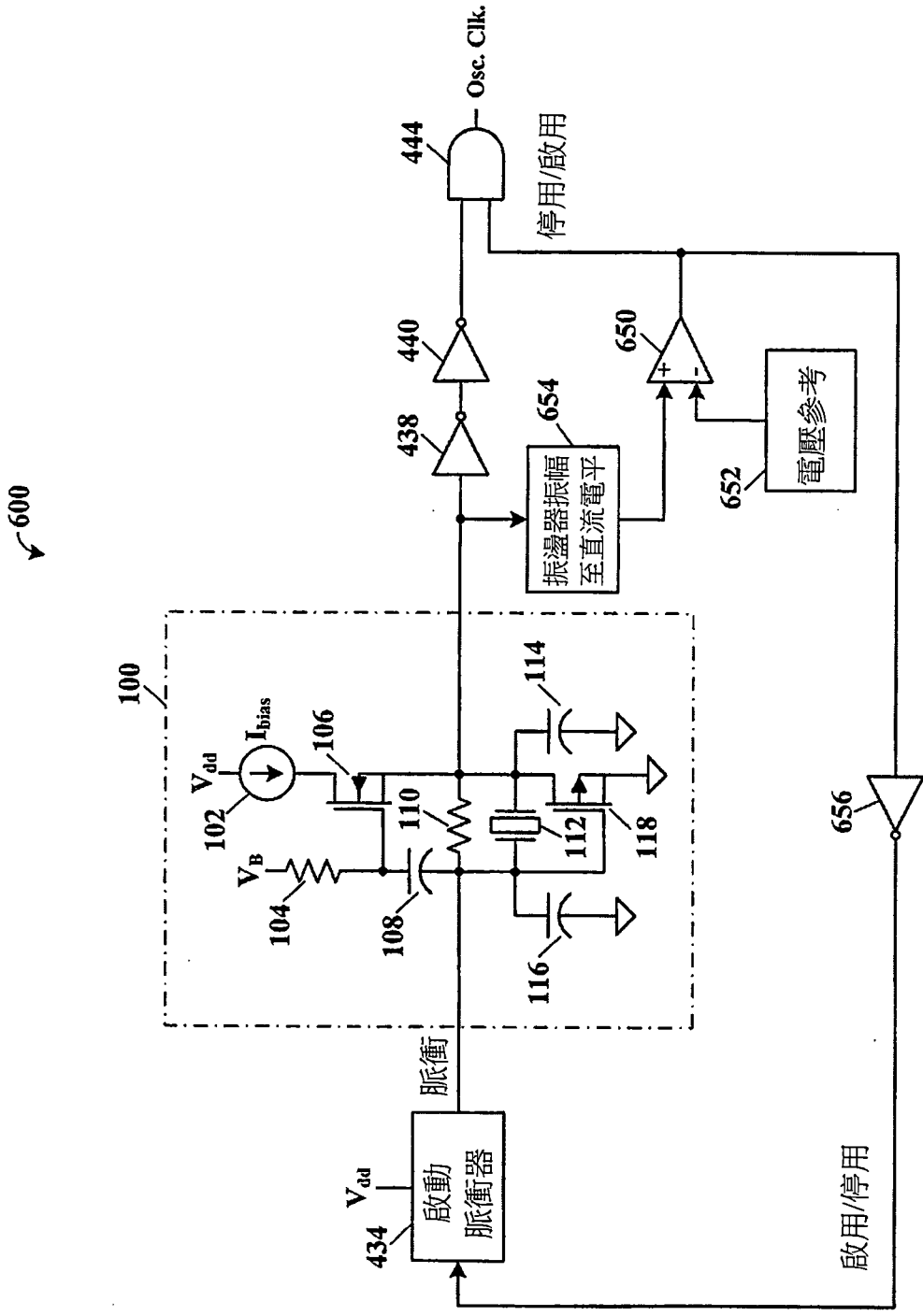


圖 6

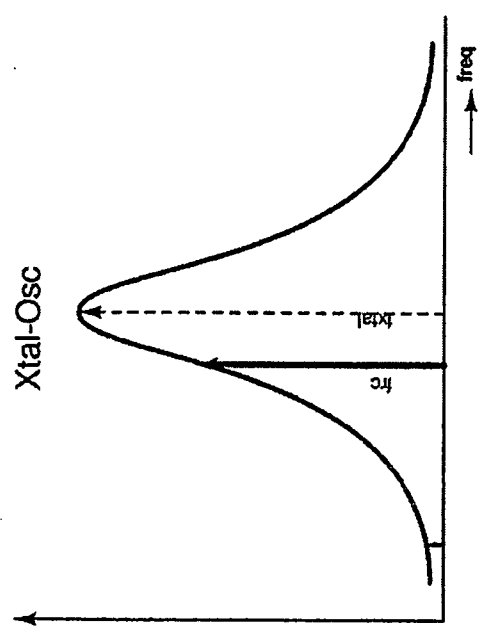


圖 7

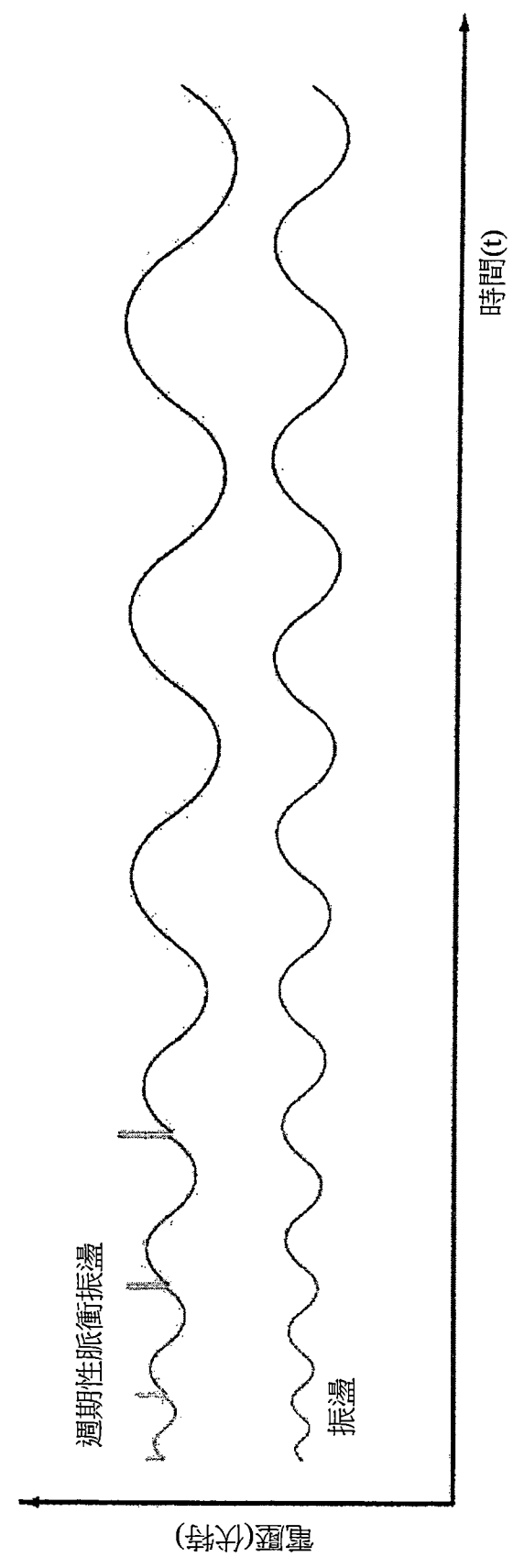


圖 8

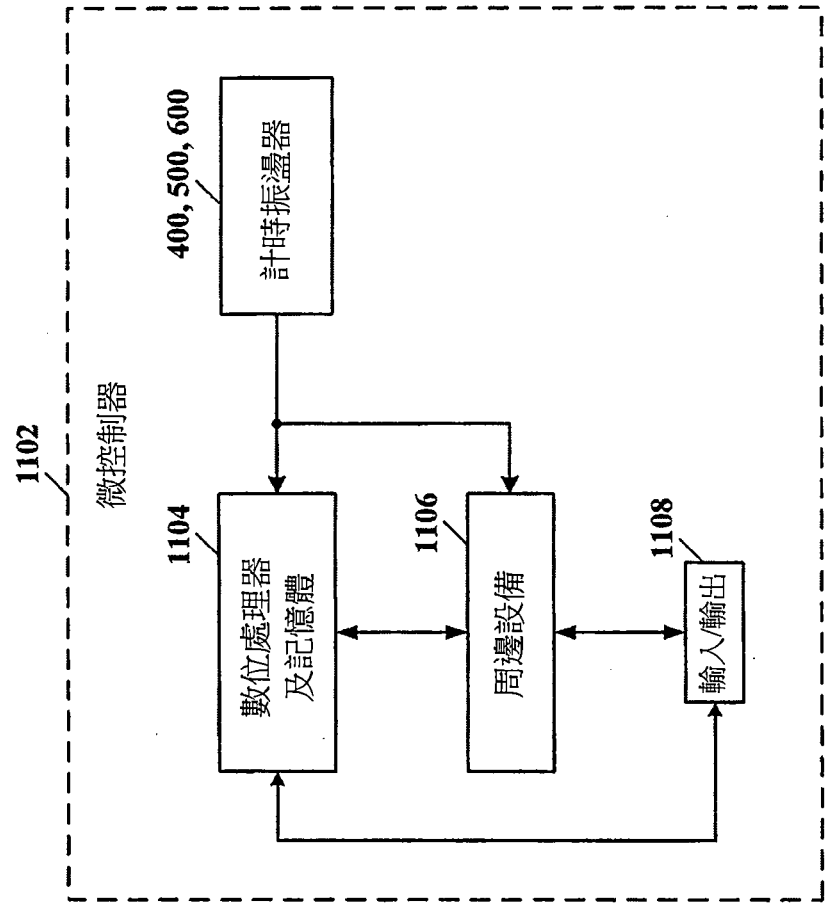


圖 11