

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5305737号
(P5305737)

(45) 発行日 平成25年10月2日 (2013. 10. 2)

(24) 登録日 平成25年7月5日 (2013. 7. 5)

(51) Int. Cl.

F I

H O 1 L 21/02 (2006. 01)

H O 1 L 27/12 B

H O 1 L 27/12 (2006. 01)

H O 1 L 29/78 6 1 8 G

H O 1 L 29/78 (2006. 01)

H O 1 L 29/78 6 1 9 A

H O 1 L 21/336 (2006. 01)

H O 1 L 29/78 6 2 7 D

H O 1 L 51/05 (2006. 01)

H O 1 L 29/28 1 0 0 A

請求項の数 8 (全 36 頁) 最終頁に続く

(21) 出願番号 特願2008-137405 (P2008-137405)

(22) 出願日 平成20年5月27日 (2008. 5. 27)

(65) 公開番号 特開2009-10356 (P2009-10356A)

(43) 公開日 平成21年1月15日 (2009. 1. 15)

審査請求日 平成23年3月7日 (2011. 3. 7)

(31) 優先権主張番号 特願2007-144360 (P2007-144360)

(32) 優先日 平成19年5月31日 (2007. 5. 31)

(33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷 3 9 8 番地

(72) 発明者 鳥海 聡志

神奈川県厚木市長谷 3 9 8 番地 株式会社

半導体エネルギー研究所内

審査官 岩本 勉

(56) 参考文献 特開2006-100804 (JP, A)

特開2002-329870 (JP, A)

特開平06-337532 (JP, A)

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項 1】

可撓性基板又はプラスチック基板と、前記可撓性基板又はプラスチック基板上のハロゲン元素を含む半導体層と、前記半導体層上の半導体素子又は発光素子と、を有し、前記ハロゲン元素は、フッ素又は塩素であることを特徴とする半導体装置。

【請求項 2】

請求項 1 において、前記半導体層の前記ハロゲン元素の濃度は、濃度勾配を有することを特徴とする半導体装置。

【請求項 3】

請求項 1 又は請求項 2 において、前記半導体層の下側の界面近傍における前記ハロゲン元素の濃度は、前記半導体層の上側の界面付近における前記ハロゲン元素の濃度よりも高いことを特徴とする半導体装置。

【請求項 4】

請求項 1 乃至請求項 3 のいずれか一項において、前記半導体層に含まれるハロゲン元素の濃度は、 $1 \times 10^{17} \text{ cm}^{-3}$ 以上 $2 \times 10^{19} \text{ cm}^{-3}$ 以下であることを特徴とする半導体装置。

【請求項 5】

可撓性基板又はプラスチック基板と、

前記可撓性基板又はプラスチック基板上のハロゲン元素を含む半導体層と、
前記半導体層上の半導体素子又は発光素子と、を有し、
前記半導体層の前記ハロゲン元素の濃度は、濃度勾配を有することを特徴とする半導体装置。

【請求項 6】

可撓性基板又はプラスチック基板と、
前記可撓性基板又はプラスチック基板上のハロゲン元素を含む半導体層と、
前記半導体層上の半導体素子又は発光素子と、を有し、
前記半導体層の下側の界面近傍における前記ハロゲン元素の濃度は、前記半導体層の上側の界面付近における前記ハロゲン元素の濃度よりも高いことを特徴とする半導体装置。

10

【請求項 7】

請求項 5 又は請求項 6 のいずれか一項において、
前記半導体層に含まれるハロゲン元素の濃度は、 $1 \times 10^{17} \text{ cm}^{-3}$ 以上 $2 \times 10^{19} \text{ cm}^{-3}$ 以下であることを特徴とする半導体装置。

【請求項 8】

可撓性基板又はプラスチック基板と、
前記可撓性基板又はプラスチック基板上のハロゲン元素を含む半導体層と、
前記半導体層上の半導体素子又は発光素子と、を有し、
前記半導体層に含まれるハロゲン元素の濃度は、 $1 \times 10^{17} \text{ cm}^{-3}$ 以上 $2 \times 10^{19} \text{ cm}^{-3}$ 以下であることを特徴とする半導体装置。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は薄膜トランジスタ（以下、TFTという）で構成された回路を有する半導体装置およびその作製方法に関する。例えば、液晶表示パネルに代表される電気光学装置や有機発光素子を有する発光表示装置を部品として搭載した電子機器に関する。

【0002】

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、半導体回路および電子機器は全て半導体装置である。

【背景技術】

30

【0003】

近年、絶縁表面を有する基板上に形成された半導体薄膜（厚さ数～数百nm程度）を用いて薄膜トランジスタ（TFT）を構成する技術が注目されている。薄膜トランジスタはICや電気光学装置のような電子デバイスに広く応用され、特に画像表示装置のスイッチング素子として開発が急がれている。

【0004】

このような画像表示装置を利用したアプリケーションは様々なものが考案されているが、特に携帯機器への利用が注目されている。ガラス基板や石英基板が多く使用されているが、割れやすく、重いという欠点がある。また、そのため、可撓性を有する基板、代表的にはフレキシブルなプラスチックフィルムの上にTFT素子を形成することが試みられている。

40

【0005】

そこで、ガラス基板上に形成した素子を基板から剥離し、他の基材、例えばプラスチックフィルムなどに転写する技術が提案されている。

【0006】

また、本出願人は特許文献1に記載の剥離および転写技術を提案している。特許文献1には、基板に金属層（Ti、Al、Ta、W、Mo、Cu、Cr、Nd、Fe、Ni、Co、Ru、Rh、Pd、Os、Ir）を形成し、その上に酸化物層を積層形成する際、該金属層の酸化金属層を金属層と酸化物層との界面に形成し、この酸化金属層を利用して後の工程で剥離を行う技術が記載されている。

50

【 0 0 0 7 】

【特許文献 1】特開 2 0 0 3 - 1 7 4 1 5 3

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 8 】

本発明は、比較的低温（600 未満）のプロセスで作製される素子、代表的にはアモルファスシリコン膜などを用いた T F T や、有機半導体膜を用いた T F T や、発光素子や受動素子（センサ素子、アンテナ、抵抗素子、容量素子など）をガラス基板から分離（すなわち、剥離）し、可撓性基板（代表的にはプラスチックフィルム）に配置（すなわち、転置）する技術を開示する。

10

【 0 0 0 9 】

アモルファスシリコン膜などを用いた T F T や有機半導体膜を用いた T F T は、プラスチックフィルム上に直接形成することも可能であるが、プラスチックフィルムは柔らかいため、取り扱う製造装置も専用の製造装置とする必要がある。大量生産を行う場合、プラスチックフィルムはロールトゥロール方式で供給される製造装置となる。

【 0 0 1 0 】

また、アモルファスシリコン膜などを用いた T F T や有機半導体膜を用いた T F T をプラスチックフィルム上に直接形成する場合、T F T 製造プロセスの過程で使用される溶剤やエッチングガスに曝されてプラスチックフィルム自体が変質する恐れがある。また、Z n O を用いた T F T をプラスチックフィルム上に直接形成する場合、スパッタ法などにより発生するプラズマがプラスチックフィルムに照射されると、プラスチックフィルム自体が変形してしまう。また、T F T 製造プロセスの過程でプラスチックフィルムが水分などを吸収、または、放出することで素子を汚染する恐れもある。また、プラスチックフィルムはガラス基板に比べ耐熱性が低く、熱に対する伸縮も大きいため、製造プロセス中の全ての処理温度を細かく制御することが困難である。

20

【 0 0 1 1 】

また、特許文献 1 に記載の剥離方法を用いる場合、ガラス基板上にスパッタ装置で金属層を形成した後、酸化物層を形成するため、少なくとも 2 層の形成が必要である。また、金属層に不純物が含まれていた場合、その不純物が後に形成する半導体層に拡散する恐れがある。

30

【 0 0 1 2 】

また、金属層の形成にスパッタ装置を用いる場合、ターゲットと呼ばれる部材を用いるが、金属の種類や、純度や、大きさにもよるが高価である。特に、大面積を有するガラス基板に対応する大型のターゲットは高価である。また、ターゲットは、定期的に交換が必要である。本発明は、剥離法を用いたデバイスの製造コストの削減も課題とする。

【課題を解決するための手段】

【 0 0 1 3 】

大面積のガラス基板上にプラズマ C V D 法を用いてハロゲン元素を含む剥離層を形成し、その剥離層上に半導体素子を形成した後、剥離層の層内または界面で剥離を行って、大面積のガラス基板と半導体素子とを分離する。ただし、半導体素子の作製プロセス温度の上限は、剥離層中のハロゲン元素が脱離する温度未満とする。また、ハロゲン元素としては、フッ素または塩素を用いることができる。フッ素や塩素は、約 600 以上の温度で剥離層中から脱離する。

40

【 0 0 1 4 】

また、剥離層としては、プラズマ C V D 法を用いる半導体層を用いる。その半導体層は、代表的には、非晶質半導体膜であるアモルファスシリコン膜を用いる。プラズマ C V D 法を用いてハロゲン元素を半導体層に含ませる場合、成膜における基板温度によらず、一定の濃度で含ませることができる。一方、プラズマ C V D 法を用いて水素を半導体層に含ませる場合は、基板温度によって濃度分布が生じる。このことから、一定の濃度で含ませることができるハロゲン元素は、歩留まり良く剥離を行うことができる。

50

【0015】

また、ガラス基板と剥離層との界面で分離させるために、剥離層においてフッ素の濃度勾配を持たせてもよく、剥離層におけるガラス基板との界面近傍にハロゲン元素を他の箇所より多く含ませることができる。例えば、プラズマCVD装置の成膜室内をハロゲン元素を含む雰囲気とした後にアモルファスシリコン膜を成膜することで、ガラス基板と剥離層との界面近傍にハロゲン元素を含ませることができる。この場合、ガラス基板と剥離層との界面近傍にハロゲン元素の濃度ピークが生じ、成膜されるにつれてハロゲン元素の濃度が減少する。即ち、剥離層中にハロゲン元素を均一の濃度で含ませる必要は特になく、少なくともガラス基板と剥離層との界面近傍にハロゲン元素を含ませることができれば、その界面を劈開面として後の工程で分離することができる。

10

【0016】

また、剥離層におけるハロゲン元素の濃度は、 $1 \times 10^{17} \text{ cm}^{-3}$ 以上 $2 \times 10^{20} \text{ cm}^{-3}$ 以下とする。 $1 \times 10^{17} \text{ cm}^{-3}$ 未満であれば剥離を生じさせることが困難である。また、 $2 \times 10^{20} \text{ cm}^{-3}$ よりも高い濃度とすると、後の工程でピーリングが発生する恐れがある。

【0017】

また、剥離層には、ハロゲン元素に加えて他の元素を含ませてもよく、例えば水素、炭素、酸素、窒素などを含ませてもよい。ただし、それぞれの濃度は、後の工程でピーリングが発生しない範囲とすることが好ましい。

【0018】

また、剥離層の膜厚は、10 nm以上500 nm未満とする。プラズマCVD装置の成膜室内をハロゲン元素を含む雰囲気とした後にアモルファスシリコン膜を成膜する場合、100 nmよりも膜厚が厚い場合には、アモルファスシリコン膜内において、ハロゲン元素を含む領域と、ハロゲン元素を含まない領域（ハロゲン元素が二次イオン質量分析（Secondary Ion Mass Spectroscopy。以下、SIMSという。）で検出下限以下の領域）とを有していてもよい。

20

【0019】

ガラス基板上にハロゲン元素を含む半導体層の単層を設けることで、その上に設ける半導体素子とガラス基板とを分離できる。本発明により、作製プロセスが簡略になる。

【0020】

また、ハロゲン元素を含む半導体層の膜応力を緩和するために、半導体素子と剥離層の間に第1のバッファ層を設けてもよい。第1のバッファ層としては、酸化シリコン膜、窒化シリコン膜などの絶縁層を用いる。また、第1のバッファ層をプラズマCVD法で形成する場合には、同じプラズマCVD装置を用いて、フッ素を含むアモルファスシリコン膜と、その上に酸化シリコン膜を大気に触れることなく成膜を行うことができる。同じプラズマCVD装置を用いることで、異なる成膜装置間での搬送時における不純物の混入などを防ぐことができる。

30

【0021】

また、プラズマCVD装置の成膜室内をハロゲン元素を含む雰囲気とするために、成膜室内のクリーニングを行うガス、代表的には三フッ化窒素を用いてクリーニングすることによって、メンテナンスのためのクリーニングと剥離層の形成とを兼ねた工程とすることができる。従って、別途クリーニングする手間を省略することができる。また、クリーニング直後に剥離層の形成を行うことができる。

40

【0022】

また、剥離層と第1のバッファ層との界面で分離させる場合には、剥離層における第1のバッファ層との界面近傍にハロゲン元素を他の箇所より多く含ませることができる。ガラス基板と剥離層との界面で分離させると剥離層を除去する工程を行うことがあるが、剥離層と第1のバッファ層との界面で分離させる場合には、除去工程が不要になる。

【0023】

本明細書で開示する発明の構成は、絶縁表面を有する基板上にハロゲン元素を含む半導体

50

層を形成し、半導体層上に第1のバッファ層を形成し、前記第1のバッファ層上に半導体素子または発光素子を形成し、前記基板と前記半導体層の界面、前記半導体層内、または前記半導体層と前記第1のバッファ層との界面で分離させる半導体装置の作製方法である。

【0024】

上記構成において、前記半導体層において、前記基板との界面近傍におけるハロゲン元素濃度は、前記第1のバッファ層との界面近傍におけるハロゲン元素濃度より高いように成膜することで、前記基板と前記半導体層の界面で分離させることができる。例えば、三フッ化窒素を用いてプラズマを発生させた後、半導体層の成膜を行うことで、前記基板との界面近傍におけるハロゲン元素濃度を前記第1のバッファ層との界面近傍におけるハロゲン元素濃度より高くすることができる。また、イオン注入法やイオンドーピング法により、半導体層の成膜後にハロゲン元素のドーピングを行って前記基板との界面近傍におけるハロゲン元素濃度を前記第1のバッファ層との界面近傍におけるハロゲン元素濃度より高くしてもよい。

10

【0025】

また、前記半導体層において、前記第1のバッファ層との界面近傍におけるハロゲン元素濃度は、前記基板との界面近傍におけるハロゲン元素濃度より高いように成膜することで前記半導体層と前記第1のバッファ層との界面で分離させることができる。例えば、半導体層の成膜後にフッ素プラズマ処理を行うことで、前記第1のバッファ層との界面近傍におけるハロゲン元素濃度を、前記基板との界面近傍におけるハロゲン元素濃度より高いように成膜することができる。また、イオン注入法やイオンドーピング法により、半導体層の成膜後にハロゲン元素のドーピングを行って前記第1のバッファ層との界面近傍におけるハロゲン元素濃度を、前記基板との界面近傍におけるハロゲン元素濃度より高くしてもよい。

20

【0026】

本発明は、上記課題の少なくとも一つを解決する。

【0027】

また、ガラス基板と剥離層との間に第2のバッファ層を設けてもよい。第2のバッファ層としては、酸化シリコン膜を用いる。第2のバッファ層として窒化シリコン膜を用いると、ピーリングが発生してしまう。ただし、酸化シリコン膜であっても、組成比 $Si = 32\%$ 、 $O = 27\%$ 、 $N = 24\%$ 、 $H = 17\%$ である膜は、ピーリングが生じてしまう。また、酸化シリコン膜が、組成比 $Si = 32\%$ 、 $O = 59\%$ 、 $N = 7\%$ 、 $H = 2\%$ であれば、第2のバッファ層として用いることができる。なお、組成比に窒素が含まれていれば酸化窒化シリコン膜とも呼ばれるが、本明細書では、組成比に窒素が含まれていても酸素が窒素よりも多い組成比であれば酸化シリコン膜と呼ぶ。また、本明細書では、組成比に酸素が含まれていても窒素が酸素よりも多い組成比であれば窒化シリコン膜と呼ぶ。

30

【0028】

ガラス基板上にこの酸化シリコン膜（組成比 $Si = 32\%$ 、 $O = 59\%$ 、 $N = 7\%$ 、 $H = 2\%$ ）を膜厚 100 nm で形成し、チャンバー内に三フッ化窒素を導入してプラズマを発生させ、チャンバー内にフッ素を残留させた状態で、膜厚 $0.5\text{ }\mu\text{m}$ のアモルファスシリコン膜を成膜した直後、カプトンテープを接着して剥離を行うテープ剥離実験を実施したところ、図17(A)に示すようにアモルファスシリコン膜の剥離が確認できている。即ち、熱処理を行わなくとも剥離ができる。図17(A)はテープ1703を接着して剥離を行い、基板1701上に形成されたアモルファスシリコン膜の一部が剥離した剥離箇所1702を示している写真であり、図17(B)はその模式図である。

40

【0029】

また、上記テープ剥離実験の剥離前のサンプルのSIMS測定結果を図15に示す。また、剥離後のサンプルのSIMS測定結果を図16に示す。

【0030】

また、本発明は、既存の大型ガラス基板の製造装置を用いてTFEなどの素子を形成した

50

後、プラスチック基板で代表される可撓性基板に転置することができる。従って、設備コストを大幅に低減することができる。

【0031】

また、ガラス基板から半導体素子を分離させた後、剥離層は、除去してもよいが、そのまま残し、フッ素を含む半導体層をブロッキング層としても機能させることができる。

【0032】

他の発明の構成は、プラスチック基板上にハロゲン元素を含む半導体層と、前記ハロゲン元素を含む半導体層上に半導体素子または発光素子とを有し、前記半導体層に含まれるハロゲン元素の濃度は、 $1 \times 10^{17} \text{ cm}^{-3}$ 以上 $2 \times 10^{19} \text{ cm}^{-3}$ 以下である半導体装置である。

10

【0033】

上記構成において、ハロゲン元素は、フッ素または塩素である。上記構成とすることで、フッ素または塩素を含む半導体層は、剥離後にプラスチック基板に半導体素子を貼り合わせた後においても外部からの不純物の侵入を防ぐことができる。また、ガラス基板には、アルカリ金属が含まれており、半導体素子としてTFTを用いる場合、ガラス基板から拡散したアルカリ金属がTFTの動作特性や信頼性を低下させる恐れがある。従って、フッ素または塩素を含む半導体層は、剥離前の工程において半導体素子へのアルカリ金属の拡散をブロックするブロッキング層としても機能させることができるため、有効である。

【0034】

さらに、上記構成において、前記プラスチック基板と前記ハロゲン元素を含む半導体層との間に接着層を有する。

20

【0035】

さらに、前記半導体素子または前記発光素子と前記ハロゲン元素を含む半導体層との間にバッファ層を有してもよい。

【0036】

また、半導体素子の素子構造、例えばTFT構造に関係なく本発明を適用することが可能であり、例えば、トップゲート型TFTや、ボトムゲート型（逆スタガ型）TFTや、順スタガ型TFTを用いることが可能である。また、シングルゲート構造のトランジスタに限定されず、複数のチャネル形成領域を有するマルチゲート型トランジスタ、例えばダブルゲート型トランジスタとしてもよい。

30

【0037】

また、本発明により、可撓性基板を用いた大型の表示装置を作製することができ、パッシブマトリクス型の液晶表示装置、パッシブマトリクス型の発光装置に限らず、アクティブマトリクス型の液晶表示装置やアクティブマトリクス型の発光装置も作製することができる。

【0038】

また、可撓性基板とは、フィルム状のプラスチック基板、例えば、ポリエチレンテレフタレート（PET）、ポリエーテルスルホン（PES）、ポリエチレンナフタレート（PEN）、ポリカーボネート（PC）、ナイロン、ポリエーテルエーテルケトン（PEEK）、ポリスルホン（PSF）、ポリエーテルイミド（PEI）、ポリアリレート（PAR）、ポリブチレンテレフタレート（PBT）などのプラスチック基板を指している。

40

【発明の効果】

【0039】

平行平板型プラズマCVD装置（以下、PCVD装置と記す）において、基板サイズが大面積であってもフッ素を含むアモルファスシリコン膜を形成することによって、製造コストの低い剥離層を提供する事ができる。

【発明を実施するための最良の形態】

【0040】

以下、本発明の実施の形態及び実施例について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱

50

することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って本実施の形態及び実施例の記載内容に限定して解釈されるものではない。

【0041】

(実施の形態1)

ここでは液晶表示装置を作製する例を図1及び図4を用いて説明する。

【0042】

まず、基板101上にフッ素を含むアモルファスシリコン膜102を形成する。基板101としてはガラス基板を用いる。また、フッ素を含むアモルファスシリコン膜102としてはPCVD法により得られる10nm以上500nm未満の膜を用いる。フッ素を含む材料ガス(CF₄、CHF₃、C₂F₆、SF₆)を用いてフッ素を含むアモルファスシリコン膜102を成膜してもよいが、ここでは、容量結合型プラズマCVD装置を用い、処理室内をフッ素系のガスによってエッチング(例えば、三フッ化窒素の流量:100SCCM、アルゴンの流量:50SCCM、27MHzのRF出力:300W、処理室内圧力:13Pa、基板温度:250)する、即ちチャンバークリーニングした後に、処理室内に残留するフッ素を利用したオートドーブ法によって堆積する。ここでは、フッ素を含むアモルファスシリコン膜102の成膜条件をモノシランガス流量:100SCCM、27MHzのRF出力:20W、処理室内圧力:33Pa、基板温度:250、堆積膜厚:約50nmとする。

【0043】

また、フッ素に限定されず、他のハロゲン元素を用いてもよく、例えば材料ガスとして、Cl₂、CCl₄、BCl₃、ClF₃などを用いてもよい。

【0044】

図4は、容量結合型プラズマCVD装置の模式図である。図4に示す容量結合型プラズマCVD装置1000は、基板電極板1002、高周波電極板1004、ガス導入部1006、排気口1008と、を有する処理室1012を具備している。基板電極板1002及び高周波電極板1004は、平行に配置されている。基板電極板1002は接地電位であり、高周波電極板1004は接地電位から浮かせられた電位である。被処理体(図4では、基板101に相当)は、基板電極板1002によって保持される。容量結合型プラズマCVD装置1000は交流電源1010により放電が行われ、基板電極板1002及び高周波電極板1004の間でプラズマを発生させる。

【0045】

こうして得られたフッ素を含むアモルファスシリコン膜102は、フッ素が $1 \times 10^{17} \text{ cm}^{-3}$ 以上 $2 \times 10^{20} \text{ cm}^{-3}$ 以下、水素濃度が $1 \times 10^{21} \text{ cm}^{-3}$ 以上 $1 \times 10^{22} \text{ cm}^{-3}$ 以下、炭素濃度が $1 \times 10^{15} \text{ cm}^{-3}$ 以上 2×10^{18} 以下 cm^{-3} 以下、窒素濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 以上 $1 \times 10^{20} \text{ cm}^{-3}$ 以下、酸素濃度が $1 \times 10^{15} \text{ cm}^{-3}$ 以上 $1 \times 10^{19} \text{ cm}^{-3}$ 以下である。

【0046】

また、ここでは、ガラス基板上にフッ素を含むアモルファスシリコン膜102を形成した例を示したが、ガラス基板とフッ素を含むアモルファスシリコン膜102の間にバッファ層を形成してもよい。バッファ層としては酸化シリコン膜を用いればよい。

【0047】

また、後の搬送工程などで基板の端部から剥離が生じないように、基板の周縁部付近に形成されたフッ素を含むアモルファスシリコン膜102を選択的に除去してもよい。この場合、剥離層となるフッ素を含むアモルファスシリコン膜を選択的に除去した基板の周縁部は、後の剥離工程で剥離が生じないため、レーザ光やカッターなどで剥離のきっかけを形成し、そのきっかけを形成した箇所から剥離させるとよい。

【0048】

次いで、フッ素を含むアモルファスシリコン膜102上にエッチングストッパー膜となる第1の絶縁膜103を形成する。後の工程でフッ素を含むアモルファスシリコン膜102を除去するため、第1の絶縁膜103としては、酸化シリコン膜、窒化シリコン膜などの

絶縁膜を用いる。また、第1の絶縁膜103として、ポリシラザンやシロキサンポリマーを含む溶液を塗布焼成して得られる膜、光硬化性有機樹脂膜、熱硬化性有機樹脂膜などを用いてもよい。

【0049】

次いで、第1の絶縁膜103上に第1の導電膜を成膜し、第1の導電膜上にマスクを形成する。第1の導電膜は、Ta、W、Ti、Al、Cu、Cr、Nd等から選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料の単層、またはこれらの積層で形成する。また、第1の導電膜の形成方法としては、スパッタリング法、蒸着法、CVD法、塗布法等を適宜用いる。次に、マスクを用いて第1の導電膜をエッチングして、ゲート電極104を形成する。

10

【0050】

次いで、ゲート電極104上にゲート絶縁膜として機能する第2の絶縁膜105を形成する。第2の絶縁膜105としては、酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜などの絶縁膜を用いる。また、第2の絶縁膜105として、ポリシラザンやシロキサンポリマーを含む溶液を塗布焼成して得られる膜、光硬化性有機樹脂膜、熱硬化性有機樹脂膜などを用いてもよい。

【0051】

次いで、第2の絶縁膜105上に非晶質構造を有する半導体膜106を形成する。非晶質構造を有する半導体膜106は、シランやゲルマンに代表される半導体材料ガスを用いて気相成長法やスパッタリング法や熱CVD法で作製されるアモルファス半導体膜、或いは微結晶半導体膜で形成する。本実施の形態では、半導体膜として、アモルファスシリコン膜を用いた例を示す。また、半導体膜として、スパッタ法やPLD(Pulse Laser Deposition)法で作製されるZnOや亜鉛ガリウムインジウムの酸化物を用いてもよいが、その場合にはゲート絶縁膜をアルミニウムやチタンを含む酸化物とすることが好ましい。

20

【0052】

次いで、一導電型の不純物元素を含有する半導体膜として、n型を付与する不純物元素を含む非晶質半導体膜107を20~80nmの厚さで形成する。n型を付与する不純物元素を含む非晶質半導体膜107は、プラズマCVD法やスパッタ法などの公知の方法で全面に形成する。ここまでの工程が終了した段階での断面工程図を図1(B)に示す。

30

【0053】

次いで、公知のフォトリソ技術を用いたパターンニングを行って、島状の半導体層、及び導電性を有する半導体層を得る。なお、公知のフォトリソ技術に代えて、液滴吐出法や印刷法(凸版、平版、凹版、スクリーンなど)を用いてマスクを形成し、選択的にエッチングを行ってもよい。

【0054】

次いで、液滴吐出法により導電性材料(銀、金、銅、タングステン、アルミニウム等)を含む組成物を選択的に吐出して、ソース電極112、及びドレイン電極113を形成する。なお、液滴吐出法に代えて、スパッタ法で金属膜(Ta、W、Ti、Al、Cu、Cr、Ndなど)を形成し、公知のフォトリソ技術を用いたパターンニングを行ってソース電極112、及びドレイン電極113を形成してもよい。

40

【0055】

次いで、ソース電極112、及びドレイン電極113をマスクとして導電性を有する半導体層110、111を形成する。また、ソース電極112、及びドレイン電極113をマスクとして半導体層110、111をエッチングして半導体層106の一部を露出させ、さらに上部の一部を除去して半導体層109を形成する。半導体層109の露出させた部分はTFTのチャネル形成領域として機能する箇所である。

【0056】

次いで、半導体層109のチャネル形成領域を不純物汚染から防ぐための保護膜114を形成する。保護膜114としては、スパッタ法、またはPCVD法により得られる窒化

50

珪素、または窒化酸化珪素を主成分とする材料を用いる。本実施の形態では保護膜を形成した後に水素化処理を行う。こうしてT F T 1 0 8 が作製される。

【 0 0 5 7 】

次いで、保護膜 1 1 4 上に層間絶縁膜 1 1 5 を形成する。また、層間絶縁膜 1 1 5 は、エポキシ樹脂、アクリル樹脂、フェノール樹脂、ノボラック樹脂、メラミン樹脂、ウレタン樹脂等の樹脂材料を用いる。また、ベンゾシクロブテン、パリレン、光透過性を有するポリイミドなどの有機材料、シロキサン系ポリマー等の重合によってできた化合物材料、水溶性ホモポリマーと水溶性共重合体を含む組成物材料等を用いることができる。また、層間絶縁膜 1 1 5 としては、酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜などの絶縁膜を用いることもでき、これらの絶縁膜と樹脂材料とを積層してもよい。

10

【 0 0 5 8 】

次いで、公知のフォトリソ技術を用いたパターンニングを行って保護膜 1 1 4 及び層間絶縁膜 1 1 5 を選択的に除去してドレイン電極 1 1 3 に達するコンタクトホールを形成する。

【 0 0 5 9 】

次いで、液滴吐出法により導電性材料（銀、金、銅、タングステン、アルミニウム等）を含む組成物を選択的に吐出して、ドレイン電極 1 1 3 と電気的に接続する第 1 の電極 1 1 6 を形成する。また、第 1 の電極 1 1 6 と基板面に平行な方向の電場を形成する第 2 の電極 1 1 7 も液滴吐出法により形成する。なお、第 1 の電極 1 1 6 と第 2 の電極 1 1 7 は等間隔で配置することが好ましく、電極の上面形状を櫛歯形状としてもよい。

20

【 0 0 6 0 】

次いで、第 1 の電極 1 1 6 と第 2 の電極 1 1 7 を覆う配向膜 1 1 8 を形成する。ここまでの工程が終了した段階での断面工程図を図 1 (C) に示す。

【 0 0 6 1 】

次いで、液晶材料、ここでは高分子分散型液晶を用いて可撓性基板 1 2 1 を基板 1 0 1 に対向するように固定させる。高分子分散型液晶は、液晶と高分子材料の分散状態によって、2つのタイプに大別できる。1つは液晶の小滴が高分子材料に分散し、液晶が不連続であるタイプ（P D L C と呼ばれる）、もう一つは液晶中に高分子材料がネットワークを形成し、液晶が連続しているタイプ（P N L C と呼ばれる）である。なお、本実施の形態において、いずれのタイプを用いてもよいが、ここでは P D L C を用いる。本実施の形態では、液晶 1 2 0 を含む高分子材料 1 1 9 が可撓性基板 1 2 1 を固定する。必要であれば高分子材料 1 1 9 を囲むようにシール材を配置してもよい。また、必要であれば、高分子材料 1 1 9 の厚さを制御する間隙材（ビーズスペーサ、カラム状スペーサ、ファイバーなど）を用いてもよい。

30

【 0 0 6 2 】

次いで、基板 1 0 1 から T F T 1 0 8 及び可撓性基板 1 2 1 を剥離する。図 1 (D) では基板 1 0 1 とフッ素を含むアモルファスシリコン膜 1 0 2 の界面で分離する図を示したが、分離する場所は、T F T が破壊されないのであれば、特に限定されず、フッ素を含むアモルファスシリコン膜内で分離してもよいし、第 1 の絶縁膜 1 0 3 とフッ素を含むアモルファスシリコン膜 1 0 2 の界面で分離してもよい。

【 0 0 6 3 】

次いで、フッ素を含むアモルファスシリコン膜 1 0 2 を除去する。第 1 の絶縁膜 1 0 3 をエッチングストッパーとしてドライエッチングまたはウェットエッチングする。本実施の形態では、透過型液晶表示装置を作製する例であるので、光の透過率を低下させてしまうフッ素を含むアモルファスシリコン膜 1 0 2 を除去するが、反射型の液晶表示装置を作製する場合は、そのままフッ素を含むアモルファスシリコン膜 1 0 2 を反射型の液晶表示装置に設けてもよい。

40

【 0 0 6 4 】

また、本実施の形態では、基板とフッ素を含むアモルファスシリコン膜の界面近傍にフッ素を多く含ませた例を示したが、第 1 の絶縁膜 1 0 3 とフッ素を含むアモルファスシリコン膜の界面近傍にフッ素を多く含ませれば、第 1 の絶縁膜 1 0 3 とフッ素を含むアモル

50

アモルファスシリコン膜の界面で分離させることができる。この場合、フッ素を含むアモルファスシリコン膜を除去する工程は不要となる。

【0065】

次いで、図1(E)に示すように液晶表示装置の機械強度を増大するために、第1の絶縁膜103の面に接着層122を用いて可撓性基板123を固定する。なお、温度変化によらず基板間隔を維持するため、可撓性基板121と可撓性基板123は同じ熱膨張係数の材料を用いることが好ましい。また、液晶表示装置の機械強度が十分であれば、特に可撓性基板123を用いなくともよい。

【0066】

以上の工程でアモルファスシリコンTFTを用いたアクティブマトリクス型の液晶表示装置を作製できる。液滴吐出法で形成された導電層は、密着性が弱い、フッ素を含むアモルファスシリコン膜102を用いた本発明の剥離法を用いる場合、一部の配線に液滴吐出法で形成された導電層を用いても、剥離できる。

【0067】

また、高分子分散型液晶に代えて電子インクを用いて電気泳動ディスプレイを作製してもよい。その場合には、第1の電極116と第2の電極117を形成した後、印刷法により電子インクを塗布した後焼成し、可撓性基板121で固定すればよい。そして基板を剥離してもう一枚の可撓性基板を用いて封止すればよい。

【0068】

(実施の形態2)

ここでは有機TFTを用いたアクティブマトリクス型の発光装置を作製する例を図2を用いて説明する。

【0069】

まず、基板201上にプラズマCVD法により SiH_4 及び N_2O を材料ガスとして115nmの厚さで第1の酸化シリコン膜202(組成比 $\text{Si}=32\%$ 、 $\text{O}=59\%$ 、 $\text{N}=7\%$ 、 $\text{H}=2\%$)を形成する。

【0070】

次いで、三フッ化窒素を用いてプラズマを発生させる。そして、成膜室にフッ素を残留させた状態の成膜室を用いてプラズマCVD法によりアモルファスシリコン膜を成膜する。こうして、第1の酸化シリコン膜202近傍にフッ素の濃度ピークを有するアモルファスシリコン膜203を得る。

【0071】

次いで、アモルファスシリコン膜203上にプラズマCVD法により SiH_4 、 NH_3 、及び N_2O を材料ガスとして成膜される第2の酸化シリコン膜204を10~200nm(好ましくは50~100nm)形成する。ここでは、膜厚50nmの第2の酸化シリコン膜204(組成比 $\text{Si}=32\%$ 、 $\text{O}=27\%$ 、 $\text{N}=24\%$ 、 $\text{H}=17\%$)を形成する。ここまでの工程が終了した段階での断面工程図を図2(A)に示す。

【0072】

次いで、第2の酸化シリコン膜204上にゲート電極となる導電層を形成する。導電層に用いる材料は、窒化及び/または酸化することで絶縁性を有する金属であれば良く、特にタンタル、ニオブ、アルミニウム、銅、チタンが好ましい。その他、タングステン、クロム、ニッケル、コバルト、マグネシウムなどが挙げられる。導電層の形成方法について特に限定は無く、スパッタリング法や蒸着法などにより成膜した後、エッチングなどの方法により所望の形状に加工すればよい。また、導電物を含む液滴を用いてインクジェット法等により形成してもよい。

【0073】

次いで、導電層を窒化及び/または酸化することで上記金属の窒化物、酸化物もしくは酸化窒化物からなるゲート絶縁膜212を形成する。なお、導電層のうち絶縁化したゲート絶縁膜212以外はゲート電極211として機能する。

【0074】

10

20

30

40

50

次いで、ゲート絶縁膜 2 1 2 を覆う半導体層 2 1 3 を形成する。半導体層 2 1 3 を形成する有機半導体材料はキャリア輸送性があり、かつ電界効果によりキャリア密度の変調が起こりうる有機材料であれば、低分子、高分子のいずれも用いることができ、その種類は特に限定されるものではないが、多環芳香族化合物、共役二重結合化合物、金属フタロシアニン錯体、電荷移動錯体、縮合環テトラカルボン酸ジイミド類、オリゴチオフェン類、フラレン類、カーボンナノチューブ、などが挙げられる。例えばポリピロール、ポリチオフェン、ポリ(3アルキルチオフェン)、ポリフェニレンビニレン、ポリ(p-フェニレンビニレン)、ポリアニリン、ポリジアセチレン、ポリアズレン、ポリピレン、ポリカルバゾール、ポリセレノフェン、ポリフラン、ポリ(p-フェニレン)、ポリインドール、ポリピリダジン、ナフタセン、ヘキサセン、ヘプタセン、ピレン、クリセン、ペリレン、コロネン、テリレン、オバレン、クオテリレン、サーカムアントラセン、トリフェノジオキサジン、トリフェノジチアジン、ヘキサセン-6、15-キノン、ポリビニルカルバゾール、ポリフェニレンスルフィド、ポリビニレンスルフィド、ポリビニルピリジン、ナフタレンテトラカルボン酸ジイミド、アントラセンテトラカルボン酸ジイミド、C60、C70、C76、C78、C84及びこれらの誘導体を用いることができる。また、これらの具体例としては、一般的にP型半導体とされるテトラセン、ペンタセン、セクシチオフェン(6T)、銅フタロシアニン、ビス-(1,2,5-チアジアゾロ)-p-キノビス(1,3-ジチオール)、ルブレナ、ポリ(2,5-チエニレンビニレン)(PTV)、ポリ(3-ヘキシルチオフェン-2,5-ジイル)(P3HT)、ポリ(9,9'-ジオクチルフルオレン-co-ピチオフェン)(F8T2)、一般的にN型半導体とされる7,7,8,8-テトラシアノキノジメタン(TCNQ)、3,4,9,10-ペリレンテトラカルボン酸二無水物(PTCDA)、1,4,5,8-ナフタレンテトラカルボン酸二無水物(NTCDA)、N,N'-ジオクチル-3,4,9,10-ペリレンテトラカルボン酸ジイミド(PTCDI-C8H)、銅ヘキサデカフルオロフタロシアニン(F₁₆CuPc)、N,N'-ビス(2,2,3,3,4,4,5,5,6,6,7,7,8,8-ペンタデカフルオロオクチル)-1,4,5,8-ナフタレンテトラカルボン酸ジイミド(NTCDI-C8F)、3',4'-ジブチル-5,5''-ビス(ジシアノメチレン)-5,5''-ジヒドロ-2,2':5',2''-テルチオフェン(DCMT)、メタノフラレン[6,6]-フェニルC₆₀、酪酸メチルエステル(PCBM)等がある。なお、有機半導体においてP型やN型の特性はその物質固有のものではなく、キャリアを注入する電極との関係や注入の際の電界の強度に依存し、どちらになりやすいという傾向はあるもののP型半導体としてもN型半導体としても使用することができる。なお、本実施の形態においては、P型半導体がより好ましい。

【0075】

これらの有機半導体材料は、蒸着法やスピンコート法、液滴吐出法などの方法により成膜することができる。

【0076】

次いで、半導体層 2 1 3 の上に密着性や界面の化学安定性を向上させるためバッファ層 2 1 4 を形成する。バッファ層 2 1 4 としては導電性を有する有機材料(電子受容性を示す有機化合物、例えば7,7,8,8-テトラシアノキノジメタン(TCNQ)、2,3,5,6-テトラフルオロ-7,7,8,8-テトラシアノキノジメタン(F₄-TCNQ)等)、または有機化合物と金属酸化物の複合材料を用いればよい。なお、バッファ層 2 1 4 は必要がなければなくともよい。

【0077】

次いで、バッファ層 2 1 4 上にソース電極またはドレイン電極として機能する導電層 2 1 5 を形成する。導電層 2 1 5 に使用する材料は、特に限定されるものではないが、金、白金、アルミニウム、タングステン、チタン、銅、タンタル、ニオブ、クロム、ニッケル、コバルト、マグネシウムなどの金属及びそれらを含む合金を用いることができる。また、導電層 2 1 5 に使用する他の材料としては、ポリアニリン、ポリピロール、ポリチオフェン、ポリアセチレン、ポリジアセチレンなどの導電性高分子化合物等が挙げられる。なお

、導電層 215 の形成方法は半導体層 213 が分解しないようなものであれば特に限定は無く、スパッタリング法や蒸着法などにより成膜した後、エッチングするなどの方法により所望の形状に加工し作製すればよい。また、導電物を含む液滴を用いてインクジェット法等によって導電層 215 を形成してもよい。以上の工程で有機トランジスタ 227 が作製できる。

【0078】

また、半導体層 213 の下面に接して、ポリイミド、ポリアミック酸、ポリビニルフェニールなど有機絶縁材料を成膜しても良い。このような構成により、有機半導体材料の配向をさらに高めるほか、ゲート絶縁膜 212 と半導体層 213 との密着性をさらに向上することができる。

10

【0079】

続いて、有機トランジスタ 227 を用いた発光装置の作製方法について説明する。

【0080】

次いで、有機トランジスタ 227 を覆う層間絶縁膜 228 を形成する。次いで、層間絶縁膜 228 を選択的にエッチングして一方の導電層 215 に達するコンタクトホールを形成する。次いで、一方の導電層 215 に電氣的に接続する第 1 の電極 210 を形成する。次いで、第 1 の電極 210 の端部を覆う隔壁 221 を形成する。隔壁 221 は絶縁材料を用いて形成されており、隣接して複数配置される第 1 の電極 210 の間を絶縁する機能を果たしている。

【0081】

20

次いで、第 1 の電極 210 のうち、隔壁 221 と接していない領域上に発光層 222 を形成する。発光層 222 に用いる材料として、有機化合物の単層もしくは積層、或いは無機化合物の単層もしくは積層で用いる場合が多いが、本明細書においては、有機化合物からなる膜の一部に無機化合物を用いる構成も含めることとする。発光素子中の各層については積層法を限定するものではない。積層が可能ならば、真空蒸着法やスピンコート法、インクジェット法、ディップコート法など、どのような手法を選んでも良いものとする。

【0082】

次いで、発光層 222 上に第 2 の電極 223 を形成する。第 1 の電極 210 と、第 2 の電極 223 と、発光層 222 とが重なる箇所で発光素子を構成する。なお、この発光素子は、電場を加えることで発生するルミネッセンス (Electro Luminescence) が得られる有機化合物を含む層或いは無機化合物を含む層 (以下、EL 層と記す) と、陽極と、陰極とを有している。特に ZnS:Mn の無機薄膜を用いた無機 EL と、有機蒸着薄膜を用いた有機 EL は明るく、高効率の EL 発光を示しディスプレイへの応用に適している。なお、発光素子の構成について特に限定はない。

30

【0083】

本実施の形態では、第 1 の電極 210 として光を反射する金属材料、例えばアルミニウム、銀、またはそれらを含む合金を用い、第 2 の電極 223 として透明導電膜を用いる。

【0084】

次いで、第 2 の電極 223 上に保護膜 224 を形成する。保護膜 224 は、透光性を有する絶縁膜を用いる。なお、必要でなければ、保護膜 224 はなくともよい。

40

【0085】

次いで、保護膜 224 上に接着層 226 で可撓性基板 225 を固定する。封止を強化するために接着層 226 を囲むようにシール材を配置してもよい。ここまでの工程が終了した段階での断面工程図を図 2 (B) に示す。

【0086】

次いで、第 1 の酸化シリコン膜 202 とアモルファスシリコン膜 203 との界面またはアモルファスシリコン膜 203 層内で分離させ、基板 201 から有機トランジスタ 227 及び可撓性基板 225 を剥離する。図 2 (C) では第 1 の酸化シリコン膜 202 とアモルファスシリコン膜 203 との界面で分離する図を示している。

【0087】

50

次いで、図 2 (D) に示すように発光装置の機械強度を増大するために、剥離した面、即ちアモルファスシリコン膜 2 0 3 に接着層 2 0 5 を用いて可撓性基板 2 0 6 を固定する。また、発光装置の機械強度が十分であれば、特に可撓性基板 2 0 6 を用いなくともよい。

【 0 0 8 8 】

以上の工程で有機トランジスタを用いたアクティブマトリクス型の発光装置を作製できる。本実施の形態では、発光を可撓性基板 2 2 5 に通過させる発光装置の例であるので、アモルファスシリコン膜 2 0 3 をそのまま発光装置に設けている。

【 0 0 8 9 】

また、第 1 の電極 2 1 0 として透明導電膜を用い、第 2 の電極 2 2 3 として光を反射する金属材料、例えばアルミニウム、銀、またはそれらを含む合金を用いてもよく、その場合、アモルファスシリコン膜 2 0 3 は、剥離工程後に除去することが好ましい。

10

【 0 0 9 0 】

また、図 2 (C) に示した有機トランジスタの構造に限定されず、図 3 (A)、または図 3 (B) に示す構造としてもよい。

【 0 0 9 1 】

図 3 (A) はボトムコンタクト型構造と呼ばれる構造である。なお、図 2 と共通の部分には同じ符号を用いる。ボトムコンタクト型構造を用いた場合、ソース配線及びドレイン配線の微細加工を施すためにフォトリソグラフィなどの工程を容易に用いることができる。そのため、有機トランジスタの構造はその長所、短所に合わせて適宜選択すれば良い。

【 0 0 9 2 】

基板 2 0 1 上には、第 1 の酸化シリコン膜 2 0 2、アモルファスシリコン膜 2 0 3、第 2 の酸化シリコン膜 2 0 4 を積層する。第 2 の酸化シリコン膜 2 0 4 にゲート電極 3 3 1 を形成する。ゲート電極 3 3 1 に用いる材料は、特に限定は無く、たとえば、金、白金、アルミニウム、タングステン、チタン、銅、モリブデン、タンタル、ニオブ、クロム、ニッケル、コバルト、マグネシウムなどの金属及びそれらを含む合金、ポリアニリン、ポリピロール、ポリチオフェン、ポリアセチレン、ポリジアセチレンなどの導電性高分子化合物、不純物をドーピングしたポリシリコン等が挙げられる。ゲート電極 3 3 1 の形成方法は特に限定は無く、スパッタリング法や蒸着法などにより成膜した後、エッチングするなどの方法により所望の形状に加工し作製すればよい。また、導電物を含む液滴を用いてインクジェット法等により形成してもよい。

20

30

【 0 0 9 3 】

次いで、ゲート電極 3 3 1 を覆う絶縁膜 3 3 2 を形成する。絶縁膜 3 3 2 は、酸化珪素、窒化珪素、酸窒化珪素などの無機絶縁材料を用いる。なお、これらの絶縁膜 3 3 2 はディップ法、スピンコート法、液滴吐出法などの塗布法や、CVD法、スパッタ法などの方法によって成膜することができる。この絶縁膜 3 3 2 に対し、高密度プラズマを用いて窒化及び/または酸化処理を行ってもよい。高密度プラズマ窒化を行うことで、より高い濃度の窒素を含有する窒化珪素膜を得ることも可能である。高密度プラズマは、高い周波数のマイクロ波、たとえば 2 . 4 5 G H z を使うことによって生成される。このような高密度プラズマを用い、酸素（もしくは酸素を含むガス）や窒素（もしくは窒素を含むガス）などをプラズマ励起によって活性化し、これらを絶縁膜と反応させる。低電子温度が特徴である高密度プラズマは、活性種の運動エネルギーが低いため、従来のプラズマ処理に比べプラズマダメージが少なく欠陥が少ない膜を形成することができる。また、高密度プラズマを用いると、絶縁膜 3 3 2 の表面の粗さが小さくできるため、キャリア移動度を大きくすることができる。さらに、ゲート絶縁膜として機能する絶縁膜 3 3 2 上に形成される半導体層を構成する有機半導体材料の配向がそろいやすくなる。

40

【 0 0 9 4 】

次いで、絶縁膜 3 3 2 上にソース電極 3 1 4 及びドレイン電極 3 1 5 を形成する。次いで、ソース電極 3 1 4 とドレイン電極 3 1 5 の間に半導体層 3 1 3 を形成する。半導体層 3 1 3 は、上述した図 2 (B) に示した半導体層 2 1 3 と同じ材料を用いることができる。このような構成を有する有機トランジスタを形成した後、剥離を行い、可撓性基板に転

50

置する。

【0095】

また、図3(B)の構造について説明する。図3(B)はトップゲート型構造と呼ばれる構造である。なお、図2と共通の部分には同じ符号を用いる。

【0096】

基板201上には、第1の酸化シリコン膜202、アモルファスシリコン膜203、第2の酸化シリコン膜204を積層する。第2の酸化シリコン膜204上にソース電極414及びドレイン電極415を形成する。次いで、ソース電極414とドレイン電極415の間に半導体層413を形成する。次いで、半導体層413とソース電極414とドレイン電極415を覆う絶縁膜442を形成する。次いで、絶縁膜442上にゲート電極441を形成する。ゲート電極441は、絶縁膜442を介して半導体層413と重なる。このような構成を有する有機トランジスタを形成した後、剥離を行い、可撓性基板に転置する。

10

【0097】

このように様々な有機トランジスタの構造としても、本発明により、剥離を行い、可撓性基板に転置することができる。

【0098】

また、有機トランジスタに代えて、スパッタ法やPLD法で作製されるZnOや亜鉛ガリウムインジウムの酸化物を半導体層に用いたトランジスタを用いることもできる。その場合、図3(A)や図3(B)の構造を適用することができる。また、ZnOや亜鉛ガリウムインジウムの酸化物を半導体層に用いる場合にはゲート絶縁膜をアルミニウムやチタンを含む酸化物とすることが好ましい。このようにプラズマが基板に照射されるプロセスを有するトランジスタを形成する際にも本発明は有用であり、プラズマに耐えうる基板上にトランジスタを形成した後、剥離を行い、可撓性基板に転置することができる。

20

【0099】

また、本実施の形態は実施の形態1と自由に組み合わせることができる。例えば、実施の形態1に示したアモルファスTFTに代えて実施の形態2に示した有機トランジスタを用いて液晶表示装置を作製することができる。また、実施の形態2に示した有機トランジスタに代えて実施の形態1に示したアモルファスTFTを用いて発光装置を作製することもできる。

30

【0100】

(実施の形態3)

ここでは可撓性基板にパッシブマトリクス型の発光装置を作製する例を図5、図6、図7、図8、及び図9を用いて説明する。

【0101】

パッシブマトリクス型(単純マトリクス型)発光装置は、ストライプ状(帯状)に並列された複数の陽極と、ストライプ状に並列された複数の陰極とが互いに直交するように設けられており、その交差部に発光層或いは蛍光層が挟まれた構造となっている。従って、選択された(電圧が印加された)陽極と選択された陰極との交点にあたる画素が点灯することになる。

40

【0102】

図5(A)は、封止前における画素部の上面図を示す図であり、図5(A)中の鎖線A-A'で切断した断面図が図5(B)であり、鎖線B-B'で切断した断面図が図5(C)である。

【0103】

第1の基板501上には、実施の形態2と同様に、第1の酸化シリコン膜502、フッ素を含むアモルファスシリコン膜503、第2の酸化シリコン膜504を積層する。第2の酸化シリコン膜504上には、ストライプ状に複数の第1の電極513が等間隔で配置されている。また、第1の電極513上には、各画素に対応する開口部を有する隔壁514が設けられ、開口部を有する隔壁514は絶縁材料(感光性または非感光性の有機材料

50

(ポリイミド、アクリル、ポリアミド、ポリイミドアミド、またはベンゾシクロブテン)、またはSOG膜(例えば、アルキル基を含むSiO_x膜))で構成されている。なお、各画素に対応する開口部が発光領域521となる。

【0104】

開口部を有する隔壁514上に、第1の電極513と交差する互いに平行な複数の逆テーパー状の隔壁522が設けられる。逆テーパー状の隔壁522はフォトリソグラフィ法に従い、未露光部分がパターンとして残るポジ型感光性樹脂を用い、パターンの下部がより多くエッチングされるように露光量または現像時間を調節することによって形成する。

【0105】

また、平行な複数の逆テーパー状の隔壁522を形成した直後における斜視図を図6に示す。なお、図5と同一の部分には同一の符号を用いている。

10

【0106】

逆テーパー状の隔壁522の高さは、発光層を含む積層膜及び導電膜の膜厚より大きく設定する。図6に示す構成を有する第1の基板に対して発光層を含む積層膜と、導電膜とを積層形成すると、図5に示すように電氣的に独立した複数の領域に分離され、発光層を含む積層膜515R、515G、515Bと、第2の電極516とが形成される。第2の電極516は、第1の電極513と交差する方向に伸長する互いに平行なストライプ状の電極である。なお、逆テーパー状の隔壁522上にも発光層を含む積層膜及び導電膜が形成されるが、発光層を含む積層膜515R、515G、515B及び第2の電極516とは分断されている。

20

【0107】

ここでは、発光層を含む積層膜515R、515G、515Bを選択的に形成し、3種類(R、G、B)の発光が得られるフルカラー表示可能な発光装置を形成する例を示している。発光層を含む積層膜515R、515G、515Bはそれぞれ互いに平行なストライプパターンで形成されている。

【0108】

また、全面に同じ発光色を発光する発光層を含む積層膜を形成し、単色の発光素子を設けてもよく、モノクロ表示可能な発光装置、或いはエリアカラー表示可能な発光装置としてもよい。また、白色発光が得られる発光装置として、カラーフィルタと組み合わせることによってフルカラー表示可能な発光装置としてもよい。

30

【0109】

次いで、FPCなどを実装した発光モジュールの上面図を図7に示す。

【0110】

なお、本明細書中における発光装置とは、画像表示デバイス、発光デバイス、もしくは光源(照明装置含む)を指す。また、発光装置にコネクタ、例えばFPC(Flexible printed circuit)もしくはTAB(Tape Automated Bonding)テープもしくはTCP(Tape Carrier Package)が取り付けられたモジュール、TABテープやTCPの先にプリント配線板が設けられたモジュール、または発光装置にCOG(Chip On Glass)方式によりIC(集積回路)が直接実装されたモジュールも全て発光装置に含むものとする。

40

【0111】

図7に示すように画像表示を構成する画素部は、走査線群とデータ線群が互いに直交するように交差している。

【0112】

図5における第1の電極513が図7の走査線603に相当し、第2の電極516がデータ線602に相当し、逆テーパー状の隔壁522が隔壁604に相当する。データ線602と走査線603の間には発光層が挟まれており、領域605で示される交差部が画素1つ分となる。

【0113】

なお、走査線603は配線端で接続配線608と電氣的に接続され、接続配線608が

50

入力端子 607 を介して FPC609b に接続される。また、データ線は入力端子 606 を介して FPC609a に接続される。

【0114】

次いで、第 1 の接着層を用いて第 1 の可撓性基板を固定する。

【0115】

次いで、第 1 の基板 601 から発光素子を剥離する。次いで、発光装置の封止をより強固に行うために、剥離した面に第 2 の接着層を用いて第 2 の可撓性基板を固定する。

【0116】

また、必要であれば、射出面に偏光板、又は円偏光板（楕円偏光板を含む）、位相差板（ $\lambda/4$ 板、 $\lambda/2$ 板）、カラーフィルタなどの光学フィルムを適宜設けてもよい。また、偏光板又は円偏光板に反射防止膜を設けてもよい。例えば、表面の凹凸により反射光を拡散し、映り込みを低減できるアンチグレア処理を施すことができる。

【0117】

以上の工程でフレキシブルなパッシブマトリクス型の発光装置を作製できる。FPCを実装する際には熱圧着を行うため、硬い基板上で行うことが好ましく、本発明により、FPCを実装した後に剥離を行って、可撓性基板に転置することができる。

【0118】

また、図 7 では、駆動回路を基板上に設けていない例を示したが、以下に駆動回路を有する IC チップを実装させた発光モジュールの作製方法の一例を図 8 を用いて説明する。

【0119】

まず、第 1 の基板 701 上に、実施の形態 2 と同様に、第 1 の酸化シリコン膜、フッ素を含むアモルファスシリコン膜、第 2 の酸化シリコン膜を積層する。この第 2 の酸化シリコン膜上に、下層は反射性を有する金属膜、上層は透明な酸化物導電膜とした積層構造を有するデータ線 702（陽極としても機能する）を形成する。同時に接続配線 708、709a、709b、および入力端子も形成する。

【0120】

次いで、各画素 705 に対応する開口部を有する隔壁を設ける。次いで、開口部を有する隔壁上に、データ線 702 と交差する互いに平行な複数の逆テーパ状の隔壁 704 を設ける。以上に示す工程を終えた段階での上面図を図 8（A）に示す。

【0121】

次いで、発光層を含む積層膜と、透明導電膜とを積層形成すると、図 8（B）に示すように電氣的に独立した複数の領域に分離され、発光層を含む積層層と、透明導電膜からなる走査線 703 とが形成される。透明導電膜からなる走査線 703 は、データ線 702 と交差する方向に伸長する互いに平行なストライプ状の電極である。

【0122】

次いで、画素部の周辺（外側）の領域に、画素部へ各信号を伝送する駆動回路が形成されたデータ線側 IC 706、走査線側 IC 707 を COG 方式によりそれぞれ実装する。COG 方式以外の実装技術として TCB やワイヤボンディング方式を用いて実装してもよい。TCB は TAB テープに IC を実装したものであり、TAB テープを素子形成基板上の配線に接続して IC を実装する。データ線側 IC 706、および走査線側 IC 707 は、シリコン基板を用いたものであってもよいし、ガラス基板、石英基板もしくはプラスチック基板上に TFT で駆動回路を形成したものであってもよい。また、片側に一つの IC を設けた例を示しているが、片側に複数個に分割して設けても構わない。

【0123】

なお、走査線 703 は配線端で接続配線 708 と電氣的に接続され、接続配線 708 が走査線側 IC 707 と接続される。これは走査線側 IC 707 を逆テーパ状の隔壁 704 上に設けることが困難だからである。

【0124】

以上のような構成で設けられたデータ線側 IC 706 は接続配線 709a および入力端子 710 を介して FPC711 に接続される。また、走査線側 IC 707 は接続配線 70

10

20

30

40

50

9 b および入力端子を介して F P C に接続される。

【 0 1 2 5 】

さらに、I C チップ 7 1 2 (メモリチップ、C P U チップ、電源回路チップなど) を実装して集積化を図っている。

【 0 1 2 6 】

次いで、画素部を覆うように、第 1 の接着層を用いて第 1 の可撓性基板を固定する。

【 0 1 2 7 】

次いで、第 1 の基板 7 0 1 から発光素子を剥離する。次いで、発光装置の封止をより強固に行うために、剥離した面に第 2 の接着層を用いて第 2 の可撓性基板を固定する。

【 0 1 2 8 】

また、第 2 の可撓性基板を固定した後、図 8 (B) の鎖線 C - D で切断した断面構造の一例を図 9 に示す。

【 0 1 2 9 】

第 2 の可撓性基板 8 1 0 上には第 2 の接着層 8 1 9 でフッ素を含むアモルファスシリコン膜 8 0 2 と第 2 の酸化シリコン膜 8 1 1 が設けられている。下層 8 1 2 は反射性を有する金属膜であり、上層 8 1 3 は透明な酸化物導電膜である。上層 8 1 3 は仕事関数の高い導電膜を用いることが好ましく、インジウム錫酸化物の他、例えば、S i 元素を含むインジウム錫酸化物や酸化インジウムに酸化亜鉛を混合した I Z O (I n d i u m Z i n c O x i d e) などの透明導電材料、もしくはこれらを組み合わせた化合物を含む膜を用いることができる。また、下層 8 1 2 は、銀、アルミニウム、またはアルミニウム合金膜を用いる。

【 0 1 3 0 】

隣り合うデータ線同士を絶縁化するための隔壁 8 1 4 は樹脂であり、隔壁で囲まれた領域が発光領域と対応して同一面積になっている。

【 0 1 3 1 】

走査線 8 1 6 (陰極) は、データ線 (陽極) と交差するように形成されている。走査線 8 1 6 (陰極) は、インジウム錫酸化物や、S i 元素を含むインジウム錫酸化物や、酸化インジウムに酸化亜鉛を混合した I Z O などの透明導電膜を用いる。本実施の形態では、発光が第 1 の可撓性基板 8 2 0 を通過する上方射出型の発光装置の例であるので走査線 8 1 6 は透明であることが重要である。

【 0 1 3 2 】

また、発光層を有する積層膜 8 1 5 を挟んで走査線とデータ線の交点に位置する発光素子を複数配置した画素部は、第 1 の可撓性基板 8 2 0 で封止され、第 1 の接着層 8 1 7 で充填している。第 1 の接着層 8 1 7 としては、紫外線硬化樹脂、熱硬化樹脂、シリコーン樹脂、エポキシ樹脂、アクリル樹脂、ポリイミド樹脂、フェノール樹脂、P V C (ポリビニルクロライド)、P V B (ポリビニルブチラル) または E V A (エチレンビニルアセテート) を用いることが可能である。

【 0 1 3 3 】

一方、第 2 の可撓性基板 8 1 0 の端部には端子電極が形成され、この部分で外部回路と接続する F P C 8 3 2 (フレキシブルプリント配線板) を貼り合わせる。端子電極は、反射性を有する金属膜 8 3 0 と、透明な酸化物導電膜 8 2 9 と、第 2 の電極から延在した酸化導電膜との積層で構成しているが、特に限定されない。

【 0 1 3 4 】

F P C 8 3 2 を実装する方法は異方導電性材料もしくはメタルバンプを用いた接続方法またはワイヤボンディング方式を採用することができる。図 9 では異方性導電接着材 8 3 1 を用いて接続を行っている。

【 0 1 3 5 】

また、画素部の周辺には、画素部へ各信号を伝送する駆動回路が形成された I C チップ 8 2 3 を異方導電性材料 8 2 4、8 2 5 により電氣的に接続している。また、カラー表示に対応した画素部を形成するためには、X G A クラスでデータ線の本数が 3 0 7 2 本であ

10

20

30

40

50

り走査線が768本必要となる。このような数で形成されたデータ線及び走査線は画素部の端部で数ブロック毎に区分して引出線を形成し、ICの出力端子のピッチに合わせて集める。

【0136】

以上の工程で第2の可撓性基板810と第1の可撓性基板820で封止されたICチップを実装させた発光モジュールを作製できる。ICチップを実装する際には熱圧着を行うため、硬い第1の基板上で行うことが好ましく、本発明により、ICチップを実装した後に剥離を行って、可撓性基板に転置することができる。

【0137】

また、本実施の形態では、フッ素を含むアモルファスシリコン膜802を有する発光装置の例を示したが、特に限定されず、剥離後にフッ素を含むアモルファスシリコン膜802を除去してもよい。また、フッ素を含むアモルファスシリコン膜802を形成する際に、後に形成する第2の酸化シリコン膜811との界面近傍にフッ素の濃度ピークを有するようなアモルファスシリコン膜を形成すれば、アモルファスシリコン膜と第2の酸化シリコン膜811との界面で分離することもできる。

【0138】

本実施の形態は実施の形態1と自由に組み合わせることができる。

【0139】

(実施の形態4)

本実施の形態では、無線チップとして機能する半導体装置を作製する例を示す。本実施の形態で示す半導体装置は、非接触でデータの読み出しと書き込みが可能であることを特徴としており、データの伝送形式は、一対のコイルを対向に配置して相互誘導によって交信を行う電磁結合方式、誘導電磁界によって交信する電磁誘導方式、電波を利用して交信する電波方式の3つに大別されるが、いずれの方式を用いてもよい。

【0140】

また、データの伝送に用いるアンテナは2通りの設け方があり、1つは複数の素子および記憶素子が設けられた素子基板上にアンテナを設ける場合、もう1つは複数の素子および記憶素子が設けられた素子基板に端子部を設け、当該端子部に別の基板に設けられたアンテナを接続して設ける場合がある。

【0141】

本実施の形態では、別の基板に設けられたアンテナを素子基板の端子部に接続して設ける場合の作製方法を以下に示す。

【0142】

まず、実施の形態1と同様に、耐熱性基板901上にフッ素を含むアモルファスシリコン膜902を形成する。フッ素を含むアモルファスシリコン膜902の表面にフッ素濃度のピークを有するように成膜する。ここまでプロセスを終えた基板の断面図を図10(A)に示す。耐熱性基板901としては無機成分と有機成分が分子レベルで複合された基板を用いる。この耐熱性基板としては、透光性を有する基板に限定されず、塗布法で形成する導電層の焼成温度(300程度)に耐える基板であり、大きく形状が変形しない基板であればよい。もちろん、耐熱性基板として、半導体基板や、ガラス基板や、石英基板や、セラミック基板を用いることができる。ただし、300、30分の熱処理を行うと耐熱性の低いプラスチック基板は曲がる恐れがあるため、耐熱性基板901としては不適である。

【0143】

次いで、図10(B)に示すようにフッ素を含むアモルファスシリコン膜902上にアンテナとして機能する導電層904を形成する。アンテナとして機能する導電層904は、金、銀、銅等の導電体を有する液滴やペーストを液滴吐出法(インクジェット法、ディスペンス法など)により吐出し、乾燥焼成して形成する。液滴吐出法により導電層904を形成することで、工程数の削減が可能であり、それに伴うコスト削減が可能である。また、スクリーン印刷法を用いて導電層904を形成してもよい。スクリーン印刷法を用いる

10

20

30

40

50

場合、アンテナとして機能する導電層 904 の材料としては、粒径が数 nm から数十 μm の導電体粒子を有機樹脂に溶解または分散させた導電性のペーストを選択的に印刷する。導電体粒子としては、銀、金、銅、ニッケル、白金、パラジウム、タンタル、モリブデンおよびチタン等のいずれか一つ以上の金属粒子やハロゲン化銀の微粒子、または分散性ナノ粒子を用いることができる。また、導電性ペーストに含まれる有機樹脂は、金属粒子のバインダー、溶媒、分散剤および被覆材として機能する有機樹脂から選ばれた一つまたは複数をを用いることができる。代表的には、エポキシ樹脂、シリコン樹脂等の有機樹脂が挙げられる。また、導電層の形成にあたり、導電性のペーストを押し出した後に焼成することが好ましい。また、はんだや鉛フリーのはんだを主成分とする微粒子を用いてもよく、この場合は粒径 20 μm 以下の微粒子を用いることが好ましい。はんだや鉛フリーはんだは、低コストであるといった利点を有している。また、上述した材料以外にも、セラミックやフェライト等をアンテナに適用してもよい。

10

【0144】

スクリーン印刷法や液滴吐出法を用いてアンテナを作製する場合、所望の形状に形成した後、焼成を行う。この焼成温度は、200 ~ 300 である。200 未満でも焼成は可能であるが、200 未満の場合、アンテナの導電性が確保できないばかりかアンテナの通信距離までも短くなってしまう恐れがある。これらの点を考慮するとアンテナは、別の基板、即ち耐熱性基板上に形成した後、剥離して素子基板に転置することが好ましい。また、素子基板に設ける記憶素子として有機材料を用いる記憶素子を用いる場合、アンテナの焼成温度で記憶素子に変質してデータの書き込みなどに影響を与える恐れがある。この点からも、別の基板に設けられたアンテナを素子基板の端子部に接続して設けることが有利である。

20

【0145】

また、アンテナは、スクリーン印刷法の他にもグラビア印刷等を用いてもよいし、メッキ法等を用いて、導電性材料により形成することができる。メッキ材料やメッキの条件によってはメッキ法で形成されたアンテナは密着性が弱いことがあるため、本発明のフッ素を含むアモルファスシリコン膜を用いた剥離方法を用いることが有効である。

【0146】

次いで、図 10 (C) に示すように導電層 904 を保護するために樹脂層 905 を用いて可撓性基板 906 を接着する。

30

【0147】

次いで、図 10 (D) に示すように剥離を行って、耐熱性基板 901 及びフッ素を含むアモルファスシリコン膜 902 と、導電層 904、樹脂層 905、及び可撓性基板 906 とを分離できる。なお、フッ素を含むアモルファスシリコン膜と導電層 904 との界面、即ちその近傍でフッ素が多く含まれているアモルファスシリコン膜界面で分離させる。可撓性基板 906 が樹脂層 905 で導電層 904 と十分密着性が確保できていれば、樹脂層 905 を固定した後で可撓性基板 906 を引っ張れば剥離を行うことができる。本発明のフッ素を含むアモルファスシリコン膜を用いた剥離方法は比較的弱い力を加えるだけで剥離を行うことができるため、歩留まりが向上する。また、本発明のフッ素を含むアモルファスシリコン膜を用いた剥離方法は比較的弱い力を加えるだけなので、剥離の際に可撓性基板 906 の変形が抑えられ、導電層 904 へのダメージも少なくすることができる。また、本発明のフッ素を含むアモルファスシリコン膜を用いた剥離方法は、導電層 904 を露出させることができるため、他の素子と接続させる場合に、他の素子と導通を取りやすい。

40

【0148】

次いで、異方性導電材料を用いて圧着することで素子基板の端子部と導電層 904 との電気的な導通をとる。図 10 (E) に示すように素子基板 907 を導電層 904 が設けられている面に接して配置する。

【0149】

また、図 10 (E) では可撓性基板 906 に比較して小さい面積の素子基板 907 を設

50

けた例を示したが、特に限定されず、可撓性基板 906 とほぼ同じ面積の素子基板を設けてもよいし、可撓性基板 906 よりも大きな面積の素子基板を設けてもよい。

【0150】

最後に、保護のため、アンテナと素子基板 907 を覆うように、もう一枚の可撓性基板を貼り付ければ、無線チップとして機能する半導体装置が完成する。なお、もう一枚の可撓性基板を貼り付ける必要がなければ貼り付けなくてもよい。

【0151】

ここでは、半導体装置における信号の伝送方式として、電磁結合方式または電磁誘導方式（例えば 13.56 MHz 帯）を適用する。磁界密度の変化による電磁誘導を利用するため、図 10（E）では、アンテナとして機能する導電層の上面形状を輪状（例えば、ループアンテナ）、らせん状（例えば、スパイラルアンテナ）に形成しているが特に形状は限定されない。

10

【0152】

また、半導体装置における信号の伝送方式として、マイクロ波方式（例えば、UHF 帯（860～960 MHz 帯）、2.45 GHz 帯等）を適用することもできる。その場合には、信号の伝送に用いる電磁波の波長を考慮してアンテナとして機能する導電層の長さ等の形状を適宜設定すればよい。可撓性基板 911 上に形成された、アンテナとして機能する導電層 912、集積回路を有するチップ状の半導体装置 913 の例を図 11（A）～（D）に一例を示す。例えば、アンテナとして機能する導電層の上面形状を線状（例えば、ダイポールアンテナ（図 11（A）参照）、平坦な形状（例えば、パッチアンテナ（図 11（B）参照））またはリボン型の形状（図 11（C）、（D）参照）等に形成することができる。また、アンテナとして機能する導電層の形状は線状に限られず、電磁波の波長を考慮して曲線状や蛇行形状またはこれらを組み合わせた形状で設けてもよい。

20

【0153】

また、以上の工程により得られた半導体装置の構成について、図 12（A）を参照して説明する。図 12（A）に示すように、本発明で得られる半導体装置 1120 は、非接触でデータを交信する機能を有し、電源回路 1111、クロック発生回路 1112、データ復調又は変調回路 1113、他の回路を制御する制御回路 1114、インターフェイス回路 1115、記憶回路 1116、データバス 1117、アンテナ 1118、センサ 1121、センサ回路 1122 を有する。

30

【0154】

電源回路 1111 は、アンテナ 1118 から入力された交流信号を基に、半導体装置 1120 の内部の各回路に供給する各種電源を生成する回路である。クロック発生回路 1112 は、アンテナ 1118 から入力された交流信号を基に、半導体装置 1120 の内部の各回路に供給する各種クロック信号を生成する回路である。データ復調又は変調回路 1113 は、リーダライタ 1119 と交信するデータを復調又は変調する機能を有する。制御回路 1114 は、記憶回路 1116 を制御する機能を有する。アンテナ 1118 は、電波の送受信を行う機能を有する。リーダライタ 1119 は、半導体装置との交信、制御及びそのデータに関する処理を制御する。なお、半導体装置は上記構成に制約されず、例えば、電源電圧のリミッタ回路や暗号処理専用ハードウェアといった他の要素を追加した構成であってもよい。

40

【0155】

記憶回路 1116 は、一对の導電層間に有機化合物層又は相変化層が挟まれた記憶素子を有することを特徴とする。なお、記憶回路 1116 は、一对の導電層間に有機化合物層又は相変化層が挟まれた記憶素子のみを有していてもよいし、他の構成の記憶回路を有していてもよい。他の構成の記憶回路とは、例えば、DRAM、SRAM、FeRAM、マスクROM、PROM、EPROM、EEPROM 及びフラッシュメモリから選択される 1 つ又は複数に相当する。

【0156】

センサ 1121 は抵抗素子、容量結合素子、誘導結合素子、光起電力素子、光電変換素子

50

、熱起電力素子、トランジスタ、サーミスタ、ダイオードなどの半導体素子で形成される。センサ回路 1122 はインピーダンス、リアクタンス、インダクタンス、電圧又は電流の変化を検出し、アナログ/デジタル変換 (A/D 変換) して制御回路 1114 に信号を出力する。

【0157】

本実施の形態は、実施の形態 1 や実施の形態 2 と自由に組み合わせることができる。例えば、実施の形態 1 や実施の形態 2 で得られる T F T を用いて集積回路を形成し、剥離を行った素子基板 (可撓性基板) と、本実施の形態で得られるアンテナが設けられた可撓性基板とを貼り合わせて電氣的な導通を行うことができる。

【0158】

本発明によりプロセッサ回路を有するチップ (以下、プロセッサチップ、無線チップ、無線プロセッサ、無線メモリ、無線タグともよぶ) として機能する半導体装置を形成することができる。本発明の剥離方法で得られる半導体装置の用途は広範にわたるが、例えば、紙幣、硬貨、有価証券類、証券類、無記名債券類、包装用容器類、書籍類、記録媒体、身の回り品、乗物類、食品類、衣類、保健用品類、生活用品類、薬品類及び電子機器等に設けて使用することができる。

【0159】

紙幣、硬貨とは、市場に流通する金銭であり、特定の地域で貨幣と同じように通用するもの (金券)、記念コイン等を含む。有価証券類とは、小切手、証券、約束手形等を指し、プロセッサ回路を有するチップ 90 を設けることができる (図 13 (A) 参照)。証券類とは、運転免許証、住民票等を指し、プロセッサ回路を有するチップ 91 を設けることができる (図 13 (B) 参照)。身の回り品とは、鞆、眼鏡等を指し、プロセッサ回路を有するチップ 97 を設けることができる (図 13 (C) 参照)。無記名債券類とは、切手、おこめ券、各種ギフト券等を指す。包装用容器類とは、お弁当等の包装紙、ペットボトル等を指し、プロセッサ回路を有するチップ 93 を設けることができる (図 13 (D) 参照)。書籍類とは、書物、本等を指し、プロセッサ回路を有するチップ 94 を設けることができる (図 13 (E) 参照)。記録媒体とは、DVD ソフト、ビデオテープ等を指し、プロセッサ回路を有するチップ 95 を設けることができる (図 13 (F) 参照)。乗物類とは、自転車等の車両、船舶等を指し、プロセッサ回路を有するチップ 96 を設けることができる (図 13 (G) 参照)。食品類とは、食料品、飲料等を指す。衣類とは、衣服、履物等を指す。保健用品類とは、医療器具、健康器具等を指す。生活用品類とは、家具、照明器具等を指す。薬品類とは、医薬品、農薬等を指す。電子機器とは、液晶表示装置、E L 表示装置、テレビジョン装置 (テレビ受像機、薄型テレビ受像機)、携帯電話等を指す。

【0160】

本発明の剥離方法で得られる半導体装置は、プリント基板に実装する、表面に貼る、または埋め込む等により、物品に固定される。例えば、本の場合には紙に半導体装置を埋め込む、または有機樹脂からなるパッケージの場合には当該有機樹脂に半導体装置を埋め込むなどして、各物品に固定される。本発明の半導体装置は、小型、薄型、軽量を実現するため、物品に固定した後も、その物品自体のデザイン性を損なうことがない。また、紙幣、硬貨、有価証券類、無記名債券類、証券類等に本発明で得られる半導体装置を設けることにより、認証機能を設けることができ、この認証機能を活用すれば、偽造を防止することができる。また、包装用容器類、記録媒体、身の回り品、食品類、衣類、生活用品類、電子機器等に本発明で得られる半導体装置を設けることにより、検品システム等のシステムの効率化を図ることができる。

【0161】

次に、本発明の剥離方法で得られる半導体装置を実装した電子機器の一態様について図面を参照して説明する。ここで例示する電子機器は携帯電話機であり、筐体 2700、2706、パネル 2701、ハウジング 2702、プリント配線基板 2703、操作ボタン 2704、バッテリー 2705 を有する (図 12 (B) 参照)。パネル 2701 はハウジング

10

20

30

40

50

２７０２に脱着自在に組み込まれ、ハウジング２７０２はプリント配線基板２７０３に嵌着される。ハウジング２７０２はパネル２７０１が組み込まれる電子機器に合わせて、形状や寸法が適宜変更される。プリント配線基板２７０３には、パッケージングされた複数の半導体装置が実装されており、このうちの１つとして、本発明で得られる半導体装置を用いることができる。プリント配線基板２７０３に実装される複数の半導体装置は、コントローラ、中央処理ユニット（ＣＰＵ、Central Processing Unit）、メモリ、電源回路、音声処理回路、送受信回路等のいずれかの機能を有する。

【０１６２】

パネル２７０１は、接続フィルム２７０８を介して、プリント配線基板２７０３と接続される。上記のパネル２７０１、ハウジング２７０２、プリント配線基板２７０３は、操作ボタン２７０４やバッテリー２７０５と共に、筐体２７００、２７０６の内部に収納される。パネル２７０１が含む画素領域２７０９は、筐体２７００に設けられた開口窓から視認できるように配置されている。

10

【０１６３】

上記の通り、本発明の剥離方法で得られる半導体装置は、可撓性基板を用いるため、薄型、軽量であることを特徴としており、上記特徴により、電子機器の筐体２７００、２７０６内部の限られた空間を有効に利用することができる。

【０１６４】

また、半導体装置は、一对の導電層間に有機化合物層が挟まれた単純な構造の記憶素子を有するため、安価な半導体装置を用いた電子機器を提供することができる。

20

【０１６５】

なお、筐体２７００、２７０６は、携帯電話機の外観形状を一例として示したものであり、本実施の形態に係る電子機器は、その機能や用途に応じて様々な態様に変容しうる。

【０１６６】

また、本実施の形態は実施の形態１と自由に組み合わせることができる。

【０１６７】

以上の構成でなる本発明について、以下に示す実施例でもってさらに詳細な説明を行うこととする。

【実施例１】

【０１６８】

本発明により得られる液晶表示装置や発光装置によって、様々なモジュール（アクティブマトリクス型液晶モジュール、アクティブマトリクス型ＥＬモジュール、アクティブマトリクス型ＥＣモジュール）に用いることができる。即ち、それらを表示部に組み込んだ電子機器全てに本発明を実施できる。

30

【０１６９】

その様な電子機器としては、ビデオカメラ、デジタルカメラ等のカメラ、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、カーナビゲーション、プロジェクタ、カーステレオ、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図１４に示す。

【０１７０】

図１４（Ａ）、（Ｂ）はテレビジョン装置である。表示パネルには、画素部のみが形成されて走査線側駆動回路と信号線側駆動回路とが、ＴＡＢ方式により実装される場合と、ＣＯＧ方式により実装される場合と、ＴＦＴを形成し、画素部と走査線側駆動回路を基板上に一体形成し信号線側駆動回路を別途ドライバＩＣとして実装する場合、また画素部と信号線側駆動回路と走査線側駆動回路を基板上に一体形成する場合などがあるが、どのような形態としても良い。

40

【０１７１】

その他の外部回路の構成として、映像信号の入力側では、チューナで受信した信号のうち、映像信号を増幅する映像信号増幅回路と、そこから出力される信号を赤、緑、青の各色に対応した色信号に変換する映像信号処理回路と、その映像信号をドライバＩＣの入

50

力仕様に変換するためのコントロール回路などからなっている。コントロール回路は、走査線側と信号線側にそれぞれ信号が出力する。デジタル駆動する場合には、信号線側に信号分割回路を設け、入力デジタル信号を複数に分割して供給する構成としても良い。

【0172】

チューナで受信した信号のうち、音声信号は、音声信号増幅回路に送られ、その出力は音声信号処理回路を経てスピーカに供給される。制御回路は受信局（受信周波数）や音量の制御情報を入力部から受け、チューナや音声信号処理回路に信号を送出する。

【0173】

表示モジュールを、図14（A）、（B）に示すように、筐体に組みこんで、テレビジョン装置を完成させることができる。FPCまで取り付けられた表示パネルのことを表示モジュールとも呼ぶ。表示モジュールにより主画面2003が形成され、その他付属設備としてスピーカ部2009、操作スイッチなどが備えられている。このように、テレビジョン装置を完成させることができる。

10

【0174】

図14（A）に示すように、筐体2001に表示素子を利用した表示用パネル2002が組みこまれ、受信機2005により一般のテレビ放送の受信をはじめ、モデム2004を介して有線又は無線による通信ネットワークに接続することにより一方向（送信者から受信者）又は双方向（送信者と受信者間、又は受信者間同士）の情報通信をすることもできる。テレビジョン装置の操作は、筐体に組みこまれたスイッチ又は別体のリモコン操作機2006により行うことが可能であり、このリモコン装置にも出力する情報を表示する表示部2007が設けられていても良い。

20

【0175】

また、テレビジョン装置にも、主画面2003の他にサブ画面2008を第2の表示用パネルで形成し、チャンネルや音量などを表示する構成が付加されていても良い。この構成において、主画面2003を視野角の優れたEL表示用パネルで形成し、サブ画面を低消費電力で表示可能な液晶表示用パネルで形成しても良い。また、低消費電力化を優先させるためには、主画面2003を液晶表示用パネルで形成し、サブ画面をEL表示用パネルで形成し、サブ画面は点滅可能とする構成としても良い。

【0176】

図14（B）は例えば20～80インチの大型の表示部を有するテレビジョン装置であり、筐体2010、操作部であるキーボード部2012、表示部2011、スピーカ部2013等を含む。本発明は、表示部2011の作製に適用される。図14（B）の表示部は、わん曲可能な可撓性基板を用いているので、表示部がわん曲したテレビジョン装置となっている。このように表示部の形状を自由に設計することができるので、所望な形状のテレビジョン装置を作製することができる。

30

【0177】

本発明により、簡略な工程で表示装置を形成できるため、コストダウンも達成できる。よって本発明を用いたテレビジョン装置では、大画面の表示部を有しても低いコストで形成できる。

【0178】

勿論、本発明はテレビジョン装置に限定されず、パーソナルコンピュータのモニタをはじめ、鉄道の駅や空港などにおける情報表示盤や、街頭における広告表示盤など大面積の表示媒体としても様々な用途に適用することができる。

40

【0179】

また、図14（C）は携帯情報端末（電子書籍）であり、本体3001、表示部3002、3003、記憶媒体3004、操作スイッチ3005、アンテナ3006等を含む。本発明の剥離方法は表示部3002、3003に適用することができる。可撓性基板を用いて携帯情報端末の軽量化を図ることができる。また、図14（C）に示したアンテナに代えて、平面基板にアンテナを形成して内蔵させた場合には、本発明の剥離方法を用いることができる。

50

【0180】

本実施例は、実施の形態1乃至4のいずれかーと自由に組み合わせることができる。

【実施例2】

【0181】

本実施例では、実施例1に記載の表示部として電気泳動表示装置を用いる例を示す。代表的には図14(C)に示す携帯書籍(電子書籍)の表示部3002、または表示部3003に適用する。

【0182】

電気泳動表示装置(電気泳動ディスプレイ)は、電子ペーパーとも呼ばれており、紙と同じ読みやすさ、他の表示装置に比べ低消費電力、薄くて軽い形状とすることが可能という利点を有している。

10

【0183】

電気泳動ディスプレイは、様々な形態が考えられ得るが、プラスの電荷を有する第1の粒子と、マイナスの電荷を有する第2の粒子とを含むマイクロカプセルが溶媒または溶質に複数分散されたものであり、マイクロカプセルに電界を印加することによって、マイクロカプセル中の粒子を互いに反対方向に移動させて一方側に集合した粒子の色のみを表示するものである。なお、第1の粒子または第2の粒子は染料を含み、電界がない場合において移動しないものである。また、第1の粒子の色と第2の粒子の色は異なるもの(無色を含む)とする。

【0184】

20

このように、電気泳動ディスプレイは、誘電定数の高い物質が高い電界領域に移動する、いわゆる誘電泳動的効果を利用したディスプレイである。電気泳動ディスプレイは、液晶表示装置には必要な偏光板、対向基板も電気泳動表示装置には必要なく、厚さや重さが液晶表示装置より半減する。

【0185】

上記マイクロカプセルを溶媒中に分散させた溶液が電子インクと呼ばれるものであり、この電子インクはガラス、プラスチック、布、紙などの表面に印刷することができる。また、カラーフィルタや色素を有する粒子を用いることによってカラー表示も可能である。

【0186】

また、基板上に適宜、二つの電極の間に挟まれるように上記マイクロカプセルを複数配置すれば表示装置が完成し、マイクロカプセルに電界を印加すれば表示を行うことができる。例えば、実施の形態1で得られるアクティブマトリクス基板を用いることができる。プラスチック基板に電子インクを直接印刷することも可能であるが、アクティブマトリクス型とした場合、熱や有機溶剤に弱いプラスチック基板上に素子を形成するよりも、ガラス基板上に素子及び電子インクを形成した後、実施の形態1または実施の形態2に従ってガラス基板を剥離して、可撓性基板であるプラスチック基板に貼り付けるほうが作製プロセスにおいて広い条件範囲での作製ができるため好ましい。

30

【0187】

なお、マイクロカプセル中の第1の粒子および第2の粒子は、導電体材料、絶縁体材料、半導体材料、磁性材料、液晶材料、強誘電性材料、エレクトロルミネセント材料、エレクトロクロミック材料、磁気泳動材料から選ばれた一種の材料、またはこれらの複合材料を用いればよい。

40

【0188】

本実施例は、実施の形態1乃至4、または実施例1のいずれかーと自由に組み合わせることができる。

【産業上の利用可能性】

【0189】

本発明により、既存の大型ガラス基板の製造装置を用いてTFTなどの素子を形成した後、可撓性基板に転置することができる。従って、設備コストを大幅に低減することができる。

50

【図面の簡単な説明】

【 0 1 9 0 】

【図 1】液晶表示装置の作製工程を示す断面図。(実施の形態 5)

【図 2】発光装置の作製工程を示す断面図。(実施の形態 6)

【図 3】有機 T F T の断面構造の一例を示す図。(実施の形態 7)

【図 4】容量結合型プラズマ C V D 装置の模式図。

【図 5】パッシブマトリクス型発光装置の上面図および断面図。(実施の形態 8)

【図 6】パッシブマトリクス型発光装置の斜視図。(実施の形態 9)

【図 7】パッシブマトリクス型発光装置の上面図。(実施の形態 10)

【図 8】パッシブマトリクス型発光装置の上面図。(実施の形態 11)

10

【図 9】パッシブマトリクス型発光装置の断面図。(実施の形態 12)

【図 10】(A) ~ (D) はアンテナの作製工程を示す断面図であり、(E) は半導体装置の作製工程を示す斜視図である。

【図 11】無線チップとして機能する半導体装置を示す上面図。

【図 12】(A) は、本発明で得られる半導体装置を説明するブロック図であり、(B) は、電子機器の一例を示す図。

【図 13】半導体装置一例を示す図。

【図 14】電子機器の一例を示す図。

【図 15】剥離前の S I M S の測定結果を示す図。

【図 16】剥離後の S I M S の測定結果を示す図。

20

【図 17】(A) は、テープ剥離後の薄膜の写真図であり、(B) は、その模式図を示す。

【符号の説明】

【 0 1 9 1 】

9 0、9 1、9 3、9 4、9 5、9 6、9 7：チップ

1 0 1：基板

1 0 2：フッ素を含むアモルファスシリコン膜

1 0 3：第 1 の絶縁膜

1 0 4：ゲート電極

1 0 5：第 2 の絶縁膜

30

1 0 6：非晶質構造を有する半導体膜

1 0 7：一導電型の不純物元素を含有する半導体膜

1 0 8：T F T

1 0 9：半導体層

1 1 0：導電性を有する半導体層

1 1 1：導電性を有する半導体層

1 1 2：ソース電極

1 1 3：ドレイン電極

1 1 4：保護膜

1 1 5：層間絶縁膜

40

1 1 6：第 1 の電極

1 1 7：第 2 の電極

1 1 8：配向膜

1 1 9：高分子材料

1 2 0：液晶

1 2 1：可撓性基板

1 2 2：接着層

1 2 3：可撓性基板

2 0 1：基板

2 0 2：第 1 の酸化シリコン膜

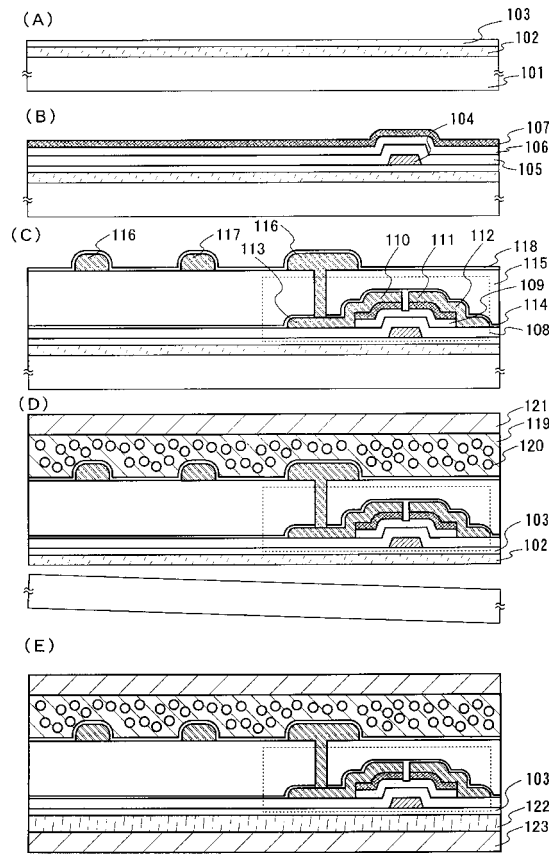
50

2 0 3 : アモルファスシリコン膜	
2 0 4 : 第 2 の酸化シリコン膜	
2 0 5 : 接着層	
2 0 6 : 可撓性基板	
2 1 0 : 第 1 の電極	
2 1 1 : ゲート電極	
2 1 2 : ゲート絶縁膜	
2 1 3 : 半導体層	
2 1 4 : バッファ層	
2 1 5 : 導電層	10
2 2 1 : 隔壁	
2 2 2 : 発光層	
2 2 3 : 第 2 の電極	
2 2 4 : 保護膜	
2 2 5 : 可撓性基板	
2 2 7 : 有機トランジスタ	
3 1 3 : 半導体層	
3 1 4 : ソース電極	
3 1 5 : ドレイン電極	
3 3 1 : ゲート電極	20
3 3 2 : 絶縁膜	
4 1 3 : 半導体層	
4 1 4 : ソース電極	
4 1 5 : ドレイン電極	
4 4 1 : ゲート電極	
4 4 2 : 絶縁膜	
5 0 1 : 第 1 の基板	
5 0 2 : 第 1 の酸化シリコン膜	
5 0 3 : フッ素を含むアモルファスシリコン膜	
5 0 4 : 第 2 の酸化シリコン膜	30
5 1 3 : 第 1 の電極	
5 1 4 : 隔壁	
5 1 5 R、5 1 5 G、5 1 5 B : 発光層を含む積層膜	
5 1 6 : 第 2 の電極	
5 2 1 : 発光領域	
5 2 2 : 逆テーパー状の隔壁	
6 0 1 : 第 1 の基板	
6 0 2 : データ線	
6 0 3 : 走査線	
6 0 4 : 隔壁	40
6 0 5 : 領域	
6 0 7 : 入力端子	
6 0 8 : 接続配線	
6 0 9 a、6 0 9 b : F P C	
7 0 1 : 第 1 の基板	
7 0 2 : データ線	
7 0 3 : 走査線	
7 0 4 : 逆テーパー状の隔壁	
7 0 6 : データ線側 I C	
7 0 7 : 走査線側 I C	50

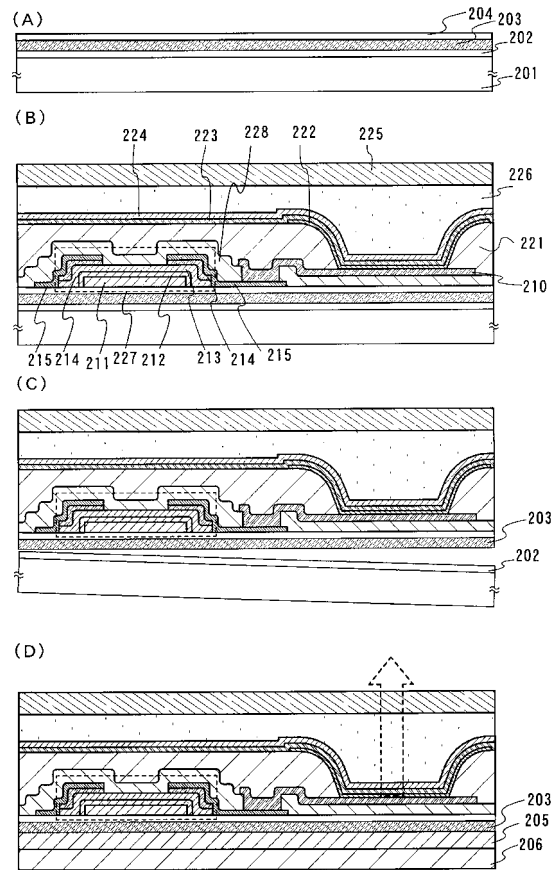
7 0 8、7 0 9 a、7 0 9 b : 接続配線	
7 1 0 : 入力端子	
7 1 1 : F P C	
7 1 2 : I C チップ	
8 0 2 : フッ素を含むアモルファスシリコン膜	
8 1 0 : 第 2 の可撓性基板	
8 1 1 : 第 2 の酸化シリコン膜	
8 1 2 : 上層	
8 1 3 : 下層	
8 1 4 : 隔壁	10
8 1 5 : 発光層を有する積層膜	
8 1 6 : 走査線	
8 1 9 : 第 2 の接着層	
8 2 0 : 第 1 の可撓性基板	
8 2 3 : I C チップ	
8 2 4、8 2 5 : 異方導電性材料	
8 2 9 : 透明な酸化物導電膜	
8 3 0 : 反射性を有する金属膜	
8 3 2 : F P C	
9 0 1 : 耐熱性基板	20
9 0 3 : フッ素を含むアモルファスシリコン膜	
9 0 4 : 導電層	
9 0 5 : 樹脂層	
9 0 6 : 可撓性基板	
9 0 7 : 素子基板	
9 1 1 : 可撓性基板	
9 1 2 : 導電層	
9 1 3 : 集積回路を有するチップ状の半導体装置	
1 0 0 0 : 容量結合型プラズマ C V D 装置	
1 0 0 2 : 基板電極板	30
1 0 0 4 : 高周波電極板	
1 0 0 6 : ガス導入部	
1 0 0 8 : 排気口	
1 0 1 0 : 交流電源	
1 0 1 2 : 処理室	
1 0 3 0 : 残留するフッ素	
1 1 1 1 : 電源回路	
1 1 1 2 : クロック発生回路	
1 1 1 3 : データ復調又は変調回路	
1 1 1 4 : 制御回路	40
1 1 1 5 : インターフェイス回路	
1 1 1 6 : 記憶回路	
1 1 1 7 : データバス	
1 1 1 8 : アンテナ	
1 1 2 0 : 半導体装置	
1 1 2 1 : センサ	
1 1 2 2 : センサ回路	
1 7 0 1 : 基板	
1 7 0 2 : 剥離箇所	
1 7 0 3 : テープ	50

2 0 0 1 : 筐体	
2 0 0 3 : 主画面	
2 0 0 4 : モデム	
2 0 0 5 : 受信機	
2 0 0 9 : スピーカー部	
2 0 0 6 : リモコン操作機	
2 0 0 7 : 表示部	
2 0 0 8 : サブ画面	
2 0 1 0 : 筐体	
2 0 1 1 : 表示部	10
2 0 1 2 : キーボード部	
2 0 1 3 : スピーカー部	
2 7 0 0 : 筐体	
2 7 0 1 : パネル	
2 7 0 2 : ハウジング	
2 7 0 3 : プリント配線基板	
2 7 0 4 : 操作ボタン	
2 7 0 5 : バッテリ	
2 7 0 6 : 筐体	
2 7 0 8 : 接続フィルム	20
2 7 0 9 : 画素領域	
3 0 0 1 : 本体	
3 0 0 2 : 表示部	
3 0 0 3 : 表示部	
3 0 0 4 : 記憶媒体	
3 0 0 5 : 操作スイッチ	
3 0 0 6 : アンテナ	

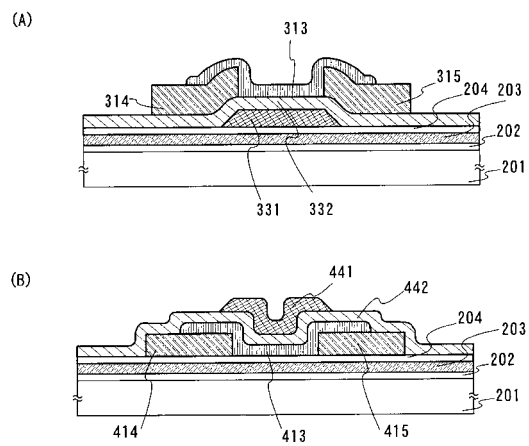
【 図 1 】



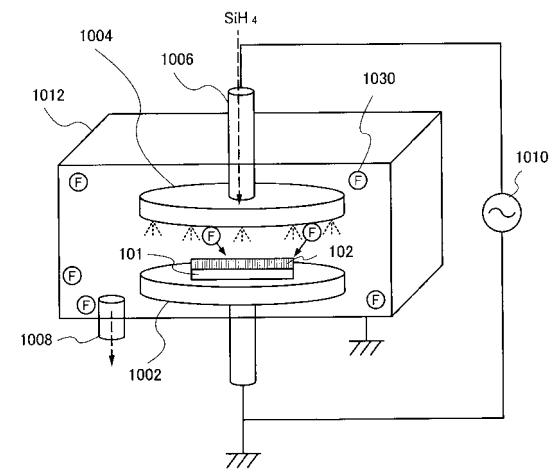
【 図 2 】



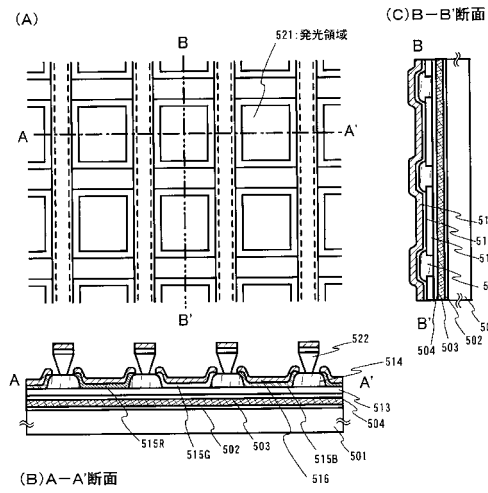
【圖 3】



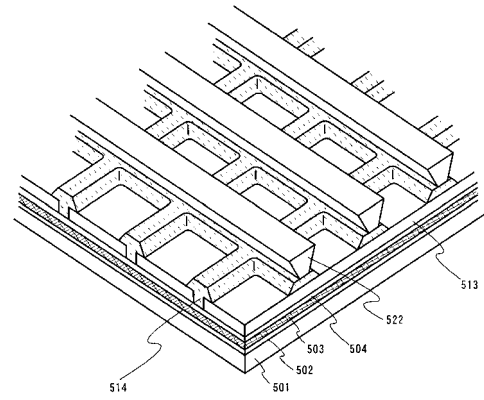
【 図 4 】



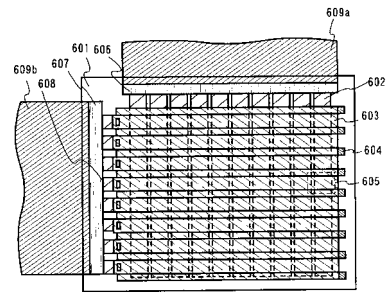
【図 5】



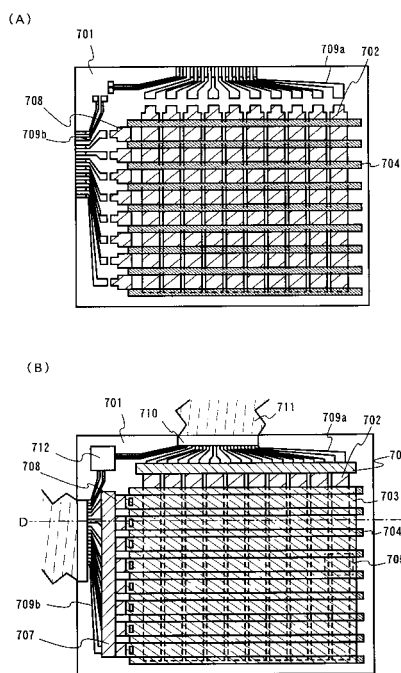
【図 6】



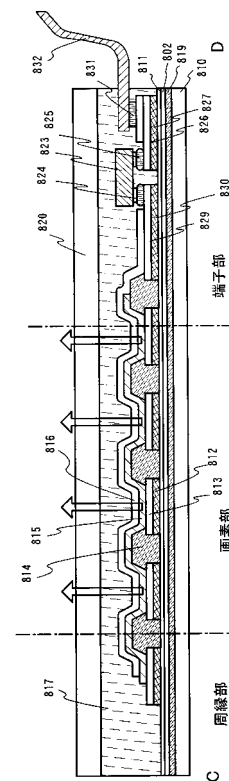
【図 7】



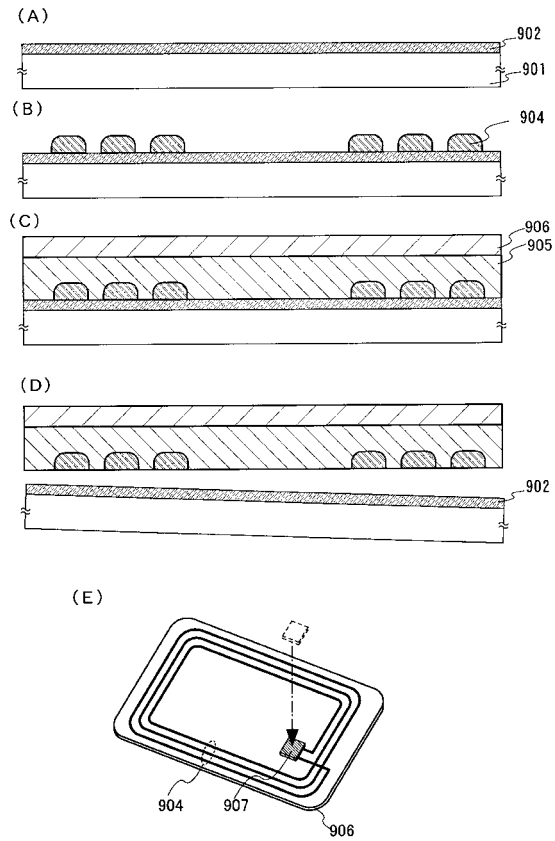
【図 8】



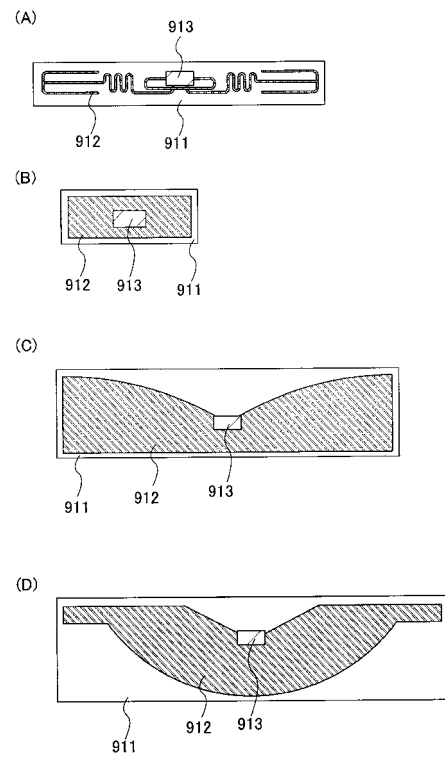
【図 9】



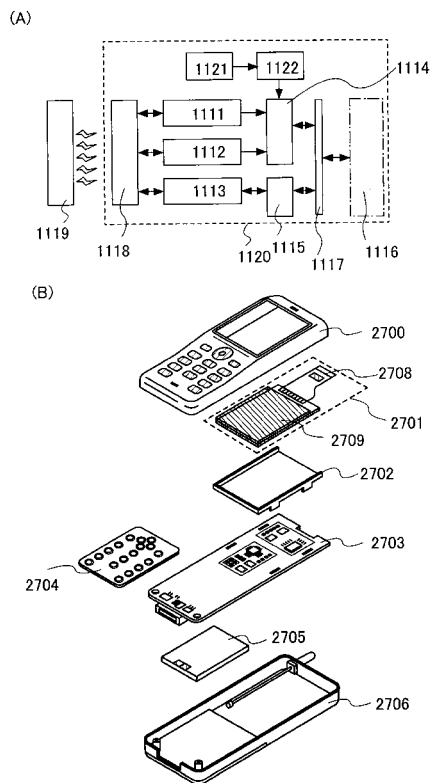
【図 10】



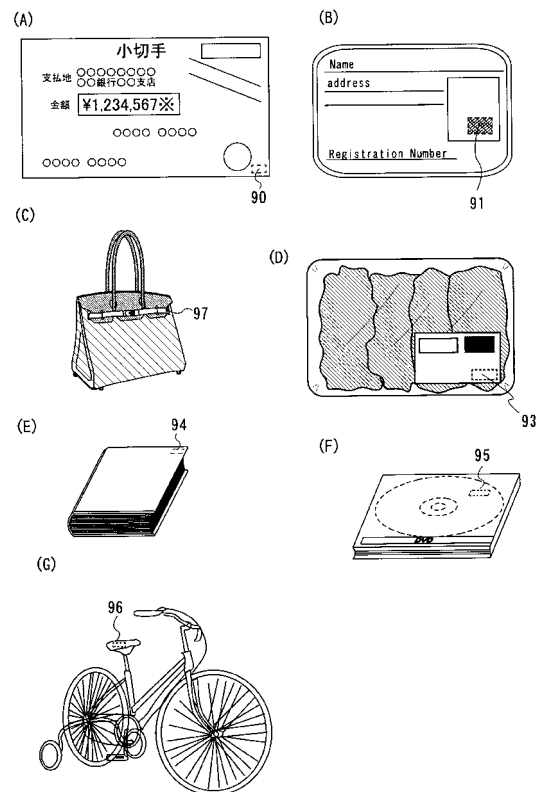
【図 11】



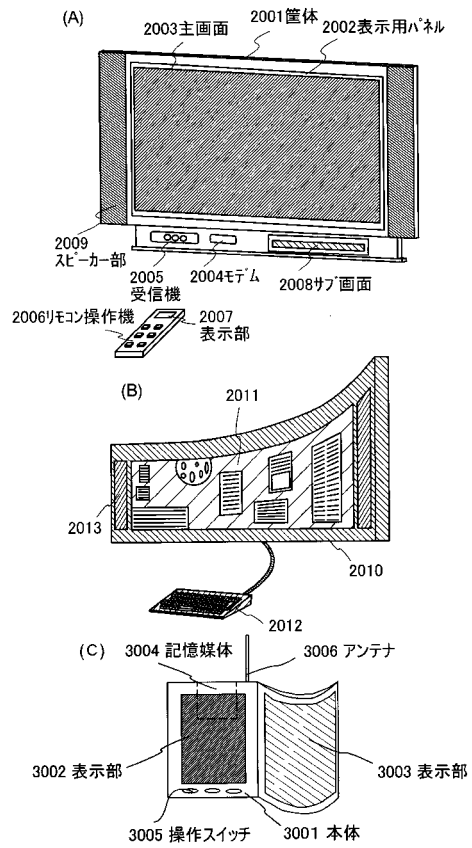
【図 12】



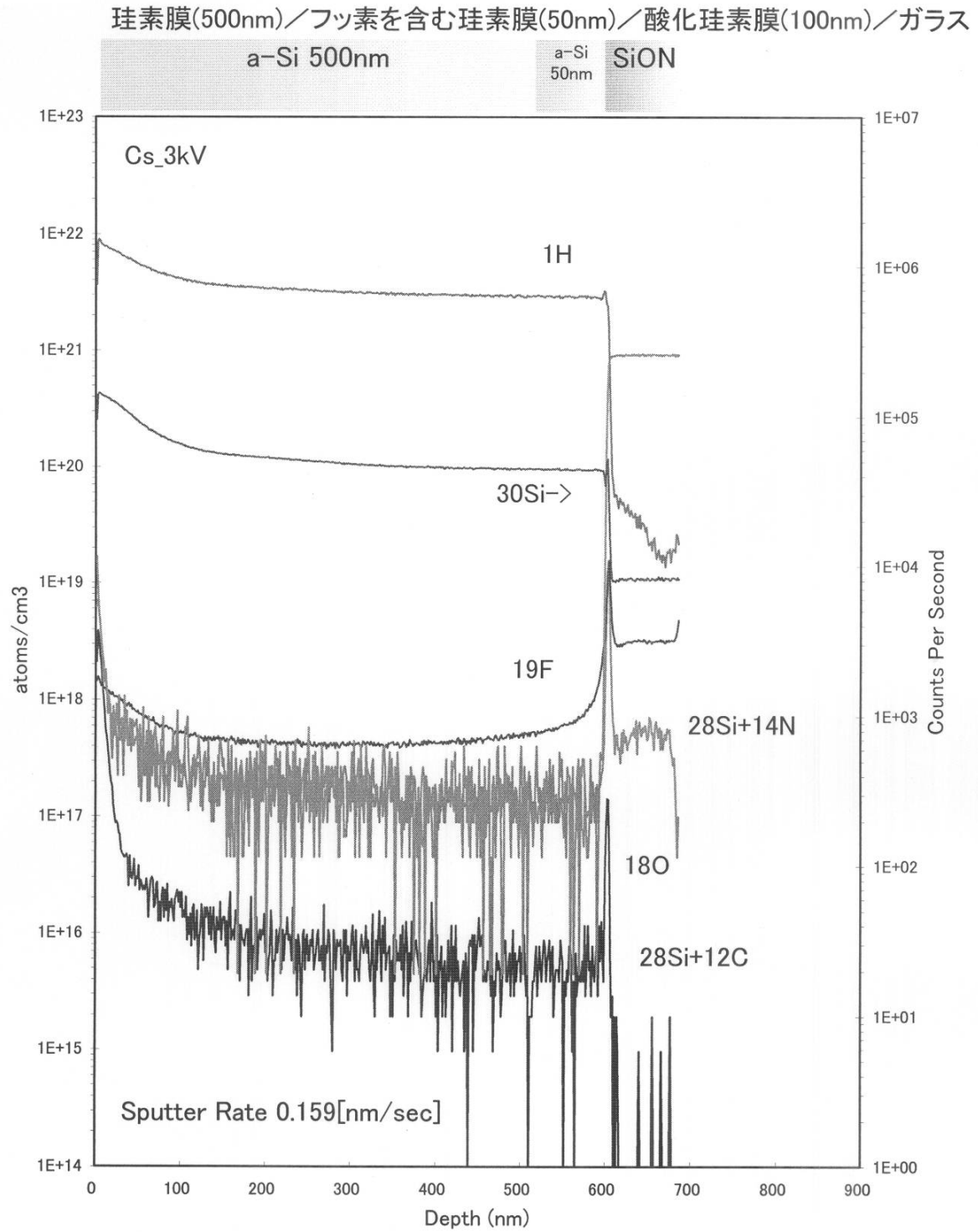
【図 13】



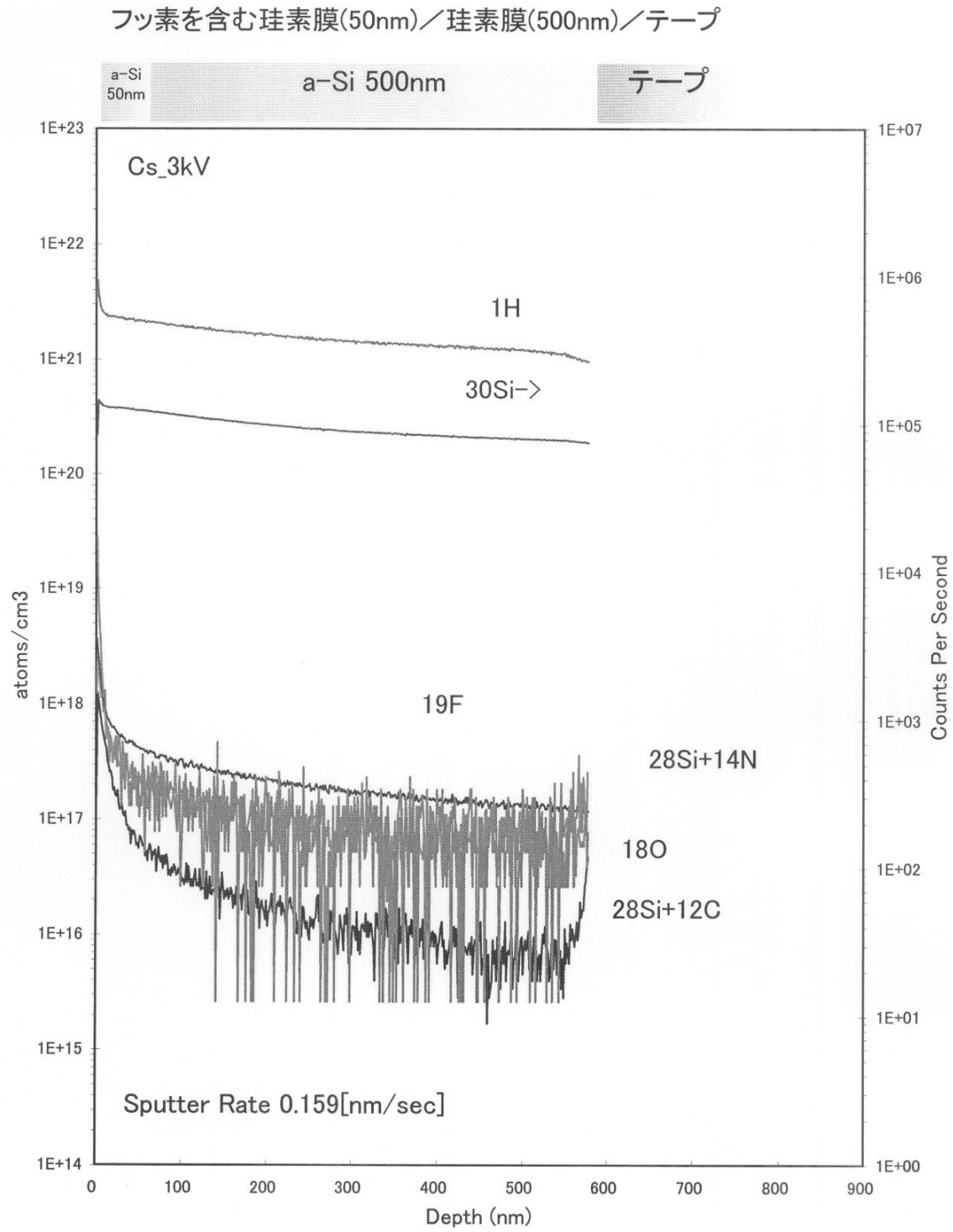
【図 14】



【図 15】

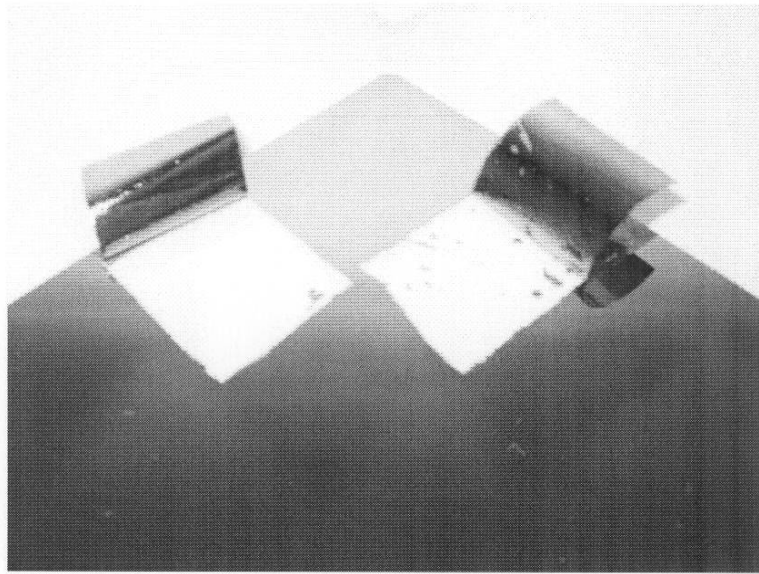


【図 16】

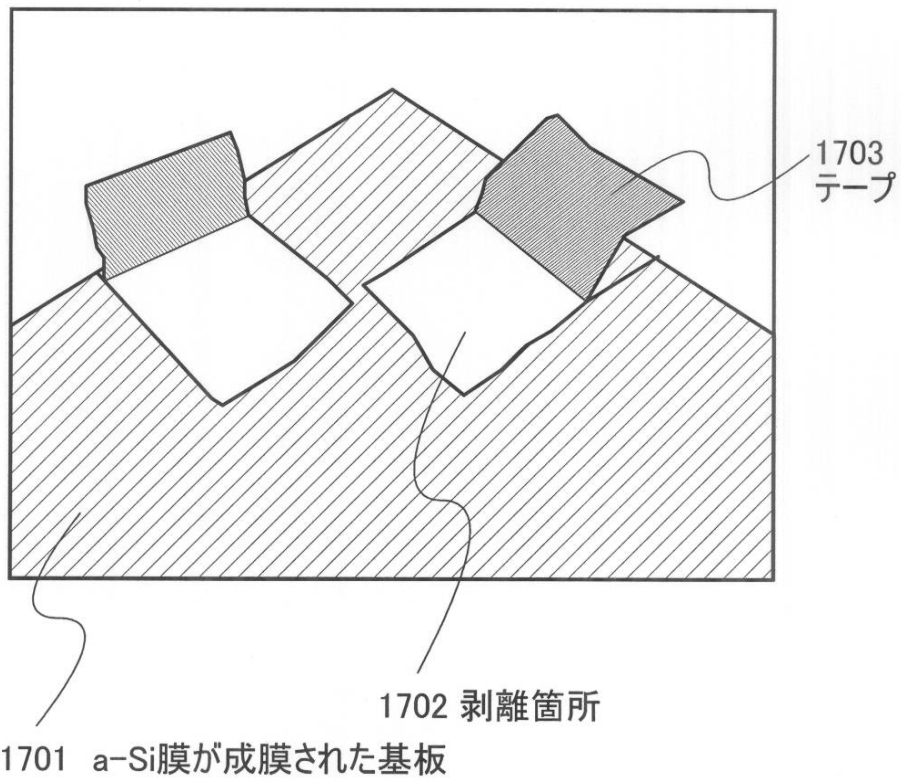


【図 17】

(A)



(B)



フロントページの続き

(51)Int.Cl.

F I

H 0 1 L 51/50 (2006.01)**H 0 5 B 33/14****A****H 0 5 B 33/10 (2006.01)****H 0 5 B 33/10****H 0 5 B 33/02 (2006.01)****H 0 5 B 33/02**

(58)調査した分野(Int.Cl. , D B名)

H 0 1 L 2 1 / 0 2**H 0 1 L 2 1 / 3 3 6****H 0 1 L 2 7 / 1 2****H 0 1 L 2 9 / 7 8 6**