



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년07월17일
(11) 등록번호 10-1286537
(24) 등록일자 2013년07월10일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01) G09G 3/20 (2006.01)
G02F 1/133 (2006.01) G09G 5/39 (2006.01)
(21) 출원번호 10-2008-0030827
(22) 출원일자 2008년04월02일
심사청구일자 2011년11월03일
(65) 공개번호 10-2008-0110461
(43) 공개일자 2008년12월18일
(30) 우선권주장
1020070058492 2007년06월14일 대한민국(KR)
(56) 선행기술조사문헌
KR1020070044713 A
KR1020070041942 A
KR1020070052086 A
전체 청구항 수 : 총 5 항

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
황중희
경기도 오산시 오산로132번길 10, 대림 e-편한세상 2단지아파트 202동 1902호 (원동)
(74) 대리인
김용인, 박영복

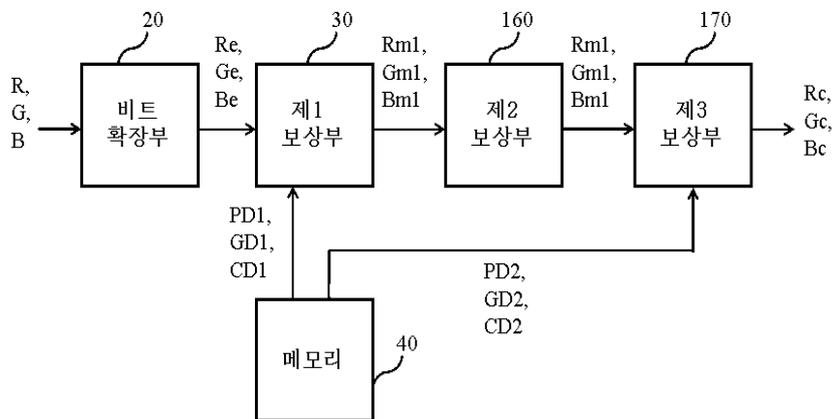
심사관 : 이성현

(54) 발명의 명칭 표시 결합을 보상하기 위한 영상 표시 장치

(57) 요약

본 발명은 다양한 표시 결합을 보상하여 화질을 향상시킬 수 있는 영상 표시 장치에 관한 것으로, 본 발명의 영상 표시 장치는 표시 패널의 세로선 결합 영역에 표시될 데이터를 보상하기 위한 제1 정형 결합 정보를 저장한 제1 메모리; 상기 표시패널의 가로선 결합 영역에 표시될 데이터를 보상하기 위한 제2 정형 결합 정보를 저장한 제2 메모리; 상기 제1 메모리로부터의 제1 정형 결합 정보를 이용하여 상기 세로선 결합 영역에 표시될 데이터를 보상하는 세로선 보상부와, 상기 제2 메모리로부터의 제2 정형 결합 정보를 이용하여 상기 가로선 결합 영역에 표시될 데이터를 보상하는 가로선 보상부와, 상기 세로선 또는 가로선의 방향을 지시하는 제어 정보에 응답하여 상기 세로선 보상부 또는 가로선 보상부의 출력을 선택하는 멀티플렉서를 포함하는 제1 보상부; 상기 제1 보상부에서 보상된 데이터를 프레임 레이트 컨트롤 디터링을 이용하여 공간적 및 시간적으로 분산시키는 제2 보상부; 상기 제2 보상부와 접속되고 상기 제1 및 제2 메모리 중 어느 하나에 저장된 포인트 결합 정보를 이용하여 상기 표시 패널의 포인트 결합 영역에 표시될 데이터를 보상하는 제3 보상부; 상기 제1 내지 제3 보상부에 의해 보상된 데이터를 상기 표시 패널에 공급하는 구동부를 구비한다.

대표도 - 도8



특허청구의 범위

청구항 1

표시 패널;

상기 표시패널의 세로선 결합 영역에 표시될 데이터를 보상하기 위한 제1 정형 결합 정보를 저장한 제1 메모리;
 상기 표시패널의 가로선 결합 영역에 표시될 데이터를 보상하기 위한 제2 정형 결합 정보를 저장한 제2 메모리;
 상기 제1 메모리로부터의 제1 정형 결합 정보를 이용하여 입력 데이터 중 상기 세로선 결합 영역에 표시될 데이터를 보상하는 세로선 보상부와, 상기 제2 메모리로부터의 제2 정형 결합 정보를 이용하여 상기 입력 데이터 중 상기 가로선 결합 영역에 표시될 데이터를 보상하는 가로선 보상부와, 상기 세로선 또는 가로선의 방향을 지시하는 제어 정보에 응답하여 상기 세로선 보상부 또는 가로선 보상부의 출력을 선택하는 멀티플렉서를 포함하는 제1 보상부;
 상기 제1 보상부에서 보상된 데이터를 프레임 레이트 컨트롤 디터링을 이용하여 공간적 및 시간적으로 분산시키는 제2 보상부;
 상기 제2 보상부와 접속되고 상기 제1 및 제2 메모리 중 어느 하나에 저장된 포인트 결합 정보를 이용하여 상기 표시 패널의 포인트 결합 영역에 표시될 데이터를 보상하는 제3 보상부;
 상기 제1 내지 제3 보상부에 의해 보상된 데이터를 상기 표시 패널에 공급하는 구동부를 구비하는 것을 특징으로 하는 영상 표시 장치.

청구항 2

청구항 1에 있어서,

상기 제1 및 제2 정형 결합 정보 각각은,

상기 세로선 또는 가로선과 같은 정형 결합 영역의 위치 정보와, 상기 정형결합 영역의 위치에 따른 보상 데이터와, 상기 보상 데이터를 다수의 계조 구간으로 구분하는 계조 구간 정보를 포함하고,

상기 포인트 결합 정보는

상기 포인트 결합 영역의 위치 정보와, 상기 포인트 결합 영역의 위치에 따른 보상 데이터와, 상기 보상 데이터를 다수의 계조 구간으로 구분하는 계조 구간 정보를 포함하는 것을 특징으로 하는 영상 표시 장치.

청구항 3

청구항 2에 있어서,

상기 세로선 및 가로선 보상부 각각은

상기 해당 메모리로부터의 상기 계조 구간 정보를 이용하여 상기 입력 데이터에 해당하는 계조 구간 정보를 출력하는 계조 판단부와;

상기 해당 메모리로부터의 상기 정형 결합 영역의 위치 정보를 이용하여 상기 입력 데이터에 해당하는 결합 영역의 위치 정보를 출력하는 위치 판단부와;

상기 계조 판단부로부터의 상기 계조 구간 정보와, 상기 위치 판단부로부터의 해당 위치 정보를 이용하여 상기 해당 메모리로부터의 상기 결합 영역의 보상 데이터 중 상기 입력 데이터에 해당하는 보상 데이터를 출력하는 보상 데이터 선택부와;

상기 입력 데이터에 상기 보상 데이터 선택부로부터의 보상 데이터를 가감하여서 상기 입력 데이터를 보상하는 연산기를 구비하는 것을 특징으로 하는 영상 표시 장치.

청구항 4

청구항 1에 있어서,

상기 제어 정보는 상기 세로선 또는 가로선의 방향을 지시하는 제1 비트와, 상기 정형 결합 영역의 유무를 지시

하는 제2 비트와, 상기 포인트 결함 영역의 유무를 지시하는 제3 비트를 포함하고,

상기 제어 정보는 상기 제1 및 제2 메모리 중 어느 하나에 저장되거나, 상기 제1 내지 제3 보상부가 내장된 타이밍 컨트롤러의 옵션핀에 의해 설정된 것을 특징으로 하는 영상 표시 장치.

청구항 5

청구항 1에 있어서,

상기 세로선 보상부와 상기 가로선 보상부 각각은

상기 세로선 또는 가로선 결함 영역의 메인 영역과, 그 메인 영역과 정상 영역 사이의 경계 영역으로 구분하여 상기 데이터를 보상하는 것을 특징으로 하는 영상 표시 장치.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 영상 표시 장치의 데이터 처리 회로에 관한 것으로, 특히 다양한 표시 결함을 데이터로 보상하여 화질을 향상시킬 수 있는 영상 표시 장치에 관한 것이다.

배경 기술

[0002] 최근 영상 표시 장치로는 액정 표시 장치(Liquid Crystal Display; LCD), 플라즈마 디스플레이 패널(Plasma Display Panel; PDP), 유기 발광 다이오드(Organic Light Emitting Diode; OLED) 표시 장치 등과 같은 평판 표시 장치가 주로 이용된다.

[0003] 영상 표시 장치는 영상을 표시하는 표시 패널을 완성한 다음 표시 결함을 검출하는 검사 공정을 거치게 된다. 검사 공정에서 표시 결함으로 검출된 표시 패널은 결함 부분에 대한 리페어 공정을 거치지만, 리페어 공정으로도 해결할 수 없는 표시 결함이 존재하고 있다.

[0004] 표시 결함은 주로 박막 패턴 형성 공정에서 이용되는 노광 장비의 멀티 노광시 중첩 노광과 멀티렌즈들의 수차 등으로 인한 노광량 편차에서 기인한다. 노광량 편차로 인하여 박막 패턴의 폭이 가변되어서 박막 트랜지스터의 기생 용량 편차, 셀갭을 유지하는 컬럼 스페이서의 높이 편차, 신호 라인들 간의 기생 용량 편차 등이 발생된다. 이러한 편차는 표시 화상에서 휘도 편차를 유발하여 표시 결함을 초래한다. 노광량 편차로 인한 표시 결함은 노광 장비의 스캔 방향에 따라 세로선 또는 가로선 형태로 표시 패널에 표시된다. 이러한 세로선 또는 가로선 형태의 표시 결함은 공정기술의 개선을 통해서도 해결되지 못하고 있다.

[0005] 또한, 표시 결함은 이물질이 유입된 결함 화소에 의해 포인트 결함으로 표시될 수 있다. 결함 화소에 대해서는 리페어 공정이 수행되지만, 리페어된 화소에 의해서도 포인트 결함이 발생된다. 예를 들면, 결함 화소가 리페어 공정에 의해 암점화된 경우 암점화된 화소는 화이트 화상에서 블랙 포인트 결함으로 표시될 수 있다. 또한, 암점화된 리페어 화소를 이웃한 정상 화소와 링크시키는 리페어 공정을 수행한 경우 정상 화소로 공급된 데이터가 서로 링크된 리페어 화소까지 분산되어 충전되어야 하므로, 링크된 화소들은 데이터 충전량 부족으로 인한 포인트 결함으로 표시될 수 있다.

[0006] 이에 따라, 최근에는 공정상 해결될 수 없는 표시 결함을 회로적으로 보상하기 위한 방법이 고려되고 있다. 그러나, 노광량 차이로 인한 가로선 또는 세로선 표시 결함은 휘도 분포 및 결함 위치 정보가 다름에 따라, 종래의 회로 보상 방법은 가로선 데이터 보상을 세로선 표시 결함이 있는 표시 장치에 적용할 수 없고, 반대로 세로선 데이터 보상을 가로선 표시 결함이 있는 표시 장치에 적용할 수 없는 문제점이 있다. 또한, 종래의 회로 보상 방법은 결함 영역의 휘도에 따라 적응적으로 보상치의 가감 처리가 불가능하였다. 예를 들면, 결함 영역이 어두운 상황을 가정하여 주변의 정상 영역 보다 밝게 휘도 보정하는 방법을 하거나, 결함 영역이 밝은 결함인 경우 정상 영역을 더 밝게 휘도 보정하는 방법을 이용함으로써 결함 영역의 보상치를 정량화 및 시스템화 하기가 어려운 문제점이 있다.

[0007] 따라서, 종래의 영상 표시 장치는 가로선 또는 세로선 표시 결함이 있는 영상 표시 장치에 대한 구분없이 공통으로 적용될 수 있으면서, 결함 영역의 위치에 따라 적응적으로 보상치를 가감할 수 있는 데이터 보상 회로가

요구된다. 또한, 원가 절감을 위하여 데이터 보상 회로의 단순한 구성이 요구된다.

발명의 내용

해결 하고자하는 과제

[0008] 본 발명이 해결하고자 하는 과제는 다양한 표시 결함을 데이터 보상할 수 있으면서 회로 구성을 단순화할 수 있는 영상 표시 장치를 제공하는 것이다.

과제 해결수단

[0009] 본 발명에 따른 영상 표시 장치는 표시 패널; 상기 표시패널의 세로선 결함 영역에 표시될 데이터를 보상하기 위한 제1 정형 결함 정보를 저장한 제1 메모리; 상기 표시패널의 가로선 결함 영역에 표시될 데이터를 보상하기 위한 제2 정형 결함 정보를 저장한 제2 메모리; 상기 제1 메모리로부터의 제1 정형 결함 정보를 이용하여 입력 데이터 중 상기 세로선 결함 영역에 표시될 데이터를 보상하는 세로선 보상부와, 상기 제2 메모리로부터의 제2 정형 결함 정보를 이용하여 상기 입력 데이터 중 상기 가로선 결함 영역에 표시될 데이터를 보상하는 가로선 보상부와, 상기 세로선 또는 가로선의 방향을 지시하는 제어 정보에 응답하여 상기 세로선 보상부 또는 가로선 보상부의 출력을 선택하는 멀티플렉서를 포함하는 제1 보상부; 상기 제1 보상부에서 보상된 데이터를 프레임 레이트 컨트롤 디터링을 이용하여 공간적 및 시간적으로 분산시키는 제2 보상부; 상기 제2 보상부와 접속되고 상기 제1 및 제2 메모리 중 어느 하나에 저장된 포인트 결함 정보를 이용하여 상기 표시 패널의 포인트 결함 영역에 표시될 데이터를 보상하는 제3 보상부; 상기 제1 내지 제3 보상부에 의해 보상된 데이터를 상기 표시 패널에 공급하는 구동부를 구비한다.

[0010] 상기 제1 및 제2 정형 결함 정보 각각은, 상기 세로선 또는 가로선과 같은 정형 결함 영역의 위치 정보와, 상기 정형결함 영역의 위치에 따른 보상 데이터와, 상기 보상 데이터를 다수의 계조 구간으로 구분하는 계조 구간 정보를 포함하고, 상기 포인트 결함 정보는 상기 포인트 결함 영역의 위치 정보와, 상기 포인트 결함 영역의 위치에 따른 보상 데이터와, 상기 보상 데이터를 다수의 계조 구간으로 구분하는 계조 구간 정보를 포함한다.

[0011] 상기 세로선 및 가로선 보상부 각각은 상기 해당 메모리로부터의 상기 계조 구간 정보를 이용하여 상기 입력 데이터에 해당하는 계조 구간 정보를 출력하는 계조 판단부와; 상기 해당 메모리로부터의 상기 정형 결함 영역의 위치 정보를 이용하여 상기 입력 데이터에 해당하는 결함 영역의 위치 정보를 출력하는 위치 판단부와; 상기 계조 판단부로부터의 상기 계조 구간 정보와, 상기 위치 판단부로부터의 해당 위치 정보를 이용하여 상기 해당 메모리로부터의 상기 결함 영역의 보상 데이터 중 상기 입력 데이터에 해당하는 보상 데이터를 출력하는 보상 데이터 선택부와; 상기 입력 데이터에 상기 보상 데이터 선택부로부터의 보상 데이터를 가감하여서 상기 입력 데이터를 보상하는 연산기를 구비한다.

[0012] 상기 제어 정보는 상기 세로선 또는 가로선의 방향을 지시하는 제1 비트와, 상기 정형 결함 영역의 유무를 지시하는 제2 비트와, 상기 포인트 결함 영역의 유무를 지시하는 제3 비트를 포함하고, 상기 제어 정보는 상기 제1 및 제2 메모리 중 어느 하나에 저장되거나, 상기 제1 내지 제3 보상부가 내장된 타이밍 컨트롤러의 옵션핀에 의해 설정된다.

[0013] 상기 세로선 보상부와 상기 가로선 보상부 각각은 상기 세로선 또는 가로선 결함 영역의 메인 영역과, 그 메인 영역과 정상 영역 사이의 경계 영역으로 구분하여 상기 데이터를 보상한다.

효과

[0014] 본 발명에 따른 영상 표시 장치의 데이터 보상 회로는 세로선 또는 가로선의 정형 결함과 포인트 결함을 동시에 보상함으로써 표시 결함으로 인한 화질 저하를 효율적으로 개선할 수 있다. 또한, 본 발명에 따른 영상 표시 장치의 데이터 보상 회로는 제2 보상부를 이용하여 정형 결함 영역에 적용된 보상 데이터를 공간 및 시간적으로 분산시켜서 정형 결함 영역의 경계 부분의 휘도차를 미세하게 보상할 수 있다.

발명의 실시를 위한 구체적인 내용

[0015] 도 1은 본 발명의 실시 예에 따른 표시 결함 보상을 위한 액정 표시 장치를 나타낸다.

[0016] 도 1에 도시된 액정 표시 장치는 보상 회로(105) 및 타이밍 컨트롤러(104)와, 액정 패널(103)을 구동하는 데이터 드라이버(101) 및 게이트 드라이버(102)를 구비한다. 보상 회로(105)는 타이밍 컨트롤러(104)와 함께 하나

의 반도체 칩(Chip)으로 구현될 수 있다.

- [0017] 보상 회로(105)는 외부로부터 입력된 데이터(Re, Ge, Be)와, 다수의 동기 신호(Vsync, Hsync, DE, DCLK)를 입력한다. 보상 회로(105)의 메모리에는 규칙적인 가로선 또는 세로선과 같은 정형 결함 영역에 대한 위치 정보, 계조 정보, 보상 데이터를 포함한 정형 결함 영역의 정보가 저장된다. 또한, 메모리에는 포인트 결함에 대한 위치 정보, 계조 정보, 보상 데이터를 포함한 포인트 결함 영역의 정보가 저장된다. 보상 회로(105)는 상기 정형 결함 영역의 정보를 이용하여 정형 결함 영역에 표시될 데이터를 보상하여 출력한다. 보상 회로(105)는 정형 결함 영역을 메인 영역과 경계 영역으로 구분하여 데이터를 보상한다(제1 보상 단계). 이어서, 프레임 레이트 컨트롤(Frame Rate Control; 이하 FRC) 디더링 방법을 이용하여 정형 결함 영역의 보상 데이터를 공간적 및 시간적으로 분산시켜서 정형 결함 영역의 데이터를 미세 보상한다(제2 보상 단계). 그리고, 보상 회로(105)는 상기 포인트 결함 정보를 이용하여 포인트 결함 영역의 데이터를 보상하여 출력한다(제3 보상 단계). 보상 회로(105)는 보상된 데이터(Rc, Gc, Bc)와 다수의 동기 신호(Vsync, Hsync, DE, DCLK)를 타이밍 컨트롤러(104)로 공급한다. 보상 회로(105)는 정상 영역에 표시될 데이터는 보상없이 타이밍 컨트롤러(104)로 공급한다. 보상 회로(105)의 상세한 구성은 후술하기로 한다.
- [0018] 타이밍 컨트롤러(104)는 보상 회로(105)로부터 입력된 데이터(Rc, Gc, Bc)를 정렬하여 데이터 드라이버(101)로 출력하고, 다수의 동기신호(Vsync, Hsync, DE, DCLK)를 이용하여 데이터 드라이버(101)의 구동 타이밍을 제어하기 위한 데이터 제어 신호(DDC)와, 게이트 드라이버(102)의 구동 타이밍을 제어하기 위한 게이트 제어 신호(GDC)를 생성하여 출력한다.
- [0019] 데이터 드라이버(101)는 타이밍 컨트롤러(104)의 데이터 제어 신호(DDC)에 응답하여 타이밍 컨트롤러(104)로부터의 디지털 데이터(Rc, Gc, Bc)를 감마 전압을 이용하여 아날로그 데이터로 변환하여서 액정 패널(103)의 데이터 라인으로 출력한다.
- [0020] 게이트 드라이버(102)는 타이밍 컨트롤러(104)의 게이트 제어 신호(GDC)에 응답하여 액정 패널(103)의 게이트 라인을 순차 구동한다.
- [0021] 액정 패널(103)은 다수의 화소들이 배열된 화소 매트릭스를 통해 영상을 표시한다. 각 화소는 데이터 신호에 따른 액정 배열의 가변으로 광투과율을 조절하는 적, 녹, 청 서브화소의 조합으로 원하는 색을 구현한다. 각 서브화소는 게이트 라인(17) 및 데이터 라인(16)과 접속된 박막 트랜지스터(TFT), 박막 트랜지스터(TFT)와 병렬 접속된 액정 커패시터(Clc) 및 스토리지 커패시터(Cst)를 구비한다. 액정 커패시터(Clc)는 박막 트랜지스터(TFT)를 통해 화소 전극에 공급된 데이터 신호와, 공통 전극에 공급된 공통 전압(Vcom)과의 차전압을 충전하고 충전된 전압에 따라 액정을 구동하여 광투과율을 조절한다. 액정 패널(103)에 공정상 포함될 수 있는 세로선 또는 가로선과 같은 정형 결함 영역과, 포인트 결함 영역은 보상 회로(105)에 의해 보상된 데이터를 표시한다. 따라서, 액정 패널(103)에서 정상 영역과 결함 영역과의 휘도차가 방지되므로 화질을 향상시킬 수 있다.
- [0022] 한편, 보상 회로(105)의 메모리에 미리 저장되어야 하는 정형 결함 영역의 정보 및 포인트 결함 영역의 정보는 다음과 같이 설정된다.
- [0023] 표시 결함은 크게 노광량 편차로 인하여 세로선 또는 가로선 결함이 규칙적으로 표시되는 정형 결함과, 이물질의 유입 등으로 인하여 포인트 결함이 불규칙하게 표시되는 포인트 결함으로 구분할 수 있다. 이러한 정형 결함 및 포인트 결함은 영상 표시 장치를 검사하는 과정에서 검출되고, 검출된 정형 결함을 보상하기 위한 보상 데이터와, 포인트 결함을 보상하기 위한 보상 데이터가 각각 설정되어서 보상 회로(105)의 메모리에 저장된다.
- [0024] 먼저, 영상 표시 장치의 휘도 검사를 통해 세로선 또는 가로선과 같은 정형 결함이 검출되면, 정형 결함의 유형과, 정형 결함 영역의 얼룩 산포 정도에 따른 경계 영역의 분할 구간 폭 및 위치 정보를 설정하고, 정형 결함 영역의 얼룩 정도, 즉 정상 영역과 결함 영역간의 휘도차 또는 색차를 측정하여 측정된 휘도차 또는 색차를 보상하기 위한 보상 데이터를 설정한다.
- [0025] 예를 들면, 검사 공정에서 표시 장치의 정형 결함으로, 도 2에 도시된 바와 같이 규칙적인 세로선 결함 영역이 검출되거나, 도 3에 도시된 바와 같이 규칙적인 가로선 결함 영역이 검출될 수 있다. 각 세로선 결함 영역은 도 4에 도시된 바와 같이 세로 방향으로 길게 위치하고 휘도가 일정한 메인 영역(C1)과, 메인 영역(C1)을 기준으로 양측에 대칭되게 위치하고 휘도가 점진적으로 가변하는 경계 영역(SG1, SG2)으로 구분될 수 있다. 또한, 각 가로선 결함 영역도 도 5에 도시된 바와 같이 가로 방향으로 길게 위치하는 메인 영역(C1)과, 메인 영역(C1)을 기준으로 양측에 대칭되게 위치하는 경계 영역(SG1, SG2)으로 구분될 수 있다. 표시 결함의 경계 영역(SG1, SG2)은 메인 영역(C1)과 정상 영역의 휘도가 중첩되는 경계 영역으로 메인 영역(C1)을 기준으로 대칭되는 다수의

경계 구간으로 분할될 수 있다. 경계 영역(SG1, SG2)은 메인 영역(C1) 쪽으로 갈수록 메인 영역(C1)에 근접한 휘도를, 정상 영역 쪽으로 갈수록 정상 영역에 근접한 휘도를 표시한다.

[0026] 정형 결함 영역은 메인 영역(C1)의 시작 위치 및 폭에 따라 메인 영역(C1)의 위치 정보가 설정된다. 그리고, 경계 영역(SG1, SG2)의 위치 정보는 메인 영역(C1)의 위치 정보를 기준으로 경계 영역(SG1, SG2)의 분할 구간 수 및 분할 구간의 폭에 따라 자동으로 설정된다. 경계 영역(SG1, SG2)의 분할 구간 수 및 분할 구간의 폭은 보상 데이터를 공간 및 시간적으로 분산시키는 디더 패턴의 규칙을 벗어나지 않는 범위 내에서 메인 영역(C1)의 폭과 메인 영역(C1)에 대응하는 보상 데이터의 크기에 따라 조절될 수 있다.

[0027] 정형 결함 영역의 메인 영역(C1)과 정상 영역과의 휘도차를 보상하도록 메인 영역(C1)에 대한 보상 데이터(a1)가 설정되고, 대칭적으로 위치한 경계 영역(SG1, SG2)에 대한 보상 데이터(b1~e1)는 점진적으로 감소하도록 자동으로 설정된다. 또한, 액정 표시 장치는 도 6에 도시된 바와 같이 분할된 계조 구간(A, B, C, D) 별로 출력 감마 전압의 특성이 다르므로, 정형 결함 영역의 보상 데이터(a1~e1)는 상기 감마 특성이 다른 계조 구간(A, B, C, D)에 따라 서로 다른 보상치를 갖도록 설정된다. 또한, 정형 결함 영역의 보상 데이터(a1~e1)는 표시 결함 영역의 위치에 따라 다르게 설정될 수 있다.

[0028] 이와 같이, 검사 과정에서 검출된 정형 결함에 대한 정보, 즉 정형 결함의 위치 정보와, 계조 구간별로 정형 결함의 위치에 따라 최적화된 보상 데이터와, 상기 계조 구간을 지시하는 계조 구간 정보가 메모리에 저장된다.

[0029] 또한, 상기 검사 공정에서는 포인트 결함 영역을 검출하고, 검출된 포인트 결함 영역에 대한 위치 정보와 최적의 보상 데이터를 설정하며, 설정된 위치 정보 및 보상 데이터를 메모리에 저장한다. 즉, 포인트 결함 영역의 보상 데이터는 전술한 세로선 또는 가로선 결함 영역의 보상 데이터와 같은 방법으로, 계조 구간별로 표시 결함의 정도에 따라 최적화되어 저장되고, 계조 구간을 지시하는 계조 구간 정보가 표시 장치의 메모리에 저장된다.

[0030] 예를 들면, 검사 공정에서 이물질 유입 등으로 인한 휘점 화소가 검출되면 휘점 화소를 신호 라인과 분리시켜서 도 7에 도시된 바와 같이 암점화하고, 암점 화소(10)를 이웃한 정상 화소(11)와 링크패턴(12)을 통해 링크시켜서 리페어한다. 이 경우, 포인트 결함은 서로 링크된 정상 화소(11) 및 암점 화소(10)를 포함하는 링크 화소들(13)에 의해 표시될 수 있다. 이는 링크 화소들(13)에서는 정상 화소(11)에 공급된 데이터가 링크된 암점 화소(10)까지 분산되어 충전되어야 하므로, 다른 화소와 링크되지 않은 정상 화소들(14)과 대비하여 데이터 충전량이 감소하기 때문이다. 이러한 데이터 충전량 감소로 인한 포인트 결함을 보상하기 위하여, 보상 데이터는 정상 화소(14)와 링크 화소들(13), 즉 포인트 결함 영역과 정상 영역의 휘도차 또는 색도차를 측정하는 다음, 측정된 휘도차 또는 색도차를 보상할 수 있는 보상 데이터가 설정된다. 또한, 포인트 결함 영역의 보상 데이터는 계조 구간별로 포인트 결함의 위치에 따라 최적화되어서, 포인트 결함의 위치 정보 및 계조 구간 정보와 함께 메모리에 저장된다.

[0031] 도 8은 본 발명의 제1 실시 예에 따른 액정 표시 장치의 보상 회로를 나타낸다.

[0032] 도 8에 도시된 보상 회로(105)는 상기 정형 결함 정보와 포인트 결함 정보가 저장된 메모리(40)와, 메모리(40)로부터의 정형 결함 정보를 이용하여 정형 결함 영역의 데이터(Re, Ge, Be)를 보상하는 제1 보상부(30)와, 제1 보상부(30)에서 보상된 데이터(Rm1, Gm1, Bm1)를 FRC 디더링 방법을 이용하여 공간적 및 시간적으로 분산시켜서 미세 보상하는 제2 보상부(160)와, 제2 보상부(160)와 접속되고 상기 메모리(40)로부터의 포인트 결함 정보를 이용하여 포인트 결함 영역의 데이터를 보상하는 제3 보상부(170)를 구비한다. 보상 회로(105)는 정상 영역의 데이터는 데이터 보상없이 출력한다.

[0033] 메모리(40)에는 전술한 바와 같이 세로선 및/또는 가로선과 같은 정형 결함 영역의 위치 정보(PD1), 계조 구간 정보(GD1), 보상 데이터(CD1)를 포함하는 정형 결함 정보가 저장된다. 정형 결함 영역의 위치 정보(PD1)는 각 결함 영역의 시작 및 끝 위치 정보를 화소 수로 나타낸다. 예를 들면, 정형 결함 영역의 위치 정보(PD1)는 정형 결함 영역에 포함된 메인 영역과, 경계 영역의 분할 구간들 각각에 대한 시작 위치 정보와 끝 위치 정보를 화소 수로 나타낸다. 보상 데이터(CD1)는 정상 영역 대비 결함 영역의 휘도차 또는 색도차를 보상하기 위한 것으로, 계조 구간 및 결함 영역의 위치에 따라 구분되어 저장된다. 정형 결함 영역의 보상 데이터(CD1)는 각 정형 결함 영역의 메인 영역과, 경계 영역의 분할 구간들 각각에 대하여 최적화된 보정치들을 포함한다. 계조 구간 정보(GD1)는 감마 특성에 따라 분할된 다수의 계조 구간 정보를 지시한다. 또한, 메모리(40)에는 포인트 결함 영역에 대한 위치 정보(PD2), 계조 구간 정보(GD2), 보상 데이터(CD2)를 포함하는 포인트 결함 정보가 저장된다.

- [0034] 보상 회로(105)는 외부로부터의 입력 데이터(R, G, B)를 비트 확장하여 제1 보상부(30)로 공급하는 비트 확장부(20)를 더 구비한다. 예를 들면, 비트 확장부(20)는 8비트의 입력 데이터에 3비트("000")를 하위 비트로 부가하여서 11비트의 데이터로 비트 확장하고, 비트 확장된 데이터(Re, Ge, Be)를 제1 보상부(30)로 공급한다.
- [0035] 제1 보상부(30)는 메모리(40)의 정형 결합 정보(PD1, GD1, CD1)를 이용하여 세로선 또는 가로선과 같은 정형 결합 영역에 표시될 입력 데이터(Re, Ge, Be)를 보상하여 출력한다. 제1 보상부(30)는 정형 결합 영역의 데이터에 해당하는 보상 데이터(PD1)를 가산하거나 가감하여 데이터를 보상한다. 제1 보상부(30)는 정상 영역의 데이터는 보상없이 출력한다.
- [0036] 제2 보상부(160)는 제1 보상부(30)에서 보상된 데이터(Rm1, Gm1, Bm1)를 FRC 디터링 방법을 이용하여 공간적 및 시간적으로 분산시켜서 미세 보상한다. 정형 결합 영역에서 경계 영역의 보상 데이터가 FRC 디터링 방법에 의해 공간적 및 시간적으로 분산됨으로써 상기 경계 영역의 휘도차가 미세하게 보상된다. 예를 들면, 제2 보상부(160)는 제1 보상부(30)로부터의 데이터(Rm1, Gm1, Bm1)에서 보상 데이터가 적용된 하위 비트 부분을 디터 패턴을 이용하여 공간 및 시간적으로 분산시킨다. 이에 따라, 정형 결합 영역에서의 미세 휘도차, 즉 정형 결합 영역과 정상 영역의 경계부 휘도차를 미세하게 더 보정할 수 있다.
- [0037] 제3 보상부(170)는 메모리(40)에 저장된 포인트 결합 정보(PD2, GD2, CD2)를 이용하여 포인트 결합 영역에 표시될 데이터(Rm2, Gm2, Bm2)를 보상한다. 제3 보상부(170)는 정상 영역의 데이터는 보상없이 출력한다.
- [0038] 도 9는 도 8에 도시된 제1 보상부(30) 및 메모리(40)를 나타낸다.
- [0039] 도 9에 도시된 제1 보상부(30)는 세로선 결합 또는 가로선 결합을 갖는 각 표시장치에 구분없이 적용되기 위하여 세로선 보상부(70)와 가로선 보상부(80)를 구비하고, 정형 결합이 세로선인지 가로선인지에 따라 세로선 보상부(70) 또는 가로선 보상부(80)의 출력을 선택하는 멀티플렉서(이하, MUX)(90)를 구비한다.
- [0040] 메모리(40)는 세로선 보상부(70)와 접속되고 세로선 결합 정보를 저장한 제1 메모리(42V)와, 가로선 보상부(80)와 접속되고 가로선 결합 정보를 저장한 제2 메모리(42H)를 구비한다. 제1 메모리(42V)는 가로선 결합 영역에 대한 위치 정보(PD1V), 계조 구간 정보(GD1V), 보상 데이터(CD1V)를 저장한 EEPROM(Electrically Erasable Programmable Read Only Memory)(44V)과, EEPROM(64V)에 저장된 데이터(PD1V, GD1V, CD1V)를 임시 저장하여 세로선 보상부(70)로 공급하는 레지스터(46V)를 구비한다. 제2 메모리(42H)는 가로선 결합 영역에 대한 위치 정보(PD1H), 계조 구간 정보(GD1H), 보상 데이터(CD1H)를 저장한 EEPROM(44H)과, EEPROM(64H)에 저장된 데이터(PD1H, GD1H, CD1H)를 임시 저장하여 가로선 보상부(80)로 공급하는 레지스터(46H)를 구비한다. 2개의 EEPROM(44V, 44H)은 1개로 구현될 수 있고, 2개의 레지스터(46V, 46H)도 1개로 구현될 수 있다. EEPROM(44V, 44H) 대신 표시 장치의 해상도와 같은 식별 정보 등을 저장한 EDID(Extended Display Identification Data) ROM의 일부 영역을 할당하여 이용할 수 있다. 또한, EEPROM(44V, 44H) 중 어느 하나의 특정 어드레스에는 정형 결합 영역이 세로선 결합인지 가로선 결합인지를 지시하는 정형 결합 영역의 방향 정보와, 정형 결합 영역의 유무를 나타내어서 정형 결합 영역의 보상 여부를 지시하는 정형 결합 보상 유무 정보와, 포인트 결합 영역의 보상 여부를 지시하는 포인트 보상 유무 정보를 포함하는 제어 정보(CS)가 저장될 수 있다. 예를 들면, 상기 제어 정보(CS)로 할당된 한 바이트 중 3비트 데이터 각각이 상기 3가지 정보를 나타낸다. 한편, 상기 제어 정보(CS)는 상기 보상 회로(105)가 내장된 타이밍 컨트롤러(104)의 3개의 옵션핀의 값으로 설정될 수 있다.
- [0041] 세로선 보상부(70)는 세로선 결합 영역에 표시될 입력 데이터(Re, Ge, Be)를 보상하기 위하여 계조 판단부(72), 위치 판단부(74), 보상 데이터 선택부(76), 연산기(78)를 구비한다.
- [0042] 계조 판단부(72)는 입력 데이터(Re, Ge, Be) 각각의 계조값을 분석하고, 제1 메모리(42V)로부터 읽어들이는 계조 구간 정보(GD1V)에서 입력 데이터(Re, Ge, Be)가 각각 포함되는 계조 구간 정보를 선택하여 보상 데이터 선택부(76)로 출력한다. 예를 들면, 계조 구간 정보(GD1V)는 256계조를 감마 특성에 따라 3개의 계조 구간(계조 구간 1 : 30-70계조, 계조 구간2: 71-150계조, 계조 구간3: 151-250계조)으로 분할될 수 있다. 계조 판단부(72)는 상기 3개의 계조 구간 정보 중 입력 데이터(Re, Ge, Be) 각각의 계조값이 포함되는 계조 구간 정보를 선택하여 출력한다.
- [0043] 위치 판단부(74)는 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 데이터 이네이블 신호(DE), 도트클럭(DCLK) 중 적어도 하나의 동기 신호를 이용하여 입력 데이터(Re, Ge, Be)의 가로 방향에서의 화소 위치를 판단한다. 예를 들면, 위치 판단부(74)는 데이터 이네이블 신호(DE)의 이네이블 기간에서 도트클럭(DCLK)을 카운팅하면서 입력 데이터(Re, Ge, Be)의 가로 방향에서의 화소 위치를 판단한다. 그리고, 위치 판단부(74)는 입력 데이터(Re, Ge, Be)의 화소 위치를 제1 메모리(42V)로부터 읽어들이는 세로선 결합 영역의 위치 정보(PD1V)와 비

교하여, 세로선 결합 영역으로 검출되면 해당 결합 영역의 위치 정보를 선택하여 보상 데이터 선택부(76)로 출력한다.

[0044] 보상 데이터 선택부(76)는 계조 판단부(72)에서 선택된 계조 구간 정보와, 위치 판단부(74)에서 선택된 위치 정보에 응답하여 제1 메모리(42V)로부터의 보상 데이터(CD1V) 중 입력 데이터(Re, Ge, Be) 각각에 해당하는 보상 데이터를 선택하여 출력한다. 다시 말하여, 보상 데이터 선택부(76)는 계조 판단부(72)의 계조 구간 정보에 따라 선택한 해당 계조 구간 내에서, 위치 판단부(74)의 위치 정보에 따른 보상 데이터를 선택하여 출력한다. 위치 정보가 세로선 결합 영역 중 메인 영역을 지시하면 그 메인 영역을 보상하기 위한 보상 데이터가 선택되어 출력되고, 경계 영역의 분할 구간들을 지시하면 그 분할 구간들 각각 보상하기 위한 보상 데이터가 선택되어 출력된다.

[0045] 연산기(78)는 입력 데이터(Re, Ge, Be) 각각에 보상 데이터 선택부(76)로부터 출력된 보상 데이터를 가산하거나 감산함으로써 세로선 결합 영역에 표시될 입력 데이터(Re, Ge, Be)를 보상하여 출력한다. 예를 들면, 입력 데이터(Re, Ge, Be)의 각 11비트에 보상 데이터 선택부(76)로부터의 보상 데이터가 가산되거나 감산됨으로써 입력 데이터(Re, Ge, Be)를 보상하여 출력한다.

[0046] 가로선 보상부(80)는 가로선 결합 영역에 표시될 입력 데이터(Re, Ge, Be)를 보상하기 위하여 계조 판단부(82), 위치 판단부(84), 보상 데이터 선택부(86), 연산기(88)를 구비한다.

[0047] 계조 판단부(82)는 입력 데이터(Re, Ge, Be) 각각의 계조값을 분석하고, 제2 메모리(42H)로부터 읽어들이는 계조 구간 정보(GD1H)에서 입력 데이터(Re, Ge, Be)가 각각 포함되는 계조 구간 정보를 선택하여 보상 데이터 선택부(86)로 출력한다.

[0048] 위치 판단부(84)는 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 데이터 이네이블 신호(DE), 도트클럭(DCLK) 중 적어도 하나의 동기 신호를 이용하여 입력 데이터(Re, Ge, Be)의 세로 방향에서의 화소 위치를 판단한다. 예를 들면, 위치 판단부(84)는 수직 동기 신호(Vsync)와 데이터 이네이블 신호(DE)가 동시에 이네이블된 기간에서 수평 동기 신호(Hsync)를 카운팅하면서 입력 데이터(Re, Ge, Be)의 세로 방향에서의 화소 위치를 판단한다. 그리고, 위치 판단부(84)는 입력 데이터(Re, Ge, Be)의 화소 위치를 제2 메모리(42H)로부터 읽어들이는 가로선 결합 영역의 위치 정보(PD1H)와 비교하여, 가로선 결합 영역으로 검출되면 해당 결합 영역의 위치 정보를 선택하여 보상 데이터 선택부(76)로 출력한다.

[0049] 보상 데이터 선택부(86)는 계조 판단부(82)에서 선택된 계조 구간 정보와, 위치 판단부(84)에서 선택된 위치 정보에 응답하여 제2 메모리(42H)로부터의 보상 데이터(CD1H) 중 입력 데이터(Re, Ge, Be) 각각에 해당하는 보상 데이터를 선택하여 출력한다. 위치 정보가 가로선 결합 영역 중 메인 영역을 지시하면 그 메인 영역을 보상하기 위한 보상 데이터가 선택되어 출력되고, 경계 영역의 분할 구간들을 지시하면 그 분할 구간들 각각 보상하기 위한 보상 데이터가 선택되어 출력된다.

[0050] 연산기(88)는 입력 데이터(Re, Ge, Be) 각각에 보상 데이터 선택부(86)로부터 출력된 보상 데이터를 가산하거나 감산함으로써 가로선 결합 영역에 표시될 입력 데이터(Re, Ge, Be)를 보상하여 출력한다.

[0051] MUX(90)는 상기 제어정보(CS) 중 정형 결합의 방향 정보에 응답하여 세로선 보상부(70) 또는 가로선 보상부(80)의 출력데이터를 선택한다. 즉, MUX(90)는 정형 결합의 방향 정보가 세로선을 지시하는 경우 세로선 보상부(70)의 출력 데이터를 선택하여 출력하고, 상기 방향 정보가 가로선을 지시하는 경우 가로선 보상부(80)의 출력 데이터를 선택하여 출력한다.

[0052] 이와 같이, 제1 보상부(30)는 제어 정보(CS)에 응답하여 세로선 또는 가로선과 같은 정형 결합 영역의 입력 데이터(Re, Ge, Be)를 보상하여 출력한다.

[0053] 도 10은 도 8에 도시된 제2 보상부(160)를 나타낸다.

[0054] 도 10에 도시된 제2 보상부(160)는 프레임 판단부(162), 화소 위치 판단부(164), 디더값 선택부(166), 가산기(168)를 구비한다.

[0055] 프레임 판단부(162)는 제1 보상부(30)로부터의 다수의 동기 신호(Vsync, Hsync, DE, DCLK) 중 수직 동기 신호(Vsync)를 카운팅하여 프레임 수를 감지하고, 감지된 프레임 수 정보를 디더값 선택부(166)로 출력한다.

[0056] 화소 위치 판단부(164)는 상기 다수의 동기 신호(Vsync, Hsync, DE, DCLK) 중 적어도 하나를 이용하여 입력 데이터(Rm1, Gm1, Bm1)의 화소 위치를 감지한다. 예를 들면, 데이터 이네이블 신호(DE)의 이네이블 기간에 도트클

럭(DCLK)을 카운팅하여 입력 데이터(Rm1, Gm1, Bm1)의 가로 위치를 감지하고, 수직 동기 신호(Vsync)와 데이터 이네이블 신호(DE)가 동시에 이네이블된 기간에서 수평 동기 신호(Vsync)를 카운팅하여 입력 데이터(Rm1, Gm1, Bm1)의 화소 세로 위치를 감지하며, 감지된 화소 위치 정보를 디더값 선택부(166)로 출력한다.

[0057] 디더값 선택부(166)는 제1 보상부(30)에서 적용된 보상 데이터, 즉 제1 보상부(30)의 출력 데이터(Rm1, Gm1, Bm1) 각각의 일부 하위 비트에 해당하는 계조값과, 프레임 판단부(162)로부터 입력된 프레임 수 정보와, 화소 위치 판단부(164)로부터 입력된 화소 위치 정보를 이용하여, 다수의 디더 패턴에서 해당되는 디더값(Dr, Dg, Db)을 선택하여 출력한다.

[0058] 디더값 선택부(166)는 설계자에 의해 미리 저장된 다수의 디더 패턴들을 저장하고 있다. 예를 들면, 디더값 선택부(166)는 도 11a 내지 도 11d에 도시된 바와 같이 8*32 크기를 갖고, 0, 1/8, 2/8, 3/8, 4/8, 5/8, 6/8, 7/8, 1의 계조값에 따라 디더값이 "1"(검은색)인 화소 수가 점진적으로 증가하도록 배열된 다수의 디더 패턴들을 룩-업 테이블 형태로 저장하고 있다(1의 계조값을 갖는 디더패턴은 미도시). 디더 패턴들 각각의 화소는 "1"(검은색) 또는 "0"의 디더값을 갖고, 디더 패턴들 각각의 계조값은 디더값이 "1"인 화소 수에 비례하여 결정된다. 또한, 동일한 계조값에 대해서도 디더값이 "1"인 화소들의 위치가 프레임 별로 다른, 즉 다수의 프레임(FRAME1-FRAME8) 각각에서 "1"의 화소 위치가 다른 다수의 디더 패턴들을 저장하고 있다. 다시 말하여, 디더값 선택부(166)은 계조별 및 프레임별로 서로 다른 다수의 디더 패턴들을 저장하고 있다. 디더 패턴들의 크기와 디더 패턴들 각각에서 디더값이 "1"인 화소의 위치는 설계자의 필요에 따라 다양하게 변화될 수 있다. 이러한 디더 패턴들에 의해 제1 보상부(30)에서 정형 결함 영역에 적용된 보상 데이터가 공간적 및 시간적으로 분산되므로 정형 결함 영역의 휘도차를 미세하게 보상할 수 있다.

[0059] 제1 보상부(30)에서 출력된 데이터(Rm1, Gm1, Bm1) 각각이 11비트로 구성된 경우, 디더값 선택부(166)는 상기 각 11비트 데이터 중 하위 3비트를 이용하여 디더값을 선택하고, 나머지 8비트는 가산기(168)로 출력한다. 여기서, 3비트는 제1 보상부(110)에서 보상 데이터가 적용된 부분으로, 정상 영역에 해당하는 데이터의 3비트는 "000"으로 설정되어 있다. 그리고, 디더값 선택부(166)는 도 11a 내지 11d와 같은 디더 패턴들 중에서 상기 입력 데이터(Rm1, Gm1, Bm1) 각각의 하위 3비트에 해당되는 계조값과, 프레임 판단부(162)로부터의 프레임 수 정보에 해당하는 하나의 디더 패턴을 선택하고, 선택된 디더 패턴에서 화소 위치 판단부(164)로부터의 화소 위치 정보를 이용하여 입력 데이터(Rm1, Gm1, Bm1) 각각의 화소 위치에 해당하는 1비트씩의 디더값(Dr, Dg, Db)을 선택하여 가산기(168)로 출력한다.

[0060] 가산기(168)는 디더값 선택부(166)에서 데이터(Rm1, Gm1, Bm1) 각각의 하위 3비트와 분리된 상위 8비트와, 디더값 선택부(166)에서 선택된 디더값(Dr, Dg, Db)을 가산하여 제3 보상부(170)로 출력한다.

[0061] 이에 따라, 제2 보상부(160)는 제1 보상부(110)로부터의 출력 데이터(Rm1, Gm1, Bm1)에서 보상 데이터 부분을 FRC 디더링 방법을 이용하여 공간 및 시간적으로 분산시켜서 정형 결함 영역의 휘도차를 미세하게 더 보상하여 보상 데이터로 인한 화질 저하를 방지한다.

[0062] 도 12는 도 8에 도시된 제3 보상부(170)를 나타낸다.

[0063] 도 12에 도시된 제3 보상부(170)는 계조 판단부(172), 위치 판단부(174), 보상 데이터 선택부(176)와, 연산기(178)를 구비한다. 포인트 결함 영역의 보상을 위한 포인트 결함 정보(PD2, GD2, CD2)는 도 9에 도시된 제1 및 제2 메모리(42V, 42H) 중 어느 하나에 저장된다.

[0064] 계조 판단부(172)는 포인트 결함 영역의 링크 화소에 공급될 입력 데이터(Rm2, Gm2, Bm2) 각각의 계조값을 분석하고, 제1 및 제2 메모리(42V, 42H) 중 어느 하나로부터의 계조 구간 정보(GD2)에서 입력 데이터(Rm2, Gm2, Bm2)가 각각 포함되는 계조 구간 정보를 선택하여 보상 데이터 선택부(178)로 출력한다.

[0065] 위치 판단부(174)는 외부 시스템으로부터 입력된 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 데이터 이네이블 신호(DE), 도트클럭(DCLK) 중 적어도 하나의 동기 신호를 이용하여 입력 데이터(Rm2, Gm2, Bm2)의 화소 위치를 판단한다. 예를 들면, 위치 판단부(174)는 데이터 이네이블 신호(DE)의 이네이블 기간에 도트클럭(DCLK)을 카운팅하여 입력 데이터(Rm1, Rm2, Rm3)의 가로 위치를 감지하고, 수직 동기 신호(Vsync)와 데이터 이네이블 신호(DE)가 동시에 이네이블된 기간에서 수평 동기 신호(Vsync)를 카운팅하여 입력 데이터(Rm1, Rm2, Rm3)의 화소 세로 위치를 감지한다. 위치 판단부(174)는 감지된 입력 데이터(Rm2, Gm2, Bm2)의 화소 위치가 제1 및 제2 메모리(42V, 42H) 중 어느 하나로부터의 포인트 결함 영역의 위치 정보(PD2)와 비교하여, 포인트 결함 영역으로 검출되면 감지된 화소 위치 정보를 보상 데이터 선택부(178)로 출력한다.

[0066] 보상 데이터 선택부(176)는 계조 판단부(172)에서 선택된 계조 구간 정보와, 위치 판단부(174)에서 선택된 위치

정보에 응답하여 제1 및 제2 메모리(42V, 42H) 중 어느 하나로부터의 보상 데이터(CD2) 중 입력 데이터(Rm2, Gm2, Bm2)에 해당하는 보상 데이터를 선택하여 출력한다.

[0067] 연산기(178)는 보상 데이터 선택부(176)로부터 출력된 보상 데이터와 입력 데이터(Rm2, Gm2, Bm2)를 가감하여 출력한다.

[0068] 이에 따라, 제3 보상부(170)는 포인트 결함 영역의 데이터(Rm2, Gm2, Bm2)를 보상하여 출력한다.

[0069] 이와 같이, 본 발명의 제1 실시 예에 따른 보상 회로는 제1 보상부(30)의 세로선 보상부(70) 및 가로선 보상부(80)가 각각의 메모리(42V, 42H)를 이용하고, 세로선 보상부(70) 및 가로선 보상부(80)의 출력을 정형 결함의 방향 정보에 따라 선택함으로써 정형 결함 영역의 휘도차를 보상할 수 있다. 또한, 본 발명의 제1 실시 예에 따른 보상 회로는 제2 보상부(160)를 이용하여 제1 보상부(30)에서 정형 결함 영역의 데이터에 적용된 보상 데이터를 공간 및 시간적으로 분산시켜서 정형 결함 영역의 경계 부분의 휘도차를 미세하게 보상할 수 있고, 제3 보상부(170)를 이용하여 포인트 결함 영역의 휘도차를 보상할 수 있다.

[0070] 한편, 상술한 본 발명의 실시예에 따른 데이터 보상 회로는 액정 표시 장치 뿐만 아니라, OLED, PDP 등과 같은 다른 영상 표시 장치에도 적용될 수 있다.

[0071] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

[0072] 도 1은 본 발명에 따른 액정 표시 장치를 나타낸 도면.

[0073] 도 2는 액정 패널에 표시된 세로선 결함 영역을 나타낸 도면.

[0074] 도 3은 액정 패널에 표시된 가로선 결함 영역을 나타낸 도면.

[0075] 도 4는 도 2에 도시된 한 세로선 영역을 확대하여 나타낸 도면.

[0076] 도 5는 도 3에 도시된 한 가로선 영역을 확대하여 나타낸 도면.

[0077] 도 6은 입력 데이터에 따른 출력 전압의 감마 특성을 나타낸 그래프

[0078] 도 7은 액정 패널에 표시된 포인트 결함 영역을 나타낸 도면

[0079] 도 8은 본 발명의 제1 실시 예에 따른 데이터 보상 회로를 나타낸 도면.

[0080] 도 9는 도 8에 도시된 메모리 및 제1 보상부를 나타낸 도면.

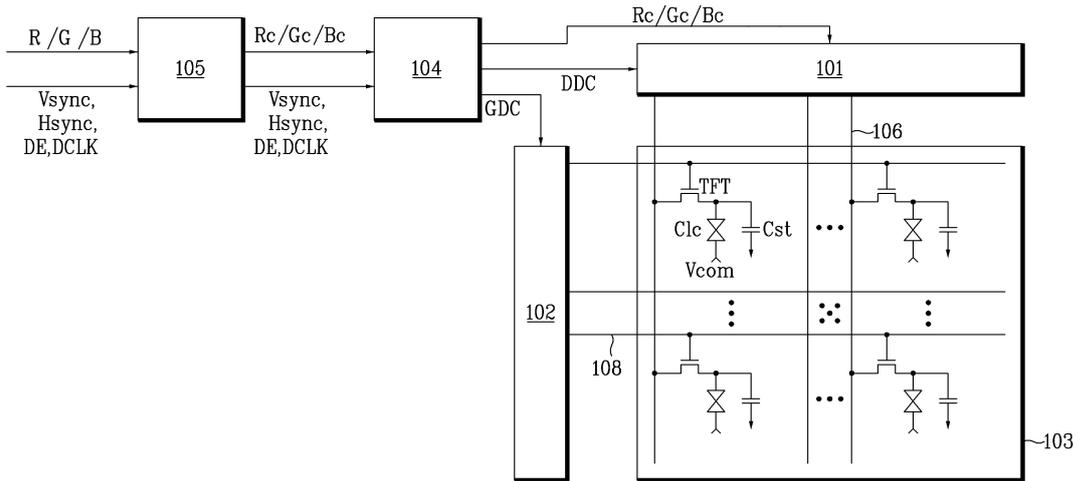
[0081] 도 10은 도 8에 도시된 제2 보상부를 나타낸 도면.

[0082] 도 11a 내지 도 11d는 도 10에 도시된 디터값 선택부에 저장된 다수의 디터 패턴들을 나타낸 도면.

[0083] 도 12는 도 8에 도시된 제3 보상부를 나타낸 도면.

도면

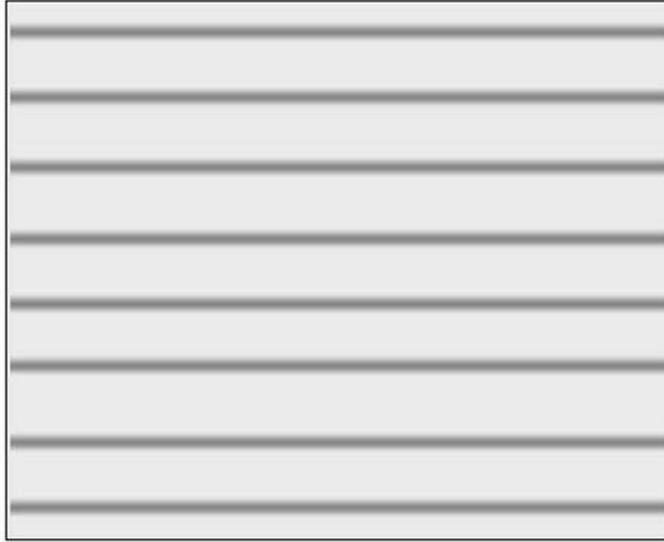
도면1



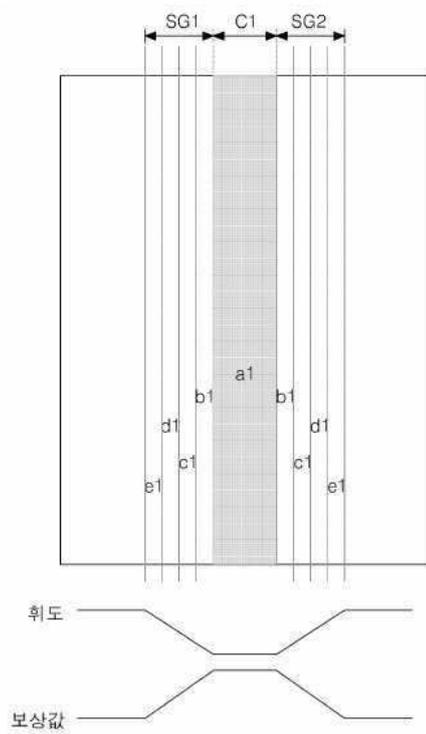
도면2



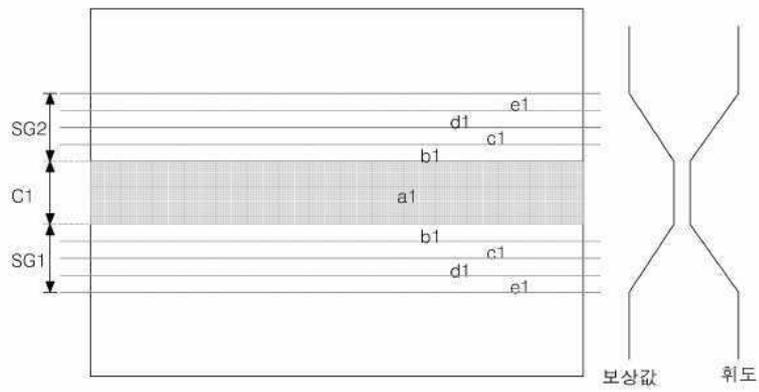
도면3



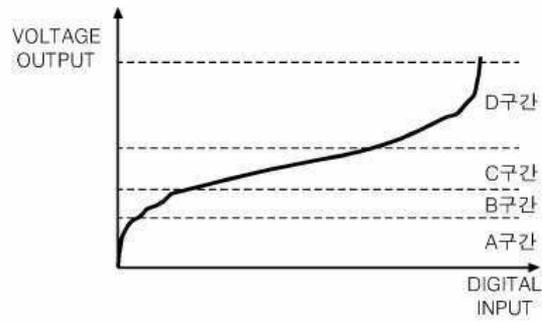
도면4



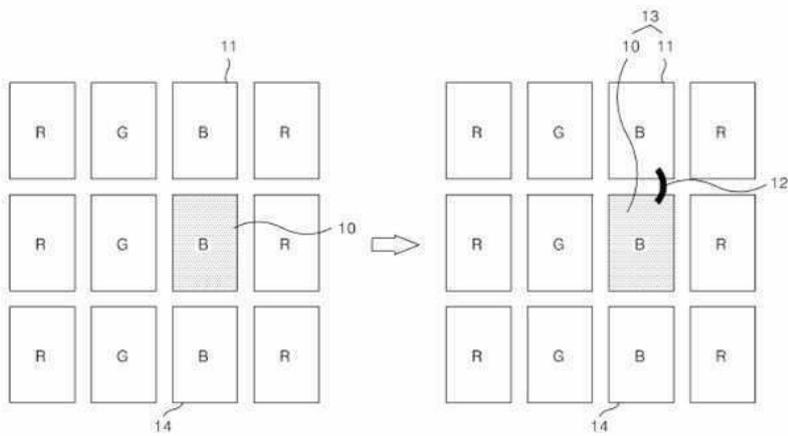
도면5



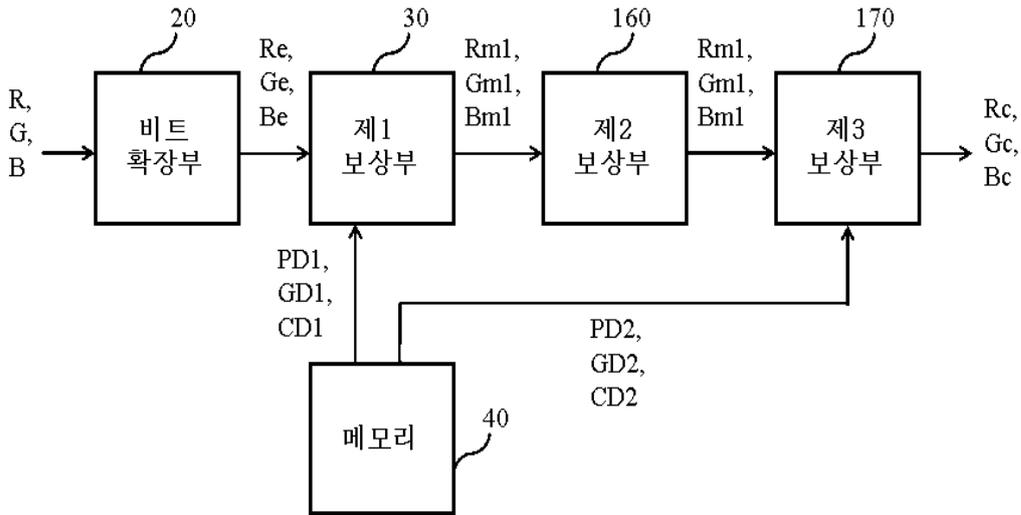
도면6



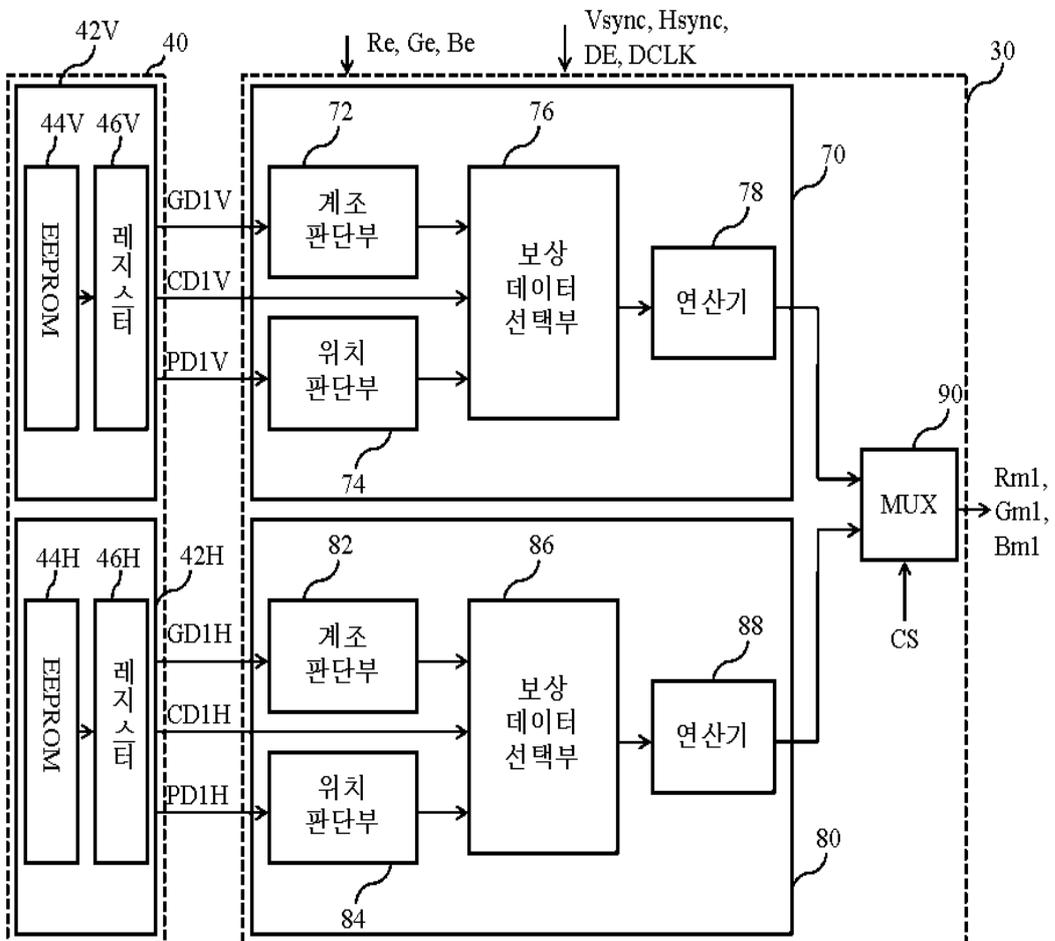
도면7



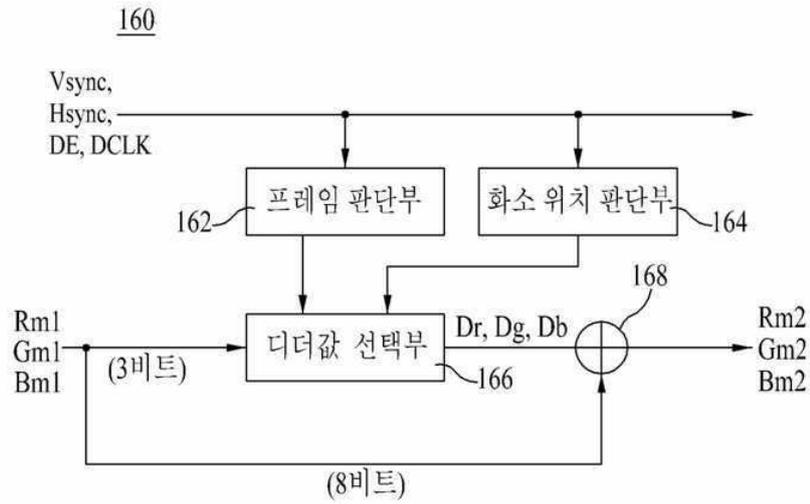
도면8



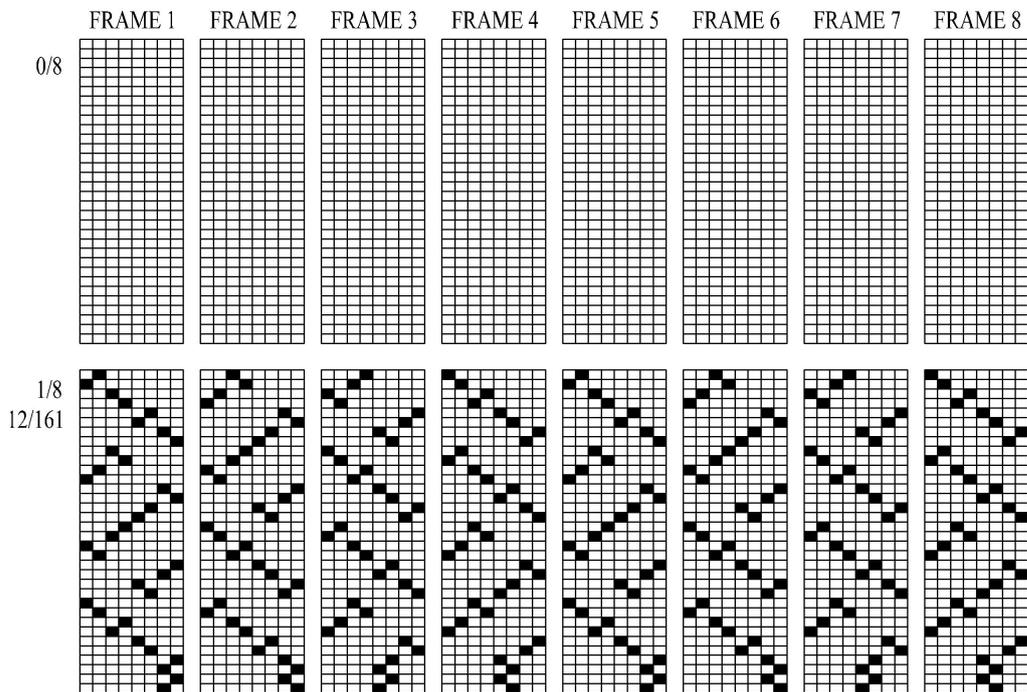
도면9



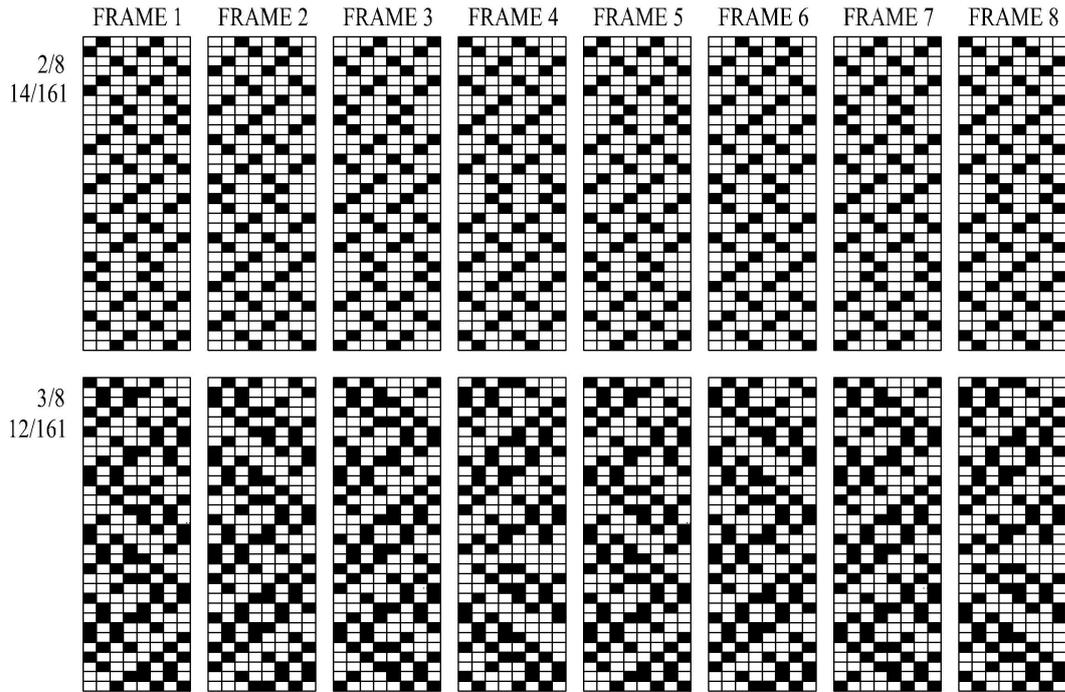
도면10



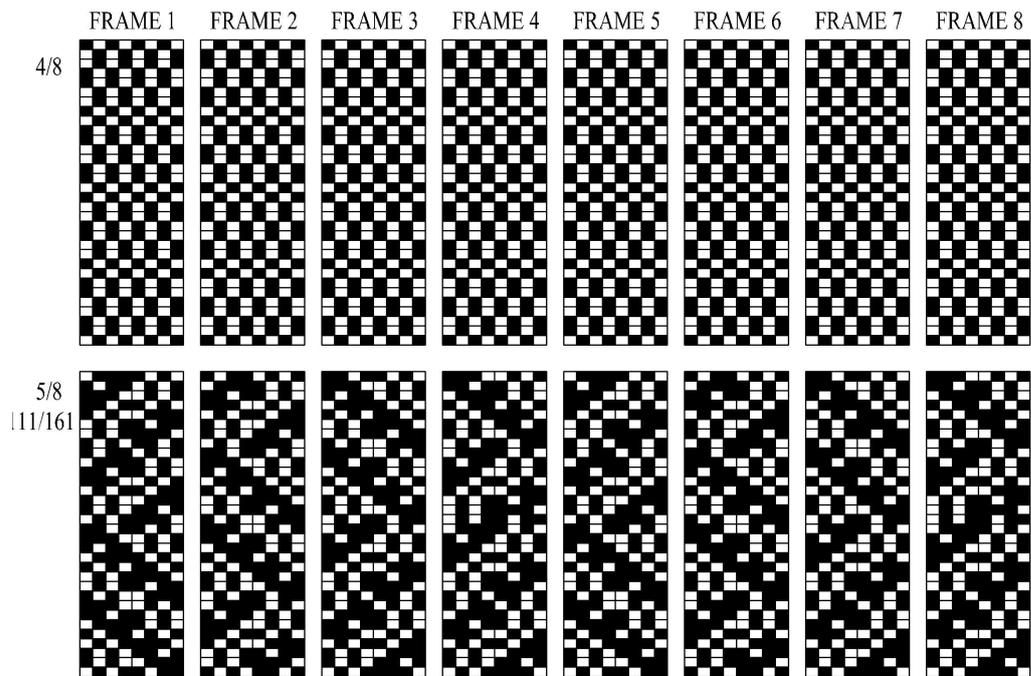
도면11a



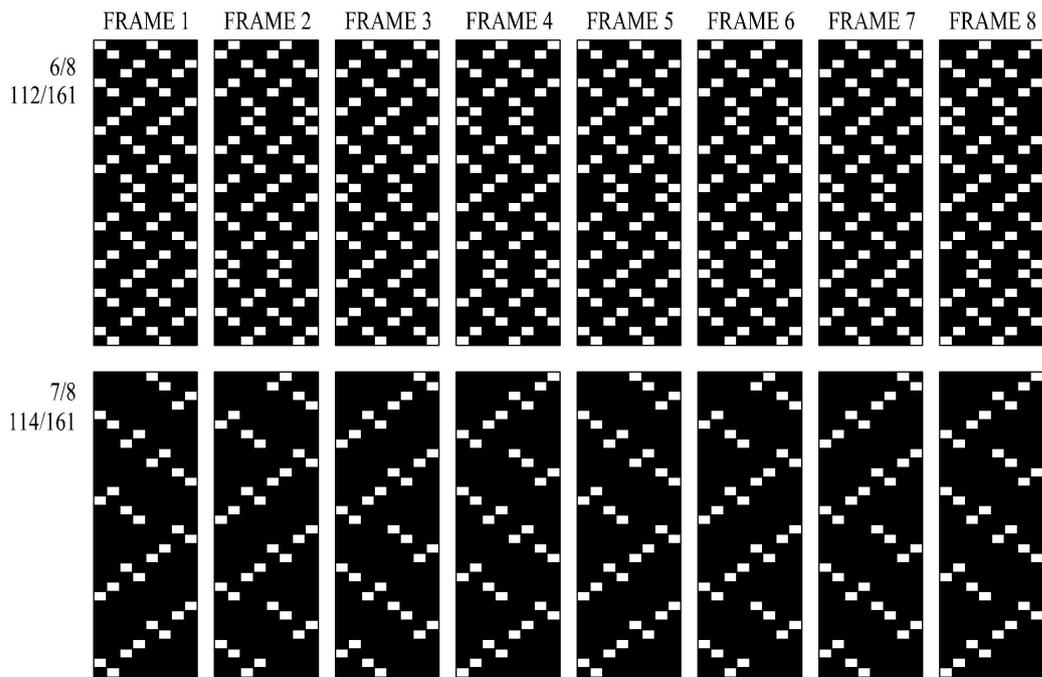
도면11b



도면11c



도면11d



도면12

