

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4672576号
(P4672576)

(45) 発行日 平成23年4月20日(2011.4.20)

(24) 登録日 平成23年1月28日(2011.1.28)

(51) Int.Cl. F I
HO 1 L 21/60 (2006.01)
 HO 1 L 21/60 3 1 1 S
 HO 1 L 21/92 6 0 2 C
 HO 1 L 21/92 6 0 4 A

請求項の数 5 (全 11 頁)

(21) 出願番号	特願2006-63543 (P2006-63543)	(73) 特許権者	000005223
(22) 出願日	平成18年3月9日(2006.3.9)		富士通株式会社
(65) 公開番号	特開2007-242900 (P2007-242900A)		神奈川県川崎市中原区上小田中4丁目1番1号
(43) 公開日	平成19年9月20日(2007.9.20)	(74) 代理人	100105337
審査請求日	平成20年10月22日(2008.10.22)		弁理士 眞鍋 潔
		(74) 代理人	100072833
			弁理士 柏谷 昭司
		(74) 代理人	100075890
			弁理士 渡邊 弘一
		(74) 代理人	100110238
			弁理士 伊藤 壽郎
		(72) 発明者	阿部 知行
			神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

最終頁に続く

(54) 【発明の名称】 電子デバイス及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

電子デバイス部品に設けた電極と実装基板に設けた電極との間を、G a 合金中に100以下でG aと合金化反応する金属粒子が分散した導体で接合されていることを特徴とする電子デバイス。

【請求項2】

前記G a 合金が、G aを主成分とするとともに、G a以外に、I n , A g , S n , Z n , P d , C uのいずれか1つ以上の金属元素を含むことを特徴とする請求項1に記載の電子デバイス。

【請求項3】

前記金属粒子の直径が10 μ m以下であることを特徴とする請求項1または請求項2に記載の電子デバイス。

【請求項4】

電子デバイス部品に設けた電極と実装基板に設けた電極の少なくとも一方にG aを含む液体金属と100以下でG aと合金化反応する金属粒子とを、前記金属粒子の残部が分散された状態でG a合金として固体化する混合比で混合した混合体を設け、100以下で接合することを特徴とする電子デバイスの製造方法。

【請求項5】

前記金属粒子が、C u粒子或いはC u合金粒子の表面に酸化防止用金属膜でコーティングされている粒子からなることを特徴とする請求項4に記載の電子デバイスの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は電子デバイス及びその製造方法に関するものであり、特に、フリップチップ型半導体装置等のLSIチップを回路基板に接続する際の接続導体構成に特徴のある電子デバイス及びその製造方法に関するものである。

【背景技術】

【0002】

近年、半導体素子の高速・高性能化に伴い、ダイサイズの大型化、チップ厚さの薄型化、絶縁材料のLow-k（低誘電率）化が進んでいる。

このようなLSIチップは基板の応力によって反りやすく、LSIチップ内の多層配線の絶縁層も機械強度が弱くなってきている。

【0003】

このようなLSIチップを実装する際に、LSIチップと実装回路基板の熱膨張率 mismatchに起因する応力によって、はんだ接合部やチップ内に不具合が生じてしまう。

特に、近年の鉛フリーはんだ化によって、リフロー温度が上昇し、よりLSIチップと実装回路基板の熱膨張率差による応力の発生が大きくなってきている。

【0004】

従来、この種の半導体装置の接続構造は、LSIチップの電極にバンプを形成し、バンプを実装回路基板の電極にはんだ材料あるいは導電性樹脂により電氣的に接合し、LSIチップと実装回路基板とが作る間隙に有機高分子材料をアンダーフィル材料として充填した構成を有している。

【0005】

また、バンプの先端に導電性の樹脂を転写して、LSIチップと実装回路基板とを電氣的にバンプ及び導電性の樹脂で接着接合を取るという構成もあり、いずれにしても、上述のように、LSIチップと実装回路基板の電氣的接合には、はんだ、導電性接着剤または異方導電樹脂接着剤が用いられていた。

また、低温で接合して応力の発生を低減させる技術として、低温はんだや導電性接着剤が挙げられる。

【0006】

さらに低温で接合する方法として、液体金属を用いる方法も提案されており、例えば、電極上にIn、Sn、Pbのいずれかを主成分とする金属を形成し、当接されたGaを主成分とする金属とIn、Sn、Pbのいずれかを主成分とする金属との両者が常温にて合金を形成し液体とすることが提案されている（例えば、特許文献1参照）。

【0007】

或いは、LSIチップと実装回路基板との接続に粘土状のHgアマルガムを使用し、膨張率の異なる実装回路基板との接続部の信頼性を向上させること（例えば、特許文献2参照）や、配線層同士を接続する際に、ビアに液体ガリウムと銅粉末、又は液体ガリウムとニッケル粉末から成るアマルガムを用いて接続すること（例えば、特許文献3参照）が提案されている。

【特許文献1】特開平07-130793号公報

【特許文献2】特開平08-045987号公報

【特許文献3】特開平06-260594号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

しかし、上述の半導体装置の接合方法の問題点としては、はんだ材料を用いると、例えば、錫鉛系や金錫系の材料では、融点が高く、接合時、モジュールに発生する応力が大きいことが挙げられる。

【0009】

また、Hg アマルガムとしては、例えばスズと水銀、銀スズと水銀または銀銅と銀スズと水銀等で構成されるが、このようなHg アマルガムを構成する水銀は人体に大変有害であるという問題がある。

【0010】

また、最近、LSIの多層配線層にLow-kタイプの絶縁材料が適用されているが、このようなLow-kタイプの絶縁材料はこれまでの材料に比較して低弾性率であり、機械強度も劣ってしまう。

特に、実装ストレスなどが印加されると、Low-k材料と従来絶縁材料界面で剥離してしまう場合がある。

【0011】

また、マルチコアによるダイサイズの大型化も進むため、LSIチップを実装回路基板に接合するには、より低応力な実装を行う必要があるが、実装時に発生する応力は、主に、はんだ接合の際に、例えば260℃まで加熱して冷却する際のLSIチップと実装回路基板の熱膨張率差に起因しており、接合部に応力が集中するため、その近傍で材料強度の弱いLow-k材料周りで不具合が生じてしまうという問題がある。

【0012】

このような問題を解決して低応力で実装するためには、

- a. 実装回路基板の熱膨張係数をLSIチップの熱膨張率に近似させる
 - b. 実装回路基板の弾性率を小さくする
 - c. はんだ接合温度を低下させる
- 等が考えられる。

【0013】

本発明は、接合温度を低温にして、熱膨張差で発生する応力を低減することを目的とする。

【課題を解決するための手段】

【0014】

図1は本発明の原理的構成図であり、ここで図1を参照して、本発明における課題を解決するための手段を説明する。

図1参照

上記課題を解決するために、本発明は、電子デバイスにおいて、電子デバイス部品1に設けた電極2と実装基板3に設けた電極4との間を、Ga合金6中に100℃以下でGaと合金化反応する金属粒子7が分散した導体5で接合されていることを特徴とする。

なお、電子デバイス部品1に設けた電極2とはパッドも含むものである。

【0015】

このように、Ga合金6中に100℃以下でGaと合金化反応する金属粒子7が分散した導体5を用いることにより、100℃以下の低温、より好適には30℃以下の低温での接合が可能になり、熱膨張差で発生する応力が低減される。

この場合、分散した金属粒子7の周囲は固体化したGa合金となり、酸化しやすいGaが単体で存在しないので、酸化による接合部の腐食による断線等が発生することがない。

【0016】

また、Ga合金6は、Gaを主成分とするとともに、Ga以外に、In, Ag, Sn, Zn, Pd, Cuのいずれか1つ以上の金属元素を含むものであれば良く、それによって、100℃以下の合金化反応により最終的には固体の導体5が得られる。

【0017】

また、金属粒子7としては、電子デバイス部品1に設けた電極2或いは実装基板3に設けた電極4のサイズ及び両者の間隙を微小にして集積度を向上するために、直径が10μm以下の粒子とすることが望ましい。

【0018】

また、金属粒子7としては、電気電導度及びコストを考慮するならば、Cu粒子或いはCu合金粒子のいずれかが好適である。

10

20

30

40

50

このような材料系を用いることによって、Hgフリー-或いはPbフリーでの低温接合が可能になる。

【0019】

また、電子デバイス部品1と実装基板3とを接合する際には、電子デバイス部品1に設けた電極2と実装基板3に設けた電極4の少なくとも一方にGaを含む液体金属と100以下でGaと合金化反応する金属粒子7とを、金属粒子7の残部が分散された状態でGa合金6として固体化する混合比で混合した混合体を設け、100以下、より好適にはGaの融点である30以下で接合すれば良い。

【0020】

このように、Gaを含む液体金属と100以下でGaと合金化反応する金属粒子7との混合体を用いることによって、100以下で金属粒子7の表面と合金化が生じて最初は液体状となるが、最終的には金属粒子7の残部が分散された状態でGa合金として固体化するもので、低温で酸化による腐食が発生しない安定な接合が可能になる。

10

【0021】

この場合、Gaを含む液体金属に混合する金属粒子7をCu粒子或いはCu合金粒子とした場合には、金属粒子7の表面の酸化を防止するためにその表面をAu或いはAgからなる酸化防止用金属膜でコーティングすることが望ましい。

なお、金属粒子7の表面が酸化されていると、Gaを含む液体金属に対する濡れ性が低くなり合金化反応が生じにくくなる。

【0022】

また混合体を設ける方法としては、上記実装基板3に設けた電極4上にスクリーン印刷法により形成しても良いし、或いは、電子デバイスに設けた電極2上に転写法により形成しても良い。

20

【発明の効果】

【0023】

本発明によれば、接合時の熱ストレスによるモジュールのダメージが無く、アセンブリ時のモジュールの故障を無くすることができ、ひいては、耐熱性の乏しい絶縁樹脂材料を用いることも可能になり、さらに、モジュール全体をHgフリー化、Pbフリー化することができるため、鉛汚染等の地球環境問題を解決することができる。

【発明を実施するための最良の形態】

30

【0024】

本発明は、LSIチップ等の電子デバイス部品に設けたNi等からなる電極上に、Au、Cu、はんだ、或いは、PtPd等からなるバンプを設けるとともに、パッケージ基板等の実装基板に設けた表面層がAu、Ni、Cu等からなる電極の少なくとも一方に、固化する前のGaを含む液体金属とAgコートCu粒子等の金属粒子の混合体をスクリーン印刷、メタルマスク等によるスキージング、或いは、転写法によって一方の電極に供給し、100以下、より好適は、常温(25)で接合するものである。

この接合時に、混合体は、当初ペースト状であるが、時間経過とともに拡散が進行して固相が生成され、反応終了時にはGa合金からなる固体となる。

【0025】

40

この場合のGaを含む液体金属と金属粒子の組成は表1に示す通りであり、また、固化後における接合層の金属材料組成は表2に示す通りである。

【表 1】

固化前の組成

	元素	重量%	体積%
液体金属	Ga	100~80.2	100~80
	In	0~19.8	0~20
	Sn	0~19.8	0~20
金属粒子	Cu	99.4~77.3	99.5~80
	Ag	0.6~22.7	0.5~20

10

【表 2】

固化後の組成

	重量%	体積%
Ga合金	52~74	60~80
Cu粒子	48~26	40~20

20

【0026】

なお、液体金属には、その他にAg, Zn, Pd, Cuを含んでも良いものであり、また、金属粒子としては、Agコートに代えてAuコートを施しても良く、いずれにしてもCu粒子の酸化を防止する機能があれば良く、また、Cu粒子の代わりにCu・Ag合金粒子等のCu合金粒子やAg粒子を用いても良いものである。

【実施例 1】

【0027】

ここで、図2を参照して、本発明の実施例1の半導体装置の実装方法を説明する。

図2参照

まず、パッケージ基板11に設けた表面層が例えばAuからなる基板電極12上に、例えば、スクリーン印刷法によりメタル厚が30~50μmのメタルマスクスクリーンを用いてGa合金複合材料を印刷して接合層13を形成する。

30

【0028】

この場合のGa合金複合材料は、例えば、Ga100%の液体金属14に直径が5μmのCu粒子16の表面に厚さが例えば1μmのAgコート層17を無電解メッキした金属粒子15を液体金属14に対して48重量%混練させてペースト状になったものを用いる。

【0029】

次いで、チップボンダーを用いてLSIチップ21に設けた例えば、Niからなるチップ電極22を基板電極12に対向させて位置合わせを行ってパッケージ基板11上に搭載し、例えば、30において電極当たり約1gで加圧して接合する。

40

【0030】

接合当初は接合層13はペースト状であるが、時間経過とともに拡散が進行して固相が生成され、反応終了時にはGa-Ag-Cu合金19に表面の一部が溶けだしたCu粒子20が分散された固体接合層18となる。

【0031】

このように、本発明の実施例1においては室温近傍で接合するため、熱膨張率差に起因する応力の発生を防ぐことができ、それによって、基板の反りや剥離を防止することができる。

【0032】

50

また、接合層は最終的には液相ではなく固体になるので強固な接合が可能になるとともに、酸化されやすいGaが単体ではなく合金の形で固化するので酸化による腐食が進行して断線等が発生することがない。

また、従来のHg系アマルガムやPb系はんだを使用していないので、耐環境性にも優れたものとなる。

【実施例2】

【0033】

次に、図3を参照して、本発明の実施例2の半導体装置の実装方法を説明する。

図3参照

まず、パッケージ基板11に設けた表面層が例えばAuからなる基板電極12上に、例えば、メタル厚が30~50μmのメタルマスクを用いたスキージングによりGa合金複合材料を印刷して接合層31を形成する。

【0034】

この場合のGa合金複合材料は、例えば、Ga90重量%とSn10重量%からなる液体金属32に直径が2μmのCu粒子34の表面に厚さが例えば1μmのAuコート層35を無電解メッキした金属粒子33を液体金属32に対して40重量%混練させてペースト状になったものを用いる。

なお、GaにSnを含ませることによって、液体金属32の融点が低下して室温で液体状になる。

【0035】

次いで、チップボンダーを用いてLSIチップ21に設けた例えば、金パラジウムからなるチップ電極22を基板電極12に対向させて位置合わせを行ってパッケージ基板11上に搭載し、例えば、室温(25)において電極当たり約1gで加圧して接合する。

【0036】

この場合も、接合当初は接合層31はペースト状であるが、時間経過とともに拡散が進行して固相が生成され、反応終了時にはGa-Sn-Au-Cu合金37に表面の一部が溶けだしたCu粒子38が分散された固体接合層36となる。

【0037】

このように、本発明の実施例2においては、Gaに融点を低下させるためのSnを含有させているので、接合温度をより低下させることができ、室温での接合が可能になるため、加熱工程が不要になる。

その他の作用効果は、上述の実施例1と同様である。

【実施例3】

【0038】

次に、図4及び図5を参照して、本発明の実施例3の半導体装置の実装方法を説明する。

図4参照

まず、LSIチップ21に設けたNiからなるチップ電極22上にはんだ、金、銅あるいは金パラジウムからなるパンプ23を設ける。

【0039】

次いで、平滑性のある基板、例えば、ガラス基板41上にGa合金複合材料42を20~30μmの膜状に形成し、その上にLSIチップ21を、パンプ23を下にして載せて膜状のGa合金複合材料42をパンプ23の突出接点のみ一括で転写する。

【0040】

この場合のGa合金複合材料42は、例えば、Ga90重量%とIn10重量%からなる液体金属44に直径が3μmのCu粒子46の表面に厚さが例えば1μmのAgコート層47を無電解メッキした金属粒子45を液体金属44に対して30重量%混練させてペースト状になったものを用いる。

なお、GaにInを含ませることによって、液体金属44の融点が低下して室温で液体状になる。

10

20

30

40

50

【 0 0 4 1 】

図 5 参照

次いで、チップボンダーを用いて先端に転写層 4 3 が転写されたバンブ 2 3 をパッケージ基板 1 1 に設けた表面層が例えば A u からなる基板電極 1 2 に対向させて位置合わせを行ってパッケージ基板 1 1 上に搭載し、例えば、室温 (2 5) において電極当たり約 1 g で加圧して接合する。

【 0 0 4 2 】

この場合も、接合当初は転写層 4 3 はペースト状であるが、時間経過とともに拡散が進行して固相が生成され、反応終了時には G a - I n - A g - C u 合金 4 9 に表面の一部が溶けだした C u 粒子 5 0 が分散された固体接合層 4 8 となる。

10

【 0 0 4 3 】

このように、本発明の実施例 3 のように G a 合金複合材料からなる接合層を設けるのは L S I チップ側でも良く、その場合には、転写法を用いれば良い。

また、本発明の実施例 3 においては、G a に融点を低下させるための I n を含有させているので、接合温度をより低下させることができ、室温での接合が可能になるため、加熱工程が不要になる。

その他の作用効果は、上述の実施例 1 と同様である。

【 0 0 4 4 】

以上、本発明の各実施例を説明してきたが、本発明は各実施例に記載された構成・条件等に限られるものではなく各種の変更が可能であり、例えば、実施例においては接合温度を 3 0 或いは室温 (2 5) としているが、1 0 0 以下であれば、多少の加熱を加えて接合を行っても良いものである。

20

【 0 0 4 5 】

また、上記の実施例 2 或いは実施例 3 においては、G a に混合する金属元素を I n 或いは S n としているが、P d , C u , A g , Z n 等を混合しても良いものである。

【 0 0 4 6 】

また、上記の各実施例においては、液体金属に混練する金属粒子を C u 粒子として説明しているが、C u 粒子に限られるものではなく、G a と 1 0 0 以下で合金化反応をする金属であれば良く、例えば、C u ・ A g 合金等の C u 合金粒子或いは A g 粒子等を用いても良いものである。

30

【 0 0 4 7 】

また、上記の各実施例においては、説明を簡単にするためにパッケージ基板への L S I チップの実装工程として説明しているが、このような単一工程に限られるものではなく、L S I チップ、実装基板、I / O ピン、マザーボード等の順番に接合する場合にも適用されるものであり、常温接合であるため、温度階層を作ることなく、同じ接合材料での低温接合が可能になる。

【 0 0 4 8 】

ここで再び図 1 を参照して、本発明の詳細な特徴を改めて説明する。

再び、図 1 参照

(付記 1) 電子デバイス部品 1 に設けた電極 2 と実装基板 3 に設けた電極 4 との間を、G a 合金 6 中に 1 0 0 以下で G a と合金化反応する金属粒子 7 が分散した導体 5 で接合されていることを特徴とする電子デバイス。

40

(付記 2) 前記 G a 合金 6 が、G a を主成分とするとともに、G a 以外に、I n , A g , S n , Z n , P d , C u のいずれか 1 つ以上の金属元素を含むことを特徴とする付記 1 に記載の電子デバイス。

(付記 3) 前記金属粒子 7 の直径が 1 0 μ m 以下であることを特徴とする付記 1 または付記 2 に記載の電子デバイス。

(付記 4) 前記金属粒子 7 が、C u 粒子或いは C u 合金粒子のいずれかであることを特徴とする付記 1 乃至付記 3 のいずれか 1 に記載の電子デバイス。

(付記 5) 電子デバイス部品 1 に設けた電極 2 と実装基板 3 に設けた電極 4 の少なく

50

とも一方にGaを含む液体金属と100以下でGaと合金化反応する金属粒子7とを、前記金属粒子7の残部が分散された状態でGa合金6として固体化する混合比で混合した混合体を設け、100以下で接合することを特徴とする電子デバイスの製造方法。

(付記6) 前記金属粒子7が、Cu粒子或いはCu合金粒子の表面に酸化防止用金属膜でコーティングされている粒子からなることを特徴とする付記5に記載の電子デバイスの製造方法。

(付記7) 前記酸化防止用金属膜が、Au或いはAgのいずれからなることを特徴とする付記6に記載の電子デバイスの製造方法。

(付記8) 前記混合体を、前記実装基板3に設けた電極4上にスクリーン印刷法或いはスキージ法のいずれかにより形成したことを特徴とする付記5乃至付記7のいずれか1

10

に記載の電子デバイスの製造方法。

(付記9) 前記混合体を、前記電子デバイスに設けた電極2上に転写法により形成したことを特徴とする付記5乃至付記7のいずれか1に記載の電子デバイスの製造方法。

【産業上の利用可能性】

【0049】

本発明の活用例としては、半導体集積回路装置のパッケージ基板への実装工程が典型的なものであるが、半導体集積回路装置に限られるものではなく、強誘電体デバイス或いは超伝導デバイス等の各種の電子デバイスの実装工程にも適用されるものである。

【図面の簡単な説明】

【0050】

20

【図1】本発明の原理的構成の説明図である。

【図2】本発明の実施例1の半導体装置の実装工程の説明図である。

【図3】本発明の実施例2の半導体装置の実装工程の説明図である。

【図4】本発明の実施例3の半導体装置の実装工程の途中までの説明図である。

【図5】本発明の実施例3の半導体装置の実装工程の図4以降の説明図である。

【符号の説明】

【0051】

- 1 電子デバイス部品
- 2 電極
- 3 実装基板
- 4 電極
- 5 導体
- 6 Ga合金
- 7 金属粒子
- 11 パッケージ基板
- 12 基板電極
- 13 接合層
- 14 液体金属
- 15 金属粒子
- 16 Cu粒子
- 17 Agコート層
- 18 固体接合層
- 19 Ga - Ag - Cu合金
- 20 Cu粒子
- 21 LSIチップ
- 22 チップ電極
- 23 パンプ
- 31 接合層
- 32 液体金属
- 33 金属粒子

30

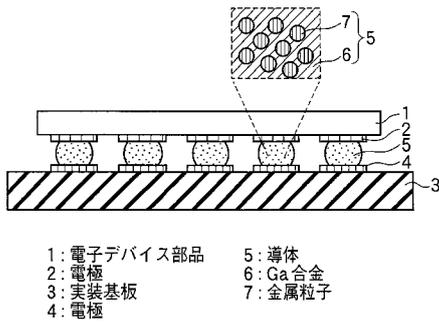
40

50

- 3 4 C u 粒 子
- 3 5 A u コ ー ト 層
- 3 6 固 体 接 合 層
- 3 7 G a - S n - A u - C u 合 金
- 3 8 C u 粒 子
- 4 1 ガ ラ ス 基 板
- 4 2 G a 合 金 複 合 材 料
- 4 3 転 写 層
- 4 4 液 体 金 属
- 4 5 金 属 粒 子
- 4 6 C u 粒 子
- 4 7 A g コ ー ト 層
- 4 8 固 体 接 合 層
- 4 9 G a - I n - A g - C u 合 金
- 5 0 C u 粒 子

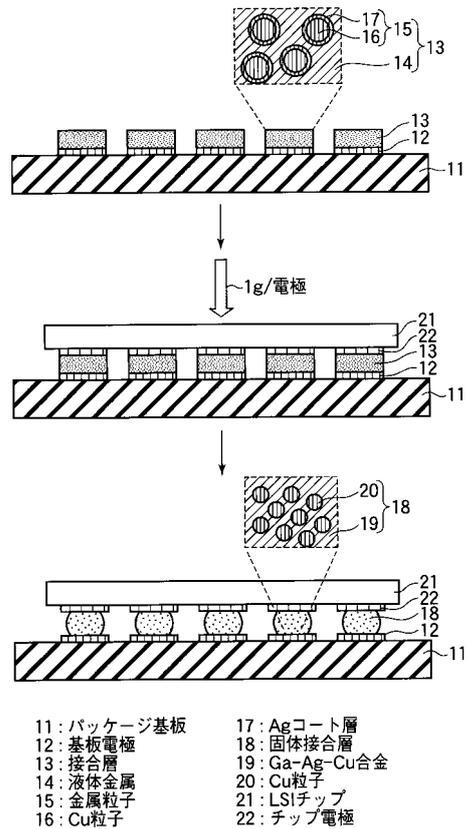
【 図 1 】

本発明の原理的構成の説明図



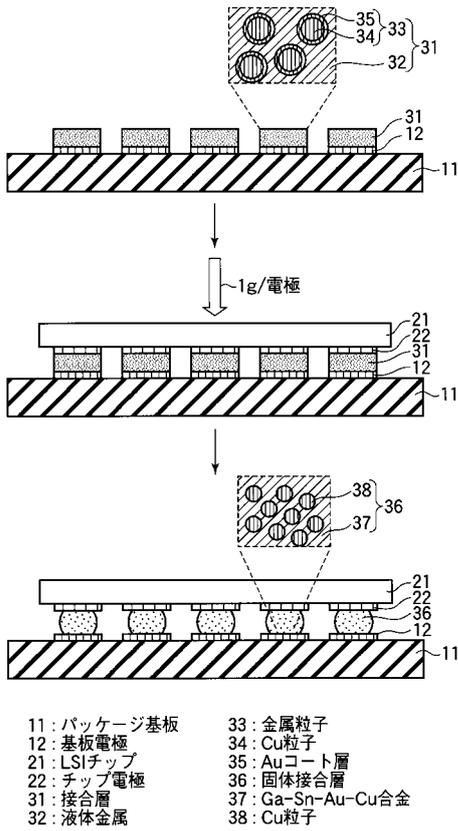
【 図 2 】

本発明の実施例1の半導体装置の実装工程の説明図



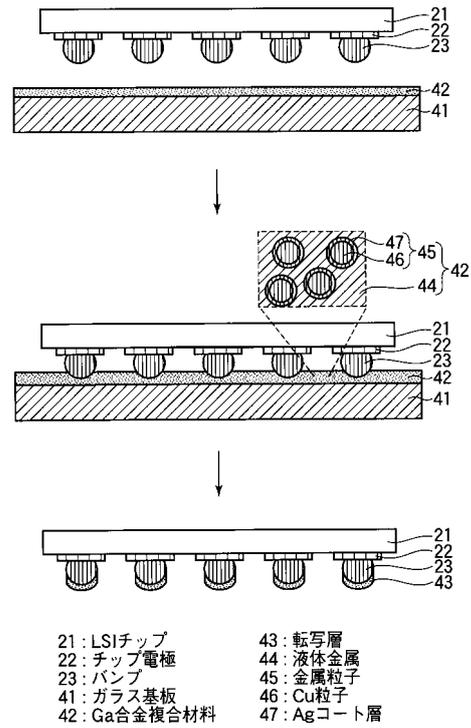
【 図 3 】

本発明の実施例2の半導体装置の実装工程の説明図



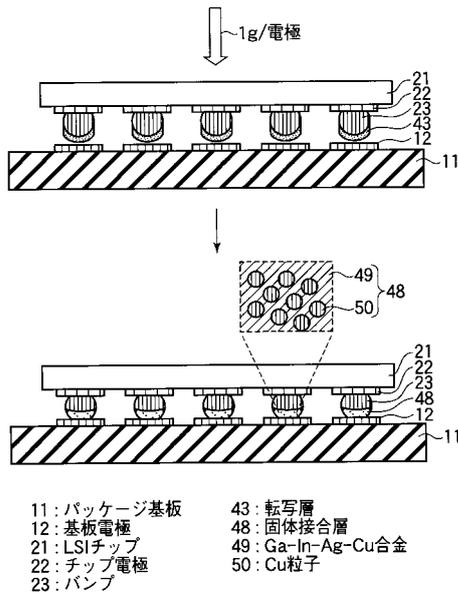
【 図 4 】

本発明の実施例3の半導体装置の実装工程の途中までの説明図



【 図 5 】

本発明の実施例3の半導体装置の実装工程の図4以降の説明図



フロントページの続き

審査官 馳平 憲一

- (56)参考文献 特開平07 - 130793 (JP, A)
特開平06 - 006020 (JP, A)
特開平05 - 235095 (JP, A)
特開2004 - 095971 (JP, A)
特開2003 - 286456 (JP, A)
特開2003 - 152018 (JP, A)
特表2004 - 504730 (JP, A)
特表2005 - 503014 (JP, A)
特開2003 - 174055 (JP, A)
特開2007 - 067058 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/447 - 21/449
21/60 - 21/607
21/92