

國 籍：(中文/英文)

1. 中華民國 / TWN
2. 中華民國 / TWN

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實發生日期為： 年 月 日。

☐ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☐ 有主張專利法第二十七條第一項國際優先權：

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係提供一種薄膜電晶體液晶顯示器及其驅動方法，尤指一種可改善低電壓驅動高臨限電壓之效能的薄膜電晶體液晶顯示器及其驅動方法。

【先前技術】

省電、無輻射、重量輕以及體積小等，漸漸成為現代人對於顯示器的訴求。相較於傳統陰極射線管（cathode ray tube，CRT）顯示器，液晶顯示器（liquid crystal display）以其輕薄特性勝出，而各家面板廠商皆致力於提升液晶顯示器的影像品質以獲得市場上之競爭性。其中，垂直配向（vertical-aligned）液晶技術能提高液晶顯示器的反應速度並且增廣視角，已成為一主流採用之液晶技術。

請參閱第 1 圖。第 1 圖所示係為一習知之採用垂直配向技術之液晶單元 10 於無外加電壓下之示意圖。液晶單元 10 包含二電極 101 與 103，再向外是二偏光片 102 與 104，以及二電極 101 與 103 中之液晶 110。在第 1 圖中，液晶單元 10 之二電極 101 與 103 之間沒有電壓差，因此液晶 110 垂直於偏光片 102 與 104；即當二電極間未施加電壓時，液晶 110 將呈垂直，而光線無法穿透它，因此液晶單元 10 在其所屬之顯示器上是呈現黑色的。再請參閱第 2

圖。第 2 圖所示係為在液晶單元 10 施加一電壓 V' 時之示意圖。在第 2 圖中，電極 101 與 103 間有一電壓差 V' ，這使得液晶 110 旋轉了一個角度而與偏光片 104 間之夾角呈 θ ；這表示光線將部份穿透它，因此液晶單元 10 在其所屬之顯示器上是呈現一介於全黑與全白間之一灰階值。

第 1 圖與第 2 圖說明了垂直配向液晶技術的基本原理。請參閱第 3 圖。第 3 圖所示係為一垂直配向薄膜電晶體液晶顯示器 (vertical-aligned Thin Film Transistor Liquid Crystal Display, VA TFT LCD) 之示意圖。第 3 圖所示係為垂直配向薄膜電晶體液晶顯示器之局部示意圖。在第 3 圖中，310 至 360 係為六個液晶單元； S_{n-1} 、 S_n 與 S_{n+1} 係為三條相鄰之掃描線 (scan line)； D_{m-1} 、 D_m 與 D_{m+1} 則為三條相鄰之資料線 (data line)。當掃描線 S_{n-1} 為高電位時，液晶單元 310、320 與 330 之電晶體被打開而可分別依資料線 D_{m-1} 、 D_m 與 D_{m+1} 所輸入之電壓顯示影像 (顯示相對於資料線電壓之灰階)，而液晶單元 340、350 與 360 之電晶體則為關閉狀態，無法接收資料以顯示影像。同理，當掃描線 S_n 為高電位時，液晶單元 340、350 與 360 之電晶體會被打開而可分別依資料線 D_{m-1} 、 D_m 與 D_{m+1} 所輸入之電壓顯示影像 (顯示相對於資料線電壓之灰階)，而液晶單元 310、320 與 330 之電晶體則為關閉狀態，無法接收資料以顯示影像。液晶單元 310 至 360 分別包含一表示液晶單元電容

值之液晶電容 C_{L1} 至 C_{L6} ，以及一儲存電容 C_{S1} 至 C_{S6} 。

請參閱第 4 圖。第 4 圖所示係為習知之施加於掃描線 S_{n-1} 、 S_n 與 S_{n+1} 之電壓隨時間變化之示意圖；其中， $V_{S_{n-1}}$ 、 V_{S_n} 與 $V_{S_{n+1}}$ 分別代表掃描線 S_{n-1} 、 S_n 與 S_{n+1} 之電壓。第 4 圖所示係為在正周期之控制電壓。在第 4 圖所與之例中，習知技術是以 15V 之正電壓開啟液晶單元之電晶體而使液晶單元能顯示相對於資料線所輸入之電壓之灰階，則 $V_{S_{n-1}}$ 、 V_{S_n} 與 $V_{S_{n+1}}$ 將依序由 -15V 提升為 15V，而在維持一單位時間後再降回 -15V。在時間 t_1 至 t_2 中， $V_{S_{n-1}}$ 為 15V 而打開掃描線 S_{n-1} 之 TFT；此時 V_{S_n} 為 -15V，即使得資料線因 C_{S1} 、 C_{S2} 與 C_{S3} 上之壓差而注入電荷。即至時間 t_2 至 t_3 時， V_{S_n} 為 15V 而打開掃描線 S_n 之 TFT；且 $V_{S_{n-1}}$ 降回 -15V 而關閉掃描線 S_{n-1} 之 TFT。同理，在下一個時間周期 t_3 至 t_4 中，掃描線 S_{n+1} 之 TFT 打開而掃描線 S_n 之 TFT 關閉。各液晶單元所包含之儲存電容係用來於掃描線之控制電壓由 15V 降至 -15V，即當一原本開啟的 TFT 轉為關閉時，儲存電容中之電荷將補償液晶電容中可能漏出去的電荷。

然而，對於小尺寸的垂直配向液晶顯示器來說，通常會為了省電而採用不大於 5V 的低電壓來驅動電路；然其臨限電壓（threshold voltage）卻通常接近 2V。因此，小尺寸

的垂直配向液晶顯示器常遭遇灰階電壓區間過窄（僅 2V 至 5V）、亮度不足、灰階反轉及對比的視角較窄等等問題。

【發明內容】

因此，本發明之主要目的，即是要提出一種可改善低電壓驅動高臨限電壓之效能的薄膜電晶體液晶顯示器及其驅動方法，以解決先前技術之問題。

本發明提供一種可改善低電壓驅動高臨限電壓之效能的薄膜電晶體液晶顯示器之驅動方法，包含輸入一第一預定電位之掃描線訊號於該複數個顯示元件中之一顯示元件，使得該顯示元件無法接收一資料訊號；輸入一第二預定電位之掃描線訊號以及一資料訊號於該顯示元件，使得該顯示元件可以接收與顯示影像之相對應資料訊號；及於輸入該第二預定電位之掃描線訊號後，輸入一第三預定電位之掃描線訊號於該顯示元件，使得該顯示元件無法接收一資料訊號；其中該第三預定電位不等於該第一預定電位，且第一預定電位與第三預定電位之絕對值彼此間的大小關係根據顯示期間液晶單元極性切換來決定。

本發明另提供一種可改善低電壓驅動高臨限電壓之效能的薄膜電晶體液晶顯示器。該液晶顯示器包含複數個顯示列，其中每一顯示列包含複數個顯示元件。其中每一顯

示元件包含一電晶體、一液晶單元以及一儲存電容。該電晶體包含：一閘極耦接於同一顯示列之其他電晶體之閘極，用來依序接收三種不同預定電位之掃描線訊號；一汲極用來接收一資料訊號；及一源極。該液晶單元係耦接於該電晶體之源極，用來於該電晶體之閘極接收該第二預定電位之掃描線訊號時，接收欲顯示影像相對應之資料訊號；該液晶單元於該電晶體接收該第一預定電位之掃描線訊號與該第三預定電位之掃描線訊號時，並無法接收資料訊號。該儲存電容之兩端分別耦接於該電晶體之源極與該電晶體之顯示列之下一顯示列之掃描線。其中該複數個顯示列之各顯示列係依序接收該第二預定電位之掃描線訊號，且第一預定電位與第三預定電位之絕對值彼此間的大小關係根據顯示期間液晶單元極性切換來決定。

【實施方式】

本發明改變了習知垂直配向液晶顯示器的掃描線驅動方法，使得液晶顯示器之各顯示元件中之儲存電容（Cs on gate 架構）能提供更多的回補電容而使得液晶電容之電壓區間加大。

請參考第 5 圖。第 5 圖所示係為本發明提出之薄膜電晶體液晶顯示器之驅動方法中掃描線控制電壓 $V_{S_{n-1}}$ 、 V_{S_n} 與 $V_{S_{n+1}}$ 隨時間變化之示意圖。請同時參見第 3 圖，

配合本發明所提出之驅動方法，其中每一顯示元件之儲存電容係耦接於該顯示元件之電晶體源極與該電晶體顯示列之下一顯示列之掃描線，以達本發明之目的。第 5 圖所示係為本發明之驅動方法在正周期時施加於掃描線之控制電壓。本發明之驅動方法，係於一掃描線被開啟之前施加一 V_{L1} 之負電壓，於開啟該掃描線時施加一 V_{H1} 之正電壓，此時資料線同習知技術般藉由施加不同的電壓值以表現相對應的灰階顯示，且同時間將循序上相對於該掃描線之下一條掃描線的施加電壓由 V_{L2} 調整為 V_{L1} ，之後施加一 V_{L2} 之負電壓以再次關閉連接於該掃描線之 TFT，且 V_{L2} 不同於 V_{L1} 。舉例來說，在時間 $t50$ 至 $t51$ 間， $V_{S_{n-1}}$ 為 $-20V$ 而使得連接於掃描線 S_{n-1} 之 TFT 為關閉狀態 (OFF state)。在時間 $t51$ 至 $t52$ 中， $V_{S_{n-1}}$ 升為 $15V$ 而打開連接於掃描線 S_{n-1} 之 TFT (ON state)；在此同時將 V_{S_n} 由 $-15V$ 降至 $-20V$ 。因此，相較於習知技術，本發明之驅動方法使得資料線因 C_{S1} 、 C_{S2} 與 C_{S3} 上有更大的壓差 ($15V - (-20V)$) 而注入了較多的電荷。即至時間 $t52$ 至 $t53$ 時， V_{S_n} 為 $15V$ 而打開連接於掃描線 S_n 之 TFT；且 $V_{S_{n-1}}$ 降回 $-15V$ 而關閉連接於掃描線 S_{n-1} 之 TFT。同樣地，此時 $V_{S_{n+1}}$ 為 $-20V$ 而使得資料線因儲存電容 C_{S4} 、 C_{S5} 與 C_{S6} 上之壓差而注入電荷。當在時間 $t53$ 至 $t54$ 中，連接於掃描線 S_{n+1} 之 TFT 打開而掃描線 S_n 之電壓由 $+15V$ 降至 $-15V$ 時而關閉連接之 TFT 時，此時原先掃描線 S_{n-1} 上之液晶單元 310、320 與

330 會因為其所包含之儲存電容 C_{S1} 、 C_{S2} 與 C_{S3} 的端點電壓由 -20V 提高到 -15V，使得儲存電容 C_{S1} 、 C_{S2} 與 C_{S3} 的兩端壓差減少而將電荷移動到液晶電容 C_{L1} 、 C_{L2} 與 C_{L3} 上；當液晶電容 C_{L1} 、 C_{L2} 與 C_{L3} 的電荷量平衡後，液晶電容 C_{L1} 、 C_{L2} 與 C_{L3} 上的電壓差變大，即使得採用本發明之驅動方法的垂直配向液晶顯示器之灰階電壓區間加寬。

請參閱下列算式。假設各儲存電容之電容值為 C_{st} ，以及各液晶單元之電容值為 C_{LC} ；且 $C_{st}=C_{LC}$ 。

在液晶極性切換的正周期中，此時 $V_{com}=0$ ，資料線提供 5 V 的電壓以顯示相對應的灰階，當一條掃描線打開，且儲存電容之端點電壓為 -20V；令 $Q1$ 表示此時儲存電容上之電荷， $Q2$ 表示此時液晶電容上之電荷，而 Q_{total} 表示此時該液晶單元內總電荷：

$$Q1=(5V-(-20V)) \cdot C_{st}=25V \cdot C_{st}; \quad \text{式 (1)}$$

$$Q2=(5V-0V) \cdot C_{LC}=5V \cdot C_{LC}; \quad \text{式 (2)}$$

$$Q_{total}=Q1+Q2=30V \cdot C_{st}; \quad \text{式 (3)}$$

當該條掃描線關閉，且儲存電容之端點電壓為 -15V；設液晶電容之端點電壓為 χ V， $Q'1$ 表示此時儲存電容上之電荷， $Q'2$ 表示此時液晶電容上之電荷，而 Q'_{total} 表示此時該

液晶單元內總電荷：

$$Q'1 = (\chi V - (-15V)) \cdot C_{st} = (\chi + 15)V \cdot C_{st}; \quad \text{式 (4)}$$

$$Q'2 = (\chi V - 0V) \cdot C_{LC} = \chi V \cdot C_{LC}; \quad \text{式 (5)}$$

$$Q'_{total} = Q'1 + Q'2 = (2 \cdot \chi V + 15V) \cdot C_{st}; \quad \text{式 (6)}$$

應用電荷守恆原理作以下估計：

$$\text{式 (3)} = \text{式 (6)} \rightarrow \chi = 7.5$$

因此可得液晶電容之壓差增加值為：

$$V_{LC} = 7.5V - 0V = 7.5V \quad \text{式 (7)}$$

由上述算式推導可知，本發明應用如第 5 圖所示之驅動方法，能實質地提高垂直配向液晶顯示器之灰階電壓區間(上述之實施例係於正周期中將最高灰階電壓由 5V 提高至 7.5V)，因而能在維持低電壓驅動之下，實現高對比、高亮度的垂直配向液晶顯示器。

同理，本發明之精神亦可實施在液晶單元極性切換的負周期。請參閱第 6 圖並同時參見第 3 圖。第 6 圖所示係為本發明提出之薄膜電晶體液晶顯示器之驅動方法於負周期時，掃描線控制電壓 $V_{S_{n-1}}$ 、 V_{S_n} 與 $V_{S_{n+1}}$ 隨時間變化之示意圖。如第 6 圖所示，根據本發明之驅動方法，在負周期中，一掃描線原本所施加之電壓係為一負電壓 V_{L1} ，

於該掃描線被開啟之前調整其控制電壓為一 V_{L2} 之負電壓，且 V_{L2} 不等同於 V_{L1} ，於開啟該掃描線時施加一 V_{H1} 之正電壓，而於藉由資料線注入相對應於欲顯示灰階之電壓值之後，施加一 V_{L1} 之負電壓以再次關閉該掃描線。

關於本發明之驅動方法於負周期中加寬灰階電壓區間，請參考下列推導算式。其中如儲存電容之電容值、液晶單元之電容值、儲存電容上之電荷、液晶電容上之電荷、液晶電容之壓差以及液晶單元內總電荷等之代表符號皆與正週期推導時所述相同，但此時 $V_{com}=5V$ ，資料線提供 $0V$ 的電壓以顯示相對應的灰階與滿足液晶極性切換。

在負周期中，當一條掃描線打開，且儲存電容之端點電壓為 $-15V$ ：

$$Q1=(0V-(-15V)) \cdot C_{st}=15V \cdot C_{st}; \quad \text{式 (8)}$$

$$Q2=(0V-5V) \cdot C_{LC}=-5V \cdot C_{LC}; \quad \text{式 (9)}$$

$$Q_{total}=Q1+Q2=10V \cdot C_{st}; \quad \text{式 (10)}$$

當該條掃描線關閉，且儲存電容之端點電壓為 $-20V$ ；設液晶電容之端點電壓為 ωV ：

$$Q'1=(\omega V-(-20V)) \cdot C_{st}=(\omega+20)V \cdot C_{st}; \quad \text{式 (11)}$$

$$Q'2 = (\omega V - 5V) \cdot C_{LC} = (\omega - 5)V \cdot C_{LC}; \quad \text{式 (12)}$$

$$Q'_{\text{total}} = Q'1 + Q'2 = (2\omega + 15)V \cdot C_{st}; \quad \text{式 (13)}$$

應用電荷守恒原理作以下估計：

$$\text{式 (10)} = \text{式 (13)} \rightarrow \omega = -2.5$$

因此可得液晶電容之壓差增加值為：

$$V_{LC} = -2.5V - 5V = -7.5V \quad \text{式 (14)}$$

由上述算式推導可知，本發明採用如第 6 圖所示之驅動方法，同樣能於負周期中實質地加大垂直配向液晶顯示器之灰階電壓區間。

上述為本發明之驅動方法之基本精神與實施例。實際上，液晶單元的電容值 C_{LC} 會因應用電壓不同而略有變化，第 7 圖即顯示穩態的液晶電容隨端電壓不同而改變；另外當液晶單元壓差增加後，第 3 圖中所標示的 V_{com} 也會被拉抬（例如由 0V 增至 2.5V）。這些變異有可能使得儲存於液晶單元中的電壓發生些微浮動而造成所顯示之灰階值錯誤，但只要配合建立一適當的補償電壓對照表 (look up table)，以調整儲存電容的端點電壓即可補償之。而在儲存電容值的選擇上，考慮 TFT 製程時不可避免的寄生電容所造成的影響 (feed through voltage)，經模擬證明，當正確地規劃而選定一適當的儲存電容值與液晶電容之比值時，

本發明之驅動方法所計劃達到之電壓拉抬效果可確保實現。以下列出考慮因寄生電容所造成的電壓改變 (ΔV)，其中 C_{gs} 為 TFT 閘極與源極間之寄生電容，各儲存電容之電容值為 C_{st} ，以及各液晶單元之電容值為 C_{LC} ， dV 為掃描線的電壓值變化：

$$\Delta V = \frac{C_{gs}}{C_{gs} + C_{LC} + C_{st}} \cdot dV$$

利用上述判斷式可決定適當之儲存電容值與液晶電容值以有效減少因寄生電容所產生之影響。模擬結果發現當

$$\frac{C_{gs}}{C_{LC} + C_{st}} \geq 9.09\%, \text{ 即會失去本發明欲達到之電壓拉抬效果, 因此設計}$$

上需有效地控制以上電容值之間的比例關係。

綜上所述，本發明提供了一液晶顯示器及其相關驅動方法，在儲存電容耦接於閘端之電路架構 (storage capacitance on gate, Cs on gate) 下，於啟動掃描線之前後施加不同之掃描線控制電壓，間接地增加了顯示元件的灰階電壓區間，以破除低電壓驅動高臨限電壓之液晶模態的限制，提高了整體效能。本發明所提出之驅動方法可實現於現行的液晶顯示器之結構上，僅靠修改掃描線的控制電壓即可達成。本發明可另搭配採用一儲存補償電壓對照表 (look up table) 之記憶體，以補償因改變控制電壓所造成之影響而確保正確顯示影像。本發明實現了高對比、超廣視角、低電壓驅動以及高亮度之半透式垂直配向式薄膜電

晶體液晶顯示器 (Thin Film Transistor Liquid Crystal Display, TFT LCD); 並可推廣適用於其他欲以低電壓驅動高臨限電壓之液晶模態。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明之涵蓋範圍。

【圖式簡單說明】

第 1 圖係為一習知之垂直配向式之液晶單元於無外加電壓下之示意圖。

第 2 圖係為一習知之垂直配向式之液晶單元於有外加電壓下之示意圖。

第 3 圖係為一垂直配向薄膜電晶體液晶顯示器之局部示意圖。

第 4 圖係為掃描線 S_{n-1} 、 S_n 與 S_{n+1} 之電壓隨時間變化之示意圖。

第 5 圖所示係為本發明之掃描線控制電壓 $V_{S_{n-1}}$ 、 V_{S_n} 與 $V_{S_{n+1}}$ 於正周期隨時間變化之示意圖。

第 6 圖所示係為本發明之掃描線控制電壓 $V_{S_{n-1}}$ 、 V_{S_n} 與 $V_{S_{n+1}}$ 於負周期隨時間變化之示意圖。

第 7 圖係為一穩態液晶電容隨電壓的變化圖。

【主要元件符號說明】

10, 310, 320, 330, 340, 350, 360

液晶單元

101, 103

電極

102, 104

偏光片

110

液晶

30

液晶顯示器

S_{n-1}, S_n, S_{n+1}

掃描線

D_{m-1}, D_m, D_{m+1}

資料線

$C_{L1}, C_{L2}, C_{L3}, C_{L4}, C_{L5}, C_{L6}$

液晶電容

$C_{S1}, C_{S2}, C_{S3}, C_{S4}, C_{S5}, C_{S6}$

儲存電容

五、中文發明摘要：

一種可改善低電壓驅動高臨限電壓之效能的薄膜電晶體液晶顯示器之驅動方法，包含以三種不同之預定電位之掃描線訊號輸入液晶顯示元件；其中僅一種預定電位可使得該顯示元件能接收欲顯示影像之相對應資料訊號，而另兩種預定電位互不相等且使得該顯示元件無法接收之資料訊號。此驅動方法可增加顯示元件的灰階電壓區間，提高顯示器的對比度。

六、英文發明摘要：

A driving method for a TFT VA-LCD includes inputting a first scan line signal of a first voltage to a display unit such that the display unit is unable to receive data signal, inputting a second scan line signal of a second voltage to the display unit to enable the display unit to receive a data signal corresponding to the demanded image, and inputting a third scan line signal of a third voltage to the display unit such that the display unit is unable to receive a data signal; wherein the first voltage is different from the third voltage.

七、指定代表圖：

(一)本案指定代表圖為：第（ 5 ）圖。

(二)本代表圖之元件符號簡單說明：

無

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

公告本**發明專利說明書**

99年8月3日修正替换頁

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：95133204

※申請日期：95.9.8

※IPC 分類：G09G 3/18 (2006.01)

一、發明名稱：(中文/英文)

可改善低電壓驅動高臨限電壓之效能的薄膜電晶體液晶顯示
器及其驅動方法 / TFT LCD and Related Method for Low
Driving Voltage and High Threshold Voltage

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

奇美電子股份有限公司

Chimei InnoLux Corporation

代表人：(中文/英文)

段行建 / Hsing-Chien TUAN

住居所或營業所地址：(中文/英文)

新竹科學工業園區苗栗縣竹南鎮科學路 160 號

No. 160 Kesyue Rd., Chu-Nan Site, Hsinchu Science Park, Chu-Nan 350,

Miao-Li County, Taiwan.

國 籍：(中文/英文)

中華民國/TWN

三、發明人：(共 2 人)

姓 名：(中文/英文)

1. 林肇廉 / LIN, CHAO-LIEN

2. 朱正仁 / CHU, CHENG-JEN

十、申請專利範圍：

100年6月28日修正替換頁

1. 一種薄膜電晶體液晶顯示器 (Thin Film Transistor Liquid Crystal Display, TFT LCD) 之驅動方法，其中該薄膜電晶體液晶顯示器包含複數個顯示元件，該方法依序包含：

輸入一第一預定電位之掃描線 (scan line) 訊號於該複數個顯示元件中之一顯示元件，使得該顯示元件無法接收一資料訊號；

輸入一第二預定電位之掃描線訊號以及一資料訊號於該顯示元件，使得該顯示元件可以接收該資料訊號顯示影像；及

於輸入該第二預定電位之掃描線訊號後，輸入一第三預定電位之掃描線訊號於該顯示元件，使得該顯示元件無法接收一資料訊號；

其中該第三預定電位不等於該第一預定電位，且輸入該第三預定電位之掃描線訊號於該顯示元件直到下一個更新顯示週期。

2. 如請求項 1 所述之方法，其中該第一預定電位之掃描線訊號、該第二預定電位之掃描線訊號以及該第三預定電位之掃描線訊號係輸入該顯示元件所包含之一電晶體之閘極，以及該資料訊號係輸入該顯示元件所包含之該電晶體之源極。

3. 如請求項 1 所述之方法，其中該薄膜電晶體液晶顯示器所包含之複數個顯示元件係分為複數個顯示列，其中

該複數個顯示列中同一顯示列之各顯示元件，係接收同一掃描線訊號。

4. 如請求項 1 所述之方法，更包括建立一補償電壓對照表（look up table）以修正因該掃描線訊號電位切換所造成該資料訊號的變動。

5. 如請求項 3 所述之方法，其中該複數個顯示列中之各顯示列之各顯示元件係依序分別接收一第二預定電位之掃描線訊號。

6. 如請求項 3 所述之方法，其中該複數個顯示元件中之一顯示元件包含有一電晶體、一液晶以及一儲存電容，其中該儲存電容之兩端係分別電連接於該電晶體之汲極與該顯示元件之下一顯示列之掃描線。

7. 如請求項 6 所述之方法，其中該電晶體的寄生電容值（ C_{gs} ）、該儲存電容（ C_{st} ）與該液晶單元之電容值（ C_{LC} ）維持一比例關係 $\frac{C_{gs}}{C_{LC} + C_{st}} \leq 9.09\%$ 。

8. 如請求項 6 所述之方法，更包括建立一補償電壓對照表（look up table）以修正因該掃描線訊號電位切換所造成該液晶單元之電容值的變動。

9. 一種薄膜電晶體液晶顯示器，包含：

複數個顯示列，其中每一顯示列包含：

複數個顯示元件，其中每一顯示元件包含：

一電晶體，包含：

一閘極，用來依序接收一第一預定電位之掃描線訊號、一第二預定電位之掃描線訊號與一第三預定電位之掃

描線訊號，該閘極係耦接於同一顯示列之其他電晶體之閘極；其中該第三預定電位不等於該第一預定電位；

一源極，用來接收一資料訊號；及

一汲極；

一液晶單元，耦接於該電晶體之源極，該液晶單元係用來於該電晶體之閘極接收該第二預定電位之掃描線訊號時，該電晶體之源極接收欲顯示影像之相對應資料訊號；該液晶單元於該電晶體之閘極接收該第一預定電位之掃描線訊號與該第三預定電位之掃描線訊號時，該電晶體之源極無法接收欲顯示影像之相對應資料訊號；及

一儲存電容，兩端分別耦接於該電晶體之汲極與該電晶體之顯示列之下一顯示列之掃描線；

其中該複數個顯示列之各顯示列係依序接收該第二預定電位之掃描線訊號。

10. 如請求項 9 所述之薄膜電晶體液晶顯示器，其中該第一電位與該第三電位係為二不同之負電位。

11. 如請求項 10 所述之薄膜電晶體液晶顯示器，其中當該液晶單元極性為正時，該第一電位之絕對值大於該第三電位之絕對值。

12. 如請求項 10 所述之薄膜電晶體液晶顯示器，其中當該液晶單元極性為負時，該第一電位之絕對值小於該第三電位之絕對值。

13. 如請求項 9 所述之薄膜電晶體液晶顯示器，其中該第二電位係為一正電位。

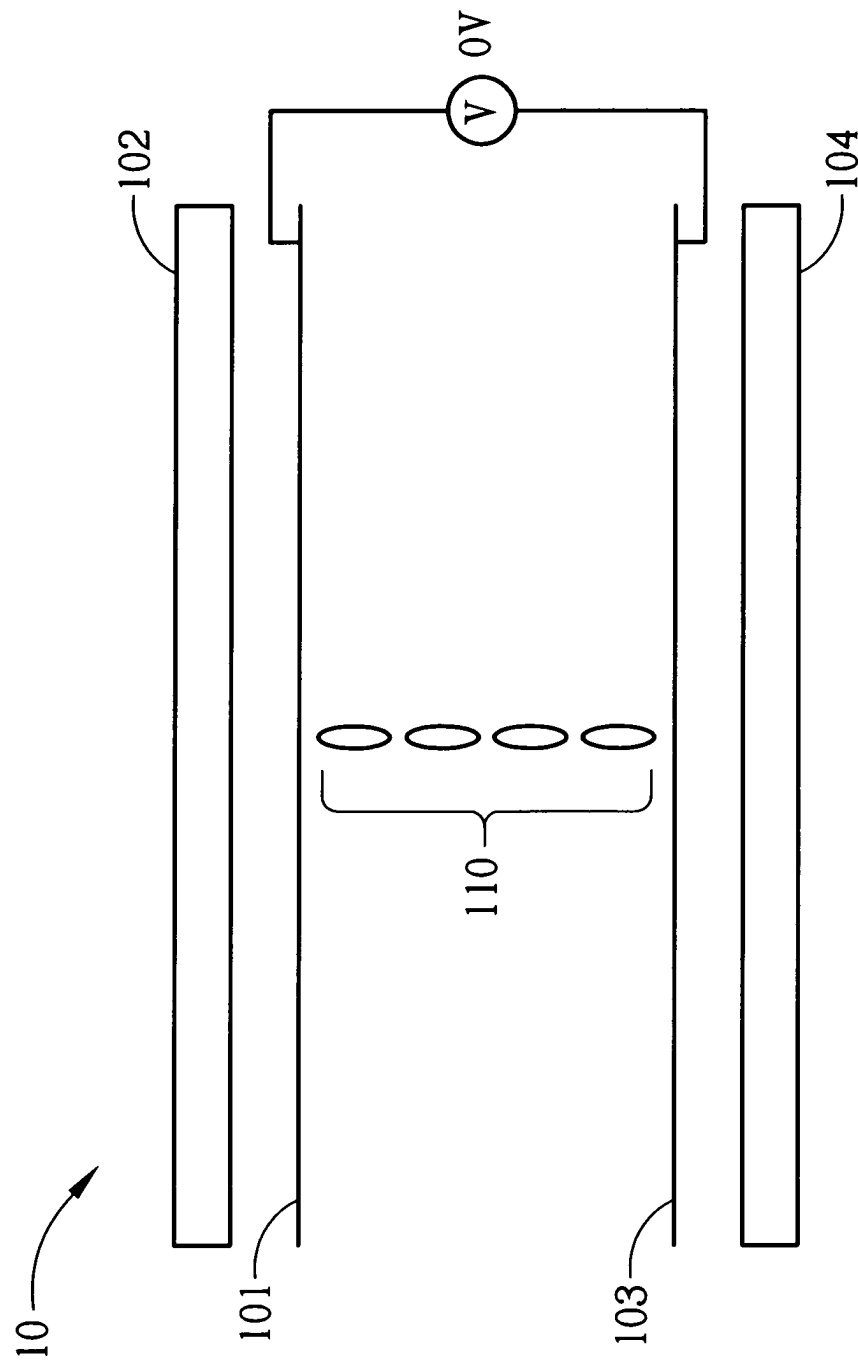
14. 如請求項 9 所述之薄膜電晶體液晶顯示器，係為一垂直配向式 (vertical-aligned) 薄膜電晶體液晶顯示器。

15. 如請求項 9 所述之薄膜電晶體液晶顯示器，另包含一記憶體，用來儲存一補償電壓對照表 (look up table) 以修正因該掃描線訊號電位切換所造成該資料訊號的變動。

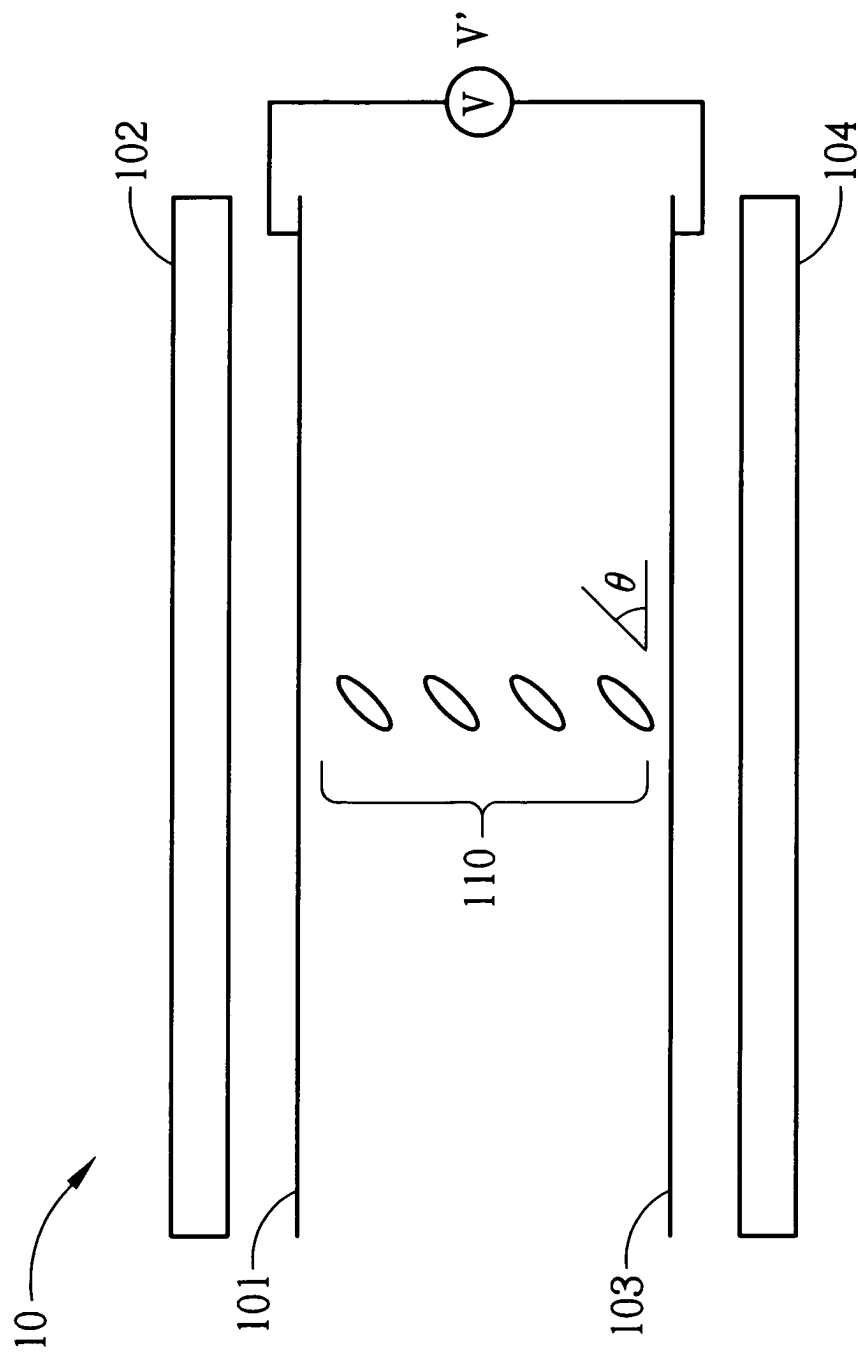
16. 如請求項 9 所述之薄膜電晶體液晶顯示器，其中該電晶體的寄生電容 (C_{gs})、該儲存電容 (C_{st}) 與該液晶單元之電容值 (C_{LC}) 維持一比例關係 $\frac{C_{gs}}{C_{LC} + C_{st}} \leq 9.09\%$ 。

100年6月8日修正替換頁

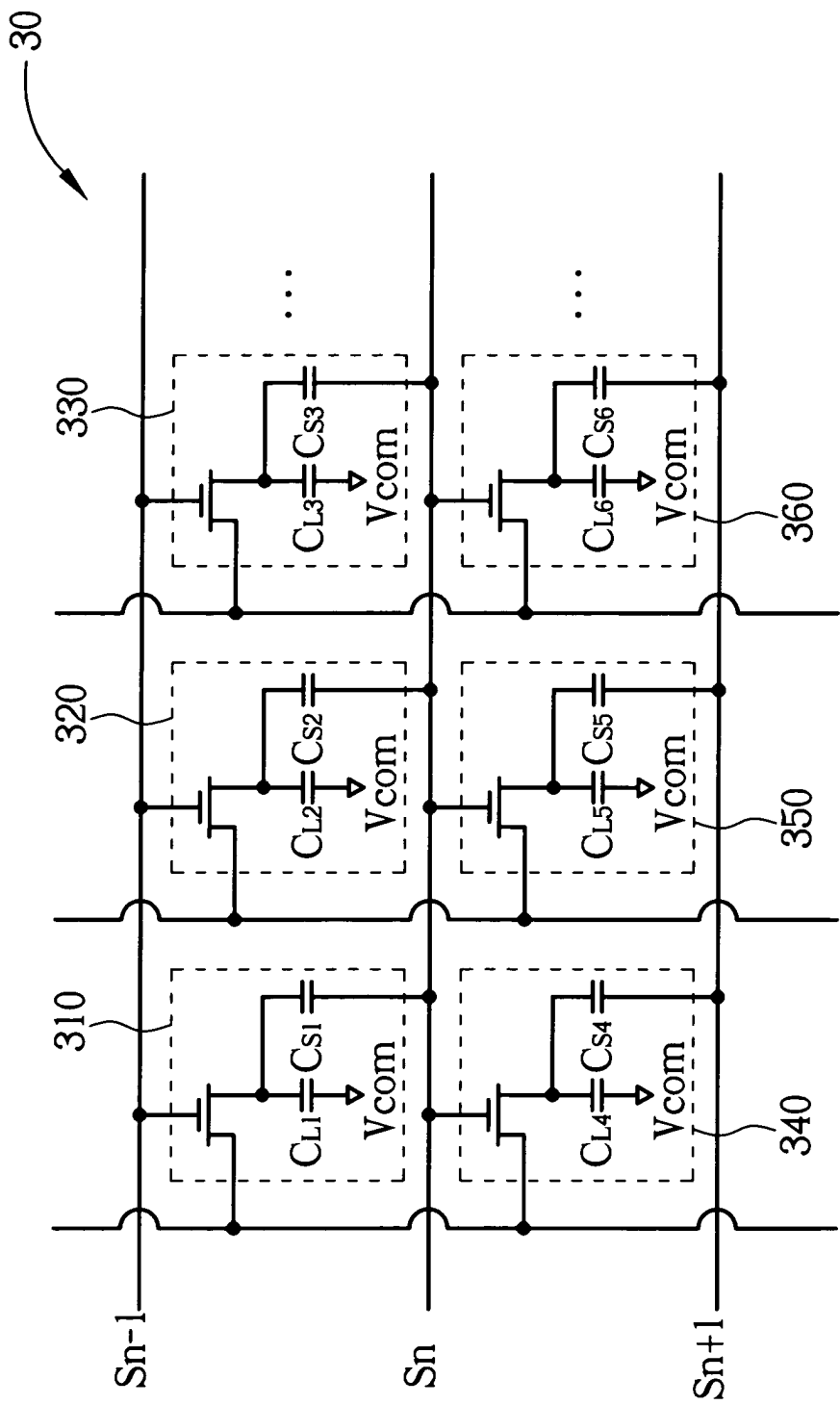
十一、圖式：



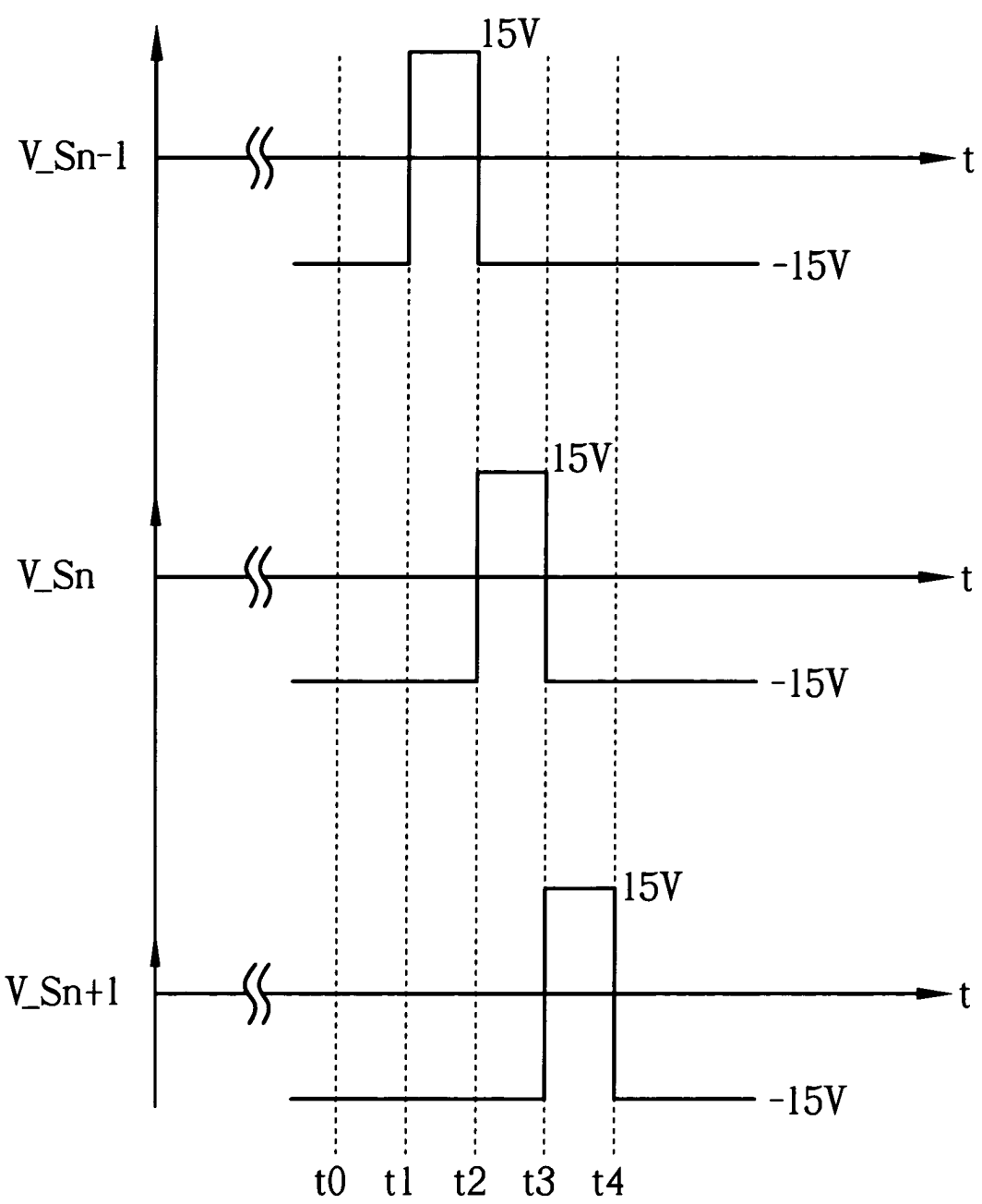
第1圖



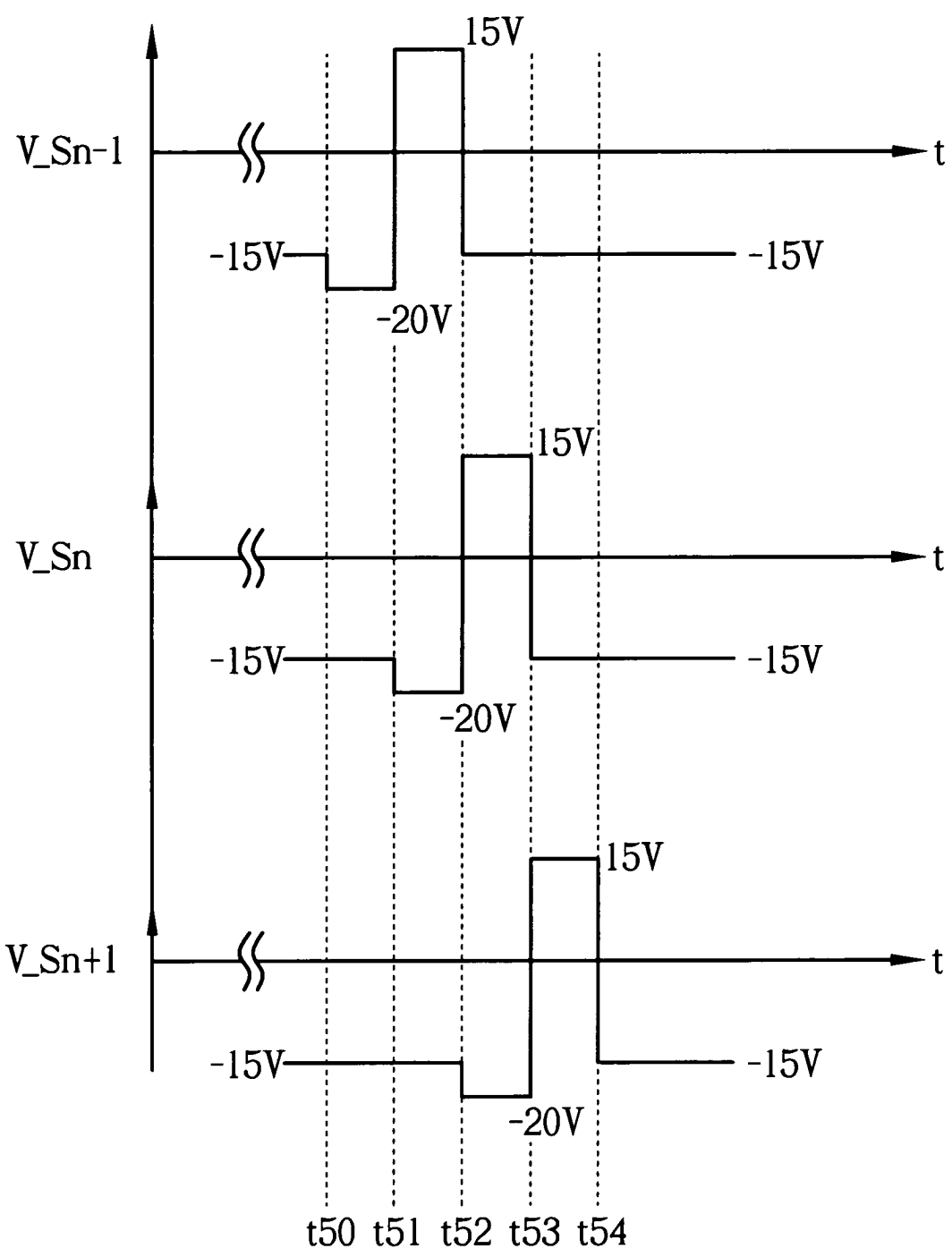
第2圖



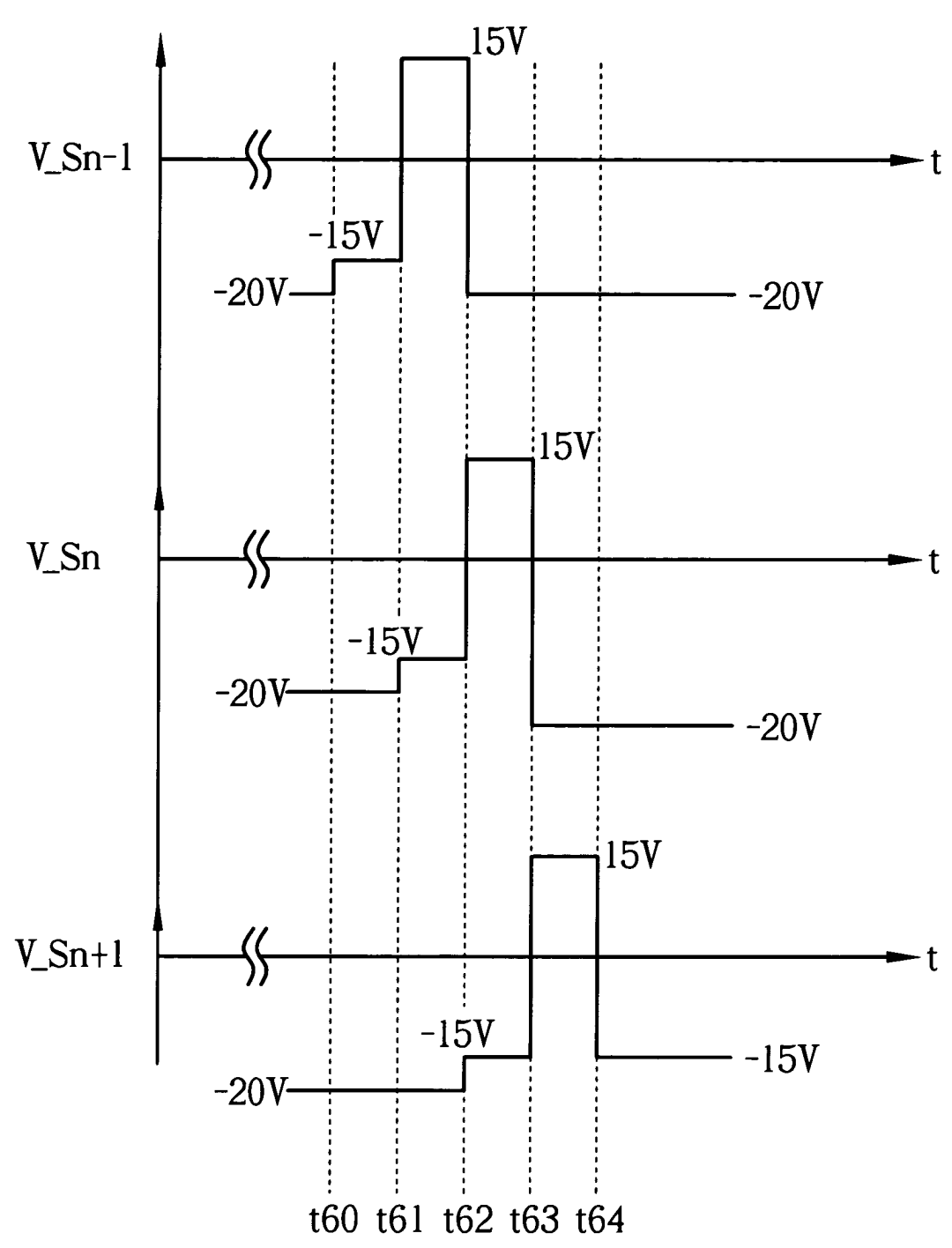
第3圖



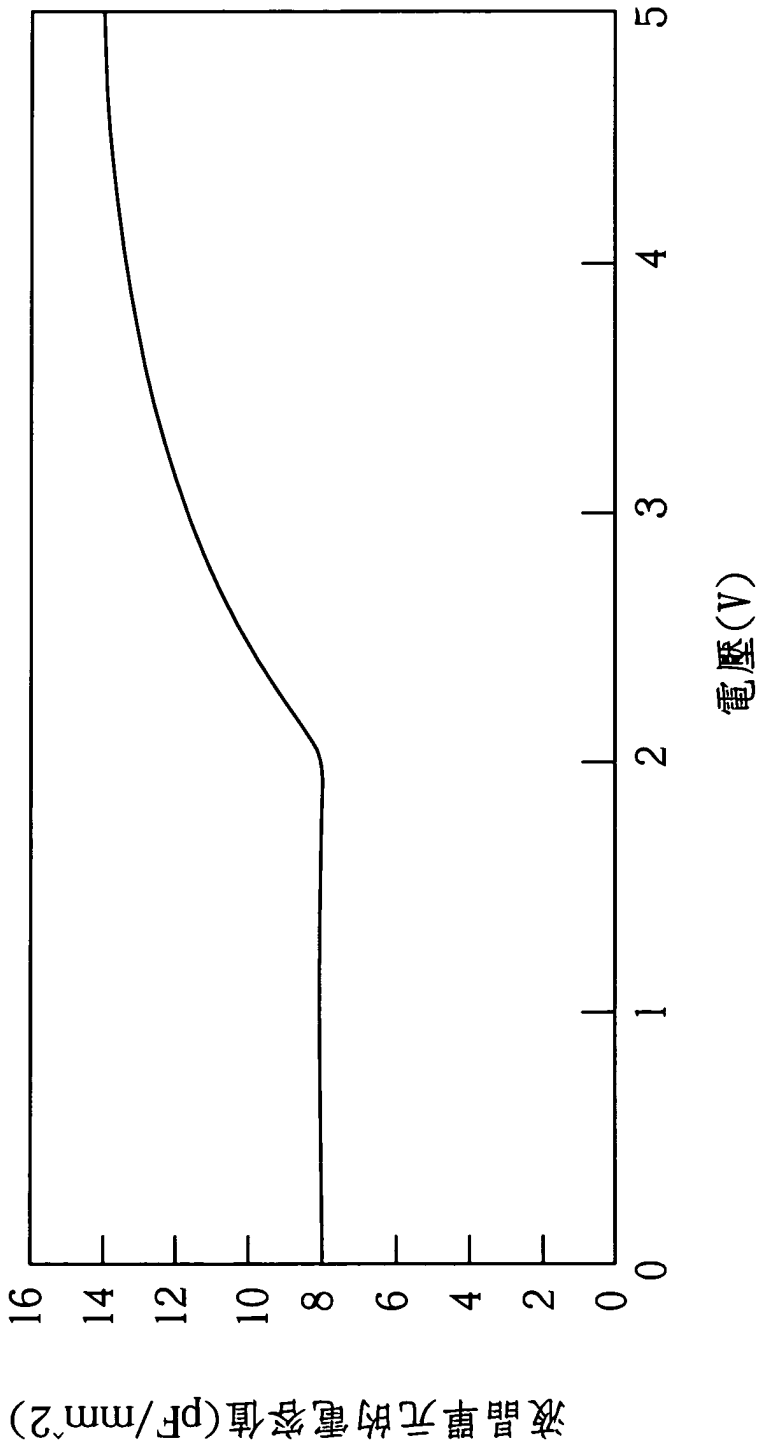
第4圖



第5圖



第6圖



第7圖