

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2011 年 7 月 21 日(21.07.2011)

PCT

(10) 国際公開番号
WO 2011/086796 A1

- (51) 国際特許分類:
H01G 4/12 (2006.01) H05K 3/46 (2006.01)
H01G 4/33 (2006.01)
- (21) 国際出願番号: PCT/JP2010/071975
- (22) 国際出願日: 2010 年 12 月 8 日(08.12.2010)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2010-007411 2010 年 1 月 15 日(15.01.2010) JP
- (71) 出願人 (米国を除く全ての指定国について): 三洋電機株式会社(SANYO Electric Co., Ltd.) [JP/JP]; 〒5708677 大阪府守口市京阪本通 2 丁目 5 番 5 号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてののみ): 野口 仁志 (NOGUCHI Hitoshi) [JP/JP]; 〒5708677 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会社内 Osaka (JP). 江崎 賢一 (EZAKI Kenichi) [JP/JP]; 〒5708677 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会社内 Osaka (JP). 二木 一也 (NIKI Kazuya) [JP/JP]; 〒5708677 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会社内 Osaka (JP). 田中 直樹 (TANAKA Naoki) [JP/JP]; 〒5708677 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会社内 Osaka (JP). 前田 真吾 (MAEDA Shingo) [JP/JP]; 〒5708677 大阪府守

口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会社内 Osaka (JP).

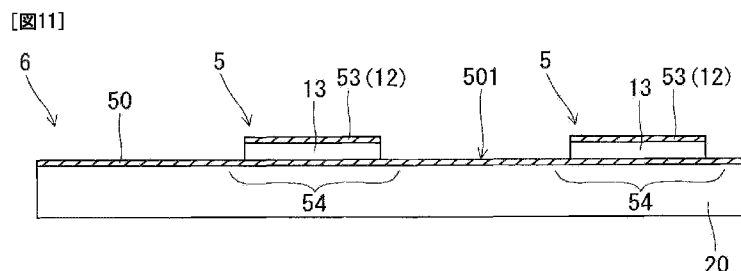
- (74) 代理人: ▲角▼谷 浩 (KADOYA Hiroshi); 〒5708677 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会社内 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

(54) Title: METHOD OF MANUFACTURING SUBSTRATE WITH BUILT-IN CAPACITOR

(54) 発明の名称: コンデンサ内蔵基板の製造方法



(57) Abstract: Disclosed is a method of manufacturing a substrate with a built-in capacitor, wherein a process for mounting a capacitor element upon an insulating base material is simplified. The method of manufacturing a substrate with a built-in capacitor is provided with an element sheet creating process, a pasting process, an etching process, and a laminating process. In the element sheet creating process, an element sheet (6) that has element sections (5) installed thereon is created, said element sections (5) to become the capacitor elements, by forming, using a metallic foil (50), dielectric layers (13) upon prescribed areas (54) within the metallic foil (50), said prescribed areas (54) to become first electrode layers of the capacitor elements, and then, by forming metallic layers (53) upon the dielectric layers (13), said metallic layers (53) to become second electrodes of the capacitor elements. In the pasting process, the element sheet (6) is pasted onto the insulating base material (20). In the etching process, the capacitor elements, comprised of the element sections (5) installed on the element sheet (6), are formed by conducting etching on the metallic foil (50), and leaving the prescribed areas (54) intact upon the insulating base material (20). In the laminating process, another insulating base material (20) is laminated upon the insulating base material (20).

(57) 要約:

[続葉有]

WO 2011/086796 A1



【課題】コンデンサ内蔵基板の製造方法において、絶縁基材上にコンデンサ素子を搭載する工程を簡略化する。【解決手段】本発明に係るコンデンサ内蔵基板の製造方法は、素子シート作製工程と、貼付け工程と、エッチング工程と、積層工程とを有する。ここで、素子シート作製工程では、金属箔 50 を用いて、該金属箔 50 の内、コンデンサ素子の第 1 電極層となる所定領域 54 上に誘電体層 13 を形成し、その後、該誘電体層 13 上にコンデンサ素子の第 2 電極層となる金属層 53 を形成することにより、コンデンサ素子となる素子部 5 が設けられた素子シート 6 を作製する。貼付け工程では、素子シート 6 を絶縁基材 20 上に貼り付ける。エッチング工程では、金属箔 50 にエッチングを施すことにより、絶縁基材 20 上に所定領域 54 を残置させて、素子シート 6 に設けられた素子部 5 からなるコンデンサ素子を形成する。積層工程では、該絶縁基材 20 上に別の絶縁基材 20 を積層する。

明 細 書

発明の名称： コンデンサ内蔵基板の製造方法

技術分野

[0001] 本発明は、コンデンサ素子が絶縁基板に内蔵されたコンデンサ内蔵基板の製造方法に関する。

背景技術

[0002] 従来から、回路基板を小型化及び薄型化するべく、絶縁基板内に電子部品を埋設することにより絶縁基板に電子部品が内蔵された電子部品内蔵基板が提案されている。特に、本願に関連する技術として、図 1 4 に示す様に、絶縁基板 (304) に、第 1 電極層 (301) と第 2 電極層 (302) との間に誘電体層 (303) が介在したコンデンサ素子 (300) を埋設したコンデンサ内蔵基板が提案されている（例えば、特許文献 1 参照）。

[0003] 具体的には、絶縁基板 (304) の表面の内、CPU 等の半導体素子が搭載される表面領域 (305)（図 1 4 の紙面において上面。以下、「上面」という）の複数箇所に、コンデンサ素子 (300) の両電極層 (301) (302) がそれぞれ電氣的に接続されるべきグランド端子 (306) 及び電源端子 (307) が形成されている。そして、コンデンサ素子 (300) は、その両電極層 (301) (302) が絶縁基板 (304) の上面 (305) に略平行となる姿勢で絶縁基板 (304) 内に埋設され、コンデンサ素子 (300) の第 1 電極層 (301) と各グランド端子 (306) とが、絶縁基板 (304) 内に形成された導電ビア (308) (309) を通じて互いに電氣的に接続される一方、コンデンサ素子 (300) の第 2 電極層 (302) と各電源端子 (307) とが、絶縁基板 (304) 内に形成された導電ビア (310) を通じて互いに電氣的に接続されている。

[0004] 上記コンデンサ内蔵基板を作製する工程では、絶縁基板 (304) を構成する 2 枚の絶縁基材の内、一方の絶縁基材上にコンデンサ素子 (300) を搭載し、その後、他方の絶縁基材を一方の絶縁基材に積層する。

先行技術文献

特許文献

[0005] 特許文献1：特開2004-103967号公報

発明の概要

発明が解決しようとする課題

[0006] しかしながら、絶縁基材上に搭載する上記コンデンサ素子(300)は、その厚さ寸法が小さくてシート状のものである。このようなコンデンサ素子(300)は、これを絶縁基材上に搭載するときに高いハンドリング性能を必要とする。このため、絶縁基材上に搭載せんとするコンデンサ素子(300)を個々にハンドリングしたのでは、絶縁基材上にコンデンサ素子(300)を搭載する工程が煩雑化することになる。

[0007] そこで、絶縁基材上にコンデンサ素子(300)を搭載する工程において、先ず、絶縁基材上に金属箔を貼り付け、次に該金属箔にエッチングを施すことにより、絶縁基材上にコンデンサ素子(300)の第1電極層(301)を形成し、その後、該第1電極層(301)上に誘電体層(303)と第2電極層(302)を形成する方法が提案されている。これにより、コンデンサ素子(300)を個々にハンドリングする必要がなくなる。

[0008] しかしながら、このような方法では、コンデンサ素子(300)の誘電体層(303)及び第2電極層(302)を、絶縁基材上で形成しなければならない。ここで、誘電体層(303)及び第2電極層(302)の形成には、スパッタリング法、真空蒸着法、ゾルゲル法、エアロゾルデポジション法、パウダージェットデポジション法等が用いられる。このため、コンデンサ素子(300)の誘電体層(303)及び第2電極層(302)を形成するための誘電体材料や金属材料が、絶縁基材等の別の部品に混入する虞があった。又、コンデンサ素子(300)を形成するために熱処理が必要である場合、該熱処理により別の部品に悪影響が及ぶ虞があった。従って、上記方法では、絶縁基材上にコンデンサ素子(300)を良好な状態で搭載することが困難であった。

[0009] そこで本発明の目的は、コンデンサ内蔵基板の製造方法において、絶縁基材上にコンデンサ素子を搭載する工程を簡略化することである。

課題を解決するための手段

- [0010] 本発明に係るコンデンサ内蔵基板の製造方法は、第1電極層と第2電極層との間に誘電体層が介在した1又複数のコンデンサ素子と、絶縁基板とを具え、該絶縁基板内にコンデンサ素子を埋設することにより絶縁基板にコンデンサ素子が内蔵されたコンデンサ内蔵基板を製造する方法であって、素子シート作製工程と、貼付け工程と、エッチング工程と、積層工程とを有する。ここで、素子シート作製工程では、金属箔を用いて、該金属箔の内、前記1又複数のコンデンサ素子の第1電極層となる1又は複数の所定領域上に誘電体層を形成し、その後、該誘電体層上に前記第2電極層となる金属層を形成することにより、前記金属箔の所定領域と、該所定領域上に形成された誘電体層と、該誘電体層上に形成された金属層とからなる素子部が1又は複数箇所に設けられた素子シートを作製する。貼付け工程では、前記素子シートを、前記絶縁基板を構成する2つの絶縁基材の内、一方の絶縁基材上に貼り付ける。エッチング工程では、前記金属箔にエッチングを施すことにより、前記一方の絶縁基材上に前記1又は複数の所定領域を残置させて、前記素子シートの1又は複数箇所に設けられた素子部からなる前記1又は複数のコンデンサ素子を形成する。積層工程では、前記一方の絶縁基材上に他方の絶縁基材を積層することにより前記絶縁基板を形成する。
- [0011] 上記製造方法を実施することにより、コンデンサ素子が、絶縁基材上の所定位置に搭載されることになる。
- [0012] 上記製造方法において絶縁基材上に搭載するコンデンサ素子は、その厚さ寸法が小さくてシート状のものである。この様なコンデンサ素子は、これを絶縁基材上に搭載するときに高いハンドリング性能を必要とする。このため、絶縁基材上に搭載せんとするコンデンサ素子を個々にハンドリングしたのでは、絶縁基材上にコンデンサ素子を搭載する工程が煩雑になる。
- [0013] 上記製造方法によれば、コンデンサ素子はエッチング工程の実行により形成され、該エッチング工程を実行する迄は、コンデンサ素子は素子シートとして扱われることになる。よって、コンデンサ素子を個々にハンドリングする必要がなく、絶縁基材上にコンデンサ素子を搭載する工程が簡略化される

ことになる。

[0014] 又、上記製造方法においては、金属箔を絶縁基材上に貼り付ける前に、該金属箔上に、コンデンサ素子を構成する誘電体層及び金属層を形成して、素子シートを作製している。従って、該誘電体層及び金属層を絶縁基材上で形成する必要がない。よって、誘電体層及び金属層を形成するための誘電体材料や金属材料が絶縁基材等の別の部品に混入する虞がない。又、コンデンサ素子を形成するために熱処理が必要である場合でも、該熱処理により別の部品に悪影響が及ぶ虞もない。よって、本発明に係る製造方法によれば、絶縁基材上へのコンデンサ素子の搭載が容易となる。

[0015] 上記製造方法の具体的構成において、前記エッチング工程では、金属箔の内、残置することとなる前記所定領域の前記金属層側の表面の一部が該金属層によって覆われることとなる様に、前記金属箔にエッチングが施される。

発明の効果

[0016] 本発明に係るコンデンサ内蔵基板の製造方法によれば、絶縁基材上にコンデンサ素子を搭載する工程を簡略化することが出来る。

図面の簡単な説明

[0017] [図1]図1は、コンデンサ内蔵基板を示す断面図である。

[図2]図2は、該コンデンサ内蔵基板に内蔵されているコンデンサ素子を第2電極層側から見た平面図である。

[図3]図3は、該コンデンサ内蔵基板のインピーダンス特性を示す図である。

[図4]図4は、上記コンデンサ内蔵基板の製造方法の素子搭載工程で実行されるコンデンサ素子の搭載方法の素子シート作製工程の内、誘電体層形成工程を説明する斜視図である。

[図5]図5は、該素子シート作製工程の内、アニール工程を説明する斜視図である。

[図6]図6は、該素子シート作製工程の内、レジスト形成工程を説明する斜視図である。

[図7]図7は、該素子シート作製工程の内、メッキ工程を説明する斜視図であ

る。

[図8]図8は、該メッキ工程の実行後の素子形成用第2シートの状態を説明する平面図である。

[図9]図9は、該素子シート作製工程の内、レジスト剥離工程を説明する平面図である。

[図10]図10は、図9に示されるA-A線に沿う断面図である。

[図11]図11は、上記搭載方法の貼付け工程を説明する断面図である。

[図12]図12は、上記搭載方法のエッチング工程を説明する断面図である。

[図13]図13は、上記コンデンサ内蔵基板の製造方法の積層工程を説明する断面図である。

[図14]図14は、従来のコンデンサ内蔵基板を示した断面図である。

[図15]図15は、従来のコンデンサ搭載基板を示した断面図である。

発明を実施するための形態

[0018] 以下、本発明をコンデンサ内蔵基板の製造工程にて実施した形態につき、図面に沿って具体的に説明する。

[0019] 図1は、コンデンサ内蔵基板を示す断面図である。図1に示す様に、コンデンサ内蔵基板は、第1電極層(11)と第2電極層(12)との間に誘電体層(13)が介在したコンデンサ素子(1)と、絶縁基板(2)とを具え、該絶縁基板(2)内にコンデンサ素子(1)を埋設することにより絶縁基板(2)にコンデンサ素子(1)が内蔵されている。ここで、コンデンサ素子(1)は、その両電極層(11)(12)の表面が絶縁基板(2)の表面と略平行となる姿勢で、絶縁基板(2)内に埋設されている。

[0020] 絶縁基板(2)は、難燃性を有する材料、例えばFR-4(Flame Retardant Type 4)の材料から形成されている。ここで、FR-4の材料は、例えばガラス繊維とエポキシ樹脂の複合材料からなる難燃性の材料である。

[0021] コンデンサ素子(1)の第1電極層(11)は、金属箔により形成されている。ここで、金属箔は、銅(Cu)、ニッケル(Ni)、アルミニウム(Al)、白金(Pt)等、箔を形成することが可能であって且つ電極層となり得る

金属材料から形成されている。又、金属箔は、それ単独での取り扱いが可能であり、例えばそれ自体を保持することが可能である。金属箔の厚さ寸法は $1\mu\text{m}$ 以上であることが好ましい。尚、本実施形態においては、第1電極層(11)を形成する金属箔の金属材料として銅(Cu)が用いられている。

[0022] 一方、コンデンサ素子(1)の第2電極層(12)は、金属薄膜により形成されている。ここで、金属薄膜は、誘電体層(13)等の基材の表面に薄く形成された金属膜であり、銅(Cu)等、薄膜を形成することが可能であって且つ電極層となり得る金属材料から形成されている。従って、金属薄膜は、それ単独での取り扱いが困難であり、基材と一体で取り扱われる。金属薄膜の厚さ寸法は $20\mu\text{m}$ 以下であることが好ましい。尚、本実施形態においては、第2電極層(12)を形成する金属薄膜の金属材料として銅(Cu)が用いられている。

[0023] 図2は、コンデンサ素子(1)を第2電極層(12)側から見た平面図である。図2に示す様に、コンデンサ素子(1)の第1電極層(11)は、第2電極層(12)側の表面(111)(図1の紙面において上面。以下、「上面」という)の一部が該第2電極層(12)によって覆われている。具体的には、第1電極層(11)は略正方形の形状を有する一方、第2電極層(12)は、第1電極層(11)よりも面積の小さい略正方形の形状を有しており、第2電極層(12)は、第1電極層(11)の上面(111)の中央領域を覆っている。

[0024] 図1に示す様に本実施形態においては、誘電体層(13)は、第1電極層(11)の上面(111)の内、第2電極層(12)によって覆われている領域(112)上に形成され、第2電極層(12)によって覆われていない領域(113)上には形成されていない。

[0025] 図1に示す様に、絶縁基板(2)には、第1電極層(11)の上面(111)の内、第2電極層(12)によって覆われていない領域(113)に電氣的に接続された第1導電ビア(31)と、第2電極層(12)の第1電極層(11)とは反対側の表面(121)(図1の紙面において上面。以下、「上面」という)に電氣的に接続された第2導電ビア(32)とが形成されている。又、両導電ビア(31)(32)は、絶縁基板(2)

の表面の内、コンデンサ素子(1)の第2電極層(12)側の表面領域(21)(図1の紙面において上面。以下、「上面」という)に向けて延び、該表面領域(21)に両導電ビア(31)(32)の先端部が露出している。ここで、両導電ビア(31)(32)の形成には、銅(Cu)等の導電材料が用いられている。

[0026] 図2に示す様に本実施形態においては、第1電極層(11)の上面(111)の内、第2電極層(12)によって覆われていない領域(113)上の12箇所(12箇所)に第1導電ビア(31)が形成されると共に、第2電極層(12)の上面(121)上の4箇所(4箇所)に第2導電ビア(32)が形成されており、これらの第1導電ビア(31)～(31)と第2導電ビア(32)～(32)が、図2の紙面において4×4のマトリクス状に配列されている。

[0027] 図1に示す様に、絶縁基板(2)の上面(21)には、グランド端子(41)と電源端子(42)とが形成されている。ここで、グランド端子(41)には、絶縁基板(2)の上面(21)に露出した各第1導電ビア(31)の先端部が電氣的に接続され、電源端子(42)には、絶縁基板(2)の上面(21)に露出した各第2導電ビア(32)の先端部が電氣的に接続されている。従って、グランド端子(41)と電源端子(42)との間には、コンデンサ素子(1)を介して電氣的な経路が形成されることになる。

[0028] 勿論、グランド端子(41)に各第2導電ビア(32)の先端部が接続され、電源端子(42)に各第1導電ビア(31)の先端部が接続されてもよい。

[0029] 上記コンデンサ内蔵基板においては、第1電極層(11)の上面(111)に第2電極層(12)によって覆われていない領域(113)が形成されており、該領域(113)に複数の第1導電ビア(31)～(31)が電氣的に接続されている。従って、各第1導電ビア(31)を、第2電極層(12)に電氣的に接触させることなく、絶縁基板(2)の上面(21)に向けて延ばして、該上面(21)に第1導電ビア(31)の先端部を露出させることが出来る。よって、従来のコンデンサ内蔵基板、具体的には第1電極層(11)に電氣的に接続されるべき導電ビアが、絶縁基板(2)の表面の内、コンデンサ素子(1)の第1電極層(11)側の表面領域(22)(図1の紙面において下面。以下、「下面」という)に引き回されていたコンデンサ

内蔵基板（図 1 4 参照）に比べて、本実施形態のコンデンサ内蔵基板（図 1）は、前記電氣的な経路が短くなり、その結果、コンデンサ内蔵基板に生じるインダクタンスが小さくなる。これにより、高周波領域でのコンデンサ内蔵基板のインピーダンス特性が向上することになる。

[0030] 本願発明者は、本実施形態のコンデンサ内蔵基板について、高周波領域でのインピーダンス特性が向上することをシミュレーションによって確かめた。図 3 は、シミュレーションによって得られた本実施形態のコンデンサ内蔵基板のインピーダンス特性をグラフ (91) で示した図である。

[0031] 尚、図 3 には、図 1 5 に示す如く従来のコンデンサ搭載基板のインピーダンス特性も、グラフ (92) によって示されている。ここで、従来のコンデンサ搭載基板においては、図 1 5 に示す様に、絶縁基板 (304) の複数箇所、その上面 (305) から下面 (311) に貫通する一対の導電ビア (314) (315) が形成されると共に、該絶縁基板 (304) の下面 (311) にチップ状のコンデンサ素子 (316) が搭載されている。これにより、絶縁基板 (304) の上面 (305) に形成されている電源端子 (306) とグランド端子 (307) との間に、コンデンサ素子 (316) を介して電氣的な経路が形成されている。

[0032] 図 3 に示す 2 つのグラフ (91) (92) を比較することにより、本実施形態のコンデンサ内蔵基板において、高周波領域でのインピーダンス特性が向上していることがわかる。

[0033] 次に、上記コンデンサ内蔵基板が、絶縁基板 (2) 内の複数箇所にコンデンサ素子 (1) が埋設されている構成を有する場合について、該コンデンサ内蔵基板の作製方法を説明する。該方法では、先ず、絶縁基板 (2) を構成する 2 枚の絶縁基材 (20) (20)（図 1 3 参照）の内、一方の絶縁基材 (20) 上に複数のコンデンサ素子 (1) ~ (1) を搭載する素子搭載工程が実行される。

[0034] ここで、上記素子搭載工程にて実施されるコンデンサ素子 (1) の搭載方法について説明する。

[0035] 図 4 ~ 図 9 は、コンデンサ素子 (1) の搭載方法の素子シート作製工程を説明する図である。該素子シート作製工程では、誘電体層形成工程、アニール

工程、レジスト形成工程、メッキ工程、及びレジスト剥離工程が、この順に実行される。

[0036] 図4に示す様に、誘電体層形成工程では、先ず金属箔(50)を用意し、該金属箔(50)の表面(501)、具体的には該金属箔(50)の内、絶縁基材(20)上に搭載されるべき各コンデンサ素子(1)の第1電極層(11)となる所定領域(54)上に、成膜装置(71)を用いて誘電体材料の膜を形成する。これにより、金属箔(50)の所定領域(54)上にコンデンサ素子(1)の誘電体層(13)が形成される。本実施形態では、銅(Cu)から形成された1枚の金属箔(50)の11箇所(箇所)に所定領域(54)が設定され、各所定領域(54)上に、正方形の形状を有する誘電体層(13)が形成される。これにより、金属箔(50)の表面(501)に複数の誘電体層(13)が形成された素子形成用第1シート(61)が形成される。

[0037] ここで、所定領域(54)は、各コンデンサ素子(1)が搭載されるべき絶縁基材(20)上の所定位置に対応して設定されている。又、各所定領域(54)上には、該所定領域(54)の一部が誘電体層(13)によって覆われることとなる様に、誘電体材料の膜が形成される。具体的には、各所定領域(54)の中央部が誘電体層(13)によって覆われることになる。

[0038] 図5に示す様に、アニール工程では、各誘電体層(13)にレーザを照射することにより、該誘電体層(13)にアニール処理を施す。これにより、誘電体層(13)の特性を更に向上させることが出来る。

[0039] 尚、アニール工程は、本発明に係るコンデンサ内蔵基板の製造方法に必須の工程ではなく、誘電体層の特性を更に向上させる場合にのみ、アニール工程を実行してもよい。又、アニール処理には、レーザ照射の他に、マイクロ波加熱、大気又は窒素雰囲気中での加熱(炉などを使用)等の方法を用いることが出来る。

[0040] レジスト形成工程では、素子形成用第1シート(61)にマスキング処理を施す。具体的には、図6に示す様に、素子形成用第1シート(61)の露出表面の内、次に実行されるメッキ工程においてメッキを付着させたくない領域にレジスト(52)を形成する。本実施形態では、メッキ工程にて誘電体層(13)の表

面(131)にのみメッキを付着させるべく、本工程において、金属箔(50)の表面(501)の内、誘電体層(13)によって覆われていない領域にレジスト(52)を形成する。これにより、素子形成用第2シート(62)が形成される。

[0041] 図7に示す様に、メッキ工程では、素子形成用第2シート(62)をメッキ液(72)に浸漬させることにより、素子形成用第2シート(62)に無電解メッキ処理を施す。これにより、図8に示す様に、各誘電体層(13)上に、コンデンサ素子(1)の第2電極層(12)となる金属薄膜(53)が形成される。本実施形態では、無電解メッキ処理用の金属材料として銅(Cu)が用いられる。

[0042] 尚、金属薄膜(53)の形成には、メッキ処理の他に、スパッタリング法、蒸着法、スクリーン印刷法、インクジェット法等の手法を用いることが出来る。

[0043] 図9に示す様に、レジスト剥離工程では、金属箔(50)の表面(501)上に形成されているレジスト(52)(図8参照)を剥離し、金属箔(50)の表面(501)からレジスト(52)を除去する。これにより、図9及び図10に示す様に、金属箔(50)の各所定領域(54)と、該所定領域(54)上に形成された誘電体層(13)と、該誘電体層(13)上に形成された金属薄膜(53)とからなる素子部(5)が複数箇所に設けられた素子シート(6)が形成される。

[0044] 尚、レジスト(52)の剥離には、例えば化学的な手法を用いることが出来る。

[0045] 図11は、コンデンサ素子(1)の搭載方法の貼付け工程を説明する断面図である。貼付け工程は、素子シート作製工程の実行後に実行される工程である。図11に示す様に、貼付け工程では、素子シート(6)を絶縁基材(20)の表面に貼り付ける。

[0046] 図12は、コンデンサ素子(1)の搭載方法のエッチング工程を説明する断面図である。エッチング工程は、貼付け工程の実行後に実行される工程である。図12に示す様に、エッチング工程では、素子シート(6)の金属箔(50)(図11参照)にパターンエッチングを施すことにより、該金属箔(50)に設定されている各所定領域(54)を絶縁基材(20)上に残置させる。

- [0047] ここで、各所定領域(54)上には、該所定領域(54)の中央部に誘電体層(13)が形成され、該誘電体層(13)上に金属薄膜(53)が形成されている。従って、絶縁基材(20)上に残置した各所定領域(54)は、金属薄膜(53)側の表面の一部、具体的には金属薄膜(53)側の表面の中央領域が、該金属薄膜(53)によって覆われることになる。言い換えると、エッチング工程では、金属箔(50)の内、残置することとなる所定領域(54)の金属薄膜(53)側の表面の一部が該金属薄膜(53)によって覆われることとなる様に、金属箔(50)にパターンエッチングが施される。
- [0048] これにより、素子シート(6)の複数箇所に設けられた素子部(5)が絶縁基材(20)上の所定位置に残置し、その結果、絶縁基材(20)上に残置した各素子部(5)からコンデンサ素子(1)が形成されることになる。具体的には、各素子部(5)の内、絶縁基材(20)上に残置した金属箔(50)の所定領域(54)がコンデンサ素子(1)の第1電極層(11)となり、該所定領域上に形成されている金属薄膜(53)がコンデンサ素子(1)の第2電極層(12)となり、その結果、両電極層(11)(12)間に誘電体層(13)が介在したコンデンサ素子(1)が形成されることになる。
- [0049] 図12に示す様に本実施形態のエッチング工程においては、金属箔(50)にパターンエッチングを施すことにより、コンデンサ素子(1)の第1電極層(11)の他に、絶縁基板(2)内に形成されるべき電源パターンやグランドパターン等の電極パターン(55)を形成している。
- [0050] 上述した搭載方法を実施することにより、各コンデンサ素子(1)が、絶縁基材(20)上の所定位置に搭載されることになる。
- [0051] 図13は、コンデンサ内蔵基板を作製する方法の積層工程を説明する断面図である。積層工程は、素子搭載工程の実行後に実行される工程である。図13に示す様に、積層工程では、絶縁基材(20)上に、絶縁基板(2)を構成する別の絶縁基材(20)を積層する。これにより、積層された2つの絶縁基材(20)により絶縁基板(2)が形成されることになる。
- [0052] その後、図1に示す様に、絶縁基板(2)に、第1導電ビア(31)と第2導電

ビア(32)とを形成し、絶縁基板(2)の上面(21)に、グランド端子(41)と電源端子(42)とを形成する。これにより、コンデンサ内蔵基板が完成することになる。

[0053] 上記搭載方法において絶縁基材(20)上に搭載するコンデンサ素子(1)は、その厚さ寸法が小さくてシート状のものである。この様なコンデンサ素子(1)は、これを絶縁基材(20)上に搭載するときに高いハンドリング性能を必要とする。このため、絶縁基材(20)上に搭載せんとするコンデンサ素子(1)を個々にハンドリングしたのでは、絶縁基材(20)上にコンデンサ素子(1)を搭載する素子搭載工程が煩雑になる。

[0054] 上記搭載方法によれば、コンデンサ素子(1)はエッチング工程の実行により形成され、該エッチング工程を実行する迄は、コンデンサ素子(1)は素子シート(6)として扱われることになる。よって、コンデンサ素子(1)を個々にハンドリングする必要がなく、絶縁基材(20)上にコンデンサ素子を搭載する工程が簡略化されることになる。

[0055] 又、上記搭載方法においては、金属箔(50)を絶縁基材(20)上に貼り付ける前に、該金属箔(50)上に、コンデンサ素子(1)を構成する誘電体層(13)及び金属薄膜(53)を形成して、素子シート(6)を作製している。従って、該誘電体層(13)及び金属薄膜(53)を絶縁基材(20)上で形成する必要がない。よって、誘電体層(13)及び金属薄膜(53)を形成するための誘電体材料や金属材料が絶縁基材(20)等の別の部品に混入する虞がない。又、コンデンサ素子(1)を形成するために、熱処理、具体的には上記アニール工程を実行する必要がある場合でも、該熱処理により別の部品に悪影響が及ぶ虞もない。よって、本発明に係る搭載方法によれば、絶縁基材(20)上へのコンデンサ素子(1)の搭載が容易となる。

[0056] 尚、上記コンデンサ内蔵基板の作製に用いるコンデンサ素子(1)の厚さ寸法は、 $5\mu\text{m}$ 以上 $100\mu\text{m}$ 以下の範囲内であることが好ましい。なぜなら、該厚さ寸法が $5\mu\text{m}$ より小さい場合、素子シート(6)のハンドリングが困難になり、又、抵抗が大きくなる等の問題が生じるからである。又、該厚さ

寸法が $100\mu\text{m}$ より大きい場合、コンデンサ素子(1)の厚さが影響して絶縁基材(20)の表面上に凹凸が形成され、上記積層工程にて絶縁基材(20)上に別の絶縁基材(20)を積層することが困難になるからである。

[0057] 尚、本発明の各部構成は上記実施の形態に限らず、特許請求の範囲に記載の技術的範囲内で種々の変形が可能である。例えば、上記搭載方法は、コンデンサ素子(1)が絶縁基板(2)内の1箇所だけに埋設されたコンデンサ内蔵基板(図1参照)を作製する場合にも適用することが出来る。又、上記エッチング工程において、金属箔(50)からは、電極パターン(55)を形成せずにコンデンサ素子(1)を構成する第1電極層(11)のみを形成してもよい。

[0058] 更に、上記コンデンサ内蔵基板において、コンデンサ素子(1)の第2電極層(12)は、金属箔により形成されていてもよい。又、コンデンサ素子(1)の第1電極層(11)及び第2電極層(12)の形状は略正方形に限定されるものではなく、第1電極層(11)及び第2電極層(12)には様々な形状を採用することが出来る。

符号の説明

- [0059] (1) コンデンサ素子
(11) 第1電極層
(12) 第2電極層
(13) 誘電体層
(2) 絶縁基板
(20) 絶縁基材
(31) 第1導電ビア
(32) 第2導電ビア
(33) 第3導電ビア
(41) グランド端子
(42) 電源端子
(5) 素子部
(50) 金属箔

(53) 金属薄膜（金属層）

(54) 所定領域

(6) 素子シート

請求の範囲

[請求項1]

第1電極層と第2電極層との間に誘電体層が介在した1又複数のコンデンサ素子と、絶縁基板とを具え、該絶縁基板内にコンデンサ素子を埋設することにより絶縁基板にコンデンサ素子が内蔵されたコンデンサ内蔵基板を製造する方法であって、

金属箔を用いて、該金属箔の内、前記1又複数のコンデンサ素子の第1電極層となる1又は複数の所定領域上に誘電体層を形成し、その後、該誘電体層上に前記第2電極層となる金属層を形成することにより、前記金属箔の所定領域と、該所定領域上に形成された誘電体層と、該誘電体層上に形成された金属層とからなる素子部が1又は複数箇所設けられた素子シートを作製する素子シート作製工程と、

前記素子シートを、前記絶縁基板を構成する2つの絶縁基材の内、一方の絶縁基材上に貼り付ける貼付け工程と、

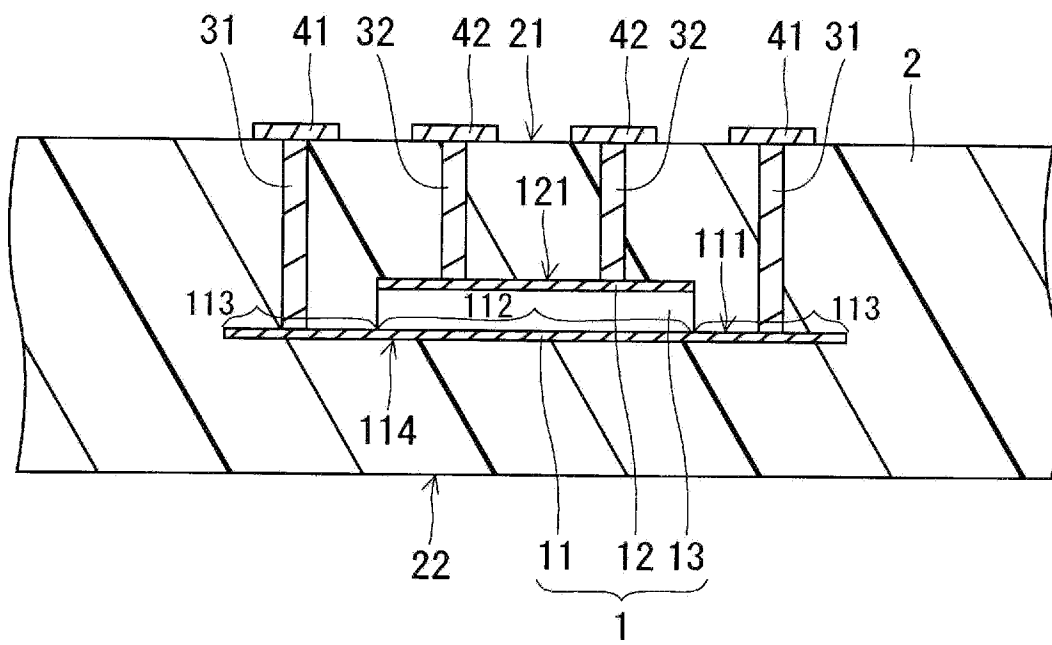
前記金属箔にエッチングを施すことにより、前記一方の絶縁基材上に前記1又は複数の所定領域を残置させて、前記素子シートの1又は複数箇所設けられた素子部からなる前記1又は複数のコンデンサ素子を形成するエッチング工程と、

前記一方の絶縁基材上に他方の絶縁基材を積層することにより前記絶縁基板を形成する積層工程
とを有するコンデンサ内蔵基板の製造方法。

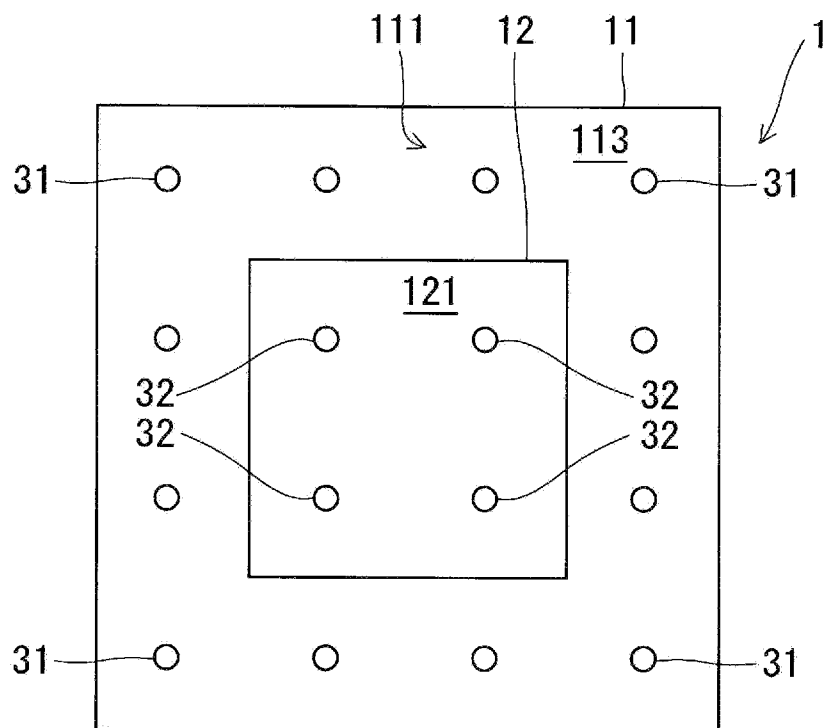
[請求項2]

前記エッチング工程では、金属箔の内、残置することとなる前記所定領域の前記金属層側の表面の一部が該金属層によって覆われることとなる様に、前記金属箔にエッチングが施される請求項1に記載のコンデンサ内蔵基板の製造方法。

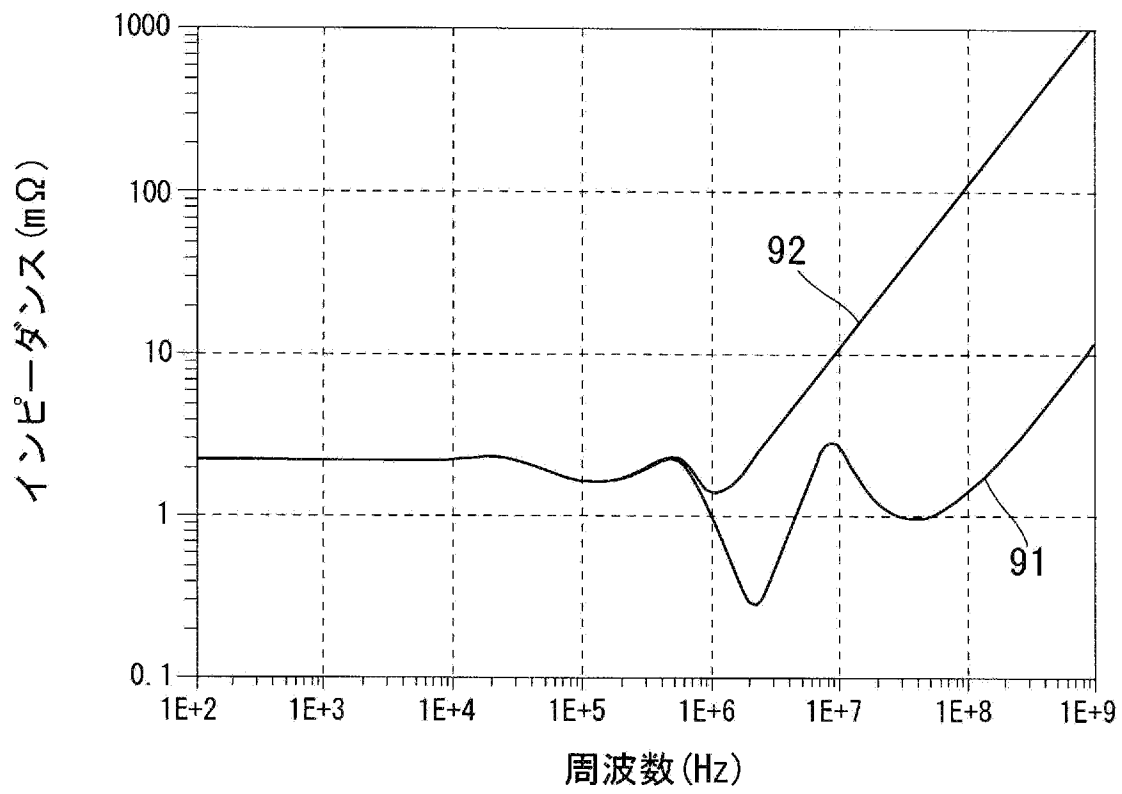
[図1]



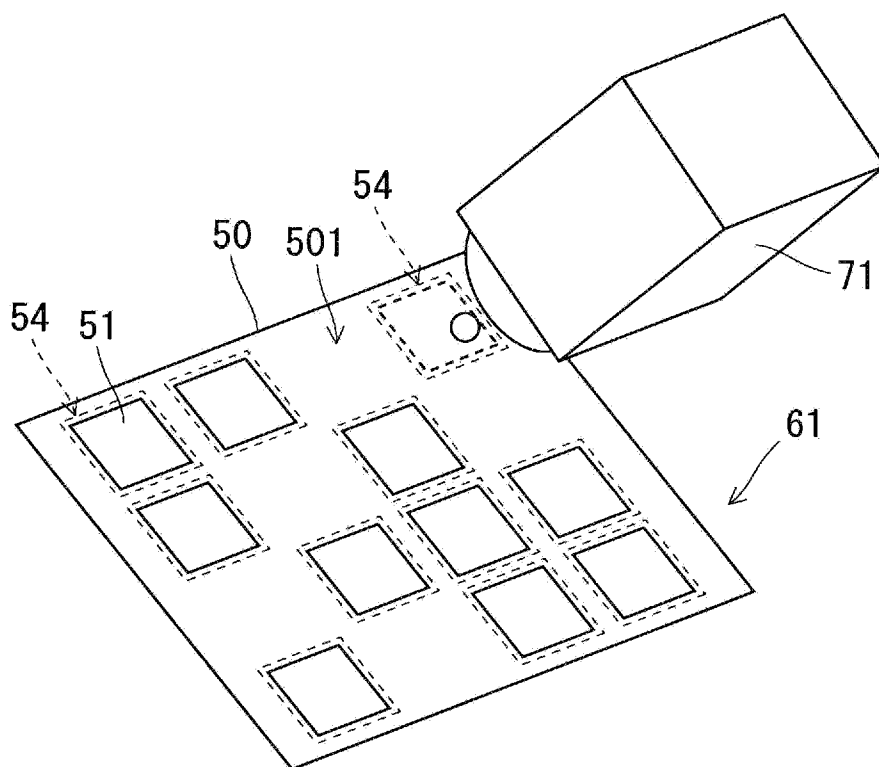
[図2]



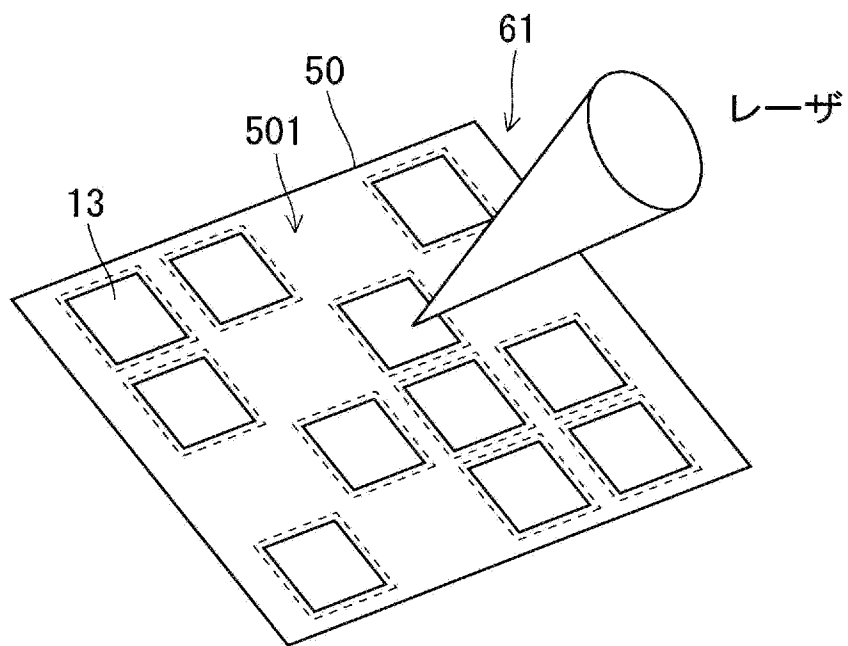
[図3]



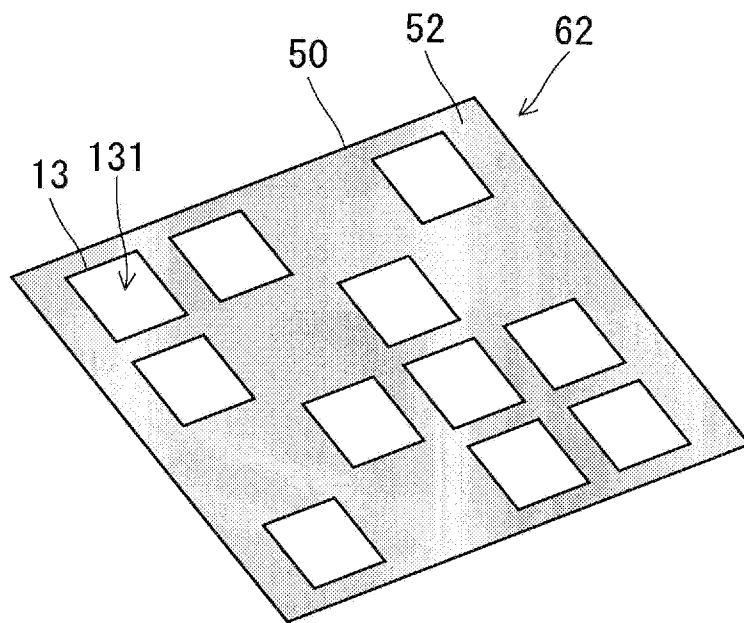
[図4]



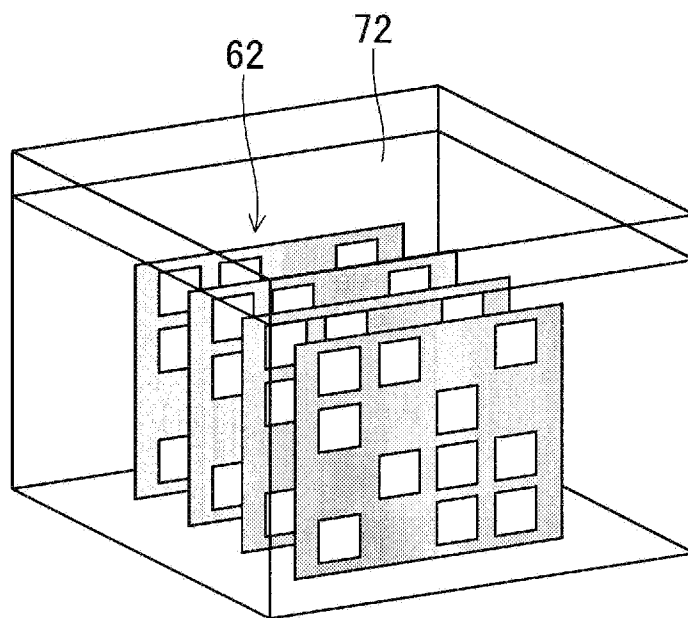
[図5]



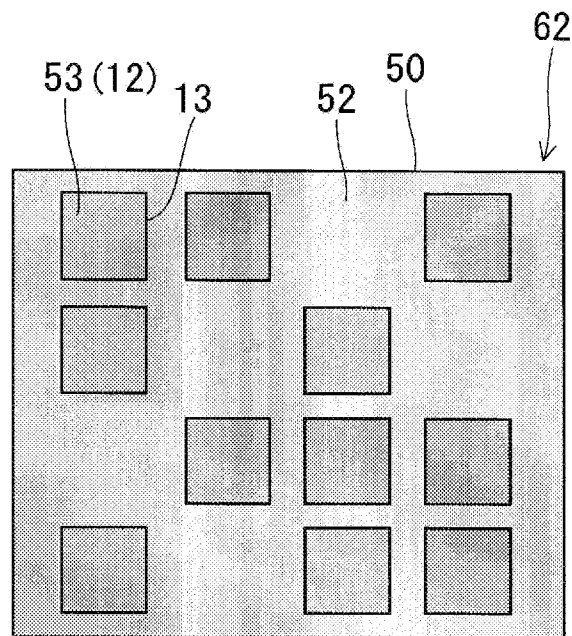
[図6]



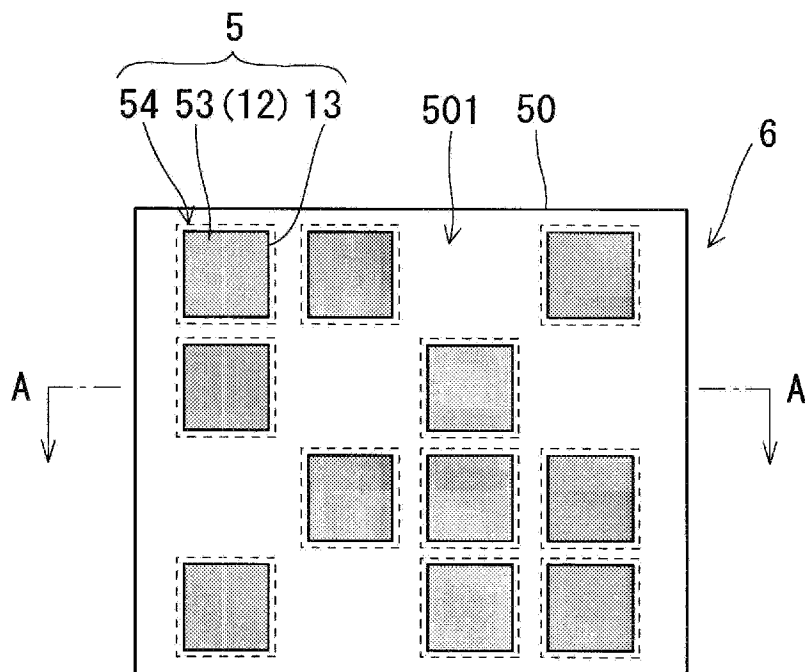
[図7]



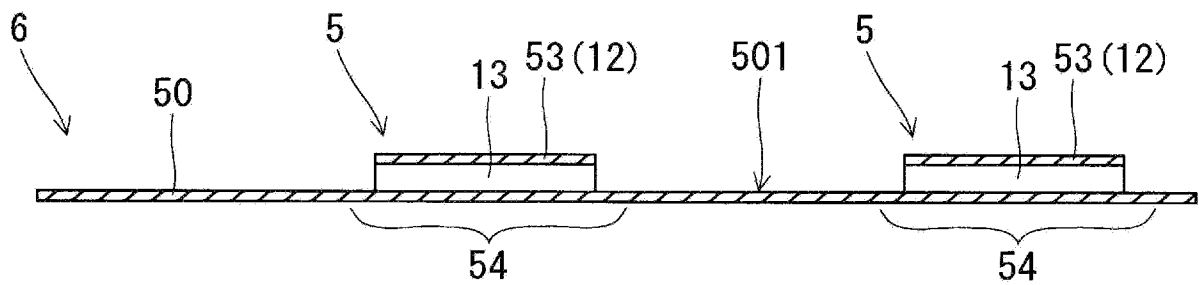
[図8]



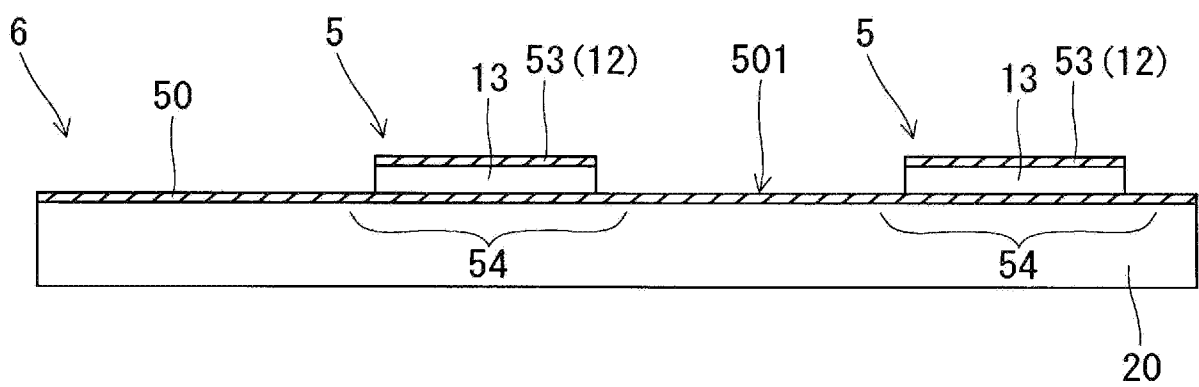
[図9]



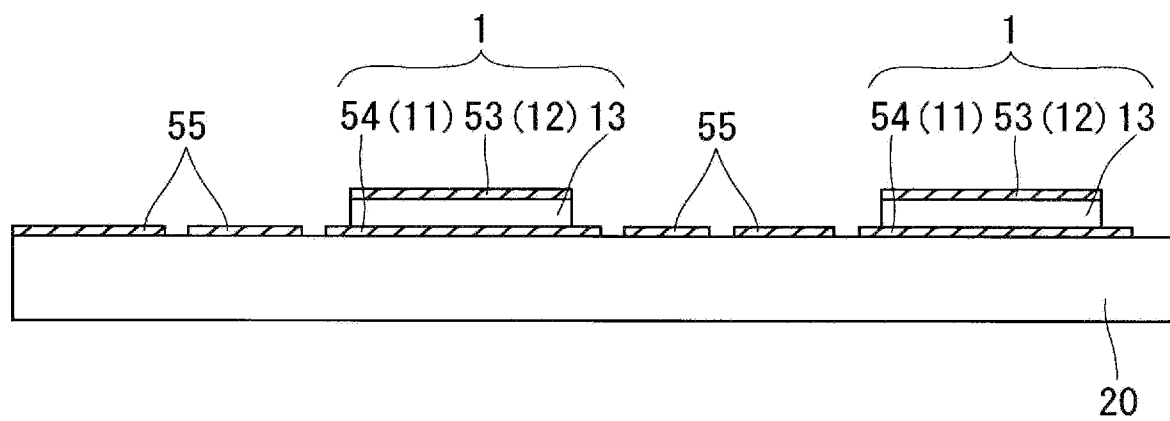
[図10]



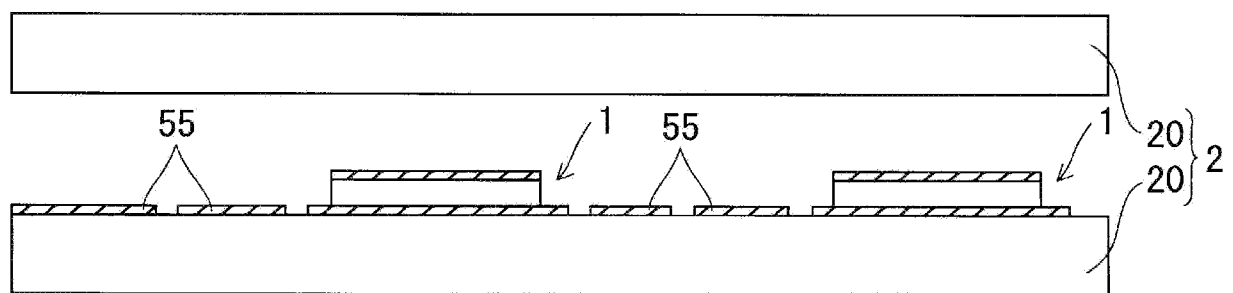
[図11]



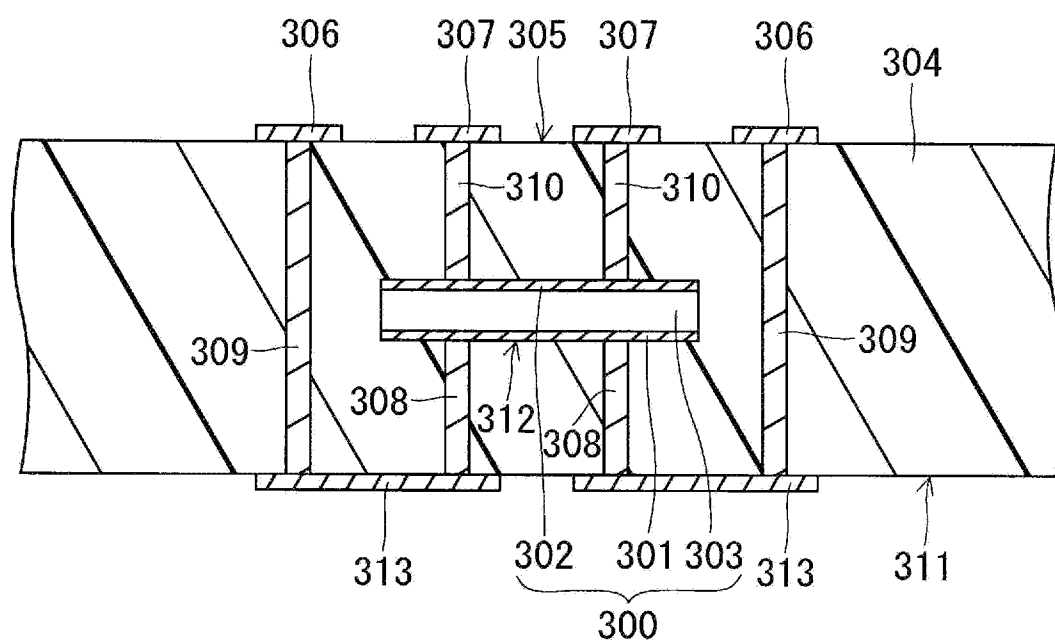
[図12]



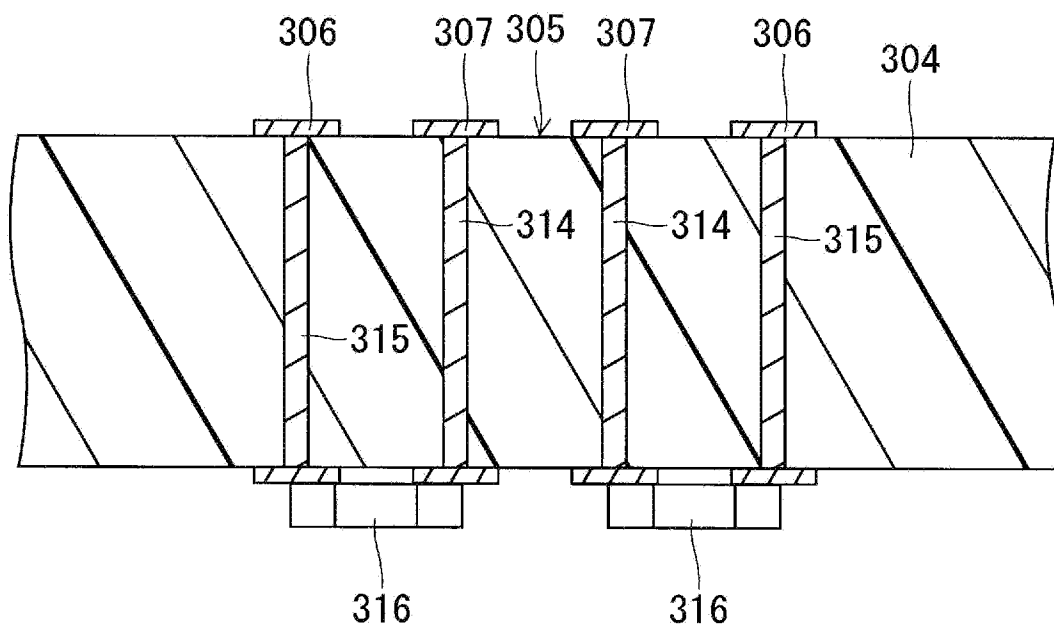
[図13]



[図14]



[図15]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/071975

A. CLASSIFICATION OF SUBJECT MATTER

H01G4/12(2006.01)i, H01G4/33(2006.01)i, H05K3/46(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01G4/12, H01G4/33, H05K3/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2011
Kokai Jitsuyo Shinan Koho	1971-2011	Toroku Jitsuyo Shinan Koho	1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-203455 A (Matsushita Electric Industrial Co., Ltd.), 27 July 2001 (27.07.2001), paragraphs [0088] to [0111], [0132] to [0134]; fig. 5 to 6, 8 & US 2003/0116348 A1 & EP 1100295 A2	1-2
Y	JP 2006-135036 A (Mitsui Mining & Smelting Co., Ltd.), 25 May 2006 (25.05.2006), paragraphs [0040] to [0044]; fig. 2 to 5 & US 2008/0130196 A1 & EP 1827064 A1 & WO 2006/049195 A1 & KR 10-2007-0074599 A	1-2

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
07 March, 2011 (07.03.11)

Date of mailing of the international search report
15 March, 2011 (15.03.11)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01G4/12(2006.01)i, H01G4/33(2006.01)i, H05K3/46(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01G4/12, H01G4/33, H05K3/46

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 1 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 1 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 1 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2001-203455 A（松下電器産業株式会社）2001.07.27, 段落[0088]-[0111], [0132]-[0134], 図5-6, 8 & US 2003/0116348 A1 & EP 1100295 A2	1 - 2
Y	JP 2006-135036 A（三井金属鉱業株式会社）2006.05.25, 段落[0040]-[0044], 図2-5 & US 2008/0130196 A1 & EP 1827064 A1 & WO 2006/049195 A1 & KR 10-2007-0074599 A	1 - 2

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 7 . 0 3 . 2 0 1 1

国際調査報告の発送日

1 5 . 0 3 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

酒井 朋広

5 R

4 0 5 4

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 6 5