

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G09G 3/20 (2006.01)



[12] 发明专利说明书

专利号 ZL 200510059899.5

[45] 授权公告日 2008 年 1 月 30 日

[11] 授权公告号 CN 100365680C

[22] 申请日 2005.4.1

[21] 申请号 200510059899.5

[30] 优先权

[32] 2004.5.6 [33] JP [31] 137472/2004

[73] 专利权人 精工爱普生株式会社

地址 日本东京都

[72] 发明人 小桥裕

[56] 参考文献

US2001/0022565A1 2001.9.20

CN1388509A 2003.1.1

JP2001-265297A 2001.9.28

CN1486482A 2004.3.31

JP11-282426A 1999.10.15

JP2000-163003A 2000.6.16

审查员 丁 芑

[74] 专利代理机构 北京市中咨律师事务所

代理人 陈海红 段承恩

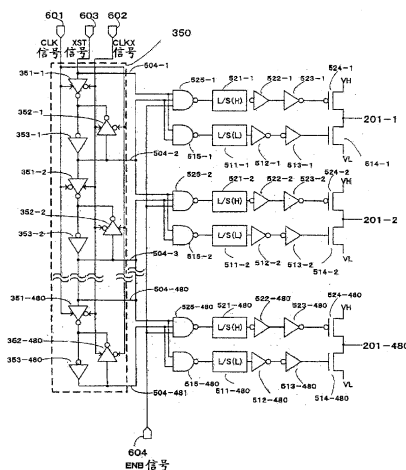
权利要求书 2 页 说明书 15 页 附图 9 页

[54] 发明名称

扫描线驱动电路、显示装置及电子设备

[57] 摘要

本发明提供一种降低扫描线驱动电路上所施加的电压的扫描线驱动电路。将在 N 沟道型晶体管及 P 沟道型晶体管的栅电极上所连接的缓冲器电路分别进行设置，通过将其各自的驱动电压设为不同来降低缓冲器电路上所施加的电压，上述的 N 沟道型晶体管及 P 沟道型晶体管是连接在扫描线上的。



1. 一种扫描线驱动电路,其用来对有源矩阵基片的多条扫描线进行驱动,上述有源矩阵基片具有多个开关元件及与上述多个开关元件相连接的上述多条扫描线,其特征为,包括:定时电路,用来将1至多个定时信号输出到各条扫描线的每一条上,上述的定时信号表示对上述多条扫描线供给选择电位的选择定时及供给非选择电位的非选择定时;第1缓冲器电路,使上述定时信号的驱动能力扩大;第2缓冲器电路,使上述定时信号的驱动能力扩大;电平移位器电路,连接于上述第1缓冲器电路或者上述第2缓冲器电路的输入端子与上述定时电路的输出端子上使定时信号电位振幅进行放大;第1晶体管,作为n沟道场效应型晶体管,其栅电极上连接有第1缓冲器电路的输出端子;以及第2晶体管,作为p沟道场效应型晶体管,其栅电极上连接有第2缓冲器电路的输出端子,上述第1晶体管的漏电极及上述第2晶体管的漏电极分别与上述扫描线的其中之一连接,上述第1晶体管的源电极上连接有电位VL的电源电极,上述第2晶体管的源电极上连接有电位VH的电源电极,上述定时电路上连接有电位VD的电源电极及电位VS的电源电极,上述电位VS比上述电位VD低,上述电位VL比上述电位VS低,上述电位VH比上述电位VD高,上述第1缓冲器电路连接于上述电位VD及小于等于上述电位VL的电位,上述第2缓冲器电路连接于上述电位VS及大于等于上述电位VH的电位。

2. 根据权利要求1记述的扫描线驱动电路,其特征为:

在上述电平移位器电路至上述第1晶体管或者上述第2晶体管之间,仅连接有构成上述第1缓冲器电路或者上述第2缓冲器电路的反相器电路。

3. 根据权利要求1或者2记述的扫描线驱动电路,其特征为:

上述第1缓冲器电路上所连接的电源电极的电位全部小于等于上述电位VD。

4. 根据权利要求1或2记述的扫描线驱动电路,其特征为:

上述第2缓冲器电路上所连接的电源电极的电位全部大于等于上述电

位 VS。

5. 根据权利要求 1 或 2 记述的扫描线驱动电路，其特征为：

上述第 1 缓冲器电路上所连接的电源电极的电位差与上述第 2 缓冲器电路上所连接的电源电极的电位差基本相等。

6. 根据权利要求 1 或 2 记述的扫描线驱动电路，其特征为：

上述电平移位器电路仅在上述第 1 缓冲器电路的输入端子部或者上述第 2 缓冲器电路的输入端子部中的任一方与上述定时电路的输出端子之间构成，上述第 1 缓冲器电路的输入端子部或者上述第 2 缓冲器电路的输入端子部的任意另一方与上述定时电路的输出端子直接连接。

7. 根据权利要求 1 或 2 记述的扫描线驱动电路，其特征为：

上述第 1 缓冲器电路或者上述第 2 缓冲器电路中所输入的定时信号包含相互不同的定时信号。

8. 根据权利要求 1 或 2 记述的扫描线驱动电路，其特征为：

上述第 1 缓冲器电路及上述第 2 缓冲器电路由以多晶硅薄膜作为有源层的多晶硅薄膜晶体管构成。

9. 一种显示装置，其具备权利要求 1 或 2 记述的扫描线驱动电路。

10. 一种电子设备，其具备权利要求 9 中所记述的显示装置。

扫描线驱动电路、显示装置及电子设备

技术领域

本发明涉及扫描线驱动电路、显示装置及便携式电子设备，特别涉及使用了有源矩阵基片的显示装置的扫描线驱动电路。

背景技术

近年来，以笔记本 PC 和监视器用为主、使用有薄膜晶体管（TFT）等有源元件的液晶显示装置正在急速地进行普及。特别是在 TFT 的有源层中使用有多晶硅的多晶硅 TFT，以其能够充分利用其较高的移动度并将驱动电路内置于玻璃基片中的特点而引人注目。

一般的使用有向列相液晶材料的液晶显示装置中，为确保其可靠性而需要进行使液晶上所施加的电压在一定时间内进行极性翻转的交流驱动。由于在显示白色时和显示黑色时液晶上所施加的电压差为 3~5V，因而，为了进行交流驱动则必须对有源矩阵基片上的像素电极输入 6~10V 的电压振幅的信号。对于像素的开关 TFT 的栅电极上所连接的扫描线则为了得到充分的开关特性而必须输入更高的电压，该电压高于像素电极上所输入的信号 2~5V 左右，而液晶显示装置的扫描线驱动电路最后必须将 8~15V 左右的信号电压进行输出。该电压具有随着液晶设备的大型化、高精密化而变高的趋向，因而，一般在将扫描线驱动电路内置到玻璃基片中的场合则以 10V 至 15V 左右的电压来对电路进行驱动。

另外，作为下一代的显示装置而使用了有机 EL（OEL）的自发光显示装置其开发也在不断地取得进展，但是，一般对于有机 EL 的驱动也使用下述技术，即是采用能够使大电流流过的多晶硅 TFT 有源矩阵的技术。这种场合中对有机 EL 进行驱动时也需要 5~20V 左右的电压，必须在扫描

线上施加与液晶显示装置相同或者其以上的电压。

可是，使扫描线驱动电路进行工作时所必须的定时信号和时钟信号一般采用由外部的 IC 来进行输入的构成，但是，一般而言为了以 IC 来将具有 5V 或 5V 以上电压振幅的信号进行输出则必须以优良的高耐压性的特殊加工工艺来进行制造，因而其成本变高。

为了避免该问题而下述的电路构成则比较有效，上述电路构成是在玻璃基片中所内置的扫描线驱动电路中装入电平移位器（升压电路），对来自 IC 的 3~5V 左右的电位振幅的输入信号进行接收并将其升压至 8~15V 左右的电位振幅，例如，如专利文献 1 中所示以电平移位器来将来自 IC 电路的输入信号进行升压后将其输入到移位寄存器的方法，是以往以来所采用的方法。

可是，多晶硅 TFT 的场合，特别是在无碱玻璃基片上以小于等于 600℃ 的温度来形成多晶硅，即是所谓的低温工艺多晶硅（LTPS）TFT 的场合，一般栅绝缘膜由 CVD 法而形成，而与下述栅绝缘膜相比则其耐压性、缺陷密度均较差，上述栅绝缘膜是在单晶硅晶片上形成晶体管的场合中通过一般所采用的加热氧化法而形成的。因此，将如上述的高电压施加在整个驱动电路上的方法，从可靠性、合格率的观点而言则不能令人满意。

另一方面，由于近年来多晶硅 TFT 的高性能化的急速发展，扫描线驱动电路内的移位寄存器等的逻辑电路系列变为可以以 3~5V 进行工作。因此，例如专利文献 2 所示的，移位寄存器等的逻辑电路正在变为可以是下述的构成，该构成是以相对较低的电压（将其称为逻辑电路系列电源电压）来使其进行工作，以电平移位器来将其输出信号升压为相对较高的电压（将其称为驱动电路系列电源电压）并使其通过缓冲器电路与扫描线进行连接，由于其减小消耗电流、提高可靠性的优点而近年来渐渐成为主要趋向。

图 10 是以往扫描线驱动电路的构成示例。并且，这里对驱动 480 根扫描线数的液晶显示装置的扫描线驱动电路进行了假设。扫描线驱动电路内内置有移位寄存器电路 350，连接有 CLK 信号端子 601、CLKX 信号端子 602 及 XST 信号端子 603。移位寄存器以第 1 钟控反相器 351-n、第 2 钟

控反相器 352 - n 及第 1 反相器 353 - n 来形成 1 级, 其全部由 480 级而形成, 并具有包括始端、末端共计 481 根的输出端子 504 - 1 ~ 481。

来自移位寄存器电路 350 的第 n ($= 1 \sim 480$) 个输出端子 504 - n 及第 $n + 1$ 个输出端子 504 - $n + 1$ 分别连接在 NAND (与非) 电路 505 - n 的输入端子上。此处, 第 1 及第 2 钟控反相器 351 - n 、352 - n 、第 1 反相器 353 - n 以及 NAND 电路 505 - n 分别连接在作为电源且具有 V_D 及 V_S ($V_D > V_S$) 电位的端子上, 由 NAND 电路 505 - n 所输出的信号电位具有 $V_D - V_S$ 的振幅。

NAND 电路 505 - n 的输出端子连接在电平移位器电路 506 - n 上, 具有 $V_D - V_S$ 的振幅的信号电位被放大为 $V_H - V_L$ 。这里为 $V_H > V_D > V_S > V_L$ 。以电平移位器电路 506 - n 来放大电位的信号通过第 2 反相器 507 - n 、第 3 反相器 508 - n 及第 4 反相器 509 - n 来连接在扫描线上。此处第 2 至第 4 反相器 507 - $n \sim 509 - n$ 作为用来对驱动能力进行增强的缓冲器电路而构成, 均作为电源来连接在电位 V_H 及电位 V_L 上。

图 11 是电平移位器电路 506 - n 的构成示例。由分离部 550、High(高)电平放大部 551 及 Low(低)电平放大部 552 而构成, 上述分离部 550 将信号分离为正极性及反极性来将其输出, 上述 High 电平放大部 551 将 $V_D - V_S$ 信号电平放大为 $V_H - V_S$ 信号电位, 上述 Low 电平放大部 552 将 $V_H - V_S$ 信号电位放大为 $V_H - V_L$ 信号电位。High 电平放大部 551 以及 Low 电平放大部 552 的构成作为所谓的触发型的电平移位器已为众所周知, 因其非工作时的稳态消耗电流较小而成为在扫描线驱动电路上通常所采用的电路构成。并且, 使 High 电平放大部 551 及 Low 电平放大部 552 交替的构成当然也没有问题。虽然也可以是缺少 High 电平放大部 551 或者 Low 电平放大部 552 的任意 1 个的构成, 但是, 这种场合, 若 $V_H - V_L$ 与 $V_D - V_S$ 之间的差数过大则由于不能进行电平移位, 因而, 对于充分使逻辑电路低电压驱动化而言则必须采取这种的二级构成。

通过以上这种构成, 能够使由移位寄存器 305 及 NAND 电路 505 - n 而形成的逻辑系列电路驱动电压 $V_D - V_S$, 在多晶硅 TFT 的性能允许范围内

不断地进行低电压化,并能够将由第2至第4反相器507~509-n而形成的缓冲器部的驱动系列电路驱动电压 $V_H - V_L$ 保持为正好所必须的量,而能够使高画质及高可靠性、低消耗电流同时实现。

专利文献1 特开2000-163003号公报

专利文献2 特开2001-265297号公报

但是,如专利文献1、2的以往示例的构成中逻辑电路系列上所施加的电压即使可以降低,也由于缓冲器部上所施加的电压较高,而不能避免该部位上的消耗电流增大,可靠性降低的问题。进一步,由于High侧及Low侧的双方均为了使电位进行移位而使其电平移位器形成串联二级构成,因而,还产生其电路的工作速度变慢的问题,且该问题成为超高精密面板设计中的关键。

特别是多晶硅TFT与硅晶片上的MOS晶体管相比,其移动度仅为几分之一至十分之一左右。因此,对相同电容的扫描线进行驱动的场所,将以多晶硅TFT与以硅晶片上的MOS晶体管来构成驱动电路的缓冲器电路的场所进行比较,由于晶体管的面积变为几倍至十倍而对其合格率及可靠性造成较大的影响,因而,缓冲器电路部分的低电压化成为极其重要的问题。

发明内容

本发明为了解决上述的问题之处,提出了下述扫描线驱动电路,其构成为,设置2个缓冲器电路,用来使来自定时电路(电源电位 $V_D \sim V_S$)的输出定时信号的驱动能力得以增强,并分别将上述2个缓冲器电路的其中之一连接在P型晶体管的栅电极上,将另一个连接在N型晶体管的栅电极上,在此基础上,分别将上述P型及N型晶体管的漏电极连接在扫描线上,将P型晶体管的源电极连接在电位 V_H 的电源上,将N型晶体管的源电极连接在电位 V_L 的电源上,并使其构成为,N型晶体管的栅电极上所连接的第1缓冲器电路与P型晶体管的栅电极上所连接的第2缓冲器电路的驱动电压分别不同。此处设为 $V_H > V_D > V_S > V_L$ 。根据上述这种构成,

各自的缓冲器部上所施加的电压可以使其比以往示例的使用单一的缓冲器的场合设定得更低，因而能够对消耗电流增大及可靠性降低进行缓解。另外，由于还能够通过降低驱动电压来使构成缓冲器部的晶体管的沟道长度缩短而进行设定，因而，既使电路面积缩小也使合格率得以提高。

进一步，提出了下述方法，即是在以电平移位器来使定时信号放大后，不使其在至 N/P 型晶体管为止的之间存在构成上述第 1 缓冲器电路或者是构成上述第 2 缓冲器电路的反相器电路以外的电路。因此，由于以高电压来驱动的电路变为仅有缓冲器电路，其它电路则全部能够以低电压来进行驱动，因而能够进一步对消耗电流增大及可靠性降低进行缓解。

进一步，本发明中提出了以下述部分为特征而构成的液晶设备，上述部分是上述第 1 缓冲器电路上所连接的电源电位全部小于等于电位 VD 以及第 2 缓冲器电路上所连接的电源电位全部大于等于电位 VS。另外，一并提出了，上述第 1 缓冲器电路上所连接的电源电位中的 1 个为电位 VD，以及上述第 2 缓冲器电路上所连接的电源电位中的 1 个为电位 VS。若采用如上述这些的构成，则由于各个电平移位器对于原有的信号电位仅使 High 侧或者 Low 侧电位移位即可，因而，其具有电平移位器电路的构成简单且工作速度相对较快，消耗电流也较小的优点。

进一步，本发明中还提出了上述第 1 缓冲器电路中所连接的电源电位全部大于等于 VL 的构成及上述第 2 缓冲器电路中所连接的电源电位全部小于等于 VH 的构成。若按照上述而构成，则在确保用于关闭 N 型晶体管及 P 型晶体管所需最低电压的同时，能够使缓冲器电路的驱动电压幅值为最低限度，因而进一步提高了可靠性及合格率。

进一步，本发明中还提出使上述第 1 缓冲器电路的驱动电压差与上述第 2 缓冲器电路的驱动电压差大略一致。若按照上述来进行设定，则不仅只在第 1 缓冲器及第 2 缓冲器中的任一个上施加电压负载，从扫描线电路整体而言，则更加提高其可靠性及合格率。

进一步，本发明中还提出了以下述部分为特征而构成的液晶设备，上述部分为上述第 1 缓冲器电路或者上述第 2 缓冲器电路中所输入的信号包

括有相互为不同的定时信号。通过上述这种构成，来避免出现上述的P型及N型晶体管同时导通的瞬间，而对于低消耗电流则更加有效。另外，液晶显示装置中在使用浮置栅型共用翻转式驱动法时也有效。

进一步，本发明中提出了下述构成，即是仅在上述第1缓冲器电路或者上述第2缓冲器电路的任一侧的前级上设置电平移位器，另一侧由定时信号直接连接在缓冲器电路上。若按照上述来构成，则在能够减少1个电平移位器电路的基础上，由于其一侧的缓冲器电路上所施加的电压低因此能够缩短其沟道长度，而减小驱动电路的尺寸。另外，由于缓冲器电路的数量减少为一半，因而，其消耗电流也降低。

进一步，本发明中提出了构成第1及第2缓冲器电路的元件为多晶硅TFT。有源矩阵基片上的多晶硅TFT元件与通常的硅晶片上的元件相比，其漏电流及可靠性较差，且移动度较低，即使为相同的扫描线电容其缓冲器部的晶体管尺寸较大，因而本发明的效果则更加明显。通过如上述的构成，在已形成有源矩阵电路的基片上同时形成扫描线驱动电路的驱动电路内置型显示装置中，能够提供可靠性、合格率更佳的扫描线驱动电路。

进一步，本发明中提出了使用有上述这些扫描线驱动电路的显示装置。按照上述来构成的显示装置具有更佳的低消耗功率、高可靠性、高精度的优点。并且，此处所谓的显示装置，所指的是液晶显示器（LCD）、液晶光阀、EL显示器及场发射显示器（FED）等。

进一步，本发明中提出了装载有上述显示装置的电子设备。通过将上述这种显示装置装载于电子设备，则进行电池驱动时其驱动时间变长以使其产品的可靠性增强并使其消耗功率降低。另外，能够使其装载更高精度的面板。并且，这里所述的电子设备，所指的是监视器、电视机、笔记本电脑、PDA，电子书籍、数码相机、摄像机、便携电话机、图片浏览器及音乐存储器等。

附图说明

图1是用来说明本发明实施例的有源矩阵基片构成图。

图 2 是用来说明本发明第 1 实施例的扫描线驱动电路图。

图 3 是本发明实施例中的第 1 电平移位器的电路图。

图 4 是本发明实施例中第 2 电平移位器的电路图。

图 5 是本发明第 1 实施例中的定时图。

图 6 是本发明实施例中液晶显示装置的立体图（一部剖面图）。

图 7 是用来说明本发明第 2 实施例的扫描线驱动电路图。

图 8 是本发明第 2 实施例中的定时图。

图 9 是用来说明本发明第 3 实施例的扫描线驱动电路图。

图 10 是用来说明现有技术的扫描线驱动电路图。

图 11 是用来说明现有技术的电平移位器电路图。

附图符号说明

101: 有源矩阵基片

201-1~480: 扫描线 1~480

301: 扫描线驱动电路

350: 移位寄存器

351-1~480: 第 1 钟控反相器

352-1~480: 第 2 钟控反相器

353-1~480: 第 1 反相器

402-1~480-1~1920: 像素电极（1~480、1~1920）

505-1~480: NAND 电路

511-1~480: 第 1 电平移位器

514-1~480: 第 1 晶体管

521-1~480: 第 2 电平移位器

524-1~480: 第 2 晶体管

601: CLK 信号端子

602: CLKX 信号端子

603: XST 信号端子

604: ENB 端子

- 701: 表示 NAND 电路输出信号的曲线图
702: 表示第 1 电平移位器输出信号的曲线图
703: 表示第 1 实施例中的第 2 电平移位器的输出信号的曲线图
710: 表示 ENB 信号的曲线图
713: 表示第 2 实施例中的第 2 电平移位器的输出信号的曲线图
901: 对向基片

具体实施方式

以下, 根据附图来说明本发明的实施方式。

实施例 1

图 1 是实现本发明中所记述液晶显示装置的第 1 实施例中的扫描线驱动电路内置型的有源矩阵基片的构成图。有源矩阵基片 101 上 480 根扫描线 201-1~480 与 1920 根数据线 202-1~1920 正交而形成, 480 根电容线 203-1~480 与扫描线 201-1~480 并列地且交替地进行配置。数据线 202-1~1920 连接在数据线输入端子 302-1~1920 上。电容线 203-1~480 被相互短接并被连接在共用电位输入端子 303 上。对向导通部 304 也被连接在共用电位输入端子 303 上。

扫描线 201-n 与数据线 202-m 的各个交叉点上形成有由 N 沟道型场效应薄膜晶体管构成的像素开关元件 401-n-m, 其栅电极连接在扫描线 201-n 上, 源、漏电极分别连接在数据线 202-m 及像素电极 402-n-m 上。像素电极 402-n-m 与电容线 203-n 形成辅助容量电容器, 另外其作为液晶显示装置而进行装配时还是与对向基片电极 (COM) 来对液晶元件进行夹持而形成电容器。

扫描线 201-1~480 被连接在扫描线驱动电路 301 上并被提供驱动信号, 上述扫描线驱动电路 301 是通过在有源矩阵基片上对多晶硅薄膜晶体管进行集成化而形成的。扫描线驱动电路 301 上连接有 CLK 信号端子 601、CLKX 信号端子 602 及 XST 信号端子 603。另外虽然没有图示, 但是多个电源电位也被连接在扫描线驱动电路上。

图 2 是扫描线驱动电路 301 的具体电路构成图。扫描线驱动电路 301 中内置有移位寄存器电路 350，并连接有 CLK 信号端子 601、CLKX 信号端子 602 及 XST 信号端子 603。移位寄存器以第 1 钟控反相器 351-n、第 2 钟控反相器 352-n 及第 1 反相器 353-n 来形成 1 个级，全部由 480 级而形成，包括始端、末端其具有共计 481 根输出端子 504-1~481。

来自移位寄存器电路 350 的第 n ($=1\sim480$) 个输出端子 504-n 及第 $n+1$ ($=2\sim481$) 个输出端子 504-n+1 连接在 NAND 电路 505-n 上，其输出被输入到第 1 电平移位器 511-n 及第 2 电平移位器 521-n。

图 3 是第 1 电平移位器 511-n 的构成示例，图 4 是第 2 电平移位器 521-n 的构成示例。上述两个均为触发型的电平移位器电路，第 1 电平移位器将以 VD-VS 的振幅进行输入的电位变换为 VD-VL 电位并将其输出，第 2 电平移位器将同样以 VD-VS 的振幅进行输入的电位变换为 VH-VS 电位并将其输出。此时，理想的是以与所输入的信号为相同的波形来进行输出，但是实际上由于多晶硅 TFT 的特性而出现少许的信号延迟及信号波形的钝化。使用图 5 来对其进行说明。

图 5 是表示第 1 电平移位器 511-n 及第 2 电平移位器 521-n 工作的定时图，以 701 所示的曲线图表示来自 NAND 电路 505-n 的输出信号(= 发送给第 1、第 2 电平移位器的输入信号)，以 702 所示的曲线图表示第 1 电平移位器 511-n 的输出信号，以 703 所示的曲线图表示第 2 电平移位器 521-n 的输出信号。其结果是如上所述在使用有多晶硅 TFT 的电平移位器中出现信号延迟及信号波形的钝化。

并且，此处 VD 表示 High 侧的逻辑系列电路驱动电压，VS 表示 Low 侧的逻辑系列电路驱动电压，VH 表示 High 侧的驱动系列电路驱动电压，VL 表示 Low 侧的驱动系列电路驱动电压，且 $VH > VD > VS > VL$ 。另外，为使第 2、第 3 反相器 512-n、513-n、第 4 反相器及第 5 反相器 522-n、523-n 上所施加的电压均等化而理想的是使 $VH - VS = VD - VL$ ，具体的电压也根据面板尺寸、精度及所使用的液晶决定，例如可以设为 $VH = 15V$ 、 $VD = 10V$ 、 $VS = 5V$ 、 $VL = 0V$ 等，以下的说明中将使用该值。

来自第 1 电平移位器 511-n 的输出信号 (电位 VD~VL) 通过第 2 反相器 512-n、第 3 反相器 513-n 来连接到作为 N 沟道型晶体管的第 1 晶体管 514-2 的栅电极上。此处第 2 反相器 512-n 及第 3 反相器 513-n 分别被给予作为 High 侧电源的电位 VD 及作为 Low 侧电源的电位 VL。另外, 第 1 晶体管 514-n 的源电极连接在电位 VL 上。

另一方面, 来自第 2 电平移位器 521-n 的输出信号 (电位 VH~VS) 通过第 4 反相器 522-n、第 5 反相器 523-n 来连接到作为 P 沟道型晶体管的第 2 晶体管 524-n 的栅电极上。此处第 4 反相器 522-n 及第 5 反相器 523-n 分别被给予作为 High 侧电源的电位 VH 及作为 Low 侧电源的电位 VS。另外, 第 2 晶体管 524-n 的源电极连接在电位 VH 上。另外, 第 1 晶体管 514-n 及第 2 晶体管 524-n 的漏电极连接在扫描线总线线路 201-n 上。

并且, 此处作为第 4 反相器 522-n 及第 5 反相器 523-n 的 High 侧电源也可以使其设为比电位 VH 高的数值, 作为第 2 反相器 512-n 及第 3 反相器 513-n 的 Low 侧电源也可以使其设为比电位 VL 低的数值。若按照上述来进行设定, 则第 1 晶体管 514-2 或者第 2 晶体管 524-n 即使稍微产生损耗、移位也可以防止其漏电流的增大。但是, 从可靠性的观点而言上述这种构成并不理想, 如果是没有移位的, 也就是说是以栅电压 (V_{gs}) 0V 来可靠地截止的晶体管, 则最好按照本实施例地来对电源进行设定。

通过上述这种的构成, 在由移位寄存器来进行 High 信号的传送, 且在移位寄存器输出级 n (504-n) 及移位寄存器输出级 n+1 (504-n+1) 变为 High 的定时中, 连接在第 n 根的扫描线 201-n 上的第 1 晶体管 514-n 可以变为截止, 第 2 晶体管 524-n 可以变为导通并对于扫描线提供 VH 电位 (扫描线选择期间), 除此以外的期间第 1 晶体管 514-n 可以变为导通, 第 2 晶体管 524-n 可以变为截止并给予其 VL 电位 (非扫描线选择期间)。也就是说, 一方面对扫描线上给予其 $VH-VL=15V$ 的信号电位振幅, 而另一方面在第 2 反相器 512-n、第 3 反相器 513-n、第 4 反相器 522-n 及第 5 反相器 523-n 上则仅施加 $VD-VL=VH-VS=10V$

的电压。因此,通过对扫描线给予充分的电压而能够防止像素 TFT 的写入不足等图像品质的降低,同时,能够抑制第 2 反相器 512-n、第 3 反相器 513-n、第 4 反相器 522-n 及第 5 反相器 523-n 的可靠性下降及漏电流的增大。

另外,由于第 2 反相器 512-n 及第 3 反相器 513-n 作为电源仅连接电位小于等于 VD 的部分,第 4 反相器 522-n 及第 5 反相器 523-n 作为电源仅连接电位大于等于 VS 的部分,因而,由于第 1 电平移位器 511-n 及第 2 电平移位器 521-n 的构成可以分别仅以低压侧电平移位器及高压侧电平移位器来构成,则如以往示例的图 11 所示,与下述构成相比能更高速地进行工作,上述构成是将相对高压侧的电平移位器及相对低压侧的电平移位器串联地进行连接而成。由于相对各自的输入信号为并行输入,因而,作为扫描线驱动电路整体而言,则可以以更快的频率来进行驱动。因此,与以往技术相比,形成为可以实现高精度面板的扫描线驱动电路构成。

图 6 是表示有本发明第 1 实施例中的显示装置 1 个示例的透射型液晶显示装置的立体构成图(一部分剖面图)。通过密封材料 920 将如图 1 所示的有源矩阵基片 101 与对向基片 901 进行粘合,并在其中封入向列相的液晶材料 910,上述对向基片 901 是通过在滤色膜基片上将 ITO 进行成膜而形成有共用电极的对向基片。虽然没有图示,但是,在有源矩阵基片 101 及对向基片 901 与液晶材料 910 的接触面上均涂敷有由聚酰亚胺等形成的取向材料,并在相互为正交的方向上进行研磨处理。另外,在有源矩阵基片 101 上的对向导通部 304 中配置导通材料,并与对向基片 901 的共用电极进行短接。

数据线输入端子 302-1~1920、共用电位输入端子 303、CLK 信号端子 601、CLKX 信号端子 602、启动脉冲信号端子 603 及各种电源端子,通过有源矩阵基片 101 上所安装的 FPC930 来连接在电路基片 935 上 1 至多个的外部 IC940 上,并被供给所需的电信号及电位。

进一步在对向基片的外侧上对上部偏振板 951 进行配置,在有源矩阵基片的外侧上对下部偏振板 952 进行配置,并使其配置为相互的偏振方向

为正交（正交尼科尔状）。进一步在下部偏振板 952 的下方装配完成背照光单元 960。背照光单元 960 既可以是在冷阴极管上装配导光板及散射板的构成，也可以是通过 EL 元件来发光的单元。虽然没有图示，但是，进一步根据需要，既可以将其周围以外壳来进行覆盖或者在上部偏振板上再装配保护用的玻璃及丙烯酸板，也可以为了改善其视野角度，来粘贴光学补偿膜。

按照上述方法而构成的液晶显示装置中，与以往的构成相比能够实现其进一步的低消耗电流及高可靠性，并可以进一步形成更加高精度的面板。能够进一步在使用有上述这种液晶显示装置的电子设备中实现可靠性的提高、消耗功率的降低及高精度的显示部。

实施例 2

图 7 是实现本发明记述的液晶显示装置及扫描线驱动电路的第 2 实施例中的构成图。为了与第 1 实施例进行对比，边比较图 2 及图 7 边进行说明。

若根据图 7，则本实施例中新通过 ENB 信号端子 604 而输入 ENB 信号。ENB 信号被输入到各级的 3 个输入 NAND 电路 525-n 中，而来自移位寄存器的输出 504-n、504-n+1 则被并行地输入到 3 个输入 NAND 电路 525-n 及 NAND 电路 515-n 中，但是，NAND 电路 515-n 上则未输入 ENB 信号。NAND 电路 515-n 的输出被输入到第 1 电平移位器 511-n，3 输入 NAND 电路 525-n 的输出则连接在第 2 电平移位器 521-n 的输入上。除去以上的各部分的构成，例如移位寄存器部分 350 的构成等与第 1 实施例的图 2 相同。

图 8 是第 2 实施例中的定时图的 1 个示例。701 所示的曲线图是来自 NAND 电路 515-n 的输出信号，702 所示的曲线图是第 1 电平移位器 511-n 的输出信号，上述这些与第 1 实施例的图 5 完全相同。另一方面，以 710 所示的曲线图是通过 ENB 信号端子 604 而输入的 ENB 信号，并在以 701 所示的来自 NAND 电路 515-n 的输出信号为 Low（电位：VS）的期间，也就是说，在与来自移位寄存器的第 n 级输出端子 504-n 及第 n+1

级输出端子 $504 - n + 1$ 的电位同时变为 High (电位: VD) 的期间相比稍短的期间, 来对其进行设定, 以使其变为 High (电位: VD)。若按照上述来进行设定, 可知表示第 2 电平移位器 $521 - n$ 的输出信号的曲线图将变为如 713 所示, 713 的曲线图变为 Low, 而第 2 晶体管 $524 - n$ 为导通的期间, 即是选择扫描线的期间因 ENB 信号而变为比实施例 1 的曲线图 703 更短。也就是说在如图 8 的箭头符号 B 所指的曲线图 702 所示的第 1 电平移位器 $511 - n$ 的输出信号进行翻转的瞬间, 以曲线图 713 所示的第 2 电平移位器的输出信号已经变为相当高的电位 ($=VH$), 在第 1 晶体管 $514 - n$ 导通的定时中第 2 晶体管 $524 - n$ 则可靠地为截止状态。也就是说, 如第 1 实施例中图 5 的定时 A, 在扫描线上不存在下述的瞬间, 不会通过扫描线来使电源电位 VH 与电源电位 VL 之间流过较大电流, 上述的瞬间是电位 VH 的电源与电位 VL 的电源同时以低阻抗来进行连接的瞬间。

如以上所述, 由于将第 1 缓冲器电路上所输入的信号与第 2 缓冲器电路上所输入的信号定时设为不同, 因而在第 2 实施例所示的电路中, 与第 1 实施例所示的电路相比, 能够进一步降低其消耗电流, 并能够防止其电源线瞬间地电压变化的问题, 上述第 1 缓冲器电路是由第 1 电平移位器 $511 - 1$ 、第 2 反相器 $512 - 1$ 及第 3 反相器 $513 - 1$ 而形成的, 上述第 2 缓冲器电路是由第 2 电平移位器 $521 - 1$ 、第 4 反相器 $522 - 1$ 及第 5 反相器 $523 - 1$ 而形成的。

并且, 有源矩阵基片的构成图、电平移位器的电路构成及液晶显示装置的模式构成图与第 1 实施例相同, 可分别参照图 1、图 3~4 及图 6。

另外, 在将采用这种构成的扫描线驱动电路应用于液晶显示装置の場合, 由于能够对其进行控制以使第 1 晶体管 $514 - n$ 及第 2 晶体管 $524 - n$ 均截止, 因而能够使扫描线不连接在任何的电源上, 即是使其设为所谓的浮动电位, 因而, 实行栅电极浮动型共用翻转式的驱动时则更加具有效果。

实施例 3

图 9 是实现本发明所记述的液晶显示及扫描线驱动电路的第 3 实施例的构成图。为了使其与第 2 实施例之间进行对比, 而说明图 7 与图 9 的不

同之处。

本实施例中第2实施例中的第1电平移位器511-n被替换为第6反相器515-n,且 $V_L = V_S$ 。也就是说,第2、第3及第6反相器512-n、513-n及515-n的驱动电压与移位寄存器电路350为相同的 $V_D(10V) \sim V_S(5V)$ 。

因此,本实施例中第2、第3及第6反相器512-n、513-n及515-n上施加的驱动电压差(5V)比第4反相器522-n及第5反相器523-n上施加的电压差(10V)小。另外,最终扫描线被提供的信号电平变为 $V_S(5V) \sim V_H(15V)$ 。

扫描线上所给予的电位差较大的场合,如本实施例的电路构成由于对第4反相器522-n及第5反相器523-n施加过大的负载而其效果不理想,但使用驱动电压较小的液晶的场合以及相对为小型、低精度的场合则扫描线上所给予的电位差较小,即使采用这种构成其可靠性方面也没有较大的问题。另一方面,与电平移位器电路相比,反相器电路其占有面积、消耗电流较小,电路面积及总消耗功率明显减少。另外,由于第2、第3及第6反相器512-n、513-n及515-n的驱动电压降低而可以较短地设定沟道长度,从该点来说还可使电路面积进一步减小。

涉及其它的定时及工作与实施例2没有区别。

本发明不限于上述的实施方式,扫描线驱动电路的逻辑电路部分的构成是完全任意的方式,例如即便使用移位寄存器以外的依次选择电路也完全没有问题。

另外,也可以是使用有完全驱动内置有源矩阵基片的液晶显示装置,上述完全驱动内置有源矩阵基片不仅内置有扫描线驱动电路还内置有数据线驱动电路。像素开关元件也不仅使用N型晶体管,还可以使用P型晶体管以及互补式传输栅电极,并且,也可以不使用多晶硅而使用非晶硅薄膜晶体管。另外,也可以是在晶体硅晶片上装有像素开关元件以及驱动电路的有源矩阵基片,而不是在绝缘基片上形成薄膜晶体管。

另外,作为液晶显示装置也可以是反射型或半透射型,而不是如实施

例的透射型，也可以使其设为投影用的光阀而不是直视型。进一步可以不仅如实施例地使用常白模式，也使用常黑模式。特别是这种场合作为液晶的取向模式也可以使用垂直取向模式（VA）或横电场开关模式（IPS）。后者的场合，其共用电极仅在有源矩阵基片 101 上来形成。

另外还有，不仅液晶显示装置的扫描线驱动电路，还有在下述的扫描线驱动电路中也能够应用本发明，上述的扫描线驱动电路是有机 EL 显示装置、场发射显示装置等的扫描线驱动电路以及使用有源矩阵的光学传感器、接触式传感器等的扫描线驱动电路。

图 1

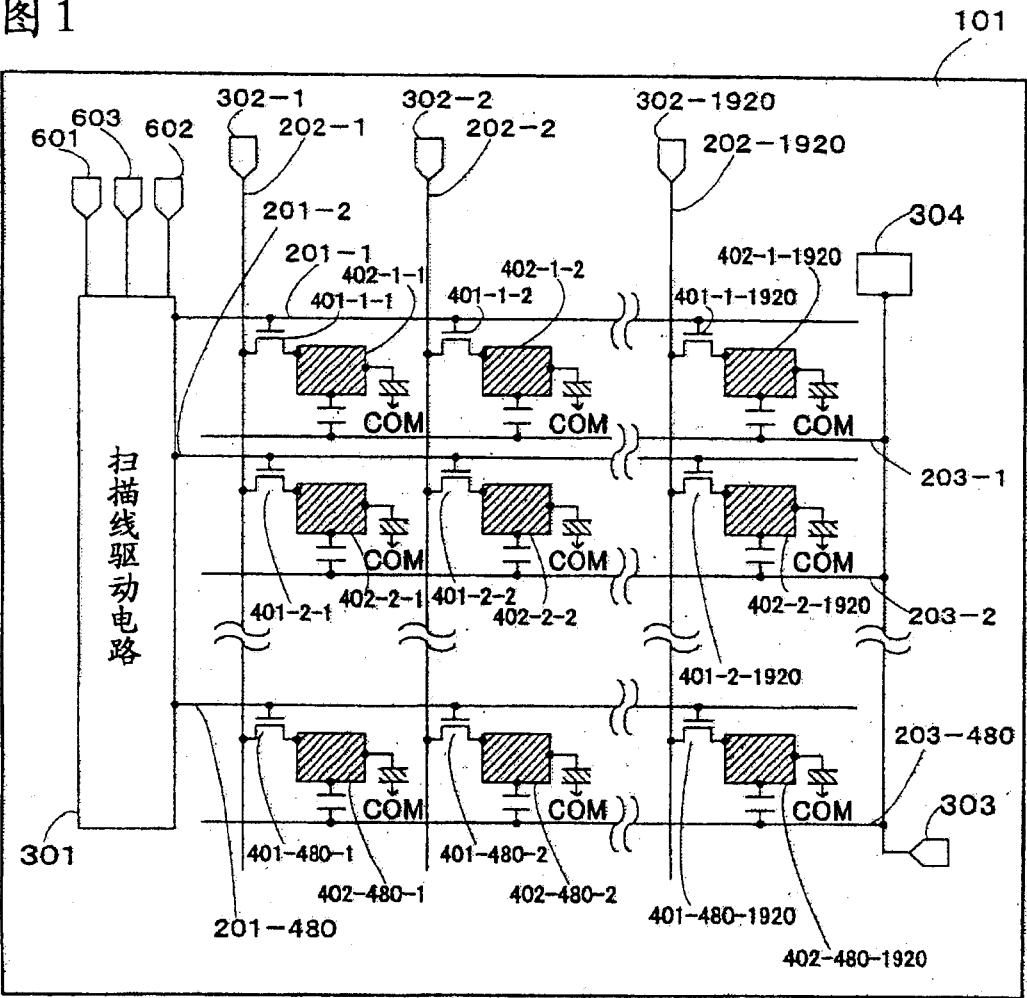


图 2

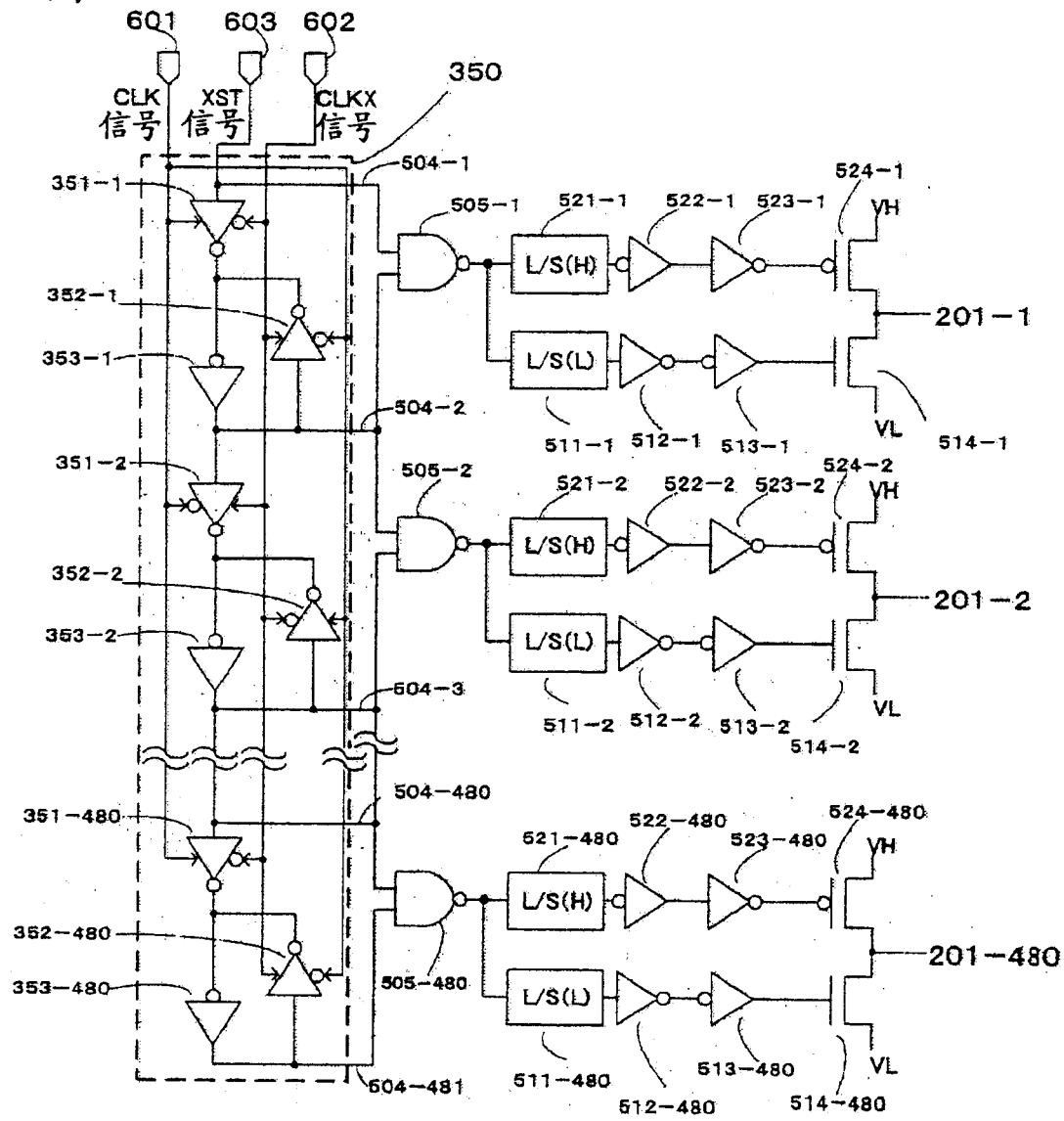


图 5

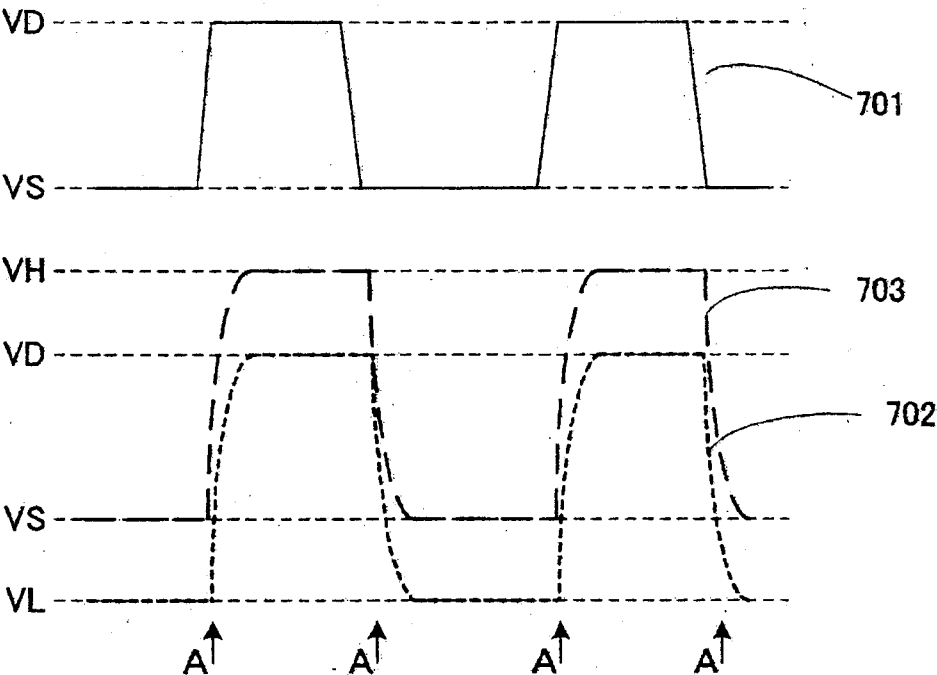


图 6

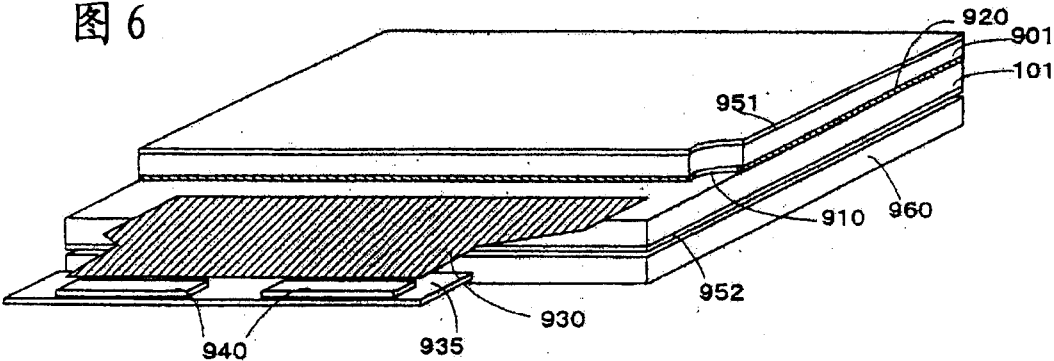
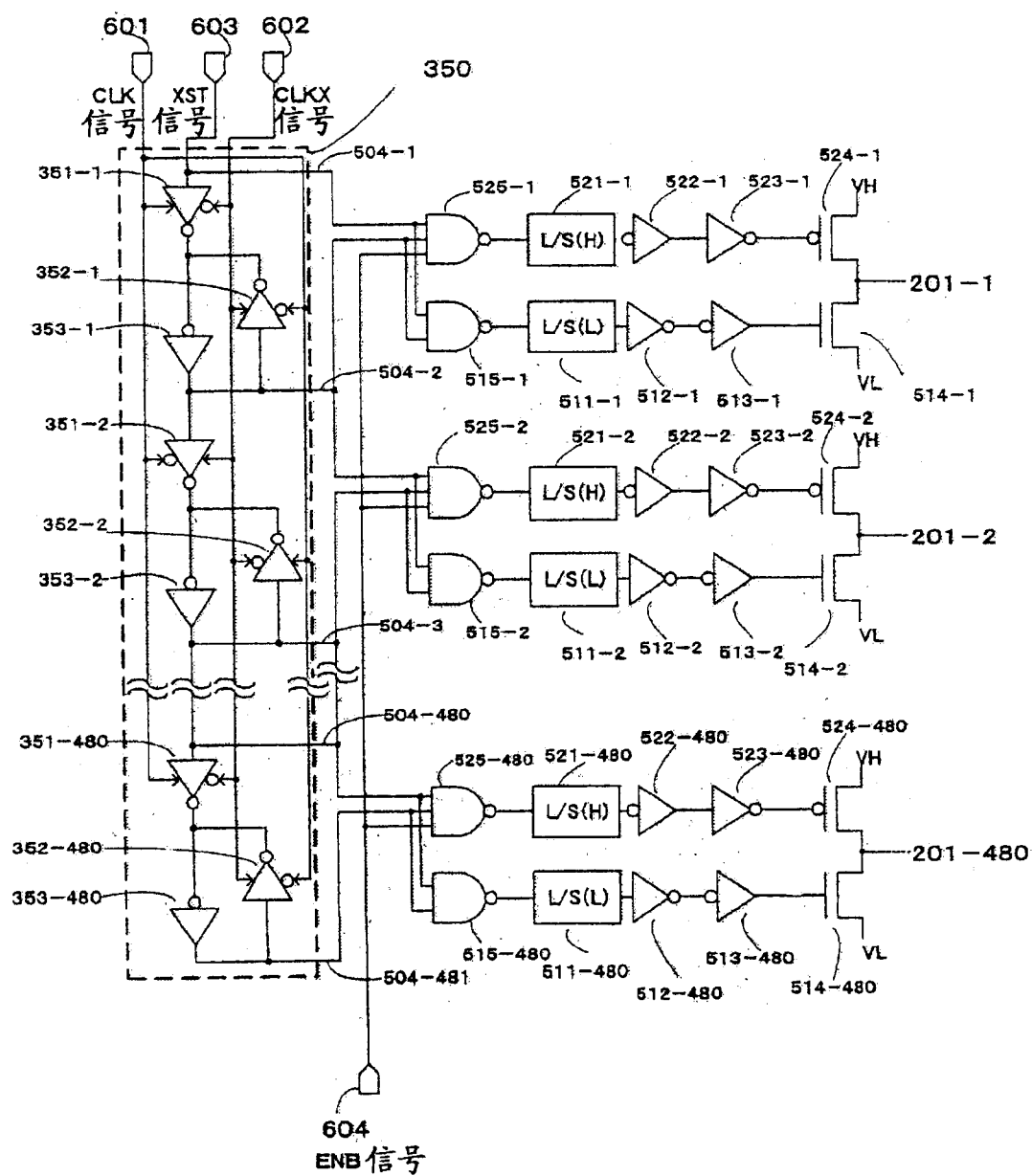


图 7



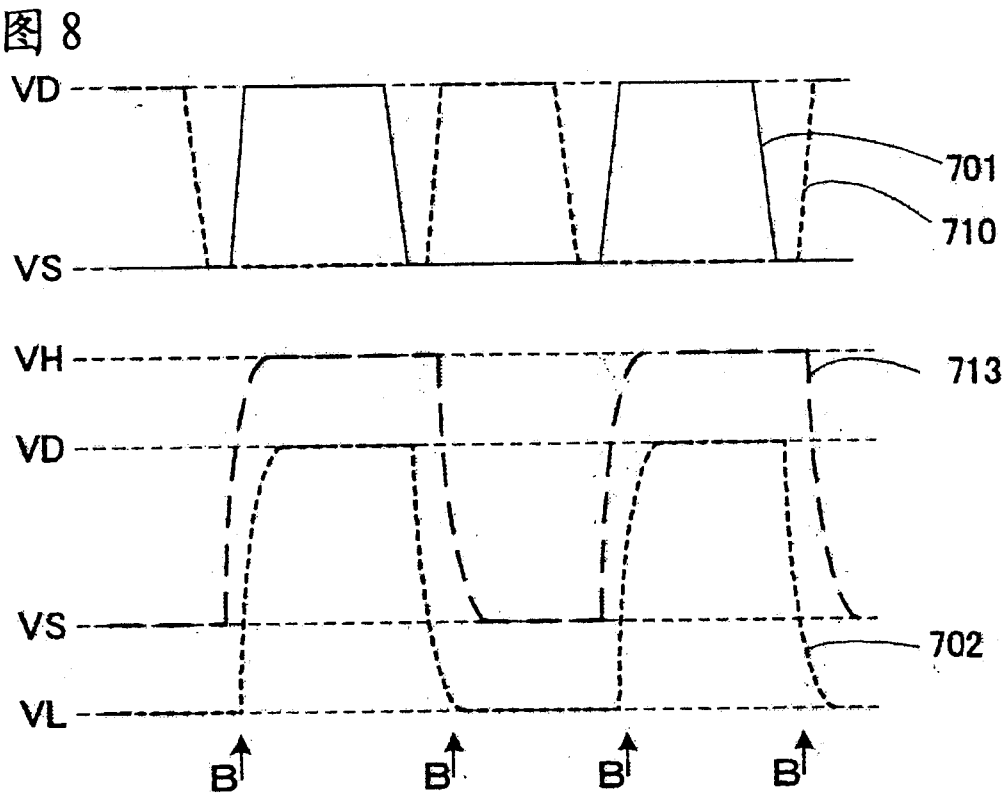


图 9

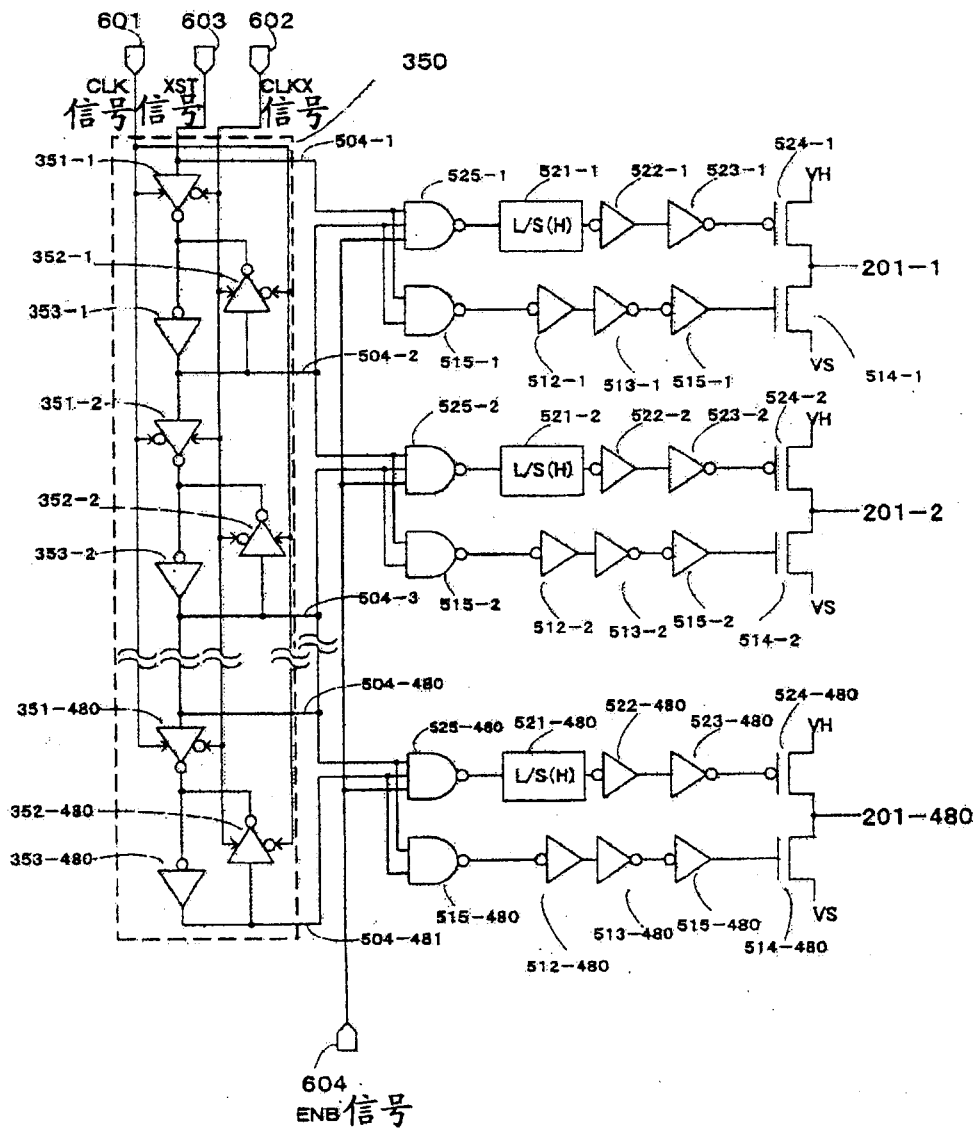


图 10

