

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5084177号  
(P5084177)

(45) 発行日 平成24年11月28日(2012.11.28)

(24) 登録日 平成24年9月14日(2012.9.14)

(51) Int. Cl. F I  
 HO 1 L 29/786 (2006.01) HO 1 L 29/78 6 2 3 Z  
 HO 1 L 21/336 (2006.01) HO 1 L 29/78 6 2 6 C  
 HO 1 L 29/78 6 2 7 D

請求項の数 8 (全 21 頁)

(21) 出願番号 特願2006-151723 (P2006-151723)  
 (22) 出願日 平成18年5月31日(2006.5.31)  
 (65) 公開番号 特開2007-13129 (P2007-13129A)  
 (43) 公開日 平成19年1月18日(2007.1.18)  
 審査請求日 平成21年3月10日(2009.3.10)  
 (31) 優先権主張番号 特願2005-159633 (P2005-159633)  
 (32) 優先日 平成17年5月31日(2005.5.31)  
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000153878  
 株式会社半導体エネルギー研究所  
 神奈川県厚木市長谷398番地  
 (72) 発明者 鶴目 卓也  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内  
 (72) 発明者 堀越 のぞみ  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内

審査官 竹口 泰裕

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項1】

第1の基板上の第1の絶縁層と、  
 前記第1の絶縁層上のトランジスタと、  
 前記トランジスタ上の第2の絶縁層と、  
 前記第2の絶縁層に設けられた開口部を介して、前記トランジスタのソース又はドレインの一方に接続された第1の導電層と、  
 前記第1の導電層上の第3の絶縁層と、  
 前記第3の絶縁層上の第2の基板と、を有し、  
 前記トランジスタは、半導体層と、第2の導電層と、前記半導体層と前記第2の導電層  
 の間に設けられた第4の絶縁層とを有し、  
 前記第1の絶縁層、前記第2の絶縁層、前記第3の絶縁層及び前記第4の絶縁層の少なく  
 とも1つは、前記トランジスタと重ならないように設けられた段差部を有し、  
 前記段差部は、前記トランジスタと重ならない領域に、亀裂を進行させることを特徴と  
 する半導体装置。

10

【請求項2】

第1の基板上の第1の絶縁層と、  
 前記第1の絶縁層上のトランジスタと、  
 前記トランジスタ上の第2の絶縁層と、  
 前記第2の絶縁層に設けられた開口部を介して、前記トランジスタのソース又はドレイン

20

ンの一方に接続された第 1 の導電層と、  
 前記第 1 の導電層上の第 3 の絶縁層と、  
 前記第 3 の絶縁層上の第 2 の基板と、を有し、  
 前記トランジスタは、半導体層と、第 2 の導電層と、前記半導体層と前記第 2 の導電層  
 の間に設けられた第 4 の絶縁層とを有し、  
 前記第 1 の導電層と前記第 2 の導電層の少なくとも一方と同じ層に、前記トランジスタ  
 と重ならないように設けられた第 3 の導電層を有し、  
前記第 3 の導電層は、前記トランジスタと重ならない領域に、亀裂を進行させる形状で  
 あることを特徴とする半導体装置。

【請求項 3】

10

第 1 の基板上の第 1 の絶縁層と、  
 前記第 1 の絶縁層上のトランジスタと、  
 前記トランジスタ上の第 2 の絶縁層と、  
 前記第 2 の絶縁層に設けられた開口部を介して、前記トランジスタのソース又はドレイ  
 ンの一方に接続された第 1 の導電層と、  
 前記第 1 の導電層上の第 3 の絶縁層と、  
 前記第 3 の絶縁層上の第 2 の基板と、を有し、  
 前記トランジスタは、第 1 の半導体層と、第 2 の導電層と、前記第 1 の半導体層と前記  
 第 2 の導電層の間に設けられた第 4 の絶縁層とを有し、  
 前記第 1 の半導体層と同じ層に、前記トランジスタと重ならないように設けられた第 2  
 の半導体層を有し、  
前記第 2 の半導体層は、前記トランジスタと重ならない領域に、亀裂を進行させる形状  
 であることを特徴とする半導体装置。

20

【請求項 4】

請求項 2 において、前記第 3 の導電層は、多角形状であることを特徴とする半導体装置  
 。

【請求項 5】

請求項 3 において、前記第 2 の半導体層は、多角形状であることを特徴とする半導体装  
 置。

【請求項 6】

30

請求項 1 乃至請求項 5 のいずれか一項において、  
 前記トランジスタは、亀裂と重ならない領域に設けられていることを特徴とする半導体  
 装置。

【請求項 7】

請求項 1 乃至請求項 6 のいずれか一項において、前記第 1 の基板の厚さは、100 μm  
 以下であることを特徴とする半導体装置。

【請求項 8】

請求項 1 乃至請求項 7 のいずれか一項において、前記第 1 の基板と前記第 2 の基板は、  
 それぞれ、可撓性を有することを特徴とする半導体装置。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置に関する。半導体装置は、トランジスタを含むものに相当する。

【背景技術】

【0002】

近年、トランジスタを含む半導体装置の開発が進められている。このような半導体装置の  
 うち、ガラス基板の上に剥離層を形成し、剥離層上にトランジスタを形成し、次に、フッ化  
 ハロゲン等のエッチング剤を用いて、剥離層を除去する技術がある（例えば、特許文献 1  
 参照）。

50

【特許文献1】特許第3406727号

【発明の開示】

【発明が解決しようとする課題】

【0003】

特許文献1に記載の技術を用いて、基板からトランジスタを分離し、可撓性を有する基板（例えばフィルム）を用いてトランジスタを封止すると、可撓性を有する半導体装置を提供することができる。また、上記の技術とは異なり、トランジスタが設けられた基板を研削研磨することにより、可撓性を有する半導体装置を提供することができる。

【0004】

このような、可撓性を有する半導体装置は、外部から力が加えられたり、曲げたりすると、半導体装置を含むトランジスタに亀裂が発生することがあった。そして、亀裂がトランジスタに達して、トランジスタが損傷したり、破壊したりすることがあった。

10

【0005】

亀裂80は、段差がある領域81を通過して進行する傾向（図8（A）（B）（C）（D）参照）があった。段差の発生は、2つの要因に大別される。1つは、絶縁表面を有する基板82上に、第1の層83と第2の層84が積層されている場合において、第1の層83に選択的に開口部86が設けられていることを要因とする（図8（C）参照）。そして、第1の層83に開口部86が設けられていることにより、第2の層84に、凹部が形成されていることを要因とする。もう1つは、基板82と第2の層84の間に、選択的に第1の層83が設けられていることを要因とする（図8（D）参照）。

20

【0006】

また、層85の上面の形状が多角形状である場合、亀裂80は、層85の角の部分87を通過して進行する傾向があった（図8（E）（F）参照）。特に、角の部分87が90度以下の鋭角である場合、亀裂80は、角の部分87を通過して進行する傾向が強かった。

【0007】

本発明は、亀裂が段差の領域を通過して進行する傾向や、亀裂が多角形状の層の角の部分を通る傾向があることを活用して、亀裂が進行する領域を、トランジスタが設けられた領域以外に制御することにより、トランジスタの損傷、破壊の発生を抑制することができる半導体装置を提供することを課題とする。

【課題を解決するための手段】

30

【0008】

本発明の半導体装置は、第1の基板上に設けられた第1の絶縁層と、第1の絶縁層上に設けられたトランジスタと、トランジスタを覆う第2の絶縁層と、第2の絶縁層に設けられた開口部を介して、トランジスタのソース領域又はドレイン領域に接続された導電層と、導電層を覆う第3の絶縁層と、第3の絶縁層上に設けられた第2の基板とを有する。トランジスタは、半導体層と、第4の絶縁層と、第2の導電層とを有する。第4の絶縁層は、半導体層と第2の導電層の間に設けられている。

【0009】

上記の半導体装置において、トランジスタと重ならない領域において、第1の絶縁層、第2の絶縁層、第3の絶縁層及び第4の絶縁層から選択された一つ又は複数は、段差部を有することを特徴とする。段差部は、各絶縁層に開口部を設けることにより生じたものである。

40

【0010】

また、トランジスタと重ならない領域において、第1の導電層と第2の導電層の一方又は両方と同じ層に、第3の導電層が設けられていることを特徴とする。また、トランジスタと重ならない領域において、第1の半導体層と同じ層に、第2の半導体層が設けられていることを特徴とする。

【0011】

本発明の半導体装置は、開口部、第3の導電層又は第2の半導体層を設けることにより、段差部の領域を設けて、亀裂が進行する領域をトランジスタと重ならない領域（トランジ

50

スタと重なる領域以外)にする。そして、トランジスタの損傷、破壊の発生を抑制する。

【0012】

つまり、段差部は、トランジスタと重ならない領域に、亀裂を進行させる。また、段差部は、トランジスタと重なる領域への亀裂の進行を防止する形状であることが好ましい。

【0013】

なお、亀裂は、半導体装置に物理的な力が印加されるときに発生する。物理的な力が印加されるときとは、外部から力が加わるときであり、例えば、基板とトランジスタを分離するときなどに相当する。物理的な力が印加されるタイミングは、特に制約されず、例えば、半導体装置を作製する作製工程、半導体装置が完成した後などに相当する。なお、基板とトランジスタを分離する分離工程は、特に亀裂が発生しやすい。そのため、分離工程を含む半導体装置の作製方法に、本発明を適用することは有効である。

10

【0014】

また、亀裂は、横方向である平面方向、縦方向である断面方向の一方または両方に発生する。

【0015】

また、上記構成の本発明の半導体装置において、第3の導電層と第2の半導体層の一方又は両方は、多角形状であることを特徴とする。亀裂は、多角形状の層の角の部分を通る傾向がある。特に、多角形状の層の内角が90度以下の鋭角である場合、亀裂は、角の部分を通る傾向が強い。従って、第3の導電層、第2の半導体層を多角形状にすることにより、亀裂が進行する領域を、より確実に制御することができる。

20

【0016】

つまり、第3の導電層、第2の半導体層は、トランジスタと重ならない領域に、亀裂を進行させる形状である。また、第3の導電層、第2の半導体層は、トランジスタと重なる領域に、亀裂を進行させることを防止する形状(トランジスタと重なる領域への亀裂の進行を防止する形状)である。

【0017】

また、上記構成の本発明の半導体装置において、第1の基板と第1の絶縁層の間に設けられた保護層を有することを特徴とする。また、第3の絶縁層と第2の基板の間に設けられた保護層を有することを特徴とする。

【0018】

上記特徴により、半導体装置は曲がりにくくなるため、亀裂の発生を抑制することができる。また、外部からの作用により、半導体装置が曲がったとしても、トランジスタに与えられる衝撃を弱め、トランジスタの損傷、破壊の発生を抑制することができる。また、有害な気体の侵入、水の侵入、不純物元素の侵入を抑制し、トランジスタの損傷、破壊の発生を抑制することができる。

30

【0019】

また、第1の基板は、ガラス基板又はシリコン基板であり、なおかつ、第1の基板の厚さは、100 $\mu\text{m}$ 以下、好ましくは50 $\mu\text{m}$ 以下であることを特徴とする。または、第1の基板と第2の基板は、可撓性を有する基板であることを特徴とする。可撓性を有する基板とは、例えば、ポリエチレン等からなるフィルムに相当する。上記特徴により、可撓性を有する半導体装置を提供することができる。

40

【0020】

上記の記載では、段差部は、各絶縁層に開口部を設けることにより生じたものであるが、本発明はこの構成に制約されない。段差部は、半導体層または導電層の一方または両方に開口部を設けることにより生じたものであってもよい。つまり、段差部は、絶縁層、半導体層および導電層から選択された1つまたは複数に開口部を設けることにより生じたものであってもよい。

【発明の効果】

【0021】

本発明は、段差部の領域や多角形状の層を設けることにより、亀裂が進行する領域を、ト

50

ランジスタと重ならない領域（トランジスタと重なる領域以外）にして、トランジスタの損傷、破壊の発生を抑制することができる。

【発明を実施するための最良の形態】

【0022】

本発明の実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同じものを指す符号は異なる図面間で共通して用いる。

（実施の形態1）

【0023】

本発明の半導体装置について、図1、2を参照して説明する。

【0024】

まず、本発明の半導体装置の上面構造について図1を参照して説明する。基板11上には、第1の領域71と第2の領域72が設けられている（図1（A）参照）。第1の領域71は、トランジスタ、抵抗素子、容量素子等の素子が設けられる領域である。第2の領域72は、段差部が設けられる領域である。第2の領域72は、例えば、複数のトランジスタにより構成される回路と回路の境界、ある回路の周囲、トランジスタとトランジスタの境界、あるトランジスタの周囲等に設けられる。つまり、第2の領域72は、第1の領域71内の回路と回路の間、第1の領域71の周囲、第1の領域71内のトランジスタとトランジスタの間、第1の領域71内のトランジスタの周囲等に設けられる。

【0025】

図示する構成では、第1の領域71には、複数のトランジスタを含む回路が1つ以上設けられ、第2の領域72は、第1の領域71の周囲に設けられている。なお、第2の領域72内の領域41～54は、段差部が設けられる領域である。また、領域45、46、49、50は、多角形状の層が設けられる領域である。多角形状の層は、その上面が多角形状の層である。なお、多角形状の層は、好ましくは、その内角を90度以下にするとよい。内角を90度以下にすると、亀裂が角の部分を通る傾向が強くなり、亀裂の進行の制御をより確実に行うことができるからである。

【0026】

次に、本発明の半導体装置の断面構造について説明する（図2（A）参照）。なお、図2（A）は、図1（A）の点Aから点Bまでの断面図である。

【0027】

本発明の半導体装置は、基板11と、基板11上に設けられた絶縁層12と、絶縁層12上に設けられた複数のトランジスタ13とを有する。また、複数のトランジスタ13を覆う絶縁層14と、絶縁層14に設けられた開口部を介して、複数のトランジスタ13のソース領域又はドレイン領域に接続された導電層15～18とを有する。また、導電層15～18を覆う絶縁層38と、絶縁層38上に設けられた基板19を有する。

【0028】

複数のトランジスタ13の各々は、半導体層20、ゲート絶縁層21、導電層22を有する。導電層22はゲート電極であり、半導体層20と重なるように設けられている。半導体層20は、ソース領域又はドレイン領域に相当する不純物領域23と、チャネル形成領域24とを有する。なお、複数のトランジスタ13の各々は、半導体層20上にゲート絶縁層21が設けられ、ゲート絶縁層21上に導電層22が設けられたトップゲート型、導電層22上にゲート絶縁層21が設けられ、ゲート絶縁層21上に半導体層20が設けられたボトムゲート型のどちらのタイプでもよい。

【0029】

本発明の半導体装置は、複数のトランジスタ13が設けられていない領域、つまり、複数のトランジスタ13と重ならない領域において、複数の絶縁層（絶縁層12、14、21、38）から選択された1つ又は複数に、段差部が設けられていることを特徴とする。つ

10

20

30

40

50

まり、複数の絶縁層（絶縁層12、14、21、38）から選択された1つ又は複数に、開口部が設けられていることを特徴とする。多くの場合において、開口部を設けることにより生じる段差部は、凹部である。

【0030】

図示する構成では、絶縁層12に、選択的に開口部25、26が設けられている。このように、選択的に開口部25、26を設けることにより、段差部を設けることができる。本発明は、段差部を設けることにより、亀裂が進行する領域を、複数のトランジスタ13と重ならない領域（トランジスタと重なる領域以外）にして、複数のトランジスタ13の損傷、破壊の発生を抑制することができる。

【0031】

開口部25、26の形成は、フォトリソグラフィ法、レーザービームの照射等を用いて行う。また、複数の絶縁層（絶縁層12、14、21、38）から選択された1つ又は複数に、スクリーン印刷法、液滴吐出法（例えば、インクジェット法）等を用いて、予め、選択的に形成してもよい。

【0032】

なお、上記の構成では、4層の絶縁層（絶縁層12、14、21、38）が設けられているが、本発明は、この構成に制約されない。半導体装置が含む複数の絶縁層から選択された1つ又は複数に、選択的に開口部を設ければよい。また、上記の構成では、絶縁層12、14、21、38の各々は、単層であるが、複数の層が積層された積層構造でもよい。

【0033】

また、半導体装置が含む複数の絶縁層（上記の構成では絶縁層12、14、21、38）は、珪素の酸化物、珪素の窒化物、ポリイミド、アクリル、シロキサン等を用いて形成する。シロキサンとは、例えば、シリコンと酸素との結合で骨格構造が構成され、置換基に、少なくとも水素を含む有機基（例えばアルキル基、芳香族炭化水素）、フルオロ基、又は、少なくとも水素を含む有機基とフルオロ基を用いたものである。

【0034】

次に、上記とは異なる本発明の半導体装置の断面構造について説明する（図2（B）参照）。なお、図2（B）は、図1（A）の点Aから点Bまでの断面図である。

【0035】

本発明の半導体装置は、基板11と、基板11上に設けられた絶縁層12と、絶縁層12上に設けられた複数のトランジスタ13とを有する。また、複数のトランジスタ13を覆う絶縁層14と、絶縁層14に設けられた開口部を介して、複数のトランジスタ13のソース領域又はドレイン領域に接続された導電層15～18とを有する。また、導電層15～18を覆う絶縁層27と、絶縁層27に設けられた開口部を介して、導電層15、18に接続された導電層28、29を有する。また、導電層28、29を覆う絶縁層30と、絶縁層30上に設けられた絶縁層31を有する。また、絶縁層31を覆う基板19を有する。導電層28、29は、アンテナとして機能する導電層に相当する。なお、アンテナとして機能する導電層は、1層に形成してもよいし、複数の層に渡って形成してもよい。

【0036】

本発明の半導体装置は、複数のトランジスタ13が設けられていない領域、つまり、複数のトランジスタ13と重ならない領域において、導電層15～18、導電層28、29、導電層22から選択された1つ又は複数と同じ層に、新たな導電層を設けることを特徴とする。また、複数のトランジスタ13と重ならない領域において、半導体層20と同じ層に、新たな半導体層を設けることを特徴とする。多くの場合において、新たな導電層、新たな半導体層を設けることにより生じる段差部は、凸部である。

【0037】

図示する構成では、半導体層20と同じ層に、半導体層32、33が設けられている。このように、複数のトランジスタ13が設けられていない領域に、導電層又は半導体層を設けることにより、段差部を設けることができる。本発明は、段差部を設けることにより、亀裂が進行する領域を、複数のトランジスタ13と重ならない領域（トランジスタと重な

10

20

30

40

50

る領域以外)にすることができ、複数のトランジスタ13の損傷、破壊の発生を抑制することができる。

【0038】

なお、上記の構成では、3層の導電層(導電層15~18、導電層28、29、導電層22)、1層の半導体層(半導体層20)が設けられている。そして、上記の構成では、これらの3層の導電層又は1層の半導体層から選択された1つ又は複数と同じ層に、新たに導電層又は半導体層を設けることを特徴としているが、本発明は、この構成に制約されない。本発明は、半導体装置が含む全ての導電層、半導体装置が含む全ての半導体層から選択された1つ又は複数と同じ層に、新たに導電層又は半導体層を選択的に設ければよい。

【0039】

また、上記の構成では、3層の導電層(導電層15~18、導電層28、29、導電層22)と1層の半導体層(半導体層20)から選択された1つ又は複数と同じ層に、新たに導電層又は半導体層を設けることを特徴としているが、本発明はこの構成に制約されない。複数のトランジスタ13と重ならない領域において、新たに絶縁層を選択的に設けることにより、凸部状の段差部を設けてもよい。

【0040】

なお、図2(A)に示す構成では、開口部を設けることにより段差部を設けており、図2(B)に示す構成では、導電層又は半導体層を選択的に設けることにより段差部を設けている。本発明は、これらの構成を組み合わせてもよい。

【0041】

また、図示する構成では、複数のトランジスタ13のみを形成しているが、本発明はこの構成に制約されない。基板11上に設けられる素子は、半導体装置の用途によって適宜調整するとよい。例えば、電磁波を送受信する機能をもたせた半導体装置を形成する場合、基板11上に複数のトランジスタのみ、又は基板11上に複数のトランジスタとアンテナとして機能する導電層を形成するとよい。また、データを記憶する機能をもたせた半導体装置を形成する場合、基板11上に複数のトランジスタと記憶素子(例えば、トランジスタ、メモリトランジスタ等)も形成するとよい。また、回路を制御する機能や信号を生成する機能等をもたせた半導体装置(例えば、CPU、信号生成回路等)を形成する場合、基板11上にトランジスタを形成するとよい。また、上記以外にも、必要に応じて、抵抗素子や容量素子などの他の素子を形成するとよい。

【0042】

次に、上記構成の本発明の半導体装置において、外部から与えられる力により、亀裂80が生じた場合について説明する(図1(B)参照)。亀裂80は、段差部が設けられた領域41~54を通して進行している。また、多角形状の層が設けられた領域45、46、49、50の角の部分を通して進行している。従って、段差部の領域や多角形状の層を設けることにより、亀裂が進行する領域を、トランジスタと重ならない領域(トランジスタと重なる領域以外)にして、トランジスタの損傷、破壊の発生を抑制することができる。本発明の実施の形態は、他の実施の形態、他の実施例と自由に組み合わせることができる。

(実施の形態2)

【0043】

本発明の半導体装置について、図3を参照して説明する。図3(A)(B)は、図1(A)の点Aから点Bまでの断面図である。

【0044】

本発明の半導体装置は、基板11と、基板11上に設けられた絶縁層12と、絶縁層12上に設けられた複数のトランジスタ13とを有する(図3(A)参照)。また、複数のトランジスタ13を覆う絶縁層14と、絶縁層14に設けられた開口部を介して、複数のトランジスタ13のソース領域又はドレイン領域に接続された導電層15~18とを有する。また、導電層15~18を覆う絶縁層38と、絶縁層38を覆う基板19を有する。この構成の半導体装置は、基板11と絶縁層12の間に、保護層35が設けられていること

10

20

30

40

50

を特徴とする。

【0045】

本発明の半導体装置は、基板11と、基板11上に設けられた絶縁層12と、絶縁層12上に設けられた複数のトランジスタ13とを有する(図3(B)参照)。また、複数のトランジスタ13を覆う絶縁層14と、絶縁層14に設けられた開口部を介して、複数のトランジスタ13のソース領域又はドレイン領域に接続された導電層15~18とを有する。また、導電層15~18を覆う絶縁層27と、絶縁層27に設けられた開口部を介して、導電層15、18に接続された導電層28、29を有する。また、導電層28、29を覆う絶縁層30、絶縁層30上に設けられた絶縁層31を有する。また、絶縁層31を覆う基板19を有する。この半導体装置は、基板11と絶縁層12の間に、保護層36が設けられていることを特徴とする。また、絶縁層31と基板19の間に、保護層37が設けられていることを特徴とする。

10

【0046】

保護層35~37は、導電性の材料又は絶縁性の材料からなり、好ましくは、硬度の高い材料からなる層である。硬度の高い材料とは、例えば、クロム(Cr)、イリジウム(Ir)、オスmium(Os)、シリコン(Si)、タングステン(W)、コバルト(Co)、鉄(Fe)、マンガン(Mn)、パラジウム(Pd)、白金(Pt)、炭素を含む薄膜(例えば、ダイヤモンドライクカーボン膜)等である。

【0047】

本発明の半導体装置は、保護層35~37を設けることにより、曲がりにくくなり、亀裂の発生を抑制することができる。また、外部からの作用により、半導体装置が曲がったとしても、複数のトランジスタ13に与えられる衝撃を弱め、複数のトランジスタ13の損傷、破壊の発生を抑制することができる。また、有害な気体の侵入、水の侵入、不純物元素の侵入を抑制し、トランジスタの損傷、破壊の発生を抑制することができる。

20

【0048】

なお、図3(A)に示す構成では、1つの保護層35が設けられており、図3(B)に示す構成では、2つの保護層36、37が設けられているが、本発明はこの構成に制約されない。また、より強度を高めるために、複数の保護層を積層して設けてもよい。また、保護層は、選択的に設けてもよい。例えば、複数のトランジスタ13が設けられた領域のみに保護層を設けてもよい。

30

【0049】

なお、保護層が導電性の材料からなる場合、保護層と複数のトランジスタ13の間、保護層と導電層15~18の間に保持容量が発生してしまう。そこで、保持容量の値を小さくするために、保護層と複数のトランジスタ13の間に設けられる絶縁層、保護層と導電層15~18の間に設ける絶縁層は、低誘電率の材料(例えば、シロキサン、有機樹脂等)を用いるとよい。また、保護層と複数のトランジスタ13の間に設けられる絶縁層、保護層と導電層15~18の間に設ける絶縁層は、膜厚を厚く形成するとよい。そうすると、保護層との間に発生する保持容量の値を小さくすることができる。本発明の実施の形態は、他の実施の形態、他の実施例と自由に組み合わせることができる。

(実施の形態3)

40

【0050】

本発明の半導体装置の作製方法について、図4、5を参照して説明する。

【0051】

まず、絶縁表面を有する基板61の一表面に、剥離層62を形成する(図4(A)参照)。基板61は、ガラス基板、シリコン基板、石英基板等に相当する。好適には、基板61として、ガラス基板やプラスチック基板を用いるとよい。ガラス基板やプラスチック基板は、1辺が1メートル以上のものを作成することが容易であり、また、四角形状等の所望の形状のものを作成することが容易であるからである。そのため、例えば、四角形状で、1辺が1メートル以上のガラス基板やプラスチック基板を用いると、生産性を大幅に向上させることができる。このような利点は、円形で、最大で直径が30センチ程度のシリコ

50

ン基板を用いる場合と比較すると、大きな優位点である。なお、ガラス基板として、ガラスエポキシ基板を用いてもよい。

【 0 0 5 2 】

剥離層 6 2 は、スパッタリング法やプラズマ C V D 法等により、タングステン ( W )、モリブデン ( M o )、チタン ( T i )、タンタル ( T a )、ニオブ ( N b )、ニッケル ( N i )、コバルト ( C o )、ジルコニウム ( Z r )、亜鉛 ( Z n )、ルテニウム ( R u )、ロジウム ( R h )、パラジウム ( P d )、オスmium ( O s )、イリジウム ( I r )、珪素 ( S i ) 等から選択された元素または前記元素を主成分とする合金材料若しくは化合物材料からなる層を、単層又は積層して形成する。珪素を含む層の結晶構造は、非晶質、微結晶、多結晶のいずれの場合でもよい。

10

【 0 0 5 3 】

剥離層 6 2 が単層構造の場合、好ましくは、タングステン、モリブデン、タングステンとモリブデンの混合物、タングステンの酸化物、タングステンの酸化窒化物、タングステンの窒化酸化物、モリブデンの酸化物、モリブデンの酸化窒化物、モリブデンの窒化酸化物、タングステンとモリブデンの混合物の酸化物、タングステンとモリブデンの混合物の酸化窒化物、タングステンとモリブデンの混合物の窒化酸化物のいずれかを含む層を形成する。なお、タングステンとモリブデンの混合物とは、例えば、タングステンとモリブデンの合金に相当する。

【 0 0 5 4 】

剥離層 6 2 が積層構造の場合、好ましくは、1 層目として、タングステン、モリブデン、あるいはタングステンとモリブデンの混合物を含む層を形成し、2 層目として、タングステンの酸化物、モリブデンの酸化物、タングステンとモリブデンの混合物の酸化物、タングステンの酸化窒化物、モリブデンの酸化窒化物、あるいはタングステンとモリブデンの混合物の酸化窒化物を形成する。

20

【 0 0 5 5 】

なお、剥離層 6 2 として、タングステンとタングステンの酸化物の積層構造を形成する場合、まず、剥離層 6 2 としてタングステンを含む層を形成し、その上層に、絶縁層 1 2 として、珪素の酸化物を含む層を形成することにより、タングステンを含む層と珪素の酸化物を含む層との間に、タングステンの酸化物を含む層が形成されることを活用してもよい。これは、タングステンの窒化物、タングステンの酸化窒化物、タングステンの窒化酸化物を含む層等を形成する場合も同様であり、タングステンを含む層を形成後、その上層に珪素の窒化物を含む層、酸素を含む窒化珪素層、窒素を含む酸化珪素層を形成するとよい。

30

【 0 0 5 6 】

なお、本工程では、剥離層 6 2 は、基板 6 1 の全面に設けているが、必要に応じて、基板 6 1 の全面に剥離層を設けた後に、フォトリソグラフィ法によりパターン加工して、選択的に設けてもよい。また、基板 6 1 に接するように剥離層 6 2 を形成しているが、必要に応じて、基板 6 1 に接するように下地となる絶縁層を形成し、当該絶縁層に接するように剥離層 6 2 を形成してもよい。下地となる絶縁層は、基板 6 1 からの不純物の侵入を防止するブロッキング膜として機能する。

40

【 0 0 5 7 】

次に、剥離層 6 2 を覆うように、下地となる絶縁層 1 2 を形成する。絶縁層 1 2 は、スパッタリング法やプラズマ C V D 法等により、珪素の酸化物又は珪素の窒化物を含む層を、単層又は積層で形成する。珪素の酸化物材料とは、珪素 ( S i ) と酸素 ( O ) を含む物質であり、酸化珪素、窒素を含む酸化珪素等が該当する。珪素の窒化物材料とは、珪素と窒素 ( N ) を含む物質であり、窒化珪素、酸素を含む窒化珪素等が該当する。次に、フォトリソグラフィ法を用いて、絶縁層 1 2 に選択的に開口部 2 5、2 6 を形成する。

【 0 0 5 8 】

次に、絶縁層 1 2 上に、非晶質半導体層を形成する。非晶質半導体層は、スパッタリング法、L P C V D 法、プラズマ C V D 法等により形成する。続いて、非晶質半導体層をレー

50

ザー結晶化法、RTA (Rapid Thermal Anneal) 又はファーネスアニール炉を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法とレーザー結晶化法を組み合わせた方法等により結晶化して、結晶質半導体層を形成する。その後、得られた結晶質半導体層を所望の形状にパターン加工して、結晶質の半導体層 20 を形成する。

【0059】

次に、半導体層 20 を覆うゲート絶縁層 21 を形成する。ゲート絶縁層 21 は、プラズマ CVD 法やスパッタリング法等により、珪素の酸化物又は珪素の窒化物を含む層を、単層又は積層して形成する。

【0060】

次に、ゲート絶縁層 21 上に、導電層 22 を形成する。導電層 22 は、プラズマ CVD 法やスパッタリング法等により、20 ~ 400 nm の厚さで形成する。導電層は、タンタル (Ta)、タングステン (W)、チタン (Ti)、モリブデン (Mo)、アルミニウム (Al)、銅 (Cu)、クロム (Cr) 等から選択された元素又はこれらの元素を主成分とする合金材料若しくは化合物材料で形成する。または、リン等の不純物元素をドーピングした多結晶珪素に代表される半導体材料により形成する。

【0061】

次に、フォトリソグラフィ法により、レジストからなるマスクを形成し、半導体層 20 に、イオンドープ法又はイオン注入法により、N 型を又は P 型を付与する不純物元素を添加して、不純物領域 23 とチャネル形成領域 24 を形成する。N 型を付与する不純物元素は、15 族に属する元素を用いれば良く、例えばリン (P)、砒素 (As) を用いる。また、P 型を付与する不純物元素は、例えばボロン (B) を用いる。上記工程を経て、複数のトランジスタ 13 が完成する。

【0062】

次に、ゲート絶縁層 21 と導電層 22 を覆うように、絶縁層 14 を形成する。絶縁層 14 は、プラズマ CVD 法やスパッタリング法等により、珪素、珪素の酸化物又は珪素の窒化物の無機材料を含む層や、有機樹脂などの有機材料を含む層を、単層又は積層して形成する。

【0063】

次に、フォトリソグラフィ法により、絶縁層 14 をエッチングして、不純物領域 23 を露出させる開口部を形成する。続いて、開口部を充填するように導電層を形成し、当該導電層をパターン加工して、ソース配線又はドレイン配線として機能する導電層 15 ~ 18 を形成する。導電層 15 ~ 18 は、プラズマ CVD 法やスパッタリング法等により、チタン (Ti)、アルミニウム (Al)、ネオジウム (Nd) 等から選択された元素、又はこれらの元素を主成分とする合金材料若しくは化合物材料で、単層又は積層で形成する。

【0064】

次に、導電層 15 ~ 18 を覆うように、絶縁層 38 を形成する。絶縁層 38 は、SOG (スピン オン グラス) 法や液滴吐出法等を用いて、無機材料又は有機材料により、単層又は積層で形成する。

【0065】

次に、少なくとも、剥離層 62 の一部が露出するように、フォトリソグラフィ法又はレーザービームの照射により、絶縁層 12、21、14、38 をエッチングして、開口部 63、64 を形成する (図 4 (B) 参照)。なお、この工程の際、絶縁層 12、21、14、38 だけではなく、基板 61 を切断してもよい。また、基板 61 に傷をつけて、その傷をきっかけとして、基板 61 を切断してもよい。

【0066】

次に、絶縁層 38 の表面を、基板 19 に接着させて、基板 61 から、複数のトランジスタ 13 を含む積層体を分離する (図 5 参照)。この際、露出した剥離層 62 がきっかけとなる。この分離は、剥離層 62 の内部、又は剥離層 62 と絶縁層 12 の間を境界として行われる。

10

20

30

40

50

## 【0067】

なお、上記の作製工程では、露出した剥離層62をきっかけとして、基板61から、複数のトランジスタ13を含む積層体を分離していたが、本発明はこの工程に制約されない。開口部63、64にエッチング剤を導入して、剥離層62を除去してもよい。エッチング剤は、フッ化ハロゲンを含む気体又は液体を使用する。例えば、三フッ化塩素(ClF<sub>3</sub>)、三フッ化窒素(NF<sub>3</sub>)、三フッ化臭素(BrF<sub>3</sub>)、フッ化水素(HF)がある。なお、エッチング剤として、フッ化水素を使用する場合は、剥離層62として、酸化珪素からなる層を用いる。なお、複数のトランジスタ13が設けられていた基板61は、コストの削減のために、再利用するとよい。

## 【0068】

続いて、絶縁層12の表面に基板11を設ける。その後、加熱処理と加圧処理の一方又は両方を行って、複数のトランジスタ13を含む積層体を、基板11と基板19により封止する(図1(A)参照)。

## 【0069】

基板(基体、フィルム、テープとよぶこともできる)11、19の各々は、可撓性を有する基板である。基板11、19の各々は、ポリエチレン、ポリプロピレン、ポリスチレン、AS樹脂、ABS樹脂(アクリルニトリル、ブタジエン、スチレンの三つが重合した樹脂)、メタクリル樹脂(アクリルともいう)、ポリ塩化ビニル、ポリアセタール、ポリアミド、ポリカーボネート、変性ポリフェニレンエーテル、ポリブチレンテレフタレート、ポリエチレンテレフタレート、ポリサルホン、ポリエーテルサルホン、ポリフェニレンサルファイド、ポリアミドイミド、ポリメチルペンテン、フェノール樹脂、ユリア樹脂、メラミン樹脂、エポキシ樹脂、ジアリルフタレート樹脂、不飽和ポリエステル樹脂、ポリイミド、ポリウレタン等の材料、繊維質の材料(例えば紙)からなる。基板11、19の各々は、単層の基板でもよいし、複数の層が積層した基板でもよい。また、その表面には、接着層が設けられていてもよい。接着層は、熱硬化樹脂、紫外線硬化樹脂、酢酸ビニル樹脂系接着剤、ビニル共重合樹脂系接着剤、エポキシ樹脂系接着剤、ウレタン樹脂系接着剤、ゴム系接着剤、アクリル樹脂系接着剤等の接着剤を含む層に相当する。

## 【0070】

基板11、19の各々の表面は、二酸化珪素(シリカ)の粉末により、コーティングされていてもよい。コーティングにより、高温で高湿度の環境下においても防水性を保つことができる。また、その表面は、インジウム錫酸化物等の導電性材料によりコーティングされていてもよい。コーティングした材料が静電気をチャージし、薄膜集積回路を静電気から保護することができる。また、その表面は、炭素を主成分とする材料(例えば、ダイヤモンドカーボン)によりコーティングされていてもよい。コーティングにより強度が増し、半導体装置の劣化や破壊を抑制することができる。また、基板11、19は、基材の材料(例えば樹脂)と、二酸化珪素や導電性材料や炭素を主成分とする材料とを混ぜ合わせた材料により形成してもよい。

## 【0071】

基板11、19による複数のトランジスタ13の封止は、基板11、19の各々の表面の層、又は基板11、19の各々の表面の接着層を加熱処理によって溶かすことにより行われる。また必要に応じて、加圧処理を行って接着される。

## 【0072】

基板11、19が可撓性を有すると、薄型、軽量で、曲げることが可能であるためデザイン性に優れた半導体装置を提供することができる。そうすると、フレキシブルな形状の加工が容易であるために、様々な物品に固定することが容易であり、多種多様な分野で活用することができる。

## 【0073】

なお、基板11、19の一方又は両方にアンテナとして機能する導電層を設けてもよい。そして、基板11、19により複数のトランジスタ13を含む積層体を封止する際、基板11、19上の導電層と、複数のトランジスタ13とを電氣的に接続させるようにしても

10

20

30

40

50

よい。この際、複数のトランジスタ13を含む積層体には、露出された接続用の導電層を設けておく。そして、封止する際に、前記接続用の導電層と、基板11、19上の導電層とが接するようにする。そうすると、電磁波の送受信が可能な半導体装置を提供することができる。本発明の実施の形態は、他の実施の形態、他の実施例と自由に組み合わせることができる。

(実施の形態4)

【0074】

本発明の半導体装置の作製方法について、図6、7を参照して説明する。

【0075】

基板61の一方の面上に絶縁層67を形成する(図6(A)参照)。次に、絶縁層67上に、絶縁層12、複数のトランジスタ13、絶縁層14を形成する。次に、絶縁層14に設けられた開口部を介して、複数のトランジスタ13のソース領域又はドレイン領域に接続された導電層15~18を形成する。次に、絶縁層14と導電層15~18を覆うように、絶縁層38を形成する。次に、必要に応じて、絶縁層38上に、保護を目的としたフィルムや絶縁層をさらに設ける。

10

【0076】

次に、基板61の他方の面を、研削装置65を用いて研削する。好適には、基板61の厚さが100 $\mu\text{m}$ 以下となるまで研削する。一般的に、この研削工程では、基板61が固定されたステージと研削装置65の一方又は両方を回転させて、基板61の表面を研削する。研削装置65とは、例えば、砥石に相当する。研削工程の後には、必要に応じて、ゴミを除去するための洗浄工程、乾燥工程の一方又は両方を行う。

20

【0077】

次に、研削した基板61の他方の面を、研磨装置66を用いて、研磨する(図6(B)参照)。好適には、基板61の厚さが50 $\mu\text{m}$ 以下、好ましくは20 $\mu\text{m}$ 以下、より好ましくは5 $\mu\text{m}$ 以下となるまで研磨する。この研磨工程も、上記の研削工程と同様に、基板61が固定されたステージと研磨装置66の一方又は両方を回転させて、基板61の表面を研磨する。研磨装置66とは、例えば、研磨パッド、研磨砥粒(例えば、酸化セリウム等)に相当する。研磨工程の後には、必要に応じて、ごみを除去するための洗浄工程、乾燥工程の一方又は両方を行う。

30

【0078】

次に、切断装置68により、基板61、絶縁層67、12、21、14、38を切断し、基板61と複数のトランジスタ13を含む積層体を複数形成する(図7(A)参照)。次に、必要に応じて、基板61と複数のトランジスタ13を含む積層体を封止する(図7(B)参照)。この封止は、具体的には、基板61の表面に基板11、絶縁層38の表面に基板19を設けて、加熱処理と加圧処理の一方又は両方を行う。切断装置68は、例えば、レーザー照射装置、スクライブ装置に相当する。

【0079】

上記の工程を経た本発明の半導体装置は、基板61を有することを特徴とする。上記特徴により、有害な気体の侵入、水の侵入、不純物元素の侵入を抑制することができる。従って、信頼性を向上させることができる。また、本発明の半導体装置は、100 $\mu\text{m}$ 以下の厚さの基板61を有することを特徴とする。上記特徴により、可撓性をもたせた半導体装置を提供することができる。本発明の実施の形態は、他の実施の形態、他の実施例と自由に組み合わせることができる。

40

【実施例1】

【0080】

本発明の半導体装置の構成について、図9を参照して説明する。本発明の半導体装置100は、演算処理回路101、記憶回路103、アンテナ104、電源回路109、復調回路110、変調回路111を有する。半導体装置100は、アンテナ104と電源回路109を必須の構成要素としており、他の要素は、半導体装置100の用途に従って、適宜設けられる。

50

## 【0081】

演算処理回路101は、復調回路110から入力される信号に基づき、命令の解析、記憶回路103の制御、外部に送信するデータの変調回路111への出力などを行う。

## 【0082】

記憶回路103は、記憶素子を含む回路と、データの書き込みやデータの読み出しを制御する制御回路を有する。記憶回路103には、少なくとも、半導体装置自体の識別番号が記憶されている。識別番号は、他の半導体装置と区別するために用いられる。また、記憶回路103は、有機メモリ、DRAM(Dynamic Random Access Memory)、SRAM(Static Random Access Memory)、FeRAM(Ferroelectric Random Access Memory)、マスクROM(Read Only Memory)、PROM(Programmable Read Only Memory)、EPROM(Electrically Programmable Read Only Memory)、EEPROM(Electrically Erasable Programmable Read Only Memory)及びフラッシュメモリから選択された一種又は複数種を有する。有機メモリは、一对の導電層間に有機化合物を含む層が挟まれた構造を有する。有機メモリは、構造が単純であるため、作成工程を簡略化することができ、費用を削減することができる。また、有機メモリは、構造が単純であるために、積層体の面積を小型化することが容易であり、高集積化を容易に実現することができる。また、有機メモリは不揮発性であり、電池を内蔵する必要がないという長所がある。従って、記憶回路103として、有機メモリを用いることが好ましい。

10

20

## 【0083】

アンテナ104は、リーダ/ライタ112から供給された搬送波を、交流の電気信号に変換する。また、変調回路111により、アンテナ104に負荷変調が加えられる。電源回路109は、アンテナ104が変換した交流の電気信号を用いて電源電圧を生成し、各回路に電源電圧を供給する。

## 【0084】

復調回路110は、アンテナ104が変換した交流の電気信号を復調し、復調した信号を、演算処理回路101に供給する。変調回路111は、演算処理回路101から供給される信号に基づき、アンテナ104に負荷変調を加える。

30

## 【0085】

リーダ/ライタ112は、アンテナ104に加えられた負荷変調を、搬送波として受信する。また、リーダ/ライタ112は、搬送波を半導体装置100に送信する。なお、搬送波とは、リーダ/ライタ112が発する電磁波である。

## 【0086】

上記の通り、無線で電磁波を送受信する機能を有する本発明の半導体装置は、RFID(Radio Frequency Identification)、RFチップ、RFタグ、ICチップ、ICタグ、ICラベル、無線チップ、無線タグ、電子チップ、電子タグ、無線プロセッサ、無線メモリと呼ばれる。本実施例は、他の実施の形態と自由に組み合わせることができる。

40

## 【実施例2】

## 【0087】

本発明の半導体装置90は、電磁波の送信と受信ができるという機能を活用して、様々な物品、様々なシステムに用いることができる。物品とは、例えば、鍵(図10(A)参照)、紙幣、硬貨、有価証券類、無記名債券類、証書類(運転免許証や住民票等)、書籍類、容器類(シャーレ等、図10(B)参照)、装身具(鞆や眼鏡等、図10(C)参照)、包装用容器類(包装紙やボトル等、図10(D)参照)、記録媒体(ディスクやビデオテープ等)、乗物類(自転車等)、食品類、衣類、生活用品類、電子機器(液晶表示装置、EL表示装置、テレビジョン装置、携帯端末等)等である。本発明の半導体装置は、上記のような様々な形状の物品の表面に貼り付けたり、埋め込んだりして、固定される。

50

## 【0088】

また、システムとは、物流・在庫管理システム、認証システム、流通システム、生産履歴システム、書籍管理システム等であり、本発明の半導体装置を用いることにより、システムの高機能化、多機能化、高付加価値化を図ることができる。例えば、本発明の半導体装置を身分証明証の内部に設けておき、なおかつ、建物の入り口などに、リーダ/ライタ121を設けておく(図10(E)参照)。リーダ/ライタ121は、各人が所有する身分証明証内の認証番号を読み取り、その読み取った認証番号に関する情報を、コンピュータ122に供給する。コンピュータ122は、リーダ/ライタ121から供給された情報に基づき、入室又は退室を許可するか否かを判断する。このように、本発明の半導体装置を用いることにより、セキュリティが確保され、高機能化、高付加価値化を実現した入退室管理システムを提供することができる。本実施例は、他の実施の形態、他の実施例と自由に組み合わせることができる。

10

## 【実施例3】

## 【0089】

本実施例では、トランジスタの作製方法について、図11~13を参照して説明する。

## 【0090】

まず、基板551上に絶縁層552を形成する(図11(A)参照)。次に、絶縁層552上に絶縁層553を形成する。次に、絶縁層553上に、半導体層554を形成する。次に、半導体層554上にゲート絶縁層555を形成する。

## 【0091】

半導体層554は、例えば、以下の作製工程を経て形成する。まず、スパッタリング法、LPCVD法、プラズマCVD法等により非晶質半導体層を形成する。続いて、非晶質半導体層をレーザー結晶化法、RTA法(Rapid Thermal Anneal)又はファーンズアニール炉を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法とレーザー結晶化法を組み合わせた方法等により結晶化して、結晶質半導体層を形成する。その後、得られた結晶質半導体層を所望の形状にパターン加工して形成する。

20

## 【0092】

好ましくは、半導体層554は、熱処理を伴った結晶化法と、連続発振レーザー若しくは10MHz以上の周波数で発振するレーザービームを照射する結晶化法とを組み合わせ形成するとよい。連続発振レーザー若しくは10MHz以上の周波数で発振するレーザービームを照射することで、結晶化された半導体層554の表面を平坦なものとすることができる。また、半導体層554の表面を平坦化することにより、ゲート絶縁層555を薄膜化することができる。また、ゲート絶縁層555の耐圧を向上させることができる。

30

## 【0093】

また、ゲート絶縁層555は、半導体層554に対し、プラズマ処理を行うことにより、表面を酸化又は窒化することで形成してもよい。例えば、He、Ar、Kr、Xeなどの希ガスと、酸素、酸化窒素、アンモニア、窒素、水素などの混合ガスを導入したプラズマ処理で形成してもよい。この場合のプラズマの励起は、マイクロ波の導入により行うことが好ましい。マイクロ波の導入により行うと、低電子温度で高密度のプラズマを生成することができるからである。そして、この高密度プラズマで生成された酸素ラジカル(OHラジカルを含む場合もある)や窒素ラジカル(NHラジカルを含む場合もある)によって、半導体層554の表面を酸化又は窒化することにより、ゲート絶縁層555を形成することができる。つまり、このような高密度プラズマを用いた処理により、1~20nm、代表的には5~10nmの絶縁層が、半導体層554の表面に形成される。この場合の反応は、固相反応であるため、当該絶縁層と半導体層554との界面準位密度はきわめて低くすることができる。

40

## 【0094】

このような、高密度プラズマ処理は、半導体層(結晶性シリコン、或いは多結晶シリコン)を直接酸化(若しくは窒化)するため、該半導体層の表面に形成されるゲート絶縁層の

50

厚さのばらつきをきわめて小さくすることができる。また、結晶性シリコンの結晶粒界において、異常に酸化反応をさせることがない。すなわち、ここで示す高密度プラズマ処理で、半導体層 554 の表面を固相酸化することにより、結晶粒界において異常に酸化反応をさせることなく、均一性が良く、界面準位密度が低いゲート絶縁層 555 を形成することができる。

#### 【0095】

なお、ゲート絶縁層 555 は、高密度プラズマ処理によって形成される絶縁層のみを用いてもよいし、それに加えて、プラズマや熱反応を利用した CVD 法で酸化シリコン、窒素酸化シリコン、窒化シリコンなどの絶縁層を堆積し、積層させても良い。いずれにしても、高密度プラズマで形成した絶縁層をゲート絶縁層 555 の一部又は全部に含むトランジスタは、特性のばらつきを小さくすることができる。

10

#### 【0096】

また、連続発振レーザー若しくは 10 MHz 以上の周波数で発振するレーザービームを照射しながら、一方向に走査して結晶化させた半導体層 554 は、そのビームの走査方向に結晶が成長する特性がある。その走査方向をチャンネル長方向（チャンネル形成領域が形成されたときにキャリアが流れる方向）に合わせてトランジスタを配置し、なおかつ、ゲート絶縁層の作製方法に上記の方法を採用することにより、特性ばらつきが小さく、しかも電界効果移動度が高いトランジスタを得ることができる。

#### 【0097】

なお、絶縁層 552、553、半導体層 554、ゲート絶縁層 555 等は、プラズマ処理を用いて形成する場合がある。このようなプラズマ処理は、電子密度が  $1 \times 10^{11} \text{ cm}^{-3}$  以上であり、プラズマの電子温度が 1.5 eV 以下で行うことが好ましい。より詳しくは、電子密度が  $1 \times 10^{11} \text{ cm}^{-3}$  以上  $1 \times 10^{13} \text{ cm}^{-3}$  以下で、プラズマの電子温度が 0.5 eV 以上 1.5 eV 以下で行うことが好ましい。

20

#### 【0098】

プラズマの電子密度が高密度であり、被処理物（例えば、絶縁層 552、553、半導体層 554、ゲート絶縁層 555 等）付近での電子温度が低いと、被処理物に対するプラズマによる損傷を防止することができる。また、プラズマの電子密度が  $1 \times 10^{11} \text{ cm}^{-3}$  以上と高密度であるため、プラズマ処理を用いて、被照射物を酸化または窒化することによって形成される酸化物または窒化物は、CVD 法やスパッタ法等により形成された薄膜と比較して膜厚等が均一性に優れ、且つ緻密な膜を形成することができる。また、プラズマの電子温度が 1.5 eV 以下と低いため、従来のプラズマ処理や熱酸化法と比較して低温で酸化または窒化処理を行うことができる。たとえば、ガラス基板の歪点よりも 100 度以上低い温度でプラズマ処理を行っても十分に酸化または窒化処理を行うことができる。

30

#### 【0099】

次に、ゲート絶縁層 555 上に、導電層 501、導電層 503 を積層して形成する。導電層 501、導電層 503 の各々は、タングステン、クロム、タンタル、窒化タンタル、モリブデン等の金属や前記金属を主成分とする合金もしくは化合物を用いて形成する。なお、導電層 501 と導電層 503 は、互いに異なる材料を用いて形成する。具体的には、導電層 501 と導電層 503 は、後に行うエッチング工程において、エッチングレートに差が生じる材料を用いて形成する。

40

#### 【0100】

次に、導電層 503 上に、レジストからなるマスク 506 を形成する。マスク 506 は、遮光膜と半透膜を含む露光マスクを用いて形成される。このマスクの具体的な構成については後述する。

#### 【0101】

次に、マスク 506 を用いて、導電層 503 をエッチングして、マスク 507 と導電層 504 を形成する（図 11 (B) 参照）。マスク 506 は、電界で加速されたイオンによりスパッタされ、2 つのマスク 507 に分割され、かつ、離れて配置される。次に、マスク

50

507と導電層504を用いて、導電層501をエッチングして、導電層502を形成する(図11(C)参照)。

【0102】

次に、マスク507と導電層504を選択的にエッチングして、マスク508と導電層505を形成する(図11(D)参照)。マスク508は、電界で加速されたイオンによりスパッタされ、サイズが縮小される。この工程では、基板側に印加するバイアス電圧を調節することにより、導電層502がエッチングされないようにする。

【0103】

次に、半導体層554に、一導電型を付与する不純物元素を添加して、第1の濃度の不純物領域509、516、517を形成する(図12(A)参照)。この際、導電層502、505を用いて、自己整合的に、半導体層554に不純物元素を添加する。

10

【0104】

次に、半導体層554に、一導電型を付与する不純物元素を添加して、第2の濃度の不純物領域510、511を形成する(図12(B)参照)。なお、導電層505と重なる半導体層554には、一導電型を付与する不純物元素が添加されない。従って、導電層505と重なる半導体層554は、チャンネル形成領域として機能する。以上の工程を経て、薄膜トランジスタ520が完成する。

【0105】

次に、薄膜トランジスタ520を覆うように、絶縁層512、513を形成する(図12(C)参照)。次に、絶縁層512、513に設けられた開口部を介して、第2の濃度の不純物領域510、511に接続された導電層514、515を形成する。

20

【0106】

上記の工程では、厚さが異なる複雑な形状のマスク506を用いて、導電層501、503をエッチングすることを特徴とする。マスク506を用いることにより、離れて配置されたマスク507を形成することができる。そして、2つのチャンネル形成領域の間隔を狭くすることができる。具体的には、2つのチャンネル形成領域の間隔を2 $\mu$ m未満とすることができる。従って、2つ以上のゲート電極を有するマルチゲート型の薄膜トランジスタを形成する場合に、その占有面積を縮小することができる。従って、高集積化を実現し、高精細な半導体装置を提供することができる。

【0107】

30

次に、マスク506を形成する方法について、図13を参照して説明する。図13(A)は、露光マスクの一部を拡大した上面図である。また、図13(B)は、図13(A)に対応する露光マスクの一部の断面図と、基板551を含む積層体の断面図である。

【0108】

露光マスクは、透光性の基板560と、遮光膜561、562と、半透膜563を有する。遮光膜561、562は、クロム、タンタル、CrNx(xは正の整数)などの金属膜からなる。半透膜563は、露光波長に対して材料を適宜選択して形成され、例えば、TasixOy(x、yは正の整数)、CrOxNy(x、yは正の整数)、CrFxOy(x、yは正の整数)、MosixNy(x、yは正の整数)、MosixOy(x、yは正の整数)を用いればよい。半透膜563は、補助パターンとして機能する。

40

【0109】

上記の構成の露光マスクを用いて、レジストマスクの露光を行うと、露光されない領域521と露光された領域522とに大別される。この状態で、現像処理を行うと、露光された領域522のレジストが除去され、図11(A)に示すような形状のマスク506が形成される。本実施例は、他の実施の形態、他の実施例と自由に組み合わせることができる。

【図面の簡単な説明】

【0110】

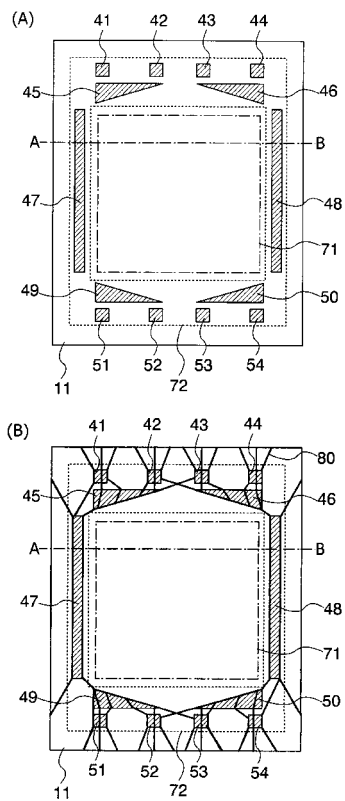
【図1】本発明の半導体装置を示す図。

【図2】本発明の半導体装置を示す図。

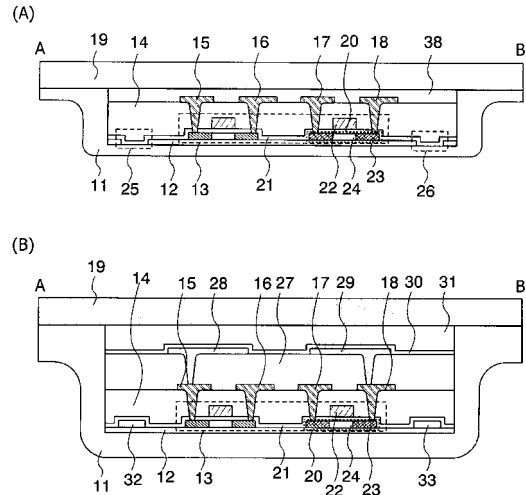
50

- 【図 3】本発明の半導体装置を示す図。
- 【図 4】本発明の半導体装置を示す図。
- 【図 5】本発明の半導体装置を示す図。
- 【図 6】本発明の半導体装置を示す図。
- 【図 7】本発明の半導体装置を示す図。
- 【図 8】本発明の半導体装置を示す図。
- 【図 9】本発明の半導体装置を示す図。
- 【図 10】本発明の半導体装置を示す図。
- 【図 11】トランジスタの作製方法を説明するための図。
- 【図 12】トランジスタの作製方法を説明するための図。
- 【図 13】トランジスタの作製方法を説明するための図。

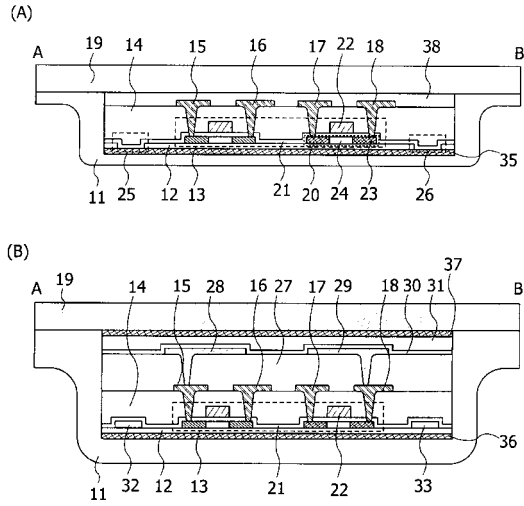
【図 1】



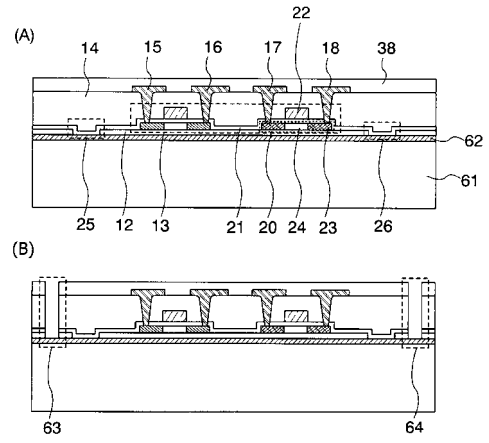
【図 2】



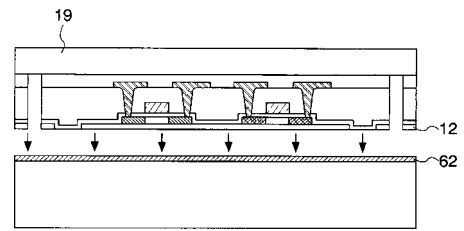
【図3】



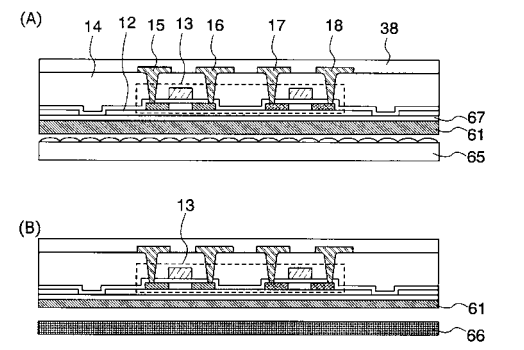
【図4】



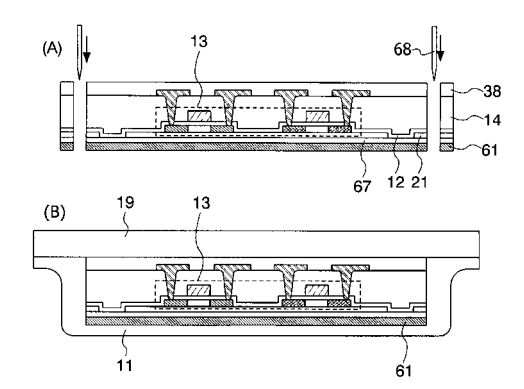
【図5】



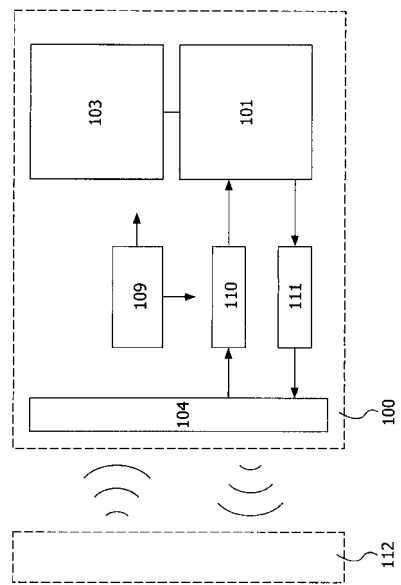
【図6】



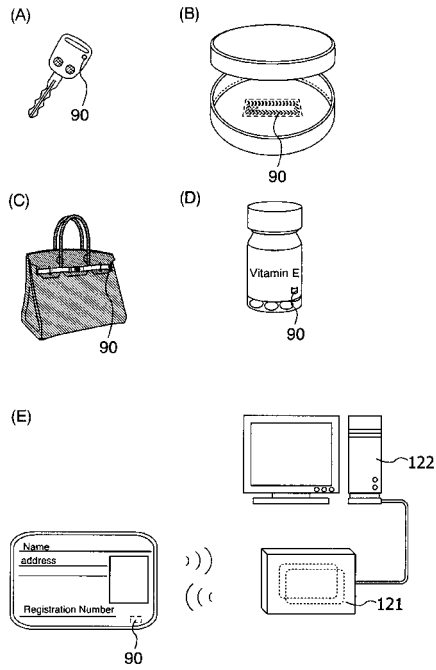
【図7】



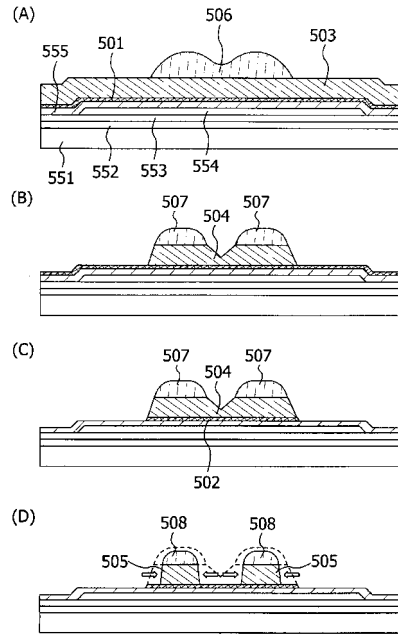
【図9】



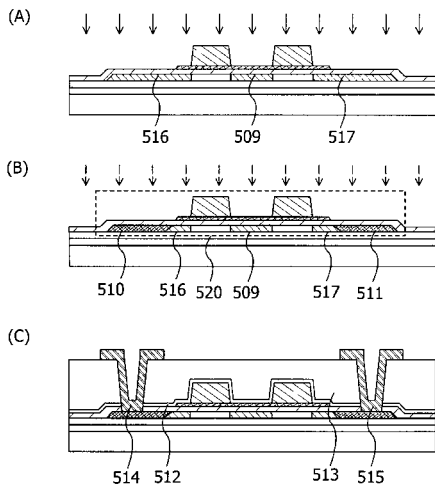
【 図 1 0 】



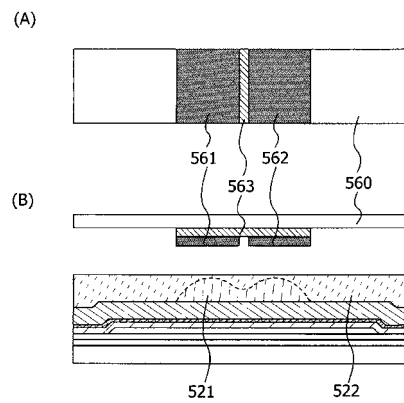
【 図 1 1 】



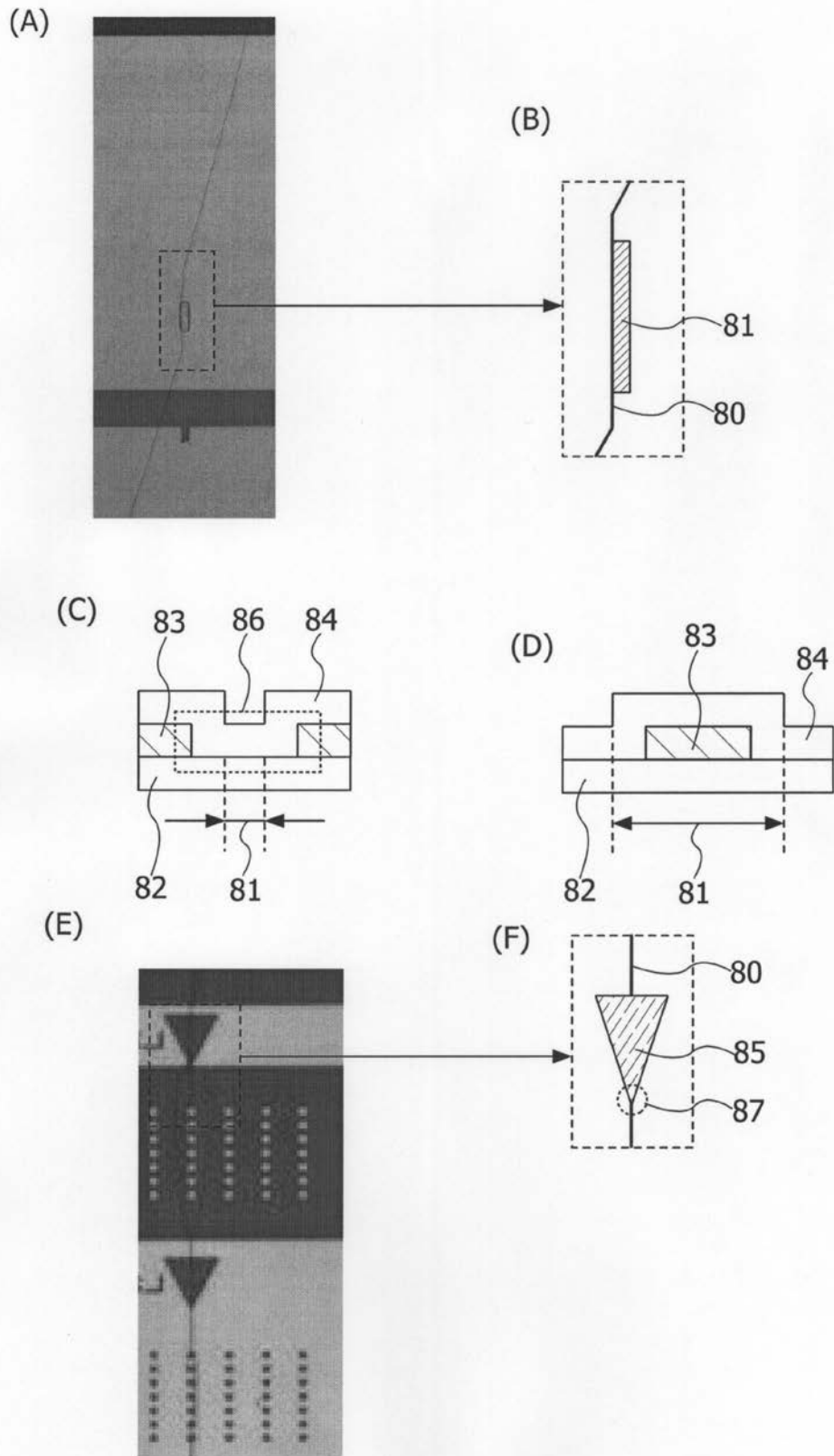
【 図 1 2 】



【 図 1 3 】



【 図 8 】



---

フロントページの続き

(56)参考文献 特開2001-290439(JP,A)  
特開2005-135978(JP,A)

(58)調査した分野(Int.Cl., DB名)  
H01L 21/33、29/786