發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

顯示裝置及電子裝置

DISPLAY DEVICE AND ELECTRONIC DEVICE

【技術領域】

本發明係有關於一種半導體裝置、顯示裝置、發光裝置或它們的製造方法。本發明尤其有關於一種具有如下電路的半導體裝置、顯示裝置、發光裝置或它們的製造方法，該電路係使用將具有透光性的半導體膜用於通道形成區的薄膜電晶體所構成。本發明尤其有關於一種具有如下電路的半導體裝置、顯示裝置、發光裝置或它們的製造方法，該電路係使用將氧化物半導體膜用於通道形成區的薄膜電晶體所構成。

【先前技術】

作爲以液晶顯示裝置爲代表的顯示裝置的切換元件，廣泛地使用將非晶矽等的矽層用作爲通道層的薄膜電晶體（TFT）。雖然使用非晶矽的薄膜電晶體的場效應遷移率低，但是使用非晶矽的薄膜電晶體具有可以對應於玻璃基板的大面積化的優點。

另外，近年來，藉由使用顯現半導體特性的金屬氧化物來製造薄膜電晶體，並將該薄膜電晶體應用於電子裝置

或光學裝置的技術受到注目。例如，已知金屬氧化物中的氧化鎢、氧化錫、氧化銦、氧化鋅等顯現半導體特性。其中將由這種金屬氧化物所構成的透明半導體層使用做爲通道形成區的薄膜電晶體已被揭示（例如，參照專利文獻1）。

另外，正在研究如下技術：使用具有透光性的氧化物半導體層來形成電晶體的通道層，並且還使用具有透光性的透明導電膜來形成閘極電極、源極電極、汲極電極，以提高孔徑比（例如，參照專利文獻2）。

藉由提高孔徑比，光利用效率得以提高，而可以實現顯示裝置的省電化及小型化。另一方面，從顯示裝置的大型化、對可攜式設備的應用的觀點而言，要求孔徑比的提高和進一步的耗電量的減少。

另外，作爲對電光元件的透明電極的金屬輔助佈線，已知如下佈線，即在透明電極之上側或在透明電極之下側以使金屬輔助佈線與透明電極重疊的方式設置來實現與透明電極的導通的佈線（例如，參照專利文獻3）。

另外，已知如下結構：使用ITO、SnO_2等的透明導電膜形成設置在主動矩陣基板上的附加電容電極，並且接觸於附加電容電極地設置由金屬膜所構成的輔助佈線，以降低附加電容電極的電阻（例如，參照專利文獻4）。

另外，在使用非晶氧化物半導體膜的場效電晶體中，作爲形成閘極電極、源極電極及汲極電極的各個電極的材料，可以使用氧化銦錫（ITO）、氧化銦鋅、ZnO、SnO_2

等的透明電極、Al、Ag、Cr、Ni、Mo、Au、Ti、Ta 等的金屬電極或包括它們的合金的金屬電極等。已知層疊兩個以上之由上述材料所構成的膜來降低接觸電阻或者提高介面強度的技術（例如，參照專利文獻 5）。

另外，作爲使用非晶氧化物半導體的電晶體的源極電極、汲極電極、閘極電極、輔助電容電極的材料，可以使用銦（In）、鋁（Al）、金（Au）、銀（Ag）等的金屬、氧化銦（In_2O_3）、氧化錫（SnO_2）、氧化鋅（ZnO）、氧化鎘（CdO）、氧化銦鎘（$CdIn_2O_4$）、氧化鎘錫（Cd_2SnO_4）、氧化鋅錫（Zn_2SnO_4）等的氧化物材料。另外，已知作爲閘極電極、源極電極和汲極電極的材料既可以相同又可以不同（例如，參照專利文獻 6 和 7）。

另一方面，爲了減少耗電量，探討了在像素內配置有記憶體的顯示裝置（例如，參照專利文獻 8 和 9）。另外，在專利文獻 8 和 9 的顯示裝置中使用反射光之像素電極。

[專利文獻 1]日本專利申請案公開第 2004-103957 號公報

[專利文獻 2]日本專利申請案公開第 2007-81362 號公報

[專利文獻 3]日本專利申請案公開平第 2-82221 號公報

[專利文獻 4]日本專利申請案公開平第 2-310536 號公

報

[專利文獻 5]日本專利申請案公開第 2008-243928 號公報

[專利文獻 6]日本專利申請案公開第 2007-109918 號公報

[專利文獻 7]日本專利申請案公開第 2007-115807 號公報

[專利文獻 8]日本專利申請案公開第 2001-264814 號公報

[專利文獻 9]日本專利申請案公開第 2003-076343 號公報

【發明內容】

本發明的一個實施例模式的目的之一在於提供一種關於具有記憶體的像素的技術。或者，本發明的一個實施例模式的另一目的在於提高像素的孔徑比。

注意，多個目的的記載並不妨礙其他目的的存在。另外，本發明的一個實施例模式不必達成上述所有目的。

例如，本發明的一個實施例模式是一種顯示裝置，包括：具有控制影像信號的輸入的功能的第一電路；具有保持影像信號的功能的第二電路；具有控制向顯示元件供應的電壓的極性的功能的第三電路；以及具有像素電極的顯示元件。利用本實施例而可以提供具備記憶體的像素。另外，在該實施例中，第一至第三電路可以使用具有透光性

的材料來予以構成，並且也可以將像素電極配置在第一至第三電路的上方。

或者，本發明的一個實施例模式是一種顯示裝置，包括：具有第一開關的第一電路；第二電路，該第二電路包括藉由所述第一開關而被輸入信號的第一電容器、第二電容器以及輸入端子電連接到所述第一電容器且輸出端子電連接到所述第二電容器的反相器；第三電路，該第三電路包括控制端子電連接到所述第一電容器的第二開關以及控制端子電連接到所述第二電容器的第三開關；以及包括電連接到所述第二開關及所述第三開關的像素電極的顯示元件。利用本實施例而可以提供具備記憶體的像素。

在上述實施例中，也可以具有第一至第三佈線。在該結構例子中，第一佈線藉由第一開關電連接到所述第一電容器，反相器的輸入端子電連接到第一電容器，反相器的輸出端子電連接到第二電容器，第一電容器電連接到第二開關的控制端子，第二電容器電連接到第三開關的控制端子，第二佈線藉由第二開關以及第三開關而被連接到第三佈線。

在上述實施例中，第一至第三開關、第一和第二電容器以及反相器可以使用具有透光性的材料來予以構成。另外，像素電極可以配置在第一至第三開關、第一和第二電容器以及反相器的上方。

在上述本發明的各實施例中，可以使用各種方式的開關作爲開關。作爲開關的一個例子，可以使用電氣開關或

機械開關等。換言之，開關只要可以控制電流即可，而不侷限於特定的開關。作爲開關的一個例子，有電氣晶體（例如，雙極電晶體、MOS 電晶體等）、二極體（例如，PN 二極體、PIN 二極體、肖特基二極體、金屬-絕緣體-金屬（MIM）二極體、金屬-絕緣體-半導體（MIS）二極體、二極體連接的電晶體等）或組合它們的邏輯電路等。作爲機械開關的一個例子，有像數位微鏡裝置（DMD）那樣之利用 MEMS（微機電系統）技術的開關。該開關具有以機械方式而可移動的電極，並且藉由移動該電極來控制導通和非導通以實現操作。

在上述本發明的各實施例中，在使用電晶體作爲開關的情況下，由於該電晶體單僅作爲開關來操作，因此對電晶體的極性（導電類型）沒有特別限制。然而，在想要抑制截止電流的情況下，最好採用具有較小截止電流的極性的電晶體。作爲截止電流較小的電晶體的一個例子，有具有高電阻區域的電晶體或具有多重閘極結構的電晶體等。

另外，在上述本發明的各實施例中，當使用電晶體作爲開關且在該電晶體的源極電極電位接近於低電位側電源（Vss、GND、0 V 等）的電位之值的狀態下使其操作時，最好使用 N 通道電晶體作爲開關。相反地，當在該電晶體的源極電極電位接近於高電位側電源（Vdd 等）的電位之值的情況下使其操作時，最好採用 P 通道電晶體。這是因爲如下緣故：若是 N 通道電晶體，則當在源極電極接近於低電位側電源的電位的值的狀態下使其操作時，若是

P 通道電晶體，則當在源極電極接近於高電位側電源的電位的值的狀態下使其操作時，可以增大閘極-源極電極間電壓的絕對值，因此使其更精確地操作作爲開關。或者，這是因爲電晶體進行源極隨耦操作的情況較少，所以導致輸出電壓變小的情況少。

另外，在上述本發明的各實施例中，可以使用藉由利用 N 通道電晶體和 P 通道電晶體兩者而使用 CMOS 型開關作爲開關。當採用 CMOS 型開關時，因爲若 P 通道電晶體和 N 通道電晶體之其中一個電晶體導通則電流流過，因此該開關可以很準確地操作爲開關。因此，無論輸入至開關的輸入信號的電壓是高或低，都可以適當地輸出電壓。或者，由於可以降低用來使開關導通或截止的信號的電壓振幅值，所以可以減少耗電量。

另外，當將電晶體使用作爲開關時，開關有時具有輸入端子（源極電極或汲極電極的其中一者）、輸出端子（源極電極或汲極電極的另一者）、控制導通的端子（閘極）。另一方面，當將二極體使用作爲開關時，開關有時不具有控制導通的端子。因此，與將電晶體使用作爲開關的情況相比，藉由將二極體使用作爲開關可以減少用來控制端子的佈線。

在本說明書所揭示的發明中，作爲電晶體，可以使用具有各種各樣的結構的電晶體。換言之，對所使用的電晶體的結構沒有特別的限制。

在本說明書中，半導體裝置是指具有包括半導體元件

(電晶體、二極體、閘流電晶體等)的電路的裝置。但是，也可以將藉由利用半導體特性來能夠發揮其功能的所有裝置或具有半導體材料的裝置稱爲半導體裝置。在本說明書中，顯示裝置是指具有顯示元件的裝置。

在本說明書中，驅動裝置是指具有半導體元件、電路、電子電路的裝置。例如，控制從源極信號線到像素內的信號輸入的電晶體（有時稱爲選擇電晶體、切換電晶體等）、將電壓或電流供應到像素電極的電晶體、將電壓或電流供應到發光元件的電晶體等是驅動裝置的一個例子。再者，將信號供應到閘極信號線的電路（有時稱爲閘極驅動器、閘極線驅動電路等）、將信號供應到源極信號線的電路（有時稱爲源極驅動器、源極線驅動電路等）等是驅動裝置的一個例子。

此外，可以組合顯示裝置、半導體裝置、照明裝置、冷卻裝置、發光裝置、反射裝置以及驅動裝置等，並且這些裝置也包括在本發明的實施例中。例如，顯示裝置有時具有半導體裝置及發光裝置。或者，半導體裝置有時具有顯示裝置及驅動裝置。

此外，在本發明的各實施例中，可以在同一基板（例如，玻璃基板、塑膠基板、單晶基板或 SOI 基板等）上形成爲了實現預定的功能而需要的所有電路。像這樣，可以減少部件數來降低成本或減少與電路部件的連接數來提高可靠性。

此外，也可以不在同一基板之上形成爲了實現預定的

功能而需要的所有電路。換言之，可以將爲了實現預定的功能而需要的電路的一部分形成在一個基板上，而將爲了實現預定的功能而需要的電路的另一部分形成在其他基板上。例如，將爲了實現預定的功能而需要的電路的一部分形成在玻璃基板上，而將爲了實現預定的功能而需要的電路的另一部分形成在單晶基板（或 SOI 基板）上。然後，可以將形成有爲了實現預定的功能而需要的電路的另一部分的單晶基板（也稱爲 IC 晶片）藉由 COG（玻璃覆晶封裝）連接到玻璃基板，並且將該 IC 晶片配置在玻璃基板上。或者，也可以使用 TAB（捲帶式自動接合）、COF（薄膜上晶片安裝）、SMT（表面組裝技術）或印刷基板等將 IC 晶片連接到玻璃基板。

在本說明書中，明確地記載爲“X 和 Y 連接”的情況包括如下情況：X 和 Y 電連接的情況；X 和 Y 在功能上連接的情況；以及 X 和 Y 直接連接的情況。在此，X 和 Y 爲物件（例如，裝置、元件、電路、佈線、電極、端子、導電膜、層等）。因此，預定的連接關係還包括附圖或本文所示的連接關係以外的連接關係，而不侷限於如附圖或本文所示的連接關係。

作爲 X 和 Y 電連接的情況的一個例子，可以在 X 和 Y 之間連接一個以上的能夠電連接 X 和 Y 的元件（例如，開關、電晶體、電容器、電感器、電阻器、二極體等）。

作爲 X 和 Y 在功能上連接的一個例子，也可以在 X

和 Y 之間連接有一個以上的能夠在功能上連接 X 和 Y 的電路（例如，邏輯電路（反相器、NAND 電路、NOR 電路等）、信號轉換電路（例如，DA 轉換電路、AD 轉換電路、γ校正電路等）、電位位準轉換電路（例如，電源電路（升壓電路、降壓電路等）、改變信號的電位位準的位準偏移電路等）、電壓源、電流源、切換電路、放大電路（例如，能夠增大信號振幅或電流量等的電路、運算放大器、差動放大電路、源極隨耦器電路、緩衝電路等）、信號產生電路、儲存電路、控制電路等）。另外，作爲一個例子，即使在 X 與 Y 之間夾置有其他電路，也能夠看作 X 和 Y 在功能上連接，只要從 X 輸出的信號傳輸到 Y。

另外，明確地記載爲“X 和 Y 電連接”的情況包括如下情況：X 和 Y 電連接（亦即，X 和 Y 連接且在其中間夾置有其他元件或其他電路）的情況；X 和 Y 在功能上連接（亦即，X 和 Y 在功能上連接且在其中間夾置有其他電路）的情況；以及，X 和 Y 直接連接（亦即，X 和 Y 連接且其中間不夾置有其他元件或其他電路）的情況。總之，明確地記載“電連接”的情況與只是簡單地記載“連接”的情況相同。

在本說明書中，當明確記載爲單數時最好是單數。但是，在此情況下，也可以是複數。同樣地，當明確記載爲複數時最好是複數。但是，在此情況下，也可以是單數。

在本申請案的附圖中，有時爲了清楚起見，誇大尺寸、層的厚度或區域。因此，不一定侷限於該尺度。附圖

示出示意性的理想例子，而不侷限於附圖所示的形狀或值等。例如，可以包括製造技術或誤差等所引起的形狀變化、雜訊或定時偏差等所引起的信號、電壓或電流的變化等。

此外，在很多情況下，術語用來描述特定的實施例模式或實施例等。但是，本發明的一個實施例模式不應該被解釋爲受限於術語的解釋。

另外，沒有定義的詞句（包括術語或學術用語等科技詞句）可以表示與所屬技術領域的技術人員所理解的一般意思相同的意思。由詞典等定義的詞語最好解釋爲不與有關技術的背景產生矛盾的意思。

另外，第一、第二、第三等詞句是用來有區分地描述各種因素、構件、區域、層、領域等的詞句。因此，第一、第二、第三等詞句不限定因素、構件、區域、層、領域等的順數及個數。再者，例如，可以使用“第二”或“第三”等替換“第一”。

另外，“上”、“上方”、“下”、“下方”、“橫”、“右”、“左”、“斜”、“裏邊”、“前邊”、“內”、“外”或“中”等表示空間配置的詞句在很多情況下用來以附圖簡單地示出某種因素或特徵和其他因素或特徵的關聯。但是，不侷限於此，這些表示空間配置的詞句除了附圖所描述的方向以外還可以包括其他方向。例如，明確地記載“在 X 之上 Y”的情況不侷限於 Y 存在於 X 之上的情況。附圖中的結構可以反轉或者轉動

180°，所以還可以包括 Y 存在於 X 之下的情況。如此，“上”這詞句除了“上”的方向以外還可以包括“下”的方向。但是，不侷限於此，附圖中的裝置可以轉動爲各種方向，所以“上”這詞句除了“上”及“下”這些方向以外還可以包括“横”、“右”、“左”、“斜”、“裏邊”、“前邊”、“內”、“外”或“中”等的其他方向。換言之，可以根據情況適當地進行解釋。

此外，明確地記載爲“在 X 的上面形成有 Y”或“在 X 上形成有 Y”的情況不侷限於 Y 直接接觸地形成在 X 的上面的情況。還包括不直接接觸的情況，亦即，在 X 和 Y 之間夾置有其他物件的情況。這裏，X 和 Y 是物件（例如，裝置、元件、電路、佈線、電極、端子、導電膜、層等）。

因此，例如，明確地記載爲“在層 X 的上面（或層 X 上）形成有層 Y”的情況包括如下兩種情況：層 Y 直接接觸地形成在層 X 的上面的情況；以及在層 X 的上面直接接觸地形成其他層（例如，層 Z 等），並且層 Y 直接接觸地形成在所述其他層上的情況。另外，其他層（例如，層 Z 等）可以是單層或多個層。

而且，與此相同，明確地記載爲“在 X 的上方形成有 Y”的情況不侷限於 Y 直接接觸 X 的上面的情況，而還包括在 X 和 Y 之間夾有其他物件的情況。因此，例如，“在層 X 的上方形成有層 Y”的情況包括如下兩種情況：層 Y 直接接觸地形成在層 X 的上面的情況；以及在層 X

之上直接接觸地形成有其他層（例如，層 Z 等），並且層 Y 直接接觸地形成在所述其他層上的情況。此外，其他層（例如，層 Z 等）可以是單層或多個層。

另外，明確地記載爲“在 X 的上面形成有 Y”、“在 X 上形成有 Y”、或“在 X 的上方形成有 Y”的情況還包括在 X 的斜上面形成 Y 的情況。

“在 X 的下面形成有 Y”或“在 X 的下方形成有 Y”的情況與上述情況同樣。

藉由形成具有透光性的電晶體或具有透光性的電容器，即使在像素內配置電晶體、電容器，在形成有電晶體、電容器的部分中也能夠使光透射過。其結果是，可以提高像素的孔徑比。另外，藉由使用具有這些具有電晶體及具有透光性的佈線在像素內設置記憶體，可以在像素內具有記憶體並實現透射型顯示器。

另外，藉由使用電阻率低且導電率高的材料來形成連接電晶體和元件（例如，另一的電晶體）或連接電容器和元件（例如，另一的電容器）的佈線，可以降低信號波形的畸變和因佈線電阻而產生的電壓下降。

【圖式簡單說明】

在附圖中：

圖 1 是說明顯示裝置的結構例子的剖面圖；

圖 2 是說明顯示裝置的結構例子的剖面圖；

圖 3 是說明顯示裝置的結構例子的剖面圖；

圖 4 是說明顯示裝置的結構例子的剖面圖；

圖 5 是說明顯示裝置的結構例子的剖面圖；

圖 6 是說明顯示裝置的結構例子的剖面圖；

圖 7 是說明顯示裝置的結構例子的剖面圖；

圖 8 是說明顯示裝置的結構例子的剖面圖；

圖 9 是說明顯示裝置的結構例子的剖面圖；

圖 10 是說明顯示裝置的結構例子的剖面圖；

圖 11 是說明顯示裝置的結構例子的剖面圖；

圖 12 是說明顯示裝置的結構例子的剖面圖；

圖 13 是說明顯示裝置的結構例子的剖面圖；

圖 14 是說明顯示裝置的結構例子的剖面圖；

圖 15 是說明顯示裝置的結構例子的剖面圖；

圖 16 是說明顯示裝置的結構例子的剖面圖；

圖 17A 至圖 17C 是說明圖 16 的顯示裝置的操作的一個例子的電路圖；

圖 18A 至圖 18C 是說明圖 16 的顯示裝置的操作的一個例子的電路圖；

圖 19A 至圖 19C 是說明圖 16 的顯示裝置的操作的一個例子的電路圖；

圖 20A 至圖 20C 是說明圖 16 的顯示裝置的操作的一個例子的電路圖；

圖 21A 至圖 21E 是說明顯示裝置的結構例子的電路圖；

圖 22A 至圖 22D 是說明顯示裝置的結構例子的電路

圖；

圖 23 是說明顯示裝置的操作的一個例子的電路圖；

圖 24 是說明顯示裝置的操作的一個例子的電路圖；

圖 25 是說明顯示裝置的操作的一個例子的電路圖；

圖 26 是說明顯示裝置的操作的一個例子的電路圖；

圖 27 是說明顯示裝置的操作的一個例子的電路圖；

圖 28A 至圖 28D 是說明顯示裝置的結構例子的電路圖；

圖 29 是說明顯示裝置的結構例子的電路圖；

圖 30 是說明顯示裝置的結構例子的電路圖；

圖 31 是說明顯示裝置的結構例子的電路圖；

圖 32 是說明顯示裝置的結構例子的平面圖；

圖 33 是說明顯示裝置的結構例子的平面圖；

圖 34A 是說明顯示裝置的結構例子的平面圖；圖 34B 和圖 34C 是說明顯示裝置的結構例子的剖面圖；

圖 35 是說明顯示裝置的結構例子的剖面圖；

圖 36 是說明顯示裝置的結構例子的剖面圖；

圖 37A1 和圖 37A2 是說明顯示裝置的結構例子的平面圖；圖 37B 和圖 37C 是說明顯示裝置的結構例子的剖面圖；

圖 38A 至圖 38F 是說明顯示裝置的製造方法的一個例子的剖面圖；

圖 39A 至圖 39E 是說明顯示裝置的製造方法的結構例子的剖面圖；

圖 40A 至圖 40H 是說明電子裝置的結構例子的圖形；

圖 41A 至圖 41D 是說明電子裝置的結構例子的圖形；圖 41E 至圖 41H 是說明顯示裝置的應用例子的圖形；

圖 42 是說明顯示裝置的結構例子的電路圖；

圖 43 是說明顯示裝置的結構例子的電路圖。

【實施方式】

以下說明本發明的實施例模式。本說明書所記載的發明的實施例模式例如可以達成以下目的的任何一者。另外，多個目的的記載並不妨礙其他目的的存在。此外，本發明的各實施例模式不需要達成以下所有目的。

作爲目的，例如可以舉出：提供關於具備記憶體的像素的技術；提高像素的孔徑比；降低佈線電阻；降低接觸電阻；降低電壓下降；減少耗電量；提高顯示品質；降低電晶體的截止電流等。

此外，本發明的實施例模式可以藉由多種不同模式來予以實施，所屬[發明所屬之技術領域]的普通技術人員可以很容易地理解一個事實就是其模式和詳細內容在不違離本發明的宗旨及其範圍內可以被變換爲各種各樣的形式。因此，本發明不應該被解釋爲僅限定在實施例模式所記載的內容中。另外，在以下所說明的結構中，在不同附圖之間共同使用同一附圖標記表示同一部分或具有同樣功能的

部分，而省略同一部分或具有同樣功能的部分的詳細說明。

另外，在某一個實施例模式中所說明的內容（也可以是其一部分的內容）對於該實施例模式所說明的其他內容（也可以是其一部分的內容）和/或在一個或多個其他實施例模式中所說明的內容（也可以是其一部分的內容）可以進行選擇、組合或置換等。實施例模式所述的內容是在各實施例模式中在所參照的一個或多個附圖中記載的內容及以本文描述的內容。

另外，在某一個實施例模式中所參照的附圖（也可以是其一部分的附圖）對於該附圖的其他部分、該實施例模式所參照的其他附圖（也可以是其一部分的附圖）和/或在一個或多個其他實施例模式中所參照的附圖（也可以是其一部分的附圖）進行組合來可以描述其他結構例子記載的附圖。此外，可以根據在某一個實施例模式中參照的附圖或描述的本文的一部分構成其他實施例。因此，在記載有描述某個部分的附圖或本文的情況下，也揭示了以其一部分的附圖或本文描述的其他實施例。

因此，例如，可以在記載有一個或多個主動元件（例如，電晶體、二極體等）、佈線、被動元件（例如，電容器、電阻器等）、導電層、絕緣層、半導體層、有機材料、無機材料、構件、基板、模組、裝置、固體、液體、氣體、操作方法、製造方法等的附圖（例如，剖面圖、平面圖、電路圖、方塊圖、流程圖、製程圖、立體圖、立面

圖、佈置圖、時序圖、結構圖、示意圖、圖、表、光路圖、向量圖、狀態圖、波形圖、照片、化學式等）或者本文中取出其一部分而構成發明的一個實施例模式。

作爲一個例子，可以從具有 N 個（N 是整數）電路元件（例如，電晶體、電容器等）所構成的電路圖取出 M 個（M 是整數，M<N）電路元件（例如，電晶體、電容器等）來構成發明的一個實施例模式。作爲其他一個例子，可以從具有 N 個（N 是整數）層所構成的剖面圖取出 M 個（M 是整數，M<N）層來構成發明的一個實施例。作爲其他一個例子，可以從具有 N 個（N 是整數）要素所構成的流程圖取出 M 個（M 是整數，M<N）要素來構成發明的一個實施例模式。

此外，在某一個實施例模式所述的附圖或本文中記載至少一個具體例子的情況下，所屬技術領域的普通技術人員可以很容易地理解一個事實就是由上述具體例子導出該具體例子的上位概念。從而，在某一個實施例模式中所述的附圖或本文中記載至少一個具體例子的情況下，可以由該具體例子的上位概念構成本說明書所揭示之發明的一個實施例模式。

另外，至少在附圖中記載的內容（也可以是附圖中的一部分）作爲發明的一個實施例模式被揭示，並可以構成發明的一個實施例模式。因此，只要在附圖中記載某一個內容，即使不使用本文描述，就也可以根據該內容構成本說明書所揭示之發明的一個實施例模式。同樣地，可以根

據取出附圖中的一部分的附圖構成本說明書所揭示之發明的一個實施例模式。

另外，有時即使不特定主動元件（例如，電晶體、二極體等）、被動元件（例如，電容器、電阻器等）等所具有的所有元件的連接位置，所屬技術領域的普通技術人員也能夠構成發明的一個實施例模式。尤其是在可以考慮到多個端子的連接位置的情況下，該端子的連接位置不必限定於特定的部分。因此，有時藉由僅特定主動元件（例如，電晶體、二極體等）、被動元件（例如，電容器、電阻器等）等所具有的一部分的端子的連接位置，能夠構成發明的實施例模式。

另外，有時藉由至少特定某個電路的連接位置，所屬技術領域的普通技術人員能夠特定發明的實施例模式，本說明書所揭示之發明的實施例模式包括上述情況。或者，藉由至少特定某個電路的功能，所屬技術領域的普通技術人員能夠特定本說明書所揭示之發明的實施例模式。本說明書所揭示之發明的實施例模式包括上述情況。

實施例模式 1

在本實施例模式中，將說明顯示裝置。

使用圖 1 來說明本實施例模式所示的顯示裝置（也可以稱爲半導體裝置）的結構例子。顯示裝置具有多個像素。圖 1 示出一個像素的剖面結構。

在基板 101 的上方設置有電路 102、電路 103、電路

104。在該電路 102 至 104 的上方設置有絕緣層 105。在絕緣層 105 的上方設置有導電層 106。在基板 108 的上方（從圖 1 的方向而言是下方）設置有導電層 109。在導電層 106 和導電層 109 之間設置有媒體 107。可以使用媒體 107、導電層 106 及導電層 109 構成顯示元件。並且，導電層 106 可以與電路 102、電路 103 及/或電路 104 連接。可以覆蓋整個電路 102、電路 103 及/或電路 104 或它們的多個部分地配置導電層 106。但是，本實施例模式不侷限於此。

在圖 1 的結構例子中，可以不設置基板 108 和導電層 109 中的任何一者，並且可以不設置電路 102、電路 103 和電路 104 中的任何電路。

在此，作爲一個例子電路 102 具有控制是否將信號（作爲一個例子，影像信號）輸入到像素內的功能。因此，電路 102 可以具有選擇電晶體或切換電晶體。

在此，作爲一個例子，電路 103 具有保持信號的功能。亦即，電路 103 具有儲存功能。電路 103 用作爲記憶體，例如具有 DRAM、SRAM、非易失性記憶體等。並且，電路 103 還可以具有刷新電路。利用刷新電路可以刷新 DRAM 資料。因此，電路 103 可以具有反相器、時鐘反相器、電容器、類比開關等。

在此，作爲一個例子，電路 104 具有控制供給到媒體 107 的電壓的極性的功能。因此，根據媒體 107 的種類有時不設置電路 104。因此，電路 104 可以具有反相器、源

極隨耦器、類比開關等。如上所述，藉由在像素內配置記憶體，可以降低信號的改寫頻率，從而可以減少耗電量。但是，本實施例模式不侷限於此。

當電路 102 至 104 具有上述功能時，可以包括具有透光性的材料地構成電路 102、電路 103 及/或電路 104 所具有的電晶體或者佈線。例如，在電晶體中，可以包括具有透光性的材料地形成整個閘極電極、半導體層、源極電極或汲極電極或者它們的一部分。因此，即使配置電晶體或佈線也可以使光透射過。與此同樣，也可以包括具有透光性的材料地構成源極信號線、閘極信號線、電容佈線、電源線等的佈線。因此，在配置有多個像素的像素區域的大部分中可以使光通過。

另外，雖然可以包括具有透光性的材料地構成整個源極信號線、閘極信號線、電容佈線、電源線等的佈線或者它們的一部分，但是不侷限於此，而也可以包括導電率高的材料地構成整個源極信號線、閘極信號線、電容佈線、電源線等的佈線或者它們的一部分。換言之，也可以包括不具有透光性的材料構成整個源極信號線、閘極信號線、電容佈線、電源線等的佈線或者它們的一部分。例如，也可以層疊具有透光性的層和不具有透光性的層。在上述情況下，透光區域變窄而孔徑比降低，但是導電率高，因此可以降低信號畸變、電壓下降。

尤其是，在用來驅動像素的電路，例如閘極驅動器、源極驅動器、用於驅動共同電極（對置電極）的電路等中

可以包括不具有透光性的層地構成佈線及/或電晶體。在閘極驅動器、源極驅動器、共同電極（對置電極）驅動電路等中不需要使光通過。因此，藉由使用導電率高的佈線、電極構成佈線、電晶體，可以降低信號畸變、電壓下降。

另外，可以包括具有透光性的材料地形成導電層 106 或導電層 109。在此，如圖 1 所示，可以在導電層 106 下配置電路 102、電路 103 或電路 104。此時，因爲可以包括具有透光性的材料地形成電路 102、電路 103 或電路 104，所以可以提高孔徑比。或者，可以構成透射型顯示裝置。換言之，可以在像素內配置記憶體且構成透射型顯示裝置。

另外，導電層 106 及/或導電層 109 的一部分可以包括不具有透光性的材料，亦即，導電率高的材料。藉由導電層 106 的一部分包括導電率高的材料，可以在該部分中反射光。由此，可以構成半透射型顯示裝置。

另外，只要在導電層 106 的下方配置有電路 102、電路 103 和電路 104 中的至少一個，即可。或者，只要在導電層 106 的下方配置有電路 102、電路 103 或電路 104 的一部分。

另外，導電層 106 可以具有像素電極的功能。或者，導電層 109 可以具有共同電極的功能。

但是，導電層 109 不侷限於形成在基板 108 上。導電層 109 也可以形成在基板 101 之上。

另外，作爲媒體 107 的例子，有時具有液晶、有機 EL、無機 EL、電泳材料、電子粉流體（electro liquid powder）、墨粉等。根據由導電層 106 及導電層 109 供給的電壓或電流控制媒體 107 的光學特性。

雖然圖 1 示出在一個像素中設置有電路 102、電路 103、電路 104 的例子，但是本實施例模式不侷限於此。既可以設置更多的電路，又可以設置更少的電路。

另外，基板 101 或基板 108 最好是具有絕緣性的基板。作爲一個例子，可以舉出玻璃基板、塑膠基板、可撓性基板、聚對苯二甲酸乙二醇酯（PET）基板、不鏽鋼箔基板、SOI 基板、矽基板、陶瓷基板、石英基板、藍寶石基板等。也可以使用利用絕緣材料覆蓋由金屬或不鏽鋼等的導電體構成的導電基板的表面的基板。藉由作爲基板使用玻璃或塑膠，可以使光通過。或者，藉由作爲基板 101、108 使用塑膠基板或可撓性基板，可以使基板彎曲，從而可以得到不易破損的基板。

另外，也可以在基板 101 或基板 108 的表面上形成有單層或多個層的絕緣層。利用該絕緣層來可以抑制包含在基板中的雜質的擴散。

實施例模式 2

本實施例模式將說明顯示裝置。

使用圖 2 至圖 14 說明本實施例模式所示的顯示裝置（也稱爲半導體裝置）的結構例子。顯示裝置具有多個像

素。圖 2 至圖 14 示出一個像素的剖面結構。

如圖 2 所示，在基板 101 的上方配置有導電層 201a、201b。在導電層 201a、201b 的上方配置有絕緣層 202。在絕緣層 202 的上方配置有半導體層 203。在半導體層 203 或絕緣層 202 的上方配置有導電層 204a、導電層 204b 及導電層 204c。在導電層 204a、導電層 204b、導電層 204c 或半導體層 203 的上方配置有絕緣層 205。在絕緣層 205 的上方配置有導電層 206。導電層 204b 藉由形成在絕緣層 205 中的接觸孔連接到導電層 206。半導體層 203 的上側與導電層 204a、204b 的下側接觸並連接。

藉由對利用相同的沉積製程所形成的膜（單層或疊層）進行蝕刻處理而可以形成導電層 201a 及導電層 201b。此時，導電層 201a 及導電層 201b 包括大概相同的材料。同樣地，藉由對利用相同的沉積製程所形成的膜（單層或疊層）進行蝕刻處理而可以形成導電層 204a、導電層 204b 及導電層 204c。此時，導電層 204a、導電層 204b 及導電層 204c 包括大概相同的材料。

導電層 201a 可以具有電晶體 207 的閘極電極的功能。或者，導電層 201a 可以具有閘極信號線的功能。導電層 201b 可以具有電容器 208、209 的電容電極的功能。或者，導電層 201b 可以具有儲存電容線的功能。

絕緣層 202 可以具有電晶體 207 的閘極絕緣層的功能。或者，絕緣層 202 可以具有電容器 208、209 的絕緣層的功能。

導電層 204a、204b 可以具有電晶體 207 的源極電極或汲極電極的功能。或者，導電層 204a、204b 可以具有源極信號線或視頻信號線的功能。

導電層 204c 可以具有電容器 208 的電容電極的功能。或者，導電層 204c 可以具有儲存電容線的功能。

半導體層 203 可以具有電晶體 207 的主動層的功能。或者，半導體層 203 可以具有電晶體 207 的通道層的功能。或者，半導體層 203 可以具有電晶體 207 的高電阻區域的功能。或者，半導體層 203 可以具有電晶體 207 的雜質區域的功能。

導電層 206 可以具有像素電極的功能。或者，導電層 206 可以具有電容器 209 的電容電極的功能。

可以使導電層 206 對應於圖 1 所示的導電層 106。或者，可以使絕緣層 205 對應於圖 1 所示的絕緣層 105。

如上所述，可以在導電層 206 的下方配置電晶體 207、電容器 208 等。因爲電晶體 207、電容器 208 等具有透光性，所以可以提高孔徑比。或者，可以構成透射型顯示裝置。並且，可以使用電晶體 207、電容器 208、209 構成選擇電晶體、記憶體（例如，DRAM 或 SRAM）、類比開關、反相器、時鐘反相器等。

另外，因爲在電晶體 207 中在半導體層 203 的下側存在導電層 201a，所以可以將電晶體 207 稱爲底部閘極型電晶體。或者，可以將電晶體 207 稱爲反交錯型電晶體。或者，因爲在電晶體 207 中在半導體層 203 上沒有通道保

護膜，所以可以將電晶體 207 稱爲通道蝕刻型電晶體。或者，可以將電晶體 207 稱爲薄膜電晶體。

另外，電晶體、電容器的結構不侷限於圖 2 所示的結構。也可以應用其他各種各樣的結構。

例如，可以構成如下電晶體，在該電晶體中，相對於通道部，在與閘極電極相反的一側設置電極。圖 3 示出在半導體層 203 及絕緣層 205 的上方設置導電層 206a 時的像素的結構例子。可以將導電層 206a 用作爲電晶體 207 的背閘極。藉由向導電層 206a 供應與導電層 201a 不同的電位，可以使電晶體 207 的操作穩定。或者，藉由對導電層 206a 供應與導電層 201a 相同的電位，在實質上電晶體 207 的通道變爲 2 倍，從而可以在實質上提高遷移率。

另外，藉由對利用相同的沉積製程所形成的膜（單層或疊層）進行蝕刻處理而可以形成導電層 206a、206。此時，導電層 206a 和導電層 206 包括大概相同的材料。

另外，如圖 3 所示，在電容器 208 中，也可以在導電層 204c 和導電層 201c 之間設置半導體層 203a。在此，藉由對利用相同的沉積製程所形成的膜（單層或疊層）進行蝕刻處理而可以形成半導體層 203、203a。此時，半導體層 203 和半導體層 203a 包括大概相同的材料。

另外，可以使週邊電路部（例如，驅動像素的電路部）的電晶體的結構與像素部的電晶體的結構不同。作爲一個例子，可以如圖 2 所示在像素部的電晶體 207 中不設置導電層 206a，另一方面如圖 3 所示在驅動像素部的電

路的電晶體 207 中設置導電層 206a。在驅動像素部的電路中控制電晶體 207 的臨界電壓是非常重要的。但是，在像素部中，即使電晶體 207 處於常開啓狀態也有時可以使電晶體 207 操作。並且，在像素部中，藉由不設置導電層 206a，可以防止孔徑比的降低。因此，藉由像素部的電晶體 207 採用不設置導電層 206a 的結構，而驅動像素部的電路的電晶體 207 採用設置導電層 206a 的結構，可以使顯示裝置適當地操作並提高像素部的孔徑比。

但是，本實施例模式不侷限於圖 3。可以使用與導電層 206a 不同的層來構成像素。圖 4 示出其一個例子。

在絕緣層 205 和導電層 206 之間配置導電層 406a 和絕緣層 405。可以將導電層 406a 用作爲電晶體 207 的背閘極。如上所述，藉由使用與導電層 206 不同的層，可以在導電層 206 的下方配置電晶體 207 及導電層 406a。因此，藉由在像素中使用具有該結構的電晶體 207，可以提高孔徑比。

另外，藉由使用與導電層 406a 相同的層的導電膜，可以構成電容器 408。電容器 408 可以使用導電層 406b 和導電層 201c 構成。或者，電容器 409 可以使用導電層 406b 和導電層 206 構成。或者，電容器 408a 可以使用導電層 406b 和導電層 204d 構成。

藉由對利用相同的沉積製程所形成的膜（單層或疊層）進行蝕刻處理而可以形成導電層 201a 及導電層 201c。此時，導電層 201a 及導電層 201c 包括大概相同的

材料。另外，藉由對利用相同的沉積製程所形成的膜（單層或疊層）進行蝕刻處理而可以形成導電層 204a、204b、204d。此時，導電層 204a、導電層 204b 及導電層 204d 包括大概相同的材料。另外，藉由對利用相同的沉積製程所形成的膜（單層或疊層）進行蝕刻處理而可以形成導電層 406a、406b。此時，導電層 406a 和導電層 406b 包括大概相同的材料。

另外，在圖 2、圖 3 及圖 4 中示出在電晶體 207 中在半導體層 203 上不配置通道保護膜的例子。但是本實施例模式不侷限於此。可以配置通道保護膜。作爲一個例子，圖 5 示出在圖 2 的電晶體 207 中配置通道保護膜 503 的例子。同樣地，在圖 3、圖 4 中也可以配置通道保護膜來構成電晶體。在圖 5 的電晶體 207 中，藉由配置通道保護膜 503 來可以將半導體層 203 的厚度設定得薄。因此，可以降低截止電流。或者，可以使次臨界擺動值（S 值）變小。或者，因爲不需要考慮到蝕刻時的半導體層 203 與導電層 204a、204b 的選擇比，所以可以自由地選擇材料。

圖 2 至圖 5 的結構例子具有導電層 204a、204b 下的沒有配置半導體層 203 的區域。本實施例模式不侷限於這些結構，而可以如圖 6 所示在導電層 204a、204b 之下方的整個區域中配置半導體層 203。此時，也可以不設置通道保護膜 503。當不設置通道保護膜 503 時，可以使用多色調遮罩（也稱爲半色調遮罩或灰色調遮罩）來減少遮罩（光罩）數。例如，進行以下製程即可。連續地形成半導

體層 203、構成導電層 204a 及導電層 204b 的膜。形成抗蝕劑遮罩，並且對上述層同時進行蝕刻。藉由使抗蝕劑遮罩灰化等來形成只對導電層 204a 及導電層 204b 進行蝕刻的遮罩。藉由使用一個曝光遮罩來可以形成用來對半導體層 203 的通道部分、導電層 204a 及導電層 204b 進行蝕刻的抗蝕劑遮罩。

作爲像素的結構例子，圖 2 至圖 6 示出半導體層 203 的上側與導電層 204a、204b 的下側接觸並電連接的結構例子。當然，本實施例模式不侷限於此。也可以設置與半導體層 203 的下側接觸並電連接的導電層。以下參照圖 7 至圖 10 說明這種結構例子。

圖 7 示出在圖 2 中半導體層 203 的上側與導電層 204a、204b 的下側接觸時的電晶體 207 的剖面圖。同樣地，圖 8 示出在圖 3 中半導體層 203 的上側與導電層 204a、204b 的下側接觸時的電晶體 207 的剖面圖。同樣地，圖 9 示出在圖 4 中半導體層 203 的上側與導電層 204a、204b 的下側接觸時的電晶體 207 的剖面圖。同樣地，圖 10 示出在圖 6 中不配置通道保護膜 503 且半導體層 203 的上側與導電層 204a、204b 的下側接觸時的電晶體 207 的剖面圖。另外，在圖 10 中，最好半導體層 203 的接觸於導電層 206 的部分成爲具有 N 型或 P 型的充分的特性的部分。換言之，最好上述接觸部分爲歐姆接觸。

另外，圖 2 至圖 10 示出在導電層 204a、204b 和半導體層 203 之間沒有設置絕緣層的結構例子。當然，本實施

例模式不侷限於此。可以在導電層 204a、204b 和半導體層 203 之間設置絕緣層。作爲一個例子，圖 11 示出在圖 2 中設置絕緣層 1105 時的剖面圖。導電層 204a、204b 藉由設置在絕緣層 1105 中的接觸孔與半導體層 203 連接。

另外，此時，可以使用與導電層 204a、204b 相同的層的導電層以相對於通道部而在與閘極電極相反的一側設置電極。圖 12 示出該情況的例子。相對於通道部，導電層 204e 設置在與閘極電極相反的一側。如上所述，因爲使用與導電層 204a 相同的層設置導電層 204e，所以即使在像素部中使用上述電晶體結構，也可以防止孔徑比的降低。

另外，藉由對利用相同的沉積製程所形成的膜（單層結構或疊層結構）進行蝕刻處理而可以形成導電層 204a、204b、204e。此時，導電層 204a、導電層 204b、導電層 204e 包括大概相同的材料。

另外，可以將與圖 11、圖 12 同樣的電晶體 207 應用於圖 3 至圖 10 的像素。

另外，當使隔著絕緣層地配置的各層的導電層彼此連接時，需要在絕緣層中形成接觸孔。圖 13 示出該情況的接觸結構的例子。在接觸結構 1301 中，爲了電連接導電層 201b、導電層 204b 和導電層 206，在絕緣層 205 和絕緣層 202 中形成有接觸孔。同時形成這些接觸孔。此時，可以減少遮罩數（光罩數）或製程步驟數。但是，當要連接導電層 204b 和導電層 201b 時，需要藉由導電層 206 連

接導電層 204b 和導電層 201b，因此接觸電阻有可能增高或佈局面積有可能變大。另一方面，也可以如接觸結構 1302 那樣在絕緣層 202 中形成接觸孔來直接連接導電層 204a 和導電層 201a。此時，可以降低接觸電阻增高的可能性或佈局面積變大的可能性。

圖 14 示出導電層 406a、406b 存在時的接觸結構的結構例子。在接觸結構 1401 中，在絕緣層 405、205、202 中同時形成接觸孔來連接導電層 201a、204b、406a、206。此時，可以減少遮罩數（光罩數）或製程步驟數。但是，當連接導電層 406a、導電層 204b、導電層 201a 時，需要藉由導電層 206 連接導電層 406a、導電層 204b、導電層 201a，因此接觸電阻有可能增高或佈局面積有可能變大。另一方面，也可以如接觸結構 1402 那樣在絕緣層 205 和絕緣層 202 中形成接觸孔來直接連接導電層 406b、導電層 204d 和導電層 201c。此時，可以降低接觸電阻增高的可能性或佈局面積變大的可能性。

另外，雖然圖 2 至圖 12 示出底部閘極型電晶體的例子，但是本實施例模式不侷限於此。也可以使用頂部閘極型電晶體進行構成。同樣地，不侷限於反交錯型電晶體，而也可以使用平面型電晶體進行構成。

另外，圖 2 至圖 12 所示的半導體層 203 可以使用單層結構或疊層結構的半導體膜來予以形成。形成半導體層的膜可以使用氧化銦錫（ITO）、包含氧化矽的氧化銦錫（ITSO）、有機銦、有機錫、氧化鋅（ZnO）等的具有透

光性的材料來予以形成。此外，也可以使用含有氧化鋅的氧化銦鋅（IZO）、對氧化鋅摻雜鎵（Ga）的材料、氧化錫（SnO_2）、含有氧化鎢的氧化銦、含有氧化鎢的氧化銦鋅、含有氧化鈦的氧化銦、含有氧化鈦的氧化銦錫等。使用上述材料構成的膜可以藉由濺射法來予以形成。

另外，圖 1 至圖 14 所示的導電層，例如導電層 201a、201b、204a 至 204e、206、206a、406a、406b 等可以使用單層結構或疊層結構的導電膜來予以形成。形成這些導電層的膜可以使用氧化銦錫（ITO）、包含氧化矽的氧化銦錫（ITSO）、有機銦、有機錫、氧化鋅（ZnO）等的具有透光性的材料來予以形成。此外，也可以使用含有氧化鋅的氧化銦鋅（IZO）、對氧化鋅摻雜鎵（Ga）的材料、氧化錫（SnO_2）、含有氧化鎢的氧化銦、含有氧化鎢的氧化銦鋅、含有氧化鈦的氧化銦、含有氧化鈦的氧化銦錫等。使用上述材料所構成的膜可以藉由濺射法來予以形成。但是，當利用疊層結構的導電膜形成圖 1 至圖 14 所示的導電層時，最好充分地提高疊層結構中的光的透射率。

另外，可以包括導電率高的材料地構成整個源極信號線、閘極信號線、電容佈線、電源線等的佈線或者它們的一部分。換言之，可以包括不具有透光性的材料地形成整個源極信號線、閘極信號線、電容佈線、電源線等的佈線或者它們的一部分。例如，也可以層疊具有透光性的層和不具有透光性的層。此時的佈線材料，例如可以使用鋁

（Al）、鎢（W）、鈦（Ti）、鉭（Ta）、鉬（Mo）、鎳（Ni）、鉑（Pt）、銅（Cu）、金（Au）、銀（Ag）、錳（Mn）、釹（Nd）、鈮（Nb）、鈰（Ce）、鉻（Cr）等金屬材料、以這些金屬材料爲主要成分的合金材料、或以這些金屬材料爲主要成分的氮化物的單層或疊層來予以形成。

當使用 ITO 作爲一個導電層並使用鋁作爲另一個導電層時，在連接上述導電層的情況下，有時發生化學反應。因此，爲了避免發生化學反應，最好在上述導電層之間使用高熔點材料。例如，作爲高熔點材料的例子，可以舉出鉬、鈦、鎢、鉭、鉻等。並且，最好在使用高熔點材料所形成的膜上使用導電率高的材料來形成具有多層膜的導電層。作爲導電率高的材料可以舉出鋁、銅、銀等。例如，當以疊層結構形成導電膜時，可以採用如下疊層：第一層爲鉬，第二層爲鋁，第三層爲鉬的疊層；或者第一層爲鉬，第二層爲含有微量的釹的鋁，第三層爲鉬的疊層。藉由採用上述結構，可以防止小丘的產生。

圖 1 至圖 14 所示的絕緣層，例如絕緣層 105、202、205、405、1105 等可以使用氧化矽膜、氧氮化矽膜、氮化矽膜、氮氧化矽膜、氧化鋁膜、氮化鋁膜、氧氮化鋁膜、氮氧化鋁膜或氧化鉭膜等的單層結構或疊層結構來予以形成。可以利用濺射法等形成各絕緣層到 50 nm 至 250 nm 的厚度。例如，可以利用濺射法或 CVD 法形成厚度爲 100 nm 的氧化矽膜作爲絕緣層。或者，還可以利用濺射

法形成厚度爲 100 nm 的氧化鋁膜。或者，也可以設置氧化矽、氮化矽、氧氮化矽、氮氧化矽等的具有氧或氮的絕緣膜、DLC（類金剛石碳）等的包含碳的膜、由環氧樹脂、聚醯亞胺、聚醯胺、聚乙烯苯酚、苯並環丁烯、丙烯酸樹脂等的有機材料或矽氧烷樹脂等的矽氧烷材料所構成的膜的單層結構或疊層結構。

另外，圖 1 至圖 14 所示的絕緣層可以具有濾色片及/或黑色基體的功能。藉由在基板 101 側設置濾色片，不需要在對置基板側設置濾色片，不需要用來調整兩個基板的位置的餘地，所以可以容易地製造面板。

作爲圖 2 至圖 14 所示的半導體層，例如半導體層 203，例如可以使用含有 In、M、或 Zn 的氧化物半導體。在此，M 表示選自 Ga、Fe、Ni、Mn 或 Co 等中的其中一種或多種金屬元素。此外，當作爲 M 使用 Ga 時，也將由該材料所構成的半導體膜稱爲 In-Ga-Zn-O 類非單晶膜。另外，在上述氧化物半導體中，有時除了包含作爲 M 的金屬元素之外，作爲雜質元素，還包含 Fe、Ni、其他過渡金屬元素或該過渡金屬的氧化物。此外，半導體層 203 還可以包含絕緣雜質。作爲該雜質，採用：以氧化矽、氧化鍺、氧化鋁等爲代表的絕緣氧化物；以氮化矽、氮化鋁等爲代表的絕緣氮化物；或者以氧氮化矽、氧氮化鋁等的絕緣氧氮化物。以不影響到氧化物半導體的導電性的濃度添加上述絕緣氧化物或絕緣氮化物。藉由使氧化物半導體包含絕緣雜質，可以抑制該氧化物半導體的晶化。藉由抑

制氧化物半導體的晶化，可以使薄膜電晶體的特性穩定化。

藉由使 In-Ga-Zn-O 類氧化物半導體包含氧化矽等的雜質，即使進行 300℃至 600℃的熱處理，也可以防止該氧化物半導體晶化或形成微小晶粒。在將 In-Ga-Zn-O 類氧化物半導體層用作爲通道形成區的薄膜電晶體的製造過程中，藉由進行熱處理可以提高 S 值或場效應遷移率。即使在上述情況下，也可以防止薄膜電晶體變成常導通。此外，即使在對該薄膜電晶體施加熱應力、偏壓應力的情況下也可以防止臨界電壓的變動。

作爲用於薄膜電晶體的通道形成區的氧化物半導體，除了上述氧化物半導體之外，還可以使用 In-Sn-Zn-O 類、In-Al-Zn-O 類、Sn-Ga-Zn-O 類、Al-Ga-Zn-O 類、Sn-Al-Zn-O 類、In-Zn-O 類、Sn-Zn-O 類、Al-Zn-O 類、In-O 類、Sn-O 類、Zn-O 類的氧化物半導體。也就是說，藉由對這些氧化物半導體添加抑制晶化以保持非晶狀態的雜質，可以使薄膜電晶體的特性穩定化。該雜質是：以氧化矽、氧化鍺、氧化鋁等爲代表的絕緣氧化物；以氮化矽、氮化鋁等爲代表的絕緣氮化物；或者以氧氮化矽、氧氮化鋁等爲代表的絕緣氧氮化物等。

作爲一個例子，可以利用使用含有 In、Ga 及 Zn 的氧化物半導體靶材（In_2O_3:Ga_2O_3:ZnO=1:1:1）的濺射法形成半導體膜。濺射條件例如可以爲：基板 101 和靶材之間的距離爲 30 mm 至 500 mm；壓力爲 0.1 Pa 至 2.0 Pa；直流

（DC）電源輸出爲 0.25 kW 至 5.0 kW（當使用直徑爲 8 英寸的靶材時）；氛圍爲氬氛圍、氧氛圍或者氬和氧的混合氛圍。將半導體膜的厚度設定爲約 5 nm 至 200 nm 即可。

作爲上述濺射法，可以使用將高頻電源使用於濺射電源的 RF 濺射法、DC 濺射法、以脈衝方式施加直流偏壓的脈衝 DC 濺射法等。RF 濺射法主要用來形成絕緣膜，而 DC 濺射法主要用來形成金屬膜。

此外，還可以使用能夠設置多個材料不同的靶材的多重濺射裝置。多重濺射裝置既可以在同一個反應室中將不同的膜層疊形成，又可以在同一個反應室中同時濺射多種材料形成一個膜。再者，還可以採用：使用在反應室內部備有磁場形成機構的磁控管濺射裝置的方法（磁控管濺射法）；或使用利用微波產生的電漿的 ECR 濺射法等。此外，還可以使用如下方法：在形成膜時藉由使靶材物質與濺射氣體成分產生化學反應來形成它們的化合物的反應濺射法；或在形成膜時還對基板施加電壓的偏壓濺射法等。

此外，用作爲電晶體 207 的通道層的半導體材料不侷限於氧化物半導體。例如，還可以將矽層（非晶矽層、微晶矽層、多晶矽層或單晶矽層）用作爲電晶體 207 的通道層。此外，還可以作爲電晶體 207 的通道層使用具有透光性的有機半導體材料、碳奈米管、鎵砷或銦磷等化合物半導體。

另外，最好在形成半導體層 203 之後在氮氛圍下或大

氣氛圍下，進行 100℃至 600℃，典型是 200℃至 400℃的熱處理。例如，可以在氮氛圍下以 350℃進行一個小時的熱處理。藉由該熱處理進行島狀的半導體層 203 的原子級的重新排列。該熱處理（也包括光退火等）十分重要，這是由於該熱處理可以釋放島狀半導體層 203 中的阻礙載子遷移的畸變。另外，至於進行上述熱處理的時序，只要是在形成半導體層 203 之後就沒有特別的限定。

作爲一個例子，藉由使用上述材料進行構成，可以製造半導體裝置或顯示裝置。

實施例模式 3

在本實施例模式中，將說明顯示裝置。根據本實施例模式的顯示裝置包括：具有控制影像信號的輸入的功能的第一電路；具有保持影像信號的功能的第二電路；具有控制供應到液晶元件等的顯示元件的電壓的極性的功能的第三電路；以及顯示元件。本實施例模式的顯示裝置具備將資訊記錄在像素中的記憶體功能。

圖 15 示出整個顯示裝置（也可以稱爲半導體裝置）的電路圖（方塊圖）。在像素部 1501 中矩陣狀地配置有多個像素。在像素部 1501 的周邊配置有用來驅動或控制像素部 1501 的電路 1502 及電路 1503。並且，顯示裝置具有向電路 1502 及電路 1503 供應信號的電路 1504。

電路 1502 可以具有控制配置在像素部 1501 中的電晶體的閘極的電位的功能。因此，電路 1502 可以具有被稱

爲閘極線驅動電路、閘極驅動器或掃描驅動器的電路的功能。電路 1503 可以具有配置在像素部 1501 中的電晶體的源極電極或汲極電極的電位的功能。或者，電路 1503 可以具有向像素部 1501 供應影像信號的功能。因此，電路 1503 可以具有被稱爲源極線驅動電路、源極驅動器或資料驅動器的電路的功能。也可以只包括類比開關地構成電路 1503。對電路 1502、1503 輸入各種各樣的信號，諸如時鐘信號、起始脈衝信號、鎖存信號、影像信號、反電壓之反相信號等。上述信號從電路 1504 供應到電路 1502、1503。因此，電路 1504 可以具有被稱爲控制器、脈衝產生器等的功能。

接著，圖 16 示出配置在像素部 1501 中的像素的例子。圖 16 示出一個像素的電路圖。像素包括電路 102、電路 103、電路 104、電容器 1612 及具有像素電極的顯示元件 1613。注意，本發明的實施例模式的一個例子不侷限於此。

電路 102 具有開關 1602。電路 103 具有反相器 1603、電容器 1604、1605。電路 104 具有開關 1606、1607。在此，反相器 1603 可以具備將信號反相的功能或使輸出處於高阻抗狀態（浮置狀態）的功能。

開關 1602 與佈線 1601 相連接。電容器 1605 係連接在佈線 1611 和開關 1602 之間。電容器 1604 係連接在佈線 1610 和反相器 1603 的輸出端子之間。反相器 1603 的輸入端子連接到開關 1602。反相器 1603 的輸出端子連接

到電容器 1604。佈線 1608 藉由開關 1606、1607 連接到佈線 1609。藉由反相器 1603 的輸出信號或保持於電容器 1604 的信號控制開關 1606 的導通和截止。藉由反相器 1603 的輸入信號或保持於電容器 1605 的信號控制開關 1607 的導通和截止。顯示元件 1613 連接在開關 1607 和開關 1606 之間的節點與佈線 1615 之間。電容器 1612 連接在開關 1607 和開關 1606 之間的節點或顯示元件 1613 中的像素電極與佈線 1614 之間。

在圖 16 的結構例子中，可以省略電容器 1612。或者，可以省略電容器 1604。

當使圖 16 所示的電路圖對應於圖 1 所示的剖面圖時，作爲一個例子，可以使導電層 109 對應於對置電極或共同電極。另外，可以使導電層 109 對應於佈線 1615。或者，可以說顯示元件 1613 具有媒體 107。或者，導電層 106 具有像素電極的功能，並且可以使導電層 106 對應於顯示元件 1613 所具有的像素電極。

另外，可以彼此連接佈線 1610 與佈線 1611 來將佈線 1610 和佈線 1611 形成爲一個佈線。另外，藉由使佈線 1610 及/或佈線 1611 連接到佈線 1608、佈線 1609 及佈線 1614，可以將它們形成爲一個佈線。另外，藉由使佈線 1614 連接到佈線 1608、佈線 1609、佈線 1610 或佈線 1611，可以將它們形成爲一個佈線。

開關 1602 可以具有控制是否將供應到佈線 1601 的信號輸入到像素內（或者，電容器 1605、1604、反相器

1603）的功能。因此，可以說開關 1602 具有切換功能或選擇功能。

佈線 1601 電連接到圖 15 所示的電路 1503。因此，可以從電路 1503 將影像信號供應到佈線 1601。因此，可以將佈線 1601 稱爲源極線、源極信號線、資料線、資料信號線等。

另外，藉由使用具有透光性的材料形成佈線 1601，可以提高孔徑比。但是，本實施例模式不侷限於此。例如，藉由使用非透光性且高導電率的材料形成佈線 1601，可以減少信號延遲。另外，可以使用如下疊層膜形成佈線 1601，該疊層膜包括由導電率高的材料所構成的層和由具有透光性的材料所形成的層。

藉由開關 1602 輸入到像素的信號保持在電容器 1605 中。電容器 1605 具有保持信號的功能。因此，可以說電容器 1605 是記憶體。並且，因爲電容器 1605 所保持的信號有可能隨著時間而衰減，所以可以說電容器 1605 是 DRAM。

反相器 1603 具有將保持在電容器 1605 中的信號或藉由開關 1602 從佈線 1601 供應的信號反相並輸出的功能。並且，從反相器 1603 輸出的信號保持在電容器 1604 中。並且，因爲電容器 1604 所保持的信號有可能隨著時間而衰減，所以可以說電容器 1604 是 DRAM。

因爲設置有反相器 1603，所以通常保持在電容器 1605 中的信號和保持在電容器 1604 中的信號是彼此反相

的信號。因此，當其中一者是 H 信號（高位準信號）時，在很多情況下另一者是 L 信號（低位準信號）。但是，當反相器 1603 不輸出信號時，例如當輸出處於高阻抗狀態時，不侷限於此。

開關 1606 具有控制是否將佈線 1608 的電位供給到電容器 1612 或顯示元件 1613 的功能。同樣地，開關 1607 具有控制是否將佈線 1609 的電位供給到電容器 1612 或顯示元件 1613 的功能。

如上所述，因爲在很多情況下保持在電容器 1605 中的信號和保持在電容器 1604 的信號彼此反相，所以在很多情況下開關 1606 和開關 1607 的其中一者處於導通狀態且另一者處於截止狀態。因此，此時佈線 1609 和佈線 1608 中的任何一者的電位供應到顯示元件 1613。此時，如果佈線 1609 的電位與佈線 1608 的電位不同，則供應到顯示元件 1613 的電位也不同，因此可以將顯示元件 1613 控制爲不同的狀態（例如，透射光的狀態和不透射光的狀態、發射光的狀態和不發射光的狀態、明的狀態和暗的狀態、使光散射的狀態和透射光的狀態）等。由此，可以改變顯示狀態，從而可以表達灰度級地顯示影像。

接著，示出圖 16 所示的電路的操作的一個例子。首先，如圖 17A 所示，從佈線 1601 供應 H 信號。如果開關 1602 導通，則 H 信號輸入到電容器 1605。藉由反相器 1603 而 L 信號輸入到電容器 1604。

接著，如圖 17B 所示，開關 1602 截止。此時仍然保

持儲存在電容器 1604、1605 中的信號。電容器 1604 儲存有 L 信號，電容器 1605 儲存有 H 信號。因此，在當向開關的控制端子供應 H 信號時成爲導通狀態，且當向開關的控制端子供應 L 信號時成爲截止狀態的情況下，開關 1606 截止且開關 1607 導通。因此，顯示元件 1613 的像素電極被供應佈線 1609 的電位 V1。如果佈線 1615 被施加電位 Vcom，則顯示元件 1613 被施加 V1 和 Vcom 的差異的電壓。此時，如果電位 V1 大於電位 Vcom，則顯示元件 1613 被施加正極性的電壓。如果顯示元件 1613 爲常黑（當不供應電壓時成爲黑色狀態的情況），則顯示元件 1613 顯示白色。與此相反，如果顯示元件 1613 是常白（當不供應電壓時成爲白色狀態的情況），則顯示元件 1613 顯示黑色。

接著，當需要對顯示元件 1613 進行交流驅動時，換言之，例如當顯示元件 1613 是液晶元件時，需要對顯示元件 1613 施加負極性的電壓。此時，如圖 17C 所示，使佈線 1609 的電位 V1 變爲 V2。此時，電位 V2 低於電位 Vcom。並且，作爲一個例子，V1-Vcom 和 Vcom-V2 大概相同。其結果是，對顯示元件 1613 施加負極性的電壓。然後，可以藉由每隔一定的週期地交替重複圖 17B 的狀態和圖 17C 的狀態來對顯示元件 1613 進行交流驅動。

此時，即使不從佈線 1601 重新輸入信號，也在電容器 1605、1604 中保持有信號，因此藉由交替重複圖 17B 的狀態和圖 17C 的狀態，可以對顯示元件 1613 進行交流

驅動。因此，可以減少耗電量。並且，當需要刷新電容器 1604、1605 的信號時或當需要改寫信號時，回到圖 17A 的狀態，再次從佈線 1601 輸入信號。

圖 17A 至圖 17C 示出從佈線 1601 輸入 H 信號時的操作，輸入 L 信號時的操作與此同樣。圖 18A 至圖 18C 示出其一個例子。

首先，如圖 18A 所示，從佈線 1601 供應 L 信號。如果開關 1602 導通，則 L 信號輸入到電容器 1605。藉由反相器 1603 而 H 信號輸入到電容器 1604。

接著，如圖 18B 所示，開關 1602 截止。此時仍然保持儲存在電容器 1604、1605 中的信號。電容器 1604 儲存有 H 信號，電容器 1605 儲存有 L 信號。因此，開關 1606 導通且開關 1607 截止。因此，顯示元件 1613 的像素電極被供應佈線 1608 的電位 V3。如果佈線 1615 被施加電位 Vcom，則顯示元件 1613 被施加 V3 和 Vcom 的差異的電壓。此時，如果電位 V3 大概等於電位 Vcom，則顯示元件 1613 幾乎不被施加電壓。如果顯示元件 1613 爲常黑（當不供應電壓時成爲黑色狀態的情況），則顯示元件 1613 顯示黑色。與此相反，如果顯示元件 1613 爲常白（當不供應電壓時成爲白色狀態的情況），則顯示元件 1613 顯示白色。

接著，當需要對顯示元件 1613 進行交流驅動時，換言之例如當顯示元件 1613 是液晶元件時，如圖 18C 所示，使佈線 1609 的電位 V1 變爲 V2。但是，不使佈線

1608 的電位變化。其結果是，即使佈線 1609 的電位變化，顯示元件 1613 也幾乎不被施加電壓。然後，每隔一定的週期地交替重複圖 18B 的狀態和圖 18C 的狀態。並且，當需要刷新電容器 1604、1605 的信號時或當需要改寫信號時，回到圖 18A 的狀態，再次從佈線 1601 輸入信號。

如上所述，當從佈線 1601 輸入 H 信號或 L 信號時，可以進行交流驅動或反相驅動並進行顯示。

另外，在圖 17A 至圖 17C 以及圖 18A 至圖 18C 所示的驅動方法中，當使顯示元件 1613 的極性相反時，換言之當進行交流驅動時，不使佈線 1615 的電位變化。但是，藉由改變佈線 1615 的電位，可以使佈線 1609 的電位的振幅（V1 和 V2 的差異）變小。如此，使佈線 1615 的電位，即對置電極或共同電極的電位變化，並且將該方法稱爲公同反轉驅動（common inversion driving）。

圖 19A 至圖 19C 以及圖 20A 至圖 20C 示出進行公同反轉驅動時的操作方法。

首先，如圖 19A 所示，從佈線 1601 供應 H 信號。如果開關 1602 導通，則 H 信號輸入到電容器 1605。藉由反相器 1603 而 L 信號輸入到電容器 1604。

接著，如圖 19B 所示，開關 1602 截止。此時仍然保持儲存在電容器 1604、1605 中的信號。電容器 1604 儲存有 L 信號，電容器 1605 儲存有 H 信號。因此，開關 1606 截止且開關 1607 導通。因此，顯示元件 1613 的像素電極

被供應佈線 1609 的電位 V5。如果佈線 1615 被施加電位 V6，則顯示元件 1613 被施加 V5 和 V6 的差異的電壓。此時，如果電位 V5 大於電位 V6，則顯示元件 1613 被施加正極性的電壓。如果顯示元件 1613 爲常黑（當不供應電壓時成爲黑色狀態的情況），則顯示元件 1613 顯示白色。與此相反，如果顯示元件 1613 爲常白（當不供應電壓時成爲白色狀態的情況），則顯示元件 1613 顯示黑色。

另外，此時供應到佈線 1614 的電位不侷限於特定的值。但是，最好以與供應到佈線 1615 的電位相同的振幅也使佈線 1614 的電位變化。因此，作爲一個例子，最好向佈線 1614 供應與佈線 1615 相同的電位。但是，本實施例模式不侷限於此。

接著，當需要對顯示元件 1613 進行交流驅動時，換言之例如當顯示元件 1613 是液晶元件時，需要對顯示元件 1613 施加負極性的電壓。此時，如圖 19C 所示，使佈線 1609 的電位 V5 變爲 V6。並且，使佈線 1608、佈線 1615 及佈線 1614 的電位 V6 變爲 V5。此時，電位 V6 低於電位 V5。其結果是，對顯示元件 1613 施加負極性的電壓。然後，可以藉由每隔一定的週期地交替重複圖 19B 的狀態和圖 19C 的狀態來對顯示元件 1613 進行交流驅動。並且，當需要刷新電容器 1604、1605 的信號時或當需要改寫信號時，回到圖 19A 的狀態，再次從佈線 1601 輸入信號。

此時，因爲也使佈線 1615 的電位變化，所以可以使佈線 1609 的電位的變化量（振幅）變小。因此，可以減少耗電量。

圖 19A 至圖 19C 示出從佈線 1601 輸入 H 信號時的操作，輸入 L 信號時的操作與此同樣。圖 20A 至圖 20C 示出其一個例子。

首先，如圖 20A 所示，從佈線 1601 供應 L 信號。如果開關 1602 導通，則 L 信號輸入到電容器 1605。藉由反相器 1603 而 H 信號輸入到電容器 1604。

接著，如圖 20B 所示，開關 1602 截止。此時，仍然保持儲存在電容器 1604、1605 中的信號。電容器 1604 儲存有 H 信號，電容器 1605 儲存有 L 信號。因此，開關 1606 導通且開關 1607 截止。因此，顯示元件 1613 的像素電極被供應佈線 1608 的電位 V6。如果佈線 1615 被施加電位 V6，則顯示元件 1613 幾乎不被施加電壓。如果顯示元件 1613 爲常黑（當不供應電壓時成爲黑色狀態的情況），則顯示元件 1613 顯示黑色。與此相反，如果顯示元件 1613 爲常白（當不供應電壓時成爲白色狀態的情況），則顯示元件 1613 顯示白色。

接著，當需要對顯示元件 1613 進行交流驅動時，換言之例如當顯示元件 1613 是液晶元件時，如圖 20C 所示，使佈線 1609 的電位 V5 變爲 V6。並且，使佈線 1608、佈線 1614 和佈線 1615 的電位 V6 變爲 V5。其結果是，即使佈線 1614 的電位變化，顯示元件 1613 也幾乎不

被施加電壓。然後，每隔一定的週期地交替重複圖 20B 的狀態和圖 20C 的狀態。並且，當需要刷新電容器 1604、1605 的信號時或當需要改寫信號時，回到圖 20A 的狀態，再次從佈線 1601 輸入信號。

如上所述，當從佈線 1601 輸入 H 信號或 L 信號時，可以進行交流驅動或反相驅動並進行顯示。並且，可以使影像信號的振幅變小。並且，因爲不再次輸入影像信號也可以進行反相驅動，所以可以減少耗電量。

實施例模式 4

在本實施例模式中，參照附圖說明顯示裝置（半導體裝置）所具有的電路。

圖 21A 至圖 21E 示出圖 16 等所示的反相器 1603 的具體例子。圖 21A 示出反相器 1603 具有 CMOS 結構時的例子。在佈線 2104 和佈線 2103 之間串聯連接有 P 通道電晶體 2101 和 N 通道電晶體 2102。該 CMOS 結構具有對佈線 2103 供應低電壓並對佈線 2104 供應高電壓的功能。藉由採用上述 CMOS 結構，可以減少直接穿隧(direct tunneling)電流，從而可以減少耗電量。

另外，雖然可以對佈線 2103 或佈線 2104 供應即使時間經過也不發生變化的電壓，但是不侷限於此，可以施加脈衝狀的信號。

另外，藉由使用多晶矽半導體或氧化物半導體作爲半導體層，可以構成 P 通道電晶體。例如，藉由使用成爲受

體的摻雜劑（例如，N、B、Cu、Li、Na、K、Rb、P、As以及它們的混合物）的取代摻雜並利用各種P型摻雜劑和摻雜法，來可以實現P型鋅氧化物膜。但是，本實施例模式不侷限於此。

圖21B示出使用電阻器2101a代替P通道電晶體2101的反相器1603的結構例子。作爲電阻器2101a，可以使用與N通道電晶體2102所具有的半導體層相同的層的半導體層。因此，例如，可以使用氧化物半導體形成電阻器2101a。此時，可以使用存在於相同的層中的層來構成用作爲N通道電晶體2102所具有的通道層的氧化物半導體層和用作爲電阻器2101a的氧化物半導體層。

圖21C示出使用電晶體2101b代替P通道電晶體2101的反相器1603的結構例子。電晶體2101b是二極體連接的電晶體。另外，即使電晶體2101b是空乏型（常開啓型）電晶體，閘極和源極之間的電壓是0V以下，也可以導通且使電流流過。另外，因爲N通道電晶體2102的極性和電晶體2101b的極性相同，所以可以縮減製程步驟。

圖21D示出具有自舉操作功能的反相器1603的一個例子。反相器1603包括電晶體2101c、電晶體2101d、電晶體2102a及電晶體2102b。藉由自舉操作功能使電晶體2101d的閘極的電位充分高。其結果是，可以直接輸出佈線2104b的電位。另外，圖21D的反相器1603具有向佈線2103a及佈線2103d供應低電壓的功能，並具有向佈線

2104a 及佈線 2104b 供應高電壓的功能。另外，可以連接佈線 2103a 和佈線 2103b 來將佈線 2103a 和佈線 2103b 形成爲一個佈線。同樣地，可以連接佈線 2104a 和佈線 2104b 來將佈線 2104a 和佈線 2104b 形成爲一個佈線。另外，因爲電晶體 2101c、2102a、2102b、2101d 的極性相同，所以可以縮減製程步驟。

注意，雖然在圖 21B 至圖 21D 中示出電晶體是 N 通道時的情況，但是不侷限於此。即使採用 P 通道也可以同樣地形成。作爲一個例子，圖 21E 示出圖 21C 的電晶體 2101b、2102 是 P 通道電晶體時的例子。使用 P 通道電晶體 2101p 及 P 通道電晶體 2102p 來構成反相器。

接著，示出圖 16 等所示的開關 1602、1606、1607 等的具體例子。可以將開關 1602、1606、1607 稱爲類比開關或轉移閘（transfer gate）。圖 22A 至圖 22D 示出開關 1602 的結構例子。另外，可以與開關 1602 同樣地構成其他開關 1606、開關 1607 等。

圖 22A 示出 CMOS 結構的開關 1602 的結構例子。藉由將 P 通道電晶體 2202 和 N 通道電晶體 2201 並聯連接而構成開關 1602。另外，最好向 P 通道電晶體 2202 的閘極和 N 通道電晶體 2201 的閘極供應彼此反相的信號。由此，可以同時將 P 通道電晶體 2202 和 N 通道電晶體 2201 導通截止。藉由採用上述 CMOS 結構，可以使供給到 P 通道電晶體 2202 的閘極和 N 通道電晶體 2201 的閘極的電壓的振幅小。因此，可以減少耗電量。

圖 22B 示出不使用 P 通道電晶體而使用 N 通道電晶體 2201 的開關 1602 的結構例子。圖 22C 示出利用多閘極結構的 N 通道電晶體 2201 設置的開關 1602 的結構例子。

注意，雖然在圖 22B、圖 22C 的結構例子中電晶體 2201 是 N 通道電晶體，但是開關 1602 的結構不侷限於此。例如，即使使用 P 通道電晶體也可以同樣地構成開關。作爲一個例子，圖 22D 示出採用 P 通道代替圖 22B 的 N 通道電晶體 2201 時的開關 1602 的結構例子。使用 P 通道電晶體 2201p 構成開關 1602。

接著，圖 23 示出使用圖 21A 至圖 21E 以及圖 22A 至圖 22D 所示的電路構成圖 16 至圖 20C 所示的電路時的一個例子。在圖 23 中，使用圖 22B 的電路構成開關 1602、1606、1607，並且使用圖 21C 的電路構成反相器 1603。因此，圖 23 的電路使用具有相同的極性的電晶體構成。因此，可以縮減製程步驟數。當然，本實施例模式不侷限於此，也可以使用其他結構。

在圖 23 的電路中，電晶體 1602a 的閘極與佈線 2301 連接。佈線 2301 可以與圖 15 中的電路 1502 連接。因此，可以從電路 1502 向佈線 2301 供應選擇信號。因此，可以將佈線 2301 稱爲閘極線、閘極信號線、掃描線、掃描信號線等。

另外，藉由作爲佈線 2301 使用由具有透光性的材料形成的佈線，可以提高孔徑比。但是，本實施例模式不侷限於此。例如，藉由使用非透光性且高導電率的材料形成

佈線 2301，可以減少信號延遲。另外，當使用導電率高的材料形成佈線 2301 時，可以使用由具有透光性的材料形成的層形成多層狀態的佈線。

在圖 23 中，作爲顯示元件 1613 使用液晶元件 1613a。分別配置電晶體 1602a、電晶體 1606a、電晶體 1607a 作爲開關 1602、開關 1606、開關 1607。

另外，在圖 23 中，電容器 1605 和電容元件 1604 都連接到佈線 1610。換言之，可以說：省略佈線 1611 而將佈線 1610 和 1611 形成爲一體的佈線，即佈線 1610。

另外，雖然在圖 23 中省略電容器 1612，但是也可以設置電容器 1612。

另外，也可以使佈線 2103 與佈線 1610 連接而將佈線 2103 和佈線 1610 形成爲一個佈線。

在圖 23 中，作爲反相器 1603 使用圖 21C 的結構。此時，根據輸入到反相器 1603 的信號，有可能電流繼續流在電晶體 2101b、2102。換言之，直接穿隧電流有可能流在反相器 1603。此時，有可能在反相器 1603 中耗費電力。

藉由改進驅動方法，可以減少直接穿隧電流。圖 24 至圖 27 示出減少反相器 1603 的直接穿隧電流時的驅動方法。明確而言，不使佈線 2104 的電位一直保持得高，而當不需要保持高電位時降低電位。其結果是，可以減少電晶體 2101b 截止而直接穿隧電流流過的可能性。在此情況下，輸出有時成爲高阻抗狀態。

首先，如圖 24 所示，從佈線 1601 藉由電晶體 1602a 輸入 H 信號。此時，佈線 2104 的電位 V7 高於佈線 2103 的電位。於是，N 通道電晶體 2102 導通，對電容器 1604 輸出 L 信號。此時，電晶體 2101b 也導通，但是因導通電阻的差異而輸出 L 信號。此時，直接穿隧電流繼續流過。爲了使反相器 1603 輸出 L 信號，最好 N 通道電晶體 2102 的通道寬度 W 和通道長度 L 的比率 W/L 大於電晶體 2101b 的 W/L。

接著，如圖 25 所示，將佈線 2104 的電位降低到電位 V8。在此，V7>V8，並且電位 V8 大致等於佈線 2103 的電位。其結果是，電晶體 2101b 截止，因此可以減少直接穿隧電流的流過。並且，電容器 1604 所保持的信號保持爲 L 信號。

另外，此時電晶體 1602a 也截止。既可以在使佈線 2104 的電位變化之前使電晶體 1602a 截止，又可以在使佈線 2104 的電位變化之後使電晶體 1602a 截止，並且還可以在使佈線 2104 的電位變化的同時使電晶體 1602a 截止。

另外，此時的佈線 2104 的電位 V8 只要大致等於佈線 2103 的電位即可。電位 V8 只要低於佈線 2103 的電位和電晶體 2101b 的臨界電壓的總和的電位，即可。更佳的是，電位 V8 等於佈線 2103 的電位。其結果是，可以減少所需要的電位數，而可以將裝置製造得小。

圖 24、圖 25 示出從佈線 1601 輸入 H 信號的情況。

圖 26、圖 27 示出從佈線 1601 輸入 L 信號的情況，並且該情況與圖 24、圖 25 的情況同樣。首先，如圖 26 所示，從佈線 1601 藉由電晶體 1602a 輸入 L 信號。此時，佈線 2104 的電位 V7 高於佈線 2103 的電位。並且，因爲 N 通道電晶體 2102 截止，所以電晶體 2101b 導通，而對電容器 1604 輸出 H 信號。此時，因爲 N 通道電晶體 2102 截止，所以直接穿隧電流不流過。另外，此時的 H 信號的電位比佈線 2104 的電位 V7 低，其差等於電晶體 2101b 的臨界電壓，但是該 H 信號的電位只要是使電晶體 1606a 導通的電壓就對操作沒有問題。

接著，如圖 27 所示，將佈線 2104 的電位降低到電位 V8。在此，V7>V8。其結果是，電晶體 2101b 截止。並且，電容器 1604 所保持的信號保持爲 H 信號。此時，可以說反相器 1603 的輸出處於該阻抗狀態。

如上所述，只在反相器 1603 需要輸出信號的情況，即在反相器 1603 需要改寫電容器 1604 的信號的情況下，使佈線 2104 的電位高。在反相器 1603 不需要輸出信號的情況下，藉由使佈線 2104 的電位低，可以減少反相器 1603 中的直接穿隧電流。由此，可以減少耗電量。

另外，雖然在圖 24 至圖 27 中藉由改進驅動方法來減少反相器 1603 的直接穿隧電流，但是本實施例模式不侷限於此。藉由改變反相器 1603 的電路結構的一部分，可以減少直接穿隧電流。圖 28A 至圖 28D 示出其一個例子。

圖 28A 示出在佈線 2104 和反相器 1603 的輸出端子之間配置串聯連接電晶體 2101b 和開關 2802a 時的反相器 1603 的結構例子。另外，開關 2802a 既可以連接於電晶體 2101b 和反相器 1603 的輸出端子之間，又可以連接於佈線 2104 和電晶體 2101b 之間。於是，圖 28B 示出相對於圖 28A 的由電晶體 2802a 構成開關 2802a 時的反相器 1603 的電路圖。另外，圖 28C 示出改變圖 28B 的電晶體 2802 的連接位置時的結構例子。藉由使用這些電路結構，控制電晶體 2802 的閘極的電位，並控制導通截止，可以減少直接穿隧電流。此時，與使佈線 2104 的電位變化同樣地控制電晶體 2802 的閘極的電位，即可。

在此情況下也可以如圖 24 至圖 27 那樣使佈線 2104 的電位變化。但是，即使將佈線 2104 的電位保持爲一定的值，電晶體 2802 也可以減少直接穿隧電流，因此沒有問題。

雖然在圖 28A 至圖 28C 中在佈線 2104 和反相器 1603 的輸出端子之間配置電晶體，但是不侷限於此，而也可以在反相器 1603 的輸出端子和佈線 2103 之間配置電晶體。圖 28D 示出在圖 28B 的電路中串聯連接電晶體 2803 和 N 通道電晶體 2102 時的反相器 1603 的結構例子。另外，也可以與圖 28C 同樣地改變配置電晶體 2803 的位置而在 P 通道電晶體 2101 和佈線 2103 之間配置電晶體 2803。

另外，連接到電晶體 2802、2803 的閘極的佈線 2801 可以連接到圖 23 中的佈線 2301。由此，可以只在電晶體

1602a 導通時使電晶體 2802、2803 導通。由此，當反相器 1603 不需要操作時，可以減少直接穿隧電流。並且，藉由使佈線 2801 連接到佈線 2301，與另行設置佈線的情況相比可以減少佈線數。但是，本實施例模式不侷限於此。

因爲藉由控制電晶體 2802、2803 來可以控制使圖 28D 所示的反相器 1603 輸出信號或處於高阻抗狀態，所以也可以將圖 28D 的反相器 1603 稱爲時鐘反相器。

實施例模式 5

在本實施例模式中，參照附圖說明顯示裝置（半導體裝置）所具有的電路。

圖 29 示出改變圖 16 所示的電路的一部分的電路的結構例子。圖 29 的電路對應於對圖 16 的電路追加開關 2901 及開關 2902 的電路。

開關 2902 具有控制顯示元件 1613 和佈線 1601 的導通或非導通的功能。因此，藉由使開關 2902 導通，可以將供應到佈線 1601 的信號直接供應到顯示元件 1613。因此，通常，供應到佈線 1601 的信號往往是數位信號，但是在該信號是類比信號時可以將類比信號直接輸入到顯示元件 1613，所以可以以類比灰度級進行顯示。

另一方面，開關 2901 具有不使佈線 1608 及佈線 1609 的電位供應到顯示元件 1613 的控制功能。如果當開關 2902 導通而從佈線 1601 向顯示元件 1613 供應信號時

或者當其後開關 2902 截止而在顯示元件 1613 中保持有類比信號時佈線 1608 或佈線 1609 的電位供應到顯示元件 1613，則保持在顯示元件 1613 中的信號值變化。因此，爲了防止上述情況的發生，使開關 2901 導通截止。並且，當藉由開關 1602 輸入信號時，使開關 2901 導通來將佈線 1608 或佈線 1609 的電位供應到顯示元件 1613。藉由採用上述結構，可以提高顯示品質並減少耗電量。但是，本實施例模式不侷限於這些結構。

作爲另一的結構例子，圖 30 和圖 31 示出增加以一個像素能夠顯示的灰度級(gray scale)數的例子，即增加位數時的例子。在圖 16 中，保持在像素中的影像信號的位數是 1 位。因此，顯示 2 灰度級。因此，爲了實現多重灰度，在一個像素中設置多個子像素。藉由設置多個子像素來控制顯示元件的顯示面積，可以使用區域灰度法來實現多重灰度。

圖 30 示出使用佈線 2301 來將影像信號同時輸入到兩個子像素時的電路圖。爲了同時輸入信號，除了佈線 1601 以外還設置佈線 1601a 來將供應到佈線 1601 和佈線 1601a 中的任何一者的信號輸入到各個子像素。

另一方面，圖 31 示出使用佈線 2301 和佈線 2301a 來將影像信號依序輸入到兩個子像素時的電路圖。影像信號從佈線 2301 輸入到其中一個子像素，並從佈線 2301a 輸入到另一個子像素。因爲依序輸入影像信號，所以可以從佈線 1601 將信號輸入到各子像素。

另外，雖然圖 30 及圖 31 示出在一個像素中設置兩個子像素時的例子，但是位數不侷限於 2。可以進一步增加位數。尤其是，因爲當使用具有透光性的材料構成電晶體、電容器時即使增加位數也不影響到孔徑比的降低，所以可以容易增加位數。

另外，多個子像素可以共有佈線 2103、1610、1611、1614、1609、1608、2104 等並使上述多個佈線成爲一個佈線。由此，可以減少佈線數。

作爲另一的結構例子，圖 42 示出改變電路 104 的一部分的情況。串聯連接到開關 1606 地設置開關 4206。或者，串聯連接到開關 1607 地設置開關 4207。圖 42 示出設置開關 4206 以及開關 4207 的兩者的情況。藉由控制開關 4206 及/或開關 4207 的導通截止來可以不使佈線 1608 或佈線 1609 的電位供應到顯示元件 1613 而與開關 1606 或開關 1607 的導通截止無關。

並且作爲另一的變型例子，圖 43 示出改變電路 104 的一部分的情況。圖 43 相當於將圖 16 中的開關 1607 和佈線 1609 分別分爲兩個的圖。向佈線 1609a 供應用於正極的電壓，而向佈線 1609b 供應用於負極的電壓。向佈線 1608 供應不向顯示元件 1613 供應電壓的電壓，例如與佈線 1615 大致相同的電壓。在顯示元件 1613 和佈線 1609a 之間串聯連接有開關 1607 和開關 4307a。同樣地，在顯示元件 1613 和佈線 1609b 之間串聯連接有開關 1607b 和開關 4307b。注意，這些開關只要串聯連接就可以以不同

結構連接。並且，作爲操作的一個例子，開關 4307a 和開關 4307b 交替導通截止。換言之，當開關 4307a 導通時開關 4307b 截止，當開關 4307a 截止時開關 4307b 導通。其結果是，可以進行反向驅動。

另外，雖然圖 43 示出不設置電容器 1612 的結構，但是也可以設置電容器 1612。

實施例模式 6

在本實施例模式中參照附圖說明顯示裝置（半導體裝置）所具有的電路。

圖 32 是示出圖 23 所示的電路的佈局例子的平面圖。圖 32 的電晶體及電容器分別採用圖 2 所示的電晶體 207 及電容器 208 的結構。另外，採用如下接觸結構：如圖 13 所示的接觸結構 1302 那樣在絕緣層 202 中形成接觸孔來直接連接導電層 204a 和導電層 201a 的結構。藉由採用上述接觸結構，可以提高像素的孔徑比。或者，可以降低接觸電阻，而可以降低電壓下降。或者，由於將佈局面積設定得小。所以可以配置更多的電路。但是，本實施例模式不侷限於此。可以使用各種各樣的電晶體結構、接觸結構、電容器的結構等。

如圖 32 所示，接觸孔 3201b 連接電晶體 1602a 的汲極電極（源極電極）和 N 通道電晶體 2102 的閘極電極。同樣地，接觸孔 3201a 連接電晶體 2101b 的汲極電極（源極電極）和閘極電極。

並且，接觸孔 3202 連接電晶體 1607a 的汲極電極（源極電極）（或者，電晶體 1606a 的汲極電極（源極電極））和像素電極 3203。

如圖 32 所示，可以使用具有透光性的材料形成電晶體、電容器、佈線等。其結果是，可以提高孔徑比。但是本發明的實施例模式的一個例子不侷限於此。例如，也可以使用不具有透光性的材料形成佈線。圖 33 示出該情況的例子。

在圖 33 中，使用導電率高的材料形成佈線 1601、佈線 2301、佈線 2104。因此，不具有透光性。向這些佈線供應頻率高的信號。由此，藉由包括導電率高的材料進行構成，可以降低信號波形的畸變。

使用圖 34A 至圖 34C 說明圖 33 的電晶體 1602a、佈線 1601、佈線 2103 的一部分的結構例子。圖 34A 是該結構例子的平面圖。圖 34B 是示出沿圖 34A 的虛線 AB 的剖面結構的一個例子的圖形，而圖 34C 是示出沿上述虛線的剖面結構的另一個例子的圖形。

在圖 34B 中，佈線 1601 是導電層 204ab 和導電層 204aa 的疊層。在此，導電層 204ab 具有非透光性並包括導電率高的材料所構成。導電層 204aa 包括具有透光性的材料所構成。同樣地，佈線 2103 是導電層 201ab 和導電層 201aa 的疊層。在此，導電層 201ab 具有非透光性並包括導電率高的材料所構成。導電層 201aa 包括具有透光性的材料構成。如此，在具有非透光性的層之下可以配置具

有透光性的層。此時，可以使用多重灰度遮罩（也稱爲半色調遮罩或灰色調遮罩）來減少遮罩（光罩）數。例如，藉由連續形成導電層 201aa 和導電層 201ab，對這些層同時進行蝕刻，進行使抗蝕劑灰化等的處理，只對導電層 201ab 進行蝕刻，而可以使用一個遮罩形成包括具有透光性的區域和具有非透光性的區域的圖案。

但是，本實施例模式不侷限於這些。既可以如圖 34C 所示在導電層 201bb 之下以包括導電層 201ba 不存在的區域的方式配置導電層，又可以在導電層 204bb 之下以包括導電層 204ba 不存在的區域的方式配置導電層。

另外，雖然在圖 34B、圖 34C 中採用在具有透光性的層（導電層 201aa、204aa、201ba、204ba 等）之上設置具有非透光性的層（導電層 201ab、204ab、201bb、204bb 等）的結構，但是本實施例模式不侷限於此。例如，可以以相反順序來形成層。或者，也可以採用使用具有非透光性的層夾持具有透光性的層的結構。

另外，如圖 34B 所示，也可以以在具有非透光性的層之下配置具有透光性的層的方式形成導電層，並且使用這些層構成電晶體、電容器。圖 35 示出使用該層結構並以圖 2 所示的結構構成電晶體及電容器時的剖面圖的一個例子。

閘極電極使用導電層 201ca、201cb 構成。導電層 201ca 具有透光性，導電層 201cb 具有非透光性和高導電率。源極電極（汲極電極）使用導電層 204ca、204cb 構

成。導電層 204ca 具有透光性，導電層 204cb 具有非透光性和高導電率。汲極電極（源極電極）使用導電層 204da、204db 構成。導電層 204da 具有透光性，導電層 204db 具有非透光性和高導電率。電容器的電極使用導電層 201da、201db 構成。導電層 201da 具有透光性，導電層 201db 具有非透光性和高導電率。電容器的電極使用導電層 204ea、204eb 構成。導電層 204ea 具有透光性，導電層 204eb 具有非透光性和高導電率。

同樣地，如圖 34C 所示，也可以以在具有非透光性的層之下配置具有透光性的層的方式形成導電層，並且使用這些層構成電晶體、電容器。圖 36 示出使用該層結構並以圖 2 所示的結構構成電晶體及電容器時的剖面圖的一個例子。

閘極電極使用導電層 201eb 構成。導電層 201eb 具有非透光性和高導電率。源極電極（汲極電極）使用導電層 204fb 構成。導電層 204fb 具有非透光性和高導電率。汲極電極（源極電極）使用導電層 204gb 構成。導電層 204gb 具有非透光性和高導電率。電容器的電極使用導電層 201fb 構成。導電層 201fb 具有非透光性和高導電率。電容器的電極使用導電層 204hb 來予以構成。導電層 204hb 具有非透光性和高導電率。

另外，在其他電晶體結構、電容器的結構中，例如在圖 3 至圖 14 所示的情況下也可以同樣地形成具有上述層的元件。

另外，最好在驅動像素的電路中使用圖 35 及圖 34 所示的電晶體、電容器。這是因爲在驅動像素的電路中不需要具有透光性且最好使用導電率低的層形成佈線的緣故。但是，本實施例模式不侷限於此。

實施例模式 7

使用圖 37A1 至圖 39 說明顯示裝置（半導體裝置）的製造方法的一個實施例模式。在本實施例模式中，說明在同一基板之上製造具有不同結構的兩個薄膜電晶體的方法的一個例子。

圖 37A1 是其中一個薄膜電晶體 410 的平面圖，而圖 37A2 是另一個薄膜電晶體 420 的平面圖。另外，圖 37B 示出沿圖 37A1 的線 C1-C2 的剖面圖以及沿圖 37A2 的線 D1-D2 的剖面圖。另外，圖 37C 示出沿圖 37A1 的線 C3-C4 的剖面圖以及沿圖 37A2 的線 D3-D4 的剖面圖。

薄膜電晶體 410 是稱爲通道蝕刻型的底部閘極結構的一種，而薄膜電晶體 420 是稱爲通道保護型（也稱爲通道停止型）的底部閘極結構的一種。薄膜電晶體 410 及薄膜電晶體 420 也稱爲反交錯型薄膜電晶體。薄膜電晶體 410 是配置在半導體裝置的驅動電路中的電晶體。另一方面，薄膜電晶體 420 是配置在像素中的薄膜電晶體 420。首先，說明配置在半導體裝置的驅動電路中的薄膜電晶體 410 的結構。

薄膜電晶體 410 在具有絕緣表面的基板 400 上包括：

閘極電極層 411；第一閘極絕緣層 402a；第二閘極絕緣層 402b；至少包括通道形成區 413、高電阻源極區 414a 及高電阻汲極區 414b 的氧化物半導體層 412；源極電極層 415a；以及汲極電極層 415b。另外，覆蓋薄膜電晶體 410 地設置有接觸於通道形成區 413 的氧化物絕緣層 416。

以接觸於源極電極層 415a 的下面的方式自對準地形成高電阻源極區 414a。另外，以接觸於汲極電極層 415b 的下面的方式自對準地形成高電阻汲極區 414b。另外，通道形成區 413 接觸於氧化物絕緣層 416，通道形成區 413 的膜厚度薄，並且通道形成區 413 是其電阻高於高電阻源極區 414a 及高電阻汲極區 414b 的區域（i 型區域）。

另外，最好在薄膜電晶體 410 中爲了降低佈線的電阻而將金屬材料用於源極電極層 415a 及汲極電極層 415b。

另外，當在液晶顯示裝置中在同一基板之上形成像素部和驅動電路時，在驅動電路中對構成邏輯閘的薄膜電晶體、構成類比電路的薄膜電晶體的源極電極和汲極電極之間只施加正極性或只施加負極性。另外，作爲邏輯閘，可以舉出反向電路、與非電路、或非電路、鎖存電路等。另外，作爲類比電路，可以舉出讀出放大器、恒壓發生電路、電壓控制振盪器等。因此，也可以將被要求耐壓的其中一個高電阻汲極區 414b 的寬度設計得寬於另一個高電阻源極區 414a 的寬度。另外，也可以將高電阻源極區 414a 及高電阻汲極區 414b 與閘極電極層 411 重疊的寬度

設定得寬。

另外，雖然使用單閘極結構的薄膜電晶體說明配置在驅動電路中的薄膜電晶體 410，但是也可以根據需要形成具有多個通道形成區的多閘極結構的薄膜電晶體。

另外，設置有重疊於通道形成區 413 的上方導電層 417。藉由電連接導電層 417 和閘極電極層 411 並使導電層 417 的電位等於閘極電極層 411 的電位，可以對配置在閘極電極層 411 和導電層 417 之間的氧化物半導體層 412 從上下施加閘極電壓。另外，當使閘極電極層 411 的電位和導電層 417 的電位不同而將其設定爲例如固定電位、GND、0 V 時，可以控制 TFT 的電特性，例如臨界電壓等。

另外，在導電層 417 和氧化物絕緣層 416 之間層疊保護絕緣層 403 和平坦化絕緣層 404。

另外，保護絕緣層 403 最好與設置在保護絕緣層 403 的下方的第一閘極絕緣層 402a 或成爲基底的絕緣膜接觸，以防止來自基板的側面的水分、氫離子、OH^-等的雜質的侵入。特別有效的是，使用氮化矽膜形成與保護絕緣層 403 接觸的第一閘極絕緣層 402a 或成爲基底的絕緣膜。

接著，說明配置在像素中的通道保護型的薄膜電晶體 420 的結構。

在薄膜電晶體 420 中，在具有絕緣表面的基板 400 之上包括：閘極電極層 421；第一閘極絕緣層 402a；第二閘

極絕緣層 402b；包括通道形成區的氧化物半導體層 422；用作爲通道保護層的氧化物絕緣層 426；源極電極層 425a；以及汲極電極層 425b。另外，以覆蓋薄膜電晶體 420 並接觸於氧化物絕緣層 426、源極電極層 425a 及汲極電極層 425b 的方式層疊設置有保護絕緣層 403 及平坦化絕緣層 404。在平坦化絕緣層 404 之上設置有與汲極電極層 425b 接觸的像素電極層 427，該像素電極層與薄膜電晶體 420 電連接。

另外，爲了形成氧化物半導體層 422，至少在形成構成氧化物半導體層 422 的半導體膜之後進行用來減少作爲雜質的水分等的加熱處理（用於脫水化或脫氫化的加熱處理）。藉由進行用於脫水化或脫氫化的加熱處理，進行緩冷，然後接觸於氧化物半導體層 422 地形成氧化物絕緣層 426 等來降低氧化物半導體層 422 的載子濃度，可以提高薄膜電晶體 420 的電特性和可靠性。

配置在像素中的薄膜電晶體 420 的通道形成區是氧化物半導體層 422 中的接觸於用作爲通道保護層的氧化物絕緣層 426 並重疊於閘極電極層 421 的區域。因爲由氧化物絕緣層 426 保護薄膜電晶體 420，所以可以防止在形成源極電極層 425a、汲極電極層 425b 的蝕刻製程中氧化物半導體層 422 被蝕刻。

另外，爲了作爲薄膜電晶體 420 使用具有透光性的薄膜電晶體來實現具有高孔徑比的顯示裝置，源極電極層 425a 及汲極電極層 425b 使用具有透光性的導電膜。

另外，作爲薄膜電晶體 420 的閘極電極層 421 也使用具有透光性的導電膜。

另外，在配置有薄膜電晶體 420 的像素中，作爲像素電極層 427、其他電極層（電容電極層等）、其他佈線層（電容佈線層等）使用對可見光具有透光性的導電膜，以實現具有高孔徑比的顯示裝置。當然，最好作爲第一閘極絕緣層 402a、第二閘極絕緣層 402b 及氧化物絕緣層 426 也使用對可見光具有透光性的膜。

在本說明書中，對可見光具有透光性的膜是指具有可見光的透射率是 75%至 100%的膜，當該膜具有導電性時將該膜也稱爲透明導電膜。另外，作爲應用於閘極電極層、源極電極層、汲極電極層、像素電極層、其他電極層或其他佈線層的金屬氧化物也可以使用對可見光半透明的導電膜。對可見光半透明是指可見光的透射率是 50%至 75%的狀態。

以下，使用圖 38A 至圖 38F 以及圖 39A 至圖 39E 說明在同一基板之上製造薄膜電晶體 410 和薄膜電晶體 420 的製程。上述圖所示的剖面結構對應於圖 37B 的剖面結構。

首先，如圖 38A 所示，在具有絕緣表面的基板 400 之上形成具有透光性的導電膜，然後藉由第一微影製程形成閘極電極層 411、421。另外，藉由該對具有透光性的導電膜進行的第一微影製程來在像素部中形成電容佈線層。另外，當像素部和驅動電路都需要電容時，在驅動電路中

也形成電容佈線層。另外，也可以藉由噴墨法形成抗蝕劑遮罩。當藉由噴墨法形成抗蝕劑遮罩時不使用光遮罩，因此可以縮減製造成本。

對可以用作爲具有絕緣表面的基板 400 的基板沒有大的限制，但是需要至少具有能夠承受後面的加熱處理的程度的耐熱性。作爲具有絕緣表面的基板 400，可以使用玻璃基板、陶瓷基板、石英基板、藍寶石基板等的由絕緣體構成的基板。

另外，也可以在基板 400 和閘極電極層 411、421 之間設置成爲基底膜的絕緣膜。基底膜具有防止雜質元素從基板 400 擴散的功能，並且基底膜可以使用選自氮化矽膜、氧化矽膜、氮氧化矽膜和氧氮化矽膜中的其中一種或多種膜的疊層結構形成。

作爲閘極電極層 411、421、像素部等的電容佈線的材料，可以使用由對可見光具有透光性的導電材料所構成的膜。例如可以使用 In-Sn-Zn-O 類、In-Al-Zn-O 類、Sn-Ga-Zn-O 類、Al-Ga-Zn-O 類、Sn-Al-Zn-O 類、In-Zn-O 類、Sn-Zn-O 類、Al-Zn-O 類、In-O 類、Sn-O 類、Zn-O 類的金屬氧化物。在 50 nm 至 300 nm 的範圍內適當地選擇閘極電極層 411、421、像素部等的電容佈線的厚度。作爲用於閘極電極層 411、421 的金屬氧化物的形成方法，使用濺射法、真空蒸鍍法（電子束蒸鍍法等）、電弧放電離子電鍍法、噴射法。另外，當使用濺射法時，最好使用包含 2 wt%至 10 wt%的 SiO_2 的靶材來進行成膜，使

具有透光性的導電膜包含阻礙晶化的 SiO_x（X>0），以抑制當在後面的製程中進行的用於脫水化或脫氫化的加熱處理時被晶化。

接著，在閘極電極層 411、421 之上形成閘極絕緣層。

藉由使用電漿 CVD 法或濺射法形成氧化矽層、氮化矽層、氧氮化矽層或氮氧化矽層的單層或疊層，可以形成閘極絕緣層。例如，作爲成膜氣體使用 SiH_4、氧及氮且使用電漿 CVD 法來形成氧氮化矽層，即可。

在本實施例模式中，如圖 38A 所示，形成由如下層構成的兩層結構的閘極絕緣層，上述層是：具有 50 nm 至 200 nm 之厚度的第一閘極絕緣層 402a；以及具有 50 nm 至 300 nm 之厚度的第二閘極絕緣層 402b。作爲第一閘極絕緣層 402a，使用 100 nm 的氮化矽膜或氮氧化矽膜。另外，作爲第二閘極絕緣層 402b，使用 100 nm 的氧化矽膜。

在第二閘極絕緣層 402b 之上形成具有 2 nm 至 200 nm 之厚度的氧化物半導體膜 430。另外，氧化物半導體膜 430 的結晶結構是非晶。

在本實施例模式中，在形成氧化物半導體膜 430 之後進行用於脫水化或脫氫化的加熱處理。爲了將進行了該加熱處理之後的氧化物半導體膜 430 的結晶狀態保持爲非晶狀態，最好將氧化物半導體膜的厚度設定得薄，即 50 nm 以下。藉由將氧化物半導體膜 430 的厚度設定得薄，可以

抑制在形成氧化物半導體膜 430 之後氧化物半導體膜 430 因加熱處理而被晶化。

另外，最好在藉由濺射法形成氧化物半導體膜 430 之前，進行藉由導入氬氣體來產生電漿的反濺射，而去除附著於第二閘極絕緣層 402b 表面的塵屑。反濺射是指一種方法，其中不對靶材側施加電壓而在氬氛圍下使用 RF 電源對基板側施加電壓來在基板附近形成電漿，以對表面進行修改。另外，也可以使用氮、氦、氧等代替氬氛圍而進行濺射處理。

氧化物半導體膜 430 使用 In-Ga-Zn-O 類非單晶膜、In-Sn-Zn-O 類、In-Al-Zn-O 類、Sn-Ga-Zn-O 類、Al-Ga-Zn-O 類、Sn-Al-Zn-O 類、In-Zn-O 類、Sn-Zn-O 類、Al-Zn-O 類、In-O 類、Sn-O 類、Zn-O 類的氧化物半導體膜。在本實施例模式中，使用 In-Ga-Zn-O 類氧化物半導體靶材並藉由濺射法形成氧化物半導體膜 430。另外，可以在稀有氣體（典型是氬）氛圍下、在氧氛圍下或者在稀有氣體（典型是氬）及氧氛圍下藉由濺射法來形成氧化物半導體膜 430。另外，當使用濺射法時，最好使用含有 2 wt%至 10 wt%的 SiO_2 的靶材來進行成膜，而使氧化物半導體膜 430 含有阻礙晶化的 SiO_x（X>0），以抑制當在後面的製程中進行用於脫水化或脫氫化的加熱處理時被晶化。

接著，藉由第二微影製程將氧化物半導體膜 430 加工爲島狀氧化物半導體層。另外，也可以藉由噴墨法形成用

來形成島狀氧化物半導體層的抗蝕劑遮罩。當藉由噴墨法形成抗蝕劑遮罩時不使用光遮罩，因此可以降低製造成本。

接著，進行氧化物半導體層的脫水化或脫氫化。將進行脫水化或脫氫化的第一加熱處理的溫度設定爲 350℃以上且低於基板的應變點，最好設定爲 400℃以上。在此，將基板放入到加熱處理裝置之一的電爐中，在氮氛圍下對氧化物半導體層進行加熱處理，然後不使氧化物半導體層接觸於大氣直到氧化物半導體層冷卻到預定的溫度以下，而防止水或氫等再次混入到氧化物半導體層，以得到氧化物半導體層 431、432（參照圖 38B）。在本實施例模式中，在電爐中，在用來進行脫水化或脫氫化的氮氛圍下以溫度 T 進行加熱處理，然後在相同的爐中將基板緩冷到水無法再次混入的溫度（明確而言，進行緩冷到基板的溫度降低到比溫度 T 低 100℃以上的溫度）。另外，不侷限於氮氛圍，而在氦、氖、氬等的氛圍下進行加熱處理。

另外，在第一加熱處理中，最好氮或氦、氖、氬等的稀有氣體不包含水、氫等。或者，最好將導入於加熱處理裝置中的氮或氦、氖、氬等的稀有氣體的純度設定爲 6N（99.9999%）以上，更佳設定爲 7N（99.99999%）以上（亦即，將雜質濃度設定爲 1 ppm 以下，最好設定爲 0.1 ppm 以下）。

另外，根據第一加熱處理的條件或氧化物半導體層的材料，氧化物半導體層也有時被晶化，而成爲微晶膜或多

晶膜。

另外，也可以對加工成島狀氧化物半導體層之前的氧化物半導體膜 430 進行對氧化物半導體層的第一加熱處理。在此情況下，在第一加熱處理之後從加熱處理裝置拿出基板，以進行微影製程。

另外，也可以在形成氧化物半導體膜 430 之前在惰性氣體氛圍（氮或氦、氖、氬等）下、氧氛圍下進行加熱處理（400℃以上且低於基板的應變點）來形成去除包含在層中的氫及水等的雜質的閘極絕緣層。

接著，在第二閘極絕緣層 402b 及氧化物半導體層 431、432 上形成金屬導電膜，然後藉由第三微影製程形成抗蝕劑遮罩 433a 及抗蝕劑遮罩 433b，選擇性地進行蝕刻來形成金屬電極層 434 及金屬電極層 435（參照圖 38C）。

作爲金屬導電膜的材料，使用選自 Al、Cr、Cu、Ta、Ti、Mo、W 中的元素；以上述元素爲成分的合金；組合上述元素的合金等。作爲金屬導電膜，最好使用：在鈦層上層疊有鋁層和該鋁層上的鈦層的三層的疊層結構；或者在鉬層上層疊有鋁層和該鋁層上的鉬層的三層的疊層結構。當然，也可以作爲金屬導電膜使用單層、兩層結構或四層以上的疊層結構。

另外，也可以藉由噴墨法形成用來形成金屬電極層 434、435 的抗蝕劑遮罩 433a、433b。當藉由噴墨法形成抗蝕劑遮罩 433a、433b 時不使用光遮罩，因此可以縮減

製造成本。

接著，去除抗蝕劑遮罩 433a、433b，藉由第四微影製程形成抗蝕劑遮罩 436a、抗蝕劑遮罩 436b，選擇性地進行蝕刻來形成源極電極層 415a 及汲極電極層 415b（參照圖 38D）。另外，在第四微影製程中，氧化物半導體層 431 僅有一部分被蝕刻，而成爲具有槽部（凹部）的氧化物半導體層 437。另外，也可以藉由噴墨法形成用來在氧化物半導體層 431 中形成槽部（凹部）的抗蝕劑遮罩 436a、436b。當藉由噴墨法形成抗蝕劑遮罩時不使用光遮罩，因此可以縮減製造成本。

接著，去除抗蝕劑遮罩 436a、436b，藉由第五微影製程形成覆蓋氧化物半導體層 437 的抗蝕劑遮罩 438，去除氧化物半導體層 432 上的金屬電極層 435（參照圖 38E）。

另外，因爲在第五微影製程中去除重疊於氧化物半導體層 432 的金屬電極層 435，所以爲了防止當對金屬電極層 435 進行蝕刻時氧化物半導體層 432 也被去除，適當地調節各材料及蝕刻條件。

在去除抗蝕劑遮罩 438 之後，如圖 38F 所示，接觸於氧化物半導體層 432 的上面及側面和氧化物半導體層 437 的槽部（凹部）地形成氧化物絕緣膜 439。氧化物絕緣膜 439 成爲保護絕緣膜。

氧化物絕緣膜 439 至少具有 1 nm 以上的厚度，並且氧化物絕緣膜 439 可以適當地使用濺射法等的不使水、氫

等雜質混入到氧化物絕緣膜 439 中的方法而形成。在本實施例模式中，使用濺射法形成 300 nm 的氧化矽膜作爲氧化物絕緣膜 439。將形成膜時的基板溫度設定爲室溫以上且 300℃以下即可，在本實施例模式中將該基板溫度設定爲 100℃。可以在稀有氣體（典型是氬）氛圍下、氧氛圍下或者稀有氣體（典型是氬）和氧氛圍下藉由濺射法形成氧化矽膜。另外，作爲靶材，可以使用氧化矽靶材或矽靶材。例如，可以在氧及氮氛圍下使用矽靶材並藉由濺射法來形成氧化矽。接觸於被低電阻化的氧化物半導體層 432、437 地形成的氧化物絕緣膜 439 不包含水分、氫離子及 OH^-等的雜質，並使用防止它們從外部侵入的無機絕緣膜，而典型上使用氧化矽膜、氮氧化矽膜、氧化鋁膜或氧氮化鋁膜等。

接著，在惰性氣體氛圍下或在氧氣體氛圍下進行第二加熱處理（最好是 200℃以上且 400℃以下，例如 250℃以上且 350℃以下）。例如，在氮氛圍下進行 250℃且 1 小時的第二加熱處理。當進行第二處理時，以氧化物半導體層 437 的凹槽部、氧化物半導體層 432 的上面及側面與氧化物絕緣膜 439 接觸的狀態進行加熱。

圖 39A 示出第二加熱處理後的狀態。在圖 39A 中，氧化物半導體層是 412 進行了第二加熱處理的氧化物半導體層 437，並且氧化物半導體層 422 是進行了第二加熱處理的氧化物半導體層 432。

藉由經過上述製程，對形成之後的氧化物半導體膜

430 進行用於脫水化或脫氫化的第一加熱處理及惰性氣體下或氧氣體氛圍下的第二加熱處理。

因此，在氧化物半導體層 412 中，在與源極電極層 415a 重疊的區域中自對準地形成高電阻源極區 414a，並且在與汲極電極層 415b 重疊的區域中自對準地形成高電阻汲極區 414b。另外，與閘極電極層 411 重疊的區域的整個區域是 i 型區域，並成爲通道形成區 413。另外，因爲藉由第二加熱處理，氧化物半導體層 432 的整個膜成爲氧過剩狀態，所以形成其整體被高電阻化（被 i 型化）的氧化物半導體層 422。

如果在第二加熱處理之後在氧化物半導體層 422 露出的狀態下在氮、惰性氣體氛圍下或減壓下進行加熱處理，則被高電阻化（被 i 型化）的氧化物半導體層 422 的電阻降低。因此，在第二加熱處理以後的製程中，在氧氣體、N_2O 氣體氛圍下或超乾燥空氣（露點爲-40℃以下，最好爲-60℃以下）下進行以氧化物半導體層 422 露出的狀態進行的加熱處理。

另外，藉由在與汲極電極層 415b（及源極電極層 415a）重疊的氧化物半導體層 412 中形成高電阻汲極區 414b（或高電阻源極區 414a），可以提高設置有薄膜電晶體 410 的驅動電路的可靠性。明確而言，藉由形成高電阻汲極區 414b，可以得到如下結構，在該結構中，使汲極電極層 415b、高電阻汲極區 414b、通道形成區 413 的導電率依序分步驟地變化。因此，當以連接到向汲極電極

層 415b 供應高電源電位 VDD 的佈線的方式使薄膜電晶體 410 操作時，即使在閘極電極層 411 和汲極電極層 415b 之間施加高電場，高電阻汲極區 414b 也成爲緩衝區而不被施加局部性的高電場，以可以提高薄膜電晶體 410 的耐壓。

另外，藉由在氧化物半導體層 412 的與汲極電極層 415b（或源極電極層 415a）重疊的區域中形成高電阻汲極區 414b（或高電阻源極區 414a），即使在驅動電路中設置薄膜電晶體 410 也可以減少其通道形成區 413 中的漏電流。

接著，如圖 39B 所示，藉由第六微影製程形成抗蝕劑遮罩 440a 及抗蝕劑遮罩 440b，對氧化物絕緣膜 439 選擇性地進行蝕刻，以形成氧化物絕緣層 416 及氧化物絕緣層 426。氧化物絕緣層 426 覆蓋氧化物半導體層 422 的形成有通道形成區的區域並用作爲通道保護層。另外，當如本實施例模式那樣用作爲第二閘極絕緣層 402b 使用氧化物絕緣層時，藉由對氧化物絕緣膜 439 的蝕刻製程，第二閘極絕緣層 402b 的一部分也被蝕刻而有可能第二閘極絕緣層 402b 的厚度減薄（膜厚度變薄）。當作爲第二閘極絕緣層 402b 使用對氧化物絕緣膜 439 具有高選擇比的氮化絕緣膜時，可以防止第二閘極絕緣層 402b 藉由蝕刻而減薄。

在去除抗蝕劑遮罩 440a、440b 之後，在氧化物半導體層 422 及氧化物絕緣層 426 上形成具有透光性的導電

膜。並且，藉由第七微影製程形成抗蝕劑遮罩，使用該抗蝕劑遮罩對透光性的導電膜進行蝕刻，而如圖 39C 所示那樣形成源極電極層 425a 及汲極電極層 425b。在蝕刻製程之後，去除抗蝕劑遮罩。

作爲具有透光性的導電膜的形成方法，可以使用濺射法、真空蒸鍍法（電子束蒸鍍法等）、電弧放電離子電鍍法、噴射法。作爲導電膜的材料，可以使用對可見光具有透光性的導電材料，例如 In-Sn-Zn-O 類、In-Al-Zn-O 類、Sn-Ga-Zn-O 類、Al-Ga-Zn-O 類、Sn-Al-Zn-O 類、In-Zn-O 類、Sn-Zn-O 類、Al-Zn-O 類、In-O 類、Sn-O 類、Zn-O 類的金屬氧化物。在 50 nm 至 300 nm 的範圍內適當地進行選擇具有透光性的導電膜的膜厚度。另外，當使用濺射法時，最好使用含有 2 wt%至 10 wt%的 SiO_2 的靶材來進行成膜，而使具有透光性的導電膜含有阻礙晶化的 SiO_x（X>0），以抑制在後續的製程中進行用於脫水化或脫氫化的加熱處理時被晶化。

另外，也可以藉由噴射法代替微影製程來形成用來形成源極電極層 425a、汲極電極層 425b 的抗蝕劑遮罩。當藉由噴射法形成抗蝕劑遮罩時不使用光遮罩，因此可以縮減製造成本。

接著，如圖 39D 所示，在氧化物絕緣層 416、426、源極電極層 425a、及汲極電極層 425b 之上形成保護絕緣層 403。在本實施例模式中，使用 RF 濺射法形成氮化矽膜作爲保護絕緣層 403。因爲 RF 濺射法的量產性高，所

以最好使用 RF 濺射法形成保護絕緣層 403。保護絕緣層 403 使用不包含水分、氫離子、OH^-等的雜質並防止它們從外部侵入的無機絕緣膜，而使用氮化矽膜、氮化鋁膜、氮氧化矽膜、氧氮化鋁膜等。當然，保護絕緣層 403 是具有透光性的絕緣膜。

另外，保護絕緣層 403 最好接觸於設置在保護絕緣層 403 的下方的第一閘極絕緣層 402a 或成爲基底的絕緣膜，並且保護絕緣層 403 防止水分、氫離子、OH^-等的雜質從基板 400 的側面附近侵入。特別佳的是，作爲接觸於保護絕緣層 403 的第一閘極絕緣層 402a 或成爲基底的絕緣膜，使用氮化矽膜。亦即，藉由圍繞氧化物半導體層的下面、上面及側面地設置氮化矽膜，顯示裝置的可靠性提高。

接著，在保護絕緣層 403 之上形成平坦化絕緣層 404。作爲平坦化絕緣層 404，可以使用具有耐熱性的有機材料如聚醯亞胺、丙烯酸樹脂、苯並環丁烯、聚醯胺、環氧樹脂等。另外，除了上述有機材料之外，還可以使用低介電常數材料（低-k 材料）、矽氧烷基類樹脂、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）等。另外，也可以藉由層疊多個由這些材料形成的絕緣膜來形成平坦化絕緣層 404。

另外，矽氧烷基類樹脂相當於以矽氧烷基類材料爲起始材料而形成的包含 Si-O-Si 鍵的樹脂。還可以使用有機基（例如，烷基或芳基）和氟基作爲取代基。另外，有機

基還可以具有氟基。

對平坦化絕緣層 404 的形成方法沒有特別的限制，可以根據其材料利用濺射法、SOG 法、旋塗法、浸漬法、噴塗法、液滴噴射法（例如，噴墨法、絲網印刷、膠版印刷等）等的方法、刮刀法、輥塗法、簾塗法、刮刀塗佈法等的裝置。

接著，進行第八微影製程，形成抗蝕劑遮罩，藉由對平坦化絕緣層 404 及保護絕緣層 403 進行蝕刻來形成到達汲極電極層 425b 的接觸孔 441。此外，藉由在此的蝕刻，也形成到達閘極電極層 411、421 的接觸孔。另外，還可以藉由噴墨法形成用來形成到達汲極電極層 425b 的接觸孔的抗蝕劑遮罩。當藉由噴墨法形成抗蝕劑遮罩時不使用光遮罩，因此可以縮減製造成本。

接著，在去除抗蝕劑遮罩後，形成具有透光性的導電膜。藉由利用濺射法或真空蒸鍍法等形成氧化銦（In_2O_3）、氧化銦氧化錫合金（In_2O_3-SnO_2、縮寫爲 ITO）等作爲具有透光性的導電膜的材料。此外，作爲具有透光性的導電膜的其他材料，也可以使用：包括氮的 Al-Zn-O 類非單晶膜，即 Al-Zn-O-N 類非單晶膜；包括氮的 Zn-O 類非單晶膜；包括氮的 Sn-Zn-O 類非單晶膜。另外，Al-Zn-O-N 類非單晶膜中的鋅的組成比（at.%）爲 47at.%以下，大於非單晶膜中的鋁的組成比（at.%），並且非單晶膜中的鋁的組成比（at.%）大於非單晶膜中的氮的組成比（at.%）。對上述材料的蝕刻處理利用鹽酸類溶

液來進行。然而，尤其是，當對 ITO 進行蝕刻時容易發生殘渣，所以也可以使用用來改善蝕刻加工性的氧化銦氧化鋅合金（In_2O_3-ZnO）。

注意，將具有透光性的導電膜的組成比的單位設定爲原子百分比（at.%），並且藉由使用電子探針 X 射線微區分析儀（EPMA）的分析進行評估。

接著，進行第九微影過程，形成抗蝕劑遮罩，藉由蝕刻去除不需要的部分，如圖 39E 所示那樣形成像素電極層 427 以及導電層 417。像素電極層 427 藉由形成在平坦化絕緣層 404 及保護絕緣層 403 中的接觸孔 441 與汲極電極層 425b 電連接。

藉由上述製程，可以使用九個用於曝光的遮罩而在同一基板 400 之上製造包括薄膜電晶體 410 的驅動電路以及包括薄膜電晶體 420 的像素部。用於驅動電路的薄膜電晶體 410 是包括具有高電阻源極區 414a、高電阻汲極區 414b 及通道形成區 413 的氧化物半導體層 412 的通道蝕刻型薄膜電晶體。另外，用於像素的薄膜電晶體 420 是包括其整體被 I 型化的氧化物半導體層 422 的通道保護型薄膜電晶體。

另外，也可以在同一基板 400 之上形成電容器，該電容器將第一閘極絕緣層 402a、第二閘極絕緣層 402b 用於電介質並包括電容佈線層和電容電極地形成。藉由以矩陣狀對應於各像素地配置薄膜電晶體 420 和電容器來構成像素部，並在像素部的周邊配置包括薄膜電晶體 410 的驅動

電路，而可以形成用來製造主動矩陣型顯示裝置的其中一個基板。在本說明書中，爲了方便起見將上述基板稱爲主動矩陣基板。

另外，像素電極層 427 與電容電極層電連接。在形成接觸孔 441 的同時形成用來電連接該兩個電極層的接觸孔。另外，電容電極層可以使用與源極電極層 425a、汲極電極層 425b 相同的具有透光性的材料及製程形成。

藉由將導電層 417 設置在與氧化物半導體層 412 的通道形成區 413 重疊的位置上，在用來調查薄膜電晶體 410 的可靠性的偏壓-溫度測試（以下，稱爲 BT 測試）中可以減少 BT 測試前後的薄膜電晶體 410 的臨界電壓的變化量。另外，導電層 417 的電位可以與閘極電極層 411 相同或不同，並且導電層 417 可以用作爲第二閘極電極層。另外，導電層 417 的電位可以是 GND、0 V 或浮動狀態。

另外，也可以藉由噴墨法形成用來形成導電層 417 及像素電極層 427 的抗蝕劑遮罩。當藉由噴墨法形成抗蝕劑遮罩時不使用光遮罩，因此可以縮減製造成本。

實施例模式 8

在本實施例模式中，說明具備顯示裝置的電子裝置的例子。

圖 40A 至圖 40H、圖 41A 至圖 41D 是示出電子裝置的圖。這些電子裝置可以包括外殼 5000、顯示部 5001、揚聲器 5003、LED 燈 5004、操作鍵 5005（包括電源開關

或操作開關）、連接端子 5006、感測器 5007（它包括測定如下因素的功能：力量、位移、位置、速度、加速度、角速度、轉速、距離、光、液、磁、溫度、化學物質、聲音、時間、硬度、電場、電流、電壓、電力、射線、流量、濕度、傾斜度、振動、氣味或紅外線）、麥克風 5008 等。

圖 40A 示出移動式電腦，除了上述以外還可以具有開關 5009、紅外線埠 5010 等。圖 40B 示出具備記錄媒體的可攜式影像再生裝置（如 DVD 再生裝置），除了上述以外還可以具有第二顯示部 5002、記錄媒體讀出部 5011 等。圖 40C 示出護目鏡型顯示器，除了上述以外還可以具有第二顯示部 5002、支撐部 5012、耳機 5013 等。圖 40D 示出可攜式遊戲機，除了上述以外還可以具有記錄媒體讀出部 5011 等。圖 40E 示出具有電視影像接收功能的數位相機，除了上述以外還可以具有天線 5014、快門按鈕 5015、影像接收部 5016 等。圖 40F 示出可攜式遊戲機，除了上述以外還可以具有第二顯示部 5002、記錄媒體讀出部 5011 等。圖 40G 示出電視接收機，除了上述以外還可以具有調諧器、影像處理部等。圖 40H 示出可攜式電視接收機，除了上述以外還可以具有能夠收發信號的充電器 5017 等。

圖 41A 示出顯示器，除了上述以外還可以具有支撐台 5018 等。圖 41B 示出影像拍攝裝置，除了上述以外還可以具有外部連接埠 5019、快門按鈕 5015、影像接收部

5016 等。圖 41C 示出電腦，除了上述以外還可以具有指向裝置 5020、外部連接埠 5019、讀寫器 5021 等。圖 41D 示出行動電話機，除了上述以外還可以具有發送部、接受部、用於行動電話及移動式終端的單波段播放（one-segment broadcasting）部分接收服務用調諧器等。

圖 40A 至圖 40H、圖 41A 至圖 41D 所示的電子裝置可以具有各種功能。例如，可以具有如下功能：將各種資訊（靜態影像、動態影像、文字影像等）顯示在顯示部上；觸控面板；顯示日曆、日期或時刻等；藉由利用各種軟體（程式）控制處理；進行無線通信；藉由利用無線通信功能，與各種電腦網路連接；藉由利用無線通信功能，進行各種資料的發送或接收；讀出儲存在記錄媒體中的程式或資料來將它顯示在顯示部上；等等。再者，在具有多個顯示部的電子裝置中，可以具有如下功能：一個顯示部主要顯示影像資訊，而另一顯示部主要顯示文字資訊；或者在多個顯示部上顯示考慮到視差的影像來顯示立體影像；等等。再者，在具有影像接收部的電子裝置中，可以具有如下功能：拍攝靜態影像；拍攝動態影像；對所拍攝的影像進行自動或手動校正；將所拍攝的影像儲存在記錄媒體（外部或內置於相機）中；將所拍攝的影像顯示在顯示部上；等等。此外，圖 40A 至圖 40H、圖 41A 至圖 41D 所示的電子裝置可具有的功能不侷限於上述功能，而可以具有各種各樣的功能。

在本實施例模式中描述的電子裝置的特徵之一是具有

用來顯示某種資訊的顯示部。

接著，說明顯示裝置（半導體裝置）的應用例子。首先，說明將顯示裝置（半導體裝置）應用於不移動的物體，例如建築物的例子。

圖 41E 是說明組裝有顯示裝置（半導體裝置）的建築物的一個實施例模式的圖形。半導體裝置包括外殼 5022、顯示部 5023、作爲操作部的遙控單元 5024 以及揚聲器部 5025 等。半導體裝置組裝在房間的牆中作爲掛壁式顯示裝置。因爲該方式不需要較大的設置空間，所以作爲將具備大畫面（40 英寸以上）的顯示部 5023 的半導體裝置組裝在建築物中的方法，最好採用該方式。

圖 41F 是說明組裝有顯示裝置（半導體裝置）的建築物的一個實施例模式的圖。半導體裝置具備顯示面板 5026。該顯示面板 5026 組裝在浴室 5027 中，並且洗澡的人可以利用顯示面板 5026 觀看影像。

在圖 41E、圖 41F 中，示出將顯示裝置（半導體裝置）組裝在牆、浴室中的例子，但是本實施例模式的建築物不侷限於此。可以將半導體裝置組裝在建築物的各種部分中。

下面，說明組裝有顯示裝置（半導體裝置）的移動物體的結構例子。

圖 41G 是說明設置有顯示裝置（半導體裝置）的汽車的一個實施例模式的圖形。半導體裝置包括顯示面板 5028。顯示面板 5028 組裝在汽車的車體 5029 中，並根據

需要能夠顯示車體的操作或從車體內部或外部輸入的資訊。另外，半導體裝置也可以具有導航功能。

圖 41H 是說明設置有顯示裝置（半導體裝置）的旅客用飛機的一個實施例模式的圖形。半導體裝置包括顯示面板 5031。在旅客用飛機的座位上方的天花板 5030 上藉由鉸鏈部 5032 而設置有顯示面板 5031。顯示面板 5031 具有藉由乘客的操作來顯示資訊的功能。圖 41H 示出使用顯示面板 5031 時的顯示面板 5031 的狀態。乘客藉由鉸鏈部 5032 的伸縮而可以觀看顯示面板 5031 的影像。

另外，在圖 41G、圖 41H 中示出作爲移動物體的汽車以及旅客用飛機的例子，但是本實施例模式不限於此，而可以用於各種移動物體如摩托車、自動四輪車（包括汽車、公共汽車、卡車等）、鐵路車廂、船隻以及飛機等。

實施例模式 9

在本實施例模式中，說明根據本說明書所揭示之發明的半導體裝置以及顯示裝置等。

在本說明書中，顯示裝置是指具有顯示元件的裝置。作爲應用本說明書所揭示之發明的顯示裝置，可以舉出包括對比度、亮度、反射率、透射率等因電磁作用而變化的顯示媒體的裝置。作爲本說明書所揭示之顯示裝置所具備的顯示元件，可以舉出 EL（電致發光）元件（包含有機物及無機物的 EL 元件、有機 EL 元件、無機 EL 元件）、LED（白色 LED、紅色 LED、綠色 LED、藍色 LED

等）、電晶體（根據電流發射光的電晶體）、電子發射元件、液晶元件、電子墨水、電泳元件、光柵光閥（GLV）、電漿管、數位微鏡設備（DMD）、壓電陶瓷元件、碳奈米管等。作爲使用 EL 元件的顯示裝置的一個例子，有 EL 顯示器等。作爲使用電子發射元件的顯示裝置的一個例子，有場致發射顯示器（FED）或 SED 方式平面型顯示器（SED；表面傳導電子發射顯示器）等。作爲使用液晶元件的顯示裝置的一個例子，有液晶顯示裝置（透射型液晶顯示裝置、半透射型液晶顯示裝置、反射型液晶顯示裝置、直觀型液晶顯示裝置、投射型液晶顯示裝置）等。並且作爲使用電子墨水或電泳元件的顯示裝置的一個例子，可以舉出電子紙等。另外，具備 EL 元件或 LED 等的發射光的發光元件的裝置有時被稱爲顯示裝置，並也有時被稱爲發光裝置。包括發光元件作爲顯示元件的發光裝置是顯示裝置的具體例子之一。

作爲 EL 元件的一個例子，有具有陽極、陰極、夾在陽極和陰極之間的 EL 層的元件等。作爲 EL 層的一個例子，有：利用來自單重態激子的發光（螢光）的層；利用來自三重態激子的發光（磷光）的層；包括利用來自單重態激子的發光（螢光）的層和來自三重態激子的發光（磷光）的層的層；由有機物形成的層；由無機物形成的層；包括由有機物形成的層和由無機物形成的層的層；包含高分子材料的層；包含低分子材料的層；或者包含高分子材料和低分子材料的層等。然而不侷限於此，作爲 EL 元件

可以使用各種元件。

作爲電子發射元件的一個例子，有將高電場集中到陰極來抽出電子的元件等。明確而言，作爲電子發射元件的一個例子，有主軸（spindle）型、碳奈米管（CNT）型、層疊有金屬-絕緣體-金屬（MIM）型、層疊有金屬-絕緣體-半導體（MIS）型、MOS 型、矽型、薄膜二極體型、金剛石型、金屬-絕緣體-半導體-金屬型等的薄膜型、HEED 型、EL 型、多孔矽型或表面傳導（SCE）型等。然而不侷限於此，可以使用各種元件作爲電子發射元件。

在本說明書中，液晶顯示裝置是指具有液晶元件的顯示裝置。液晶顯示裝置根據影像的顯示方法而被分爲直觀型、投射型等。另外，液晶顯示裝置還根據像素透射所照射的光還是反射所照射的光而可以被分爲透射型、反射型、半透射型。作爲液晶元件的一個例子，有利用液晶的光學調變作用來控制光的透射或非透射的元件。該元件可以由一對電極及液晶層構成。另外，液晶的光學調變作用由施加到液晶的電場（包括橫向電場、縱向電場或傾斜方向電場）控制。作爲應用於液晶元件的液晶，可以舉出向列液晶、膽甾相（cholesteric）液晶、近晶液晶、盤狀液晶、熱致液晶、溶致液晶、低分子液晶、高分子液晶、聚合物分散型液晶（PDLC）、強介電液晶、反強介電液晶、主鏈型液晶、側鏈型高分子液晶、香蕉型液晶等。

此外，作爲液晶顯示裝置的顯示方式，有 TN（扭轉向列）模式、STN（超扭轉向列）模式、IPS（平面內切

換）模式、FFS（邊緣場切換）模式、MVA（多象限垂直配向）模式、PVA（圖案化垂直配向）模式、ASV（流動超視覺）模式、ASM（軸對稱排列微單元）模式、OCB（光學補償雙折射）模式、ECB（電控雙折射）模式、FLC（鐵電液晶）模式、AFLC（反鐵電液晶）模式、聚合物分散型液晶（PDLC）模式、聚合物網路型液晶（PNLC）模式、賓主模式、藍相（Blue Phase）模式等。

當然，本說明書所揭示之發明不侷限於上述結構例子，可以使用各種結構例子的液晶顯示裝置。

作爲電子紙的一個例子，可以使用：利用分子來進行顯示的電子紙（如光學各向異性、染料分子配向等）；利用粒子來進行顯示的電子紙（如電泳、粒子移動、粒子旋轉、相變等）；藉由使薄膜的一端移動而進行顯示的電子紙；利用分子的發色/相變來進行顯示的電子紙；藉由分子的光吸收而進行顯示的電子紙；電子和電洞相結合而藉由自發光來進行顯示的電子紙；等。明確而言，作爲電子紙的一個例子，有微囊型電泳、水平移動型電泳、垂直移動型電泳、球狀扭轉球、磁性扭轉球、圓柱扭轉球方式、帶電色粉、電子粉流體、磁泳型、磁熱敏式、電潤濕、光散射（透明/白濁變化）、膽甾相液晶/光導電層、膽甾相液晶、雙穩態向列液晶、強介電液晶、二色性色素·液晶分散型、可動薄膜、利用無色染料的著色和去色、光致變色、電致變色、電沉積、可撓性有機 EL 等。但是不侷限於此，作爲電子紙可以使用各種電子紙。在此，藉由使用

微囊型電泳，可以解決遷移粒子的凝集和沉澱即電泳方式的缺點。電子粉流體具有高速反應性、高反射率、廣視角、低耗電量、儲存性等的優點。

作爲電漿顯示器的一個例子，有具有如下結構的電漿顯示器等，在該結構中以狹窄的間隔使表面形成有電極的基板和表面形成有電極及微小的槽且在槽內形成有螢光體層的基板對置，並裝入稀有氣體。另外，作爲電漿顯示器的一個例子，有具有如下結構的電漿顯示器等，在該結構中使用膜狀的電極從上下夾持電漿管。在玻璃管內密封放電氣體、RGB 每一個的螢光體等而得到電漿管。藉由在電極之間施加電壓來產生紫外線，並使螢光體發射光，從而可以進行顯示。本說明書所揭示之發明不侷限於上述結構例子，而可以使用具有各種結構例子的電漿顯示器。

另外，有需要照明裝置的顯示裝置，例如液晶顯示器、利用光柵光閥（GLV）的顯示裝置、利用數位微鏡設備（DMD）的顯示裝置等。作爲這些照明裝置，例如可以使用應用 EL 元件的照明裝置、冷陰極管、熱陰極管、LED、雷射光源、汞燈等。

另外，作爲顯示裝置，可以舉出具備包括顯示元件的多個像素的顯示裝置。此時，顯示裝置也可以包括驅動多個像素的週邊驅動電路。顯示裝置的週邊驅動電路既可以是形成在與多個像素同一基板上的電路，又可以是形成在不同的基板上的電路。也可以設置上述兩者的電路作爲週邊驅動電路。作爲形成在與像素不同的基板上的電路，可

以舉出藉由引線接合、凸塊等而配置在具有像素的基板上的電路，所謂藉由玻璃覆晶封裝（COG）連接的 IC 晶片或者藉由 TAB 等連接的 IC 晶片。

藉由使電路的一部分形成在與像素部同一基板之上，可以減少部件個數來縮減成本，或者可以減少與電路部件的連接數來提高可靠性。尤其是，在很多情況下驅動電壓高的部分的電路或者驅動頻率高的部分的電路等的耗電量增大。於是，將該電路形成在與像素部不同的基板（例如，單晶基板）之上，以構成 IC 晶片。藉由使用該 IC 晶片，可以防止耗電量的增加。

此外，顯示裝置也可以包括安裝有 IC 晶片、電阻器、電容器、電感器、電晶體等的可撓性印刷電路（FPC）。此外，顯示裝置可以藉由可撓性印刷電路（FPC）等實現連接，並包括安裝有 IC 晶片、電阻器、電容器、電感器、電晶體等的印刷線路板（PWB）。另外，顯示裝置也可以包括偏振板或相位差板等的光學片。此外，顯示裝置還包括照明裝置、外殼、聲音輸入輸出裝置、光感測器等。

在本說明書中，一個像素指的是能夠控制亮度的一個要素。例如，一個像素示出一個顏色要素，利用該一個顏色要素顯示亮度。因此，此時，在具有 R（紅色）、G（綠色）和 B（藍色）的顏色要素彩色顯示裝置中，影像的最小單位由 R 的像素、G 的像素以及 B 的像素的三個像素構成。但是，顏色要素不侷限於三種顏色，也可以使用

三種以上的顏色，並且也可以使用 RGB 以外的顏色。例如，可以加上白色來採用 RGBW（W 是白色）。或者，可以對 RGB 加上例如黃色、藍綠色、紫紅色、翡翠綠及朱紅色等的一種以上的顏色。或者，例如，也可以對 RGB 追加與 RGB 中的至少一種顏色類似的顏色。例如，可以採用 R、G、B1、B2。雖然 B1 和 B2 都是藍色，但是波長稍微不同。與此同樣地，可以採用 R1、R2、G、B。藉由採用這種顏色要素，可以進行更逼真的顯示。藉由採用這種顏色要素，可以減少耗電量。

在使用多個區域來控制一個顏色要素的亮度的情況下，可以將該多個區域的其中一個用作爲一個像素。例如，在進行區域灰度或具有子像素時，每一個顏色要素具有多個控制亮度的區域，有時利用該所有區域顯示灰度。此時可以將控制亮度的區域的其中一個用作爲一個像素。此時，一個顏色要素由多個像素所構成。但是，即使在一個顏色要素中具有多個控制亮度的區域，也可以將一個顏色要素用作爲一個像素。此時，一個顏色要素由一個像素構成。另外，在使用多個區域來控制一個顏色要素的亮度的情況下，也可以根據像素使有助於顯示的區域的尺寸不同。另外，在每個顏色要素所具有的多個控制亮度的區域中，也可以使供應到各區域的信號稍微不同，從而擴大視角。就是說，每一個顏色要素所具有的多個區域分別具有的像素電極的電位也可以互不相同。其結果是，施加到液晶分子等的顯示元件的電壓根據各像素電極而分別不同。

因此，在液晶顯示裝置的情況下，可以擴大視角。另外，也可以每個顏色要素的有助於顯示的區域的尺寸彼此不同。由此，可以實現低耗電量化或顯示元件的長使用壽命化。

另外，在明確地記載“一個像素（三種顏色）”的情況下，將 R、G 和 B 三個像素看作一個像素。在明確地記載“一個像素（一種顏色）”的情況下，當每個顏色要素具有多個區域時，可以將該多個區域看作一個像素。

多個像素可以配置（排列）爲例如矩陣狀。這裏，像素配置（排列）爲矩陣狀的情況不侷限於在縱方向或橫方向上像素排列在直線上的情況。例如在使用三種顏色要素（例如，RGB）進行全彩色顯示的顯示裝置中，作爲像素的排列，例如可以舉出條形配置、由三種顏色要素的點構成的三角配置、拜爾（Bayer）配置等。

實施例模式 10

本說明書所揭示之發明可以用於各種結構的電晶體。換言之，對電晶體的結構，沒有特別的限制。例如，藉由使用實施例模式 7，可以製造具備高孔徑比的像素的顯示裝置。在本實施例模式中，說明電晶體的幾個結構例子。

作爲電晶體的一個例子，可以使用具有以非晶矽、多晶矽、微晶（也稱爲微晶、奈米晶、半非晶（semi-amorphous））矽等爲代表的非單晶半導體膜的薄膜電晶體（TFT）等。當使用 TFT 時，具有各種優點。例如，因

爲可以在比使用單晶矽時低的溫度下進行製造，因此可以實現製造成本的縮減或製造裝置的大型化。由於可以將製造裝置大型化，所以可以在大型基板上製造。因此，可以同時製造多個顯示裝置，所以可以以低成本製造。或者，由於製造溫度低，因此可以使用低耐熱性基板。由此，可以在具有透光性的基板上製造電晶體。或者，可以使用形成在具有透光性的基板之上的電晶體來控制顯示元件中的光透射。或者，因爲電晶體較薄，所以形成電晶體的膜的一部分能夠透射光。因此，可以提高孔徑比。

另外，當製造多晶矽時，藉由使用催化劑（鎳等），可以進一步提高結晶性，從而可以製造電特性良好的電晶體。其結果是，可以在基板上一體地形成閘極驅動器電路（掃描線驅動電路）、源極電極驅動器電路（信號線驅動電路）以及信號處理電路（信號產生電路、γ（伽馬）校正電路、DA 轉換電路等）。

另外，當製造微晶矽時，藉由使用催化劑（鎳等），可以進一步提高結晶性，從而可以製造電特性良好的電晶體。此時，藉由僅進行熱處理而不進行雷射照射，也可以提高結晶性。其結果是，可以在基板之上一體地形成源極電極驅動器電路的一部分（類比開關等）以及閘極驅動器電路（掃描線驅動電路）。再者，當不進行用來實現結晶化的雷射照射時，可以抑制矽結晶性的變化。因此，可以顯示提高了影像品質的影像。但是，可以不使用催化劑（鎳等）而製造多晶矽或微晶矽。

另外，雖然最好在整個面板上使矽的結晶性提高到多晶或微晶等，但是不限定於此。也可以只在面板的一部分區域中提高矽的結晶性。藉由選擇性地照射雷射等，可以選擇性地提高結晶性。例如，也可以只對作爲像素以外的區域的週邊電路區照射雷射。或者，也可以只對閘極驅動器電路、源極電極驅動器電路等的區域照射雷射。或者，也可以只對源極電極驅動器電路的一部分（例如，類比開關）的區域照射雷射。其結果是，可以只在需要使電路高速地操作的區域中提高矽的結晶性。因爲使像素區域高速地操作是不太重要的，所以即使結晶性不提高，也可以使像素電路操作而不發生問題。藉由採用上述方法，提高結晶性的區域較少，所以可以縮短製造製程。因此，可以提高產率而縮減製造成本。或者，由於可以利用較少的製造裝置進行製造，所以可以縮減製造成本。

另外，作爲電晶體的一個例子，可以使用：具有ZnO、a-InGaZnO、SiGe、GaAs、IZO、ITO、SnO、TiO、AlZnSnO（AZTO）等的化合物半導體或氧化物半導體的電晶體；或者將這些化合物半導體或氧化物半導體薄膜化的薄膜電晶體等。由此，可以降低製造溫度，因此例如可以在室溫下製造電晶體。其結果是，可以在低耐熱性基板，例如塑膠基板或薄膜基板等上直接形成電晶體。此外，不僅可以將這些化合物半導體或氧化物半導體用於電晶體的通道部，而且還可以用於其他用途。例如，可以將這些化合物半導體或氧化物半導體用作爲佈線、電阻器、

像素電極或具有透光性的電極等。由於可以在電晶體的製造過程中形成它們，所以可以縮減成本。

另外，作爲電晶體的一個例子，可以使用藉由噴墨法或印刷法形成的電晶體等。由此，可以在室溫下製造電晶體，可以以低真空度製造電晶體，或者可以在大型基板上製造電晶體。因此，由於即使不使用遮罩（光罩）也可以製造電晶體，所以可以容易地改變電晶體的佈局。再者，由於不需要抗蝕劑，所以可以減少材料費用並減少製程數量。或者，因爲可以只在需要膜的部分上形成膜，所以與在整個面上形成膜之後進行蝕刻的製造方法相比，不浪費材料，從而可以實現低成本。

另外，作爲電晶體的一個例子，可以使用具有有機半導體或碳奈米管的電晶體等。由此，可以在能夠彎曲的基板上形成電晶體。因此，可以增強使用這種基板的半導體裝置的耐衝擊性。

作爲電晶體，還可以使用各種結構的電晶體。例如，作爲電晶體，可以使用 MOS 型電晶體、結型電晶體、雙極電晶體等。藉由作爲電晶體使用 MOS 型電晶體，可以減小電晶體尺寸。因此，可以提高電晶體的集成度。藉由作爲電晶體使用雙極電晶體，可以使大電流流過。因此，可以使電路高速地操作。此外，也可以將 MOS 型電晶體和雙極電晶體形成在一個基板之上。由此，可以實現低耗電量化、小型化、高速操作等。

作爲電晶體的一個例子，可以採用具有兩個以上的閘

極電極的多閘極結構的電晶體。由於當採用多閘極結構時通道區被串聯連接，所以成爲多個電晶體串聯連接的結構。因此，藉由採用多閘極結構，可以降低截止電流，提高電晶體的耐壓性（提高可靠性）。或者，藉由利用多閘極結構，當在飽和區域中操作時即使汲極電極和源極電極之間的電壓變化，汲極電極和源極電極之間電流的變化也不太大，從而可以使電壓-電流特性的斜率平坦。當利用斜率平坦的電壓-電流特性時，可以實現理想的電流源電路或電阻值非常高的主動負載。其結果是，可以實現特性良好的差動電路或電流反射鏡電路等。

作爲電晶體的一個例子，可以採用在通道上下配置有閘極電極的結構的電晶體。藉由採用在通道上下配置有閘極電極的結構，多個電晶體並聯連接。因此，通道區增加，所以可以增大電流值。或者，藉由採用在通道上下配置有閘極電極的結構，容易產生空乏層，因此可以改善 S 值。

作爲電晶體的一個例子，可以使用將閘極電極配置在通道區上的結構、將閘極電極配置在通道區下的結構、交錯結構、反交錯結構、將通道區分成多個區域的結構、並聯連接通道區的結構或者串聯連接通道區的結構等的電晶體。

另外，作爲電晶體的一個例子，還可以採用源極電極、汲極電極重疊於通道區（或其一部分）的結構。藉由採用源極電極、汲極電極重疊於通道區（或其一部分）的

結構，可以防止因電荷積存在於通道區的一部分中而導致的操作不穩定。

作爲電晶體的一個例子，可以使用設置有高電阻區域的結構。藉由設置高電阻區域，可以降低截止電流或者提高電晶體的耐壓性（提高可靠性）。或者，藉由設置高電阻區域，當在飽和區域中操作時，即使汲極電極-源極電極之間的電壓變化，汲極電極-源極電極之間的電流的變化也不太大，從而可以使電壓-電流特性的斜率平坦。

可以使用各種基板形成電晶體。對基板的種類沒有特別的限制。作爲該基板的一個例子，有半導體基板（例如，單晶基板或矽基板）、SOI 基板、玻璃基板、石英基板、塑膠基板、金屬基板、不鏽鋼基板、具有不鏽鋼箔的基板、鎢基板、具有鎢箔的基板、可撓性基板、貼合薄膜、包含纖維狀的材料的紙或者基材薄膜等。作爲玻璃基板的一個例子，有鋇硼矽酸鹽玻璃、鋁硼矽酸鹽玻璃或鈉鈣玻璃等。作爲可撓性基板的一個例子，有以聚對苯二甲酸乙二醇酯（PET）、聚萘二甲酸乙二醇酯（PEN）、聚醚碸（PES）爲代表的塑膠或丙烯酸樹脂等的具有可撓性的合成樹脂等。作爲貼合薄膜的一個例子，有聚丙烯、聚酯、乙烯基、聚氟化乙烯、氯乙烯等。作爲基材薄膜的一個例子，有聚酯、聚醯胺、聚醯亞胺、無機蒸鍍薄膜或紙類等。尤其是，藉由使用半導體基板、單晶基板或 SOI 基板等製造電晶體，可以製造特性、尺寸或形狀等的變化性小、電流能力高且尺寸小的電晶體。當利用上述電晶體構

成電路時，可以實現電路的低耗電量化或電路的高集成化。

也可以使用某個基板來形成電晶體，然後將電晶體轉置到另一基板之上，而在另一基板之上配置電晶體。作爲轉置電晶體的基板的一個例子，不僅可以使用上述可以形成電晶體的基板，還可以使用紙基板、玻璃紙基板、石材基板、木材基板、布基板（包括天然纖維（絲、棉、麻）、合成纖維（尼龍、聚氨酯、聚酯）或再生纖維（醋酯纖維、銅氨纖維、人造纖維、再生聚酯）等）、皮革基板、橡皮基板等。藉由使用上述基板，可以實現特性良好的電晶體的形成、耗電量少的電晶體的形成、具有高耐久性的裝置的製造、耐熱性的提高、輕量化或薄型化。

在此，電晶體是指至少具有包括閘極、汲極電極、源極電極的三個端子的元件，在汲極區和源極區之間具有通道區，並能夠藉由汲極區、通道區以及源極區使電流流過。在此，因爲源極電極和汲極電極根據電晶體的結構或操作條件等而變化，因此很難限定哪個是源極電極或汲極電極。因此，有時不將用作爲源極電極的區域及用作爲汲極電極的區域稱爲源極電極或汲極電極。在此情況下，作爲一個例子，有時將源極電極或汲極電極的其中一者標記爲第一端子、第一電極或第一區域，並且將源極電極或汲極電極的另一者標記爲第二端子、第二電極或第二區域。

另外，電晶體也可以是至少具有包括基極、發射極和集電極的三個端子的元件。在此情況下也同樣地，作爲一

個例子，有時將發射極或集電極的其中一者標記爲第一端子、第一電極或第一區域，並且將發射極或集電極的另一者標記爲第二端子、第二電極或第二區域。另外，當作爲電晶體使用雙極電晶體時，也可以將“閘極”稱爲“基極”。

閘極是指包括閘極電極和閘極佈線（也稱爲閘極線、閘極信號線、掃描線、掃描信號線等）的整體，或者是指這些中的一部分。閘極電極指的是藉由閘極絕緣膜與形成通道區的半導體重疊的部分的導電膜。此外，閘極電極的一部分也可以藉由閘極絕緣膜與高電阻區域或源極區（或汲極區）相重疊。閘極佈線是指用來連接各電晶體的閘極電極之間的佈線、用來連接各像素所具有的閘極電極之間的佈線或用來連接閘極電極和其他佈線的佈線。

也有用作爲閘極電極並用作爲閘極佈線的部分（區域、導電膜、佈線等）。這種部分（區域、導電膜、佈線等）可以稱爲閘極電極或閘極佈線。換言之，也有無法明確區別閘極電極和閘極佈線的區域。例如，在通道區與延伸而配置的閘極佈線的一部分相重疊的情況下，該部分（區域、導電膜、佈線等）不僅用作爲閘極佈線，而且還用作爲閘極電極。因此，可以將這種部分（區域、導電膜、佈線等）稱爲閘極電極或閘極佈線。

另外，也可以將使用與閘極電極相同的材料形成且形成與閘極電極相同的島而連接的部分（區域、導電膜、佈線等）稱爲閘極電極。與此同樣，也可以將使用與閘極佈

線相同的材料形成且形成與閘極佈線相同的島而連接的部分（區域、導電膜、佈線等）稱爲閘極佈線。嚴格而言，有時這種部分（區域、導電膜、佈線等）不與通道區重疊，或者，不具有與其他閘極電極連接的功能。但是，因製造時的條件等關係而具有由與閘極電極或閘極佈線相同的材料形成且形成與閘極電極或閘極佈線相同的島而連接的部分（區域、導電膜、佈線等）。因此，也可以將這種部分（區域、導電膜、佈線等）稱爲閘極電極或閘極佈線。

例如，在多重閘極結構的電晶體中，在很多情況下一個閘極電極和其他的閘極電極藉由由與閘極電極相同的材料形成的導電膜連接。此時，可以將用來連接閘極電極和閘極電極的部分（區域、導電膜、佈線等）稱爲閘極佈線。或者，由於也可以將多重閘極結構的電晶體看作一個電晶體，所以也可以稱爲閘極電極。換言之，也可以將由與閘極電極或閘極佈線相同的材料形成且形成與閘極電極或閘極佈線相同的島而連接的部分（區域、導電膜、佈線等）稱爲閘極電極或閘極佈線。作爲另一個例子，也可以將連接閘極電極和閘極佈線的部分的導電膜的由與閘極電極或閘極佈線不同的材料形成的導電膜稱爲閘極電極或閘極佈線。

另外，閘極端子是指閘極電極的部分（區域、導電膜、佈線等）或與閘極電極電連接的部分（區域、導電膜、佈線等）中的一部分。

在將某個佈線稱爲閘極佈線、閘極線、閘極信號線、掃描線、掃描信號線等時，該佈線有時不連接到電晶體的閘極。在此情況下，閘極佈線、閘極線、閘極信號線、掃描線或掃描信號線有可能是指由與電晶體的閘極相同的層形成的佈線、由與電晶體的閘極相同的材料形成的佈線或與電晶體的閘極同時形成的佈線等。作爲一個例子，有儲存電容佈線、電極線、基準電位供給佈線等。

源極電極是指包括源極區、源極電極、源極佈線（也稱爲源極線、源極信號線、資料線、資料信號線等）的整體，或者是指這些中的一部分。源極區是指包含很多 P 型雜質（硼或鎵等）或 N 型雜質（磷或砷等）的半導體區域。因此，當 P 型雜質或 N 型雜質的濃度低的低濃度雜質區域是電阻高的高電阻區域時，在很多情況下不被包括在源極區中。源極電極是指使用與源極區不相同的材料形成並與源極區電連接而配置的部分的導電層。但是，源極電極有時包括源極區而被稱爲源極電極。源極電極佈線是指用來連接各電晶體的源極電極之間的佈線、用來連接各像素所具有的源極電極之間的佈線或用來連接源極電極和其他佈線的佈線。

另外，也有用作爲源極電極和源極電極佈線的部分（區域、導電膜、佈線等）。可以將這種部分（區域、導電膜、佈線等）稱爲源極電極或源極電極佈線。換言之，也有不可明確區別源極電極和源極電極佈線的區域。例如，在源極區與延伸而配置的源極電極佈線的一部分重疊

的情況下，該部分（區域、導電膜、佈線等）不僅用作爲源極電極佈線，而且還用作爲源極電極。因此，可以將這種部分（區域、導電膜、佈線等）稱爲源極電極或源極電極佈線。

另外，也可以將使用與源極電極相同的材料形成且形成與源極電極相同的島而連接的部分（區域、導電膜、佈線等）、連接源極電極和源極電極的部分（區域、導電膜、佈線等）以及與源極區重疊的部分稱爲源極電極。與此相同，也可以將使用與源極電極佈線相同的材料形成且形成與源極電極佈線相同的島而連接的區域稱爲源極電極佈線。嚴格而言，該部分（區域、導電膜、佈線等）有時不具有與其他源極電極連接的功能。但是，因製造時的條件等的關係而具有使用與源極電極或源極電極佈線相同的材料形成且與源極電極或源極電極佈線連接的部分（區域、導電膜、佈線等）。因此，也可以將該種部分（區域、導電膜、佈線等）稱爲源極電極或源極電極佈線。

例如，也可以將連接源極電極和源極電極佈線的部分的導電膜且使用與源極電極或源極電極佈線不同的材料形成的導電膜稱爲源極電極或源極電極佈線。

另外，源極端子是指源極區、源極電極、與源極電極電連接的部分（區域、導電膜、佈線等）中的一部分。

另外，在將某個佈線稱爲源極佈線、源極線、源極信號線、資料線、資料信號線等的情況下，該佈線有時不連接到電晶體的源極電極（汲極電極）。在此情況下，有時

源極佈線、源極線、源極信號線、資料線、資料信號線是指使用與電晶體的源極電極（汲極電極）相同的層形成的佈線、使用與電晶體的源極電極（汲極電極）相同的材料形成的佈線或與電晶體的源極電極（汲極電極）同時形成的佈線。作爲一個例子，可以舉出儲存電容佈線、電源線、基準電位供給佈線等。

汲極電極的說明與源極電極的說明同樣，因此援用源極電極的說明。

本申請案基於 2009 年 9 月 4 日在日本專利局受理的日本專利申請案序列號 2009-205136 而製作，所述申請案之內容包括在本說明書中。

【符號說明】

101：基板

102：電路

103：電路

104：電路

105：絕緣層

106：導電層

107：媒體

108：基板

109：導電層

202：絕緣層

203：半導體層

205：絕緣層

206：導電層

207：電晶體

208：電容器

209：電容器

201a、201aa、201ab、201b、201ba、201bb、201c、201ca、201cb、201da、201db、201eb、201fb：導電層

203a：半導體層

204a、204aa、204ab、204b、204ba、204bb、204c、204ca、204cb、204d、204da、204db、204e、204ea、204eb、204fb、204gb、204hb：導電層

206a：導電層

201901647

發明摘要

【發明名稱】(中文/英文)

顯示裝置及電子裝置

DISPLAY DEVICE AND ELECTRONIC DEVICE

【中文】

本發明提供一種包含具有記憶體的像素的顯示裝置。在像素中至少設置顯示元件、電容器、反相器以及開關。藉由使用保持在電容器中的信號和從反相器輸出的信號來控制開關，以便向顯示元件供應電壓。可以使用具有相同極性的電晶體來構成反相器以及開關。另外，也可以使用具有透光性的材料來形成構成像素的半導體層。另外，也可以使用具有透光性的導電層來形成閘極電極、汲極電極以及電容器電極。如上所述，藉由使用透光材料來形成像素，可以製造透射型顯示裝置，而同時該顯示裝置具有配置有記憶體的像素。

【英文】

A display device including a pixel having a memory. The pixel includes at least a display element, a capacitor, an inverter, and a switch. The switch is controlled with a signal held in the capacitor and a signal output from the inverter so that voltage is supplied to the display element. The inverter and the switch can be constituted by transistors with the same polarity. A semiconductor layer included in the pixel may be formed using a light-transmitting material. Moreover, a gate electrode, a drain electrode, and a capacitor electrode may be formed using a light-transmitting conductive layer. The pixel is formed using a light-transmitting material in such a manner, whereby the display device can be a transmissive display device while including a pixel having a memory.

【代表圖】

【本案指定代表圖】：第(16)圖。

【本代表圖之符號簡單說明】：

102：電路

103：電路

104：電路

1601：佈線

1602：開關

1603：反相器

1604：電容器

1605：電容器

1606：開關

1607：開關

1608：佈線

1609：佈線

1610：佈線

1611：佈線

1612：電容器

1613：顯示元件

1614：佈線

1615：佈線

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

申請專利範圍

1. 一種顯示裝置，該顯示裝置包含像素，該像素包括：

記憶體；

該記憶體上的第一導電層，該第一導電層組構成用以反射光；

該第一導電層上的第二導電層，該第二導電層包含具有透光性的材料；以及

液晶，該液晶的光學特性組構成由從該第一導電層和該第二導電層的至少一者供應的電壓或電流所控制。

2. 一種顯示裝置，該顯示裝置包含像素，該像素包括：

記憶體；

該記憶體上的第一導電層，該第一導電層組構成用以反射光；

該第一導電層上的第二導電層，該第二導電層包含具有透光性的材料；以及

有機 EL（電致發光）材料，該有機 EL 材料的光學特性組構成由從該第一導電層和該第二導電層的至少一者供應的電壓或電流所控制。

3. 如請求項 1 或 2 的顯示裝置，

其中，該第一導電層與該第二導電層藉由第一接觸孔及第二接觸孔彼此電連接。

4. 如請求項 1 或 2 的顯示裝置，

其中，該記憶體爲 DRAM（動態隨機存取記憶體）、SRAM（靜態隨機存取記憶體）或非易失性記憶體。

5. 如請求項 1 或 2 的顯示裝置，

其中，該像素更包括刷新電路。

6. 如請求項 1 或 2 的顯示裝置，

其中，該第一導電層包含鋁、鎢、鈦、鉭、鉬、鎳、鉑、銅、金、銀、錳、釹、鈮、鈰和鉻的至少一者。

7. 如請求項 1 或 2 的顯示裝置，

其中，該第二導電層包含氧化銦錫、含有氧化矽的氧化銦錫、有機銦、有機錫和氧化鋅的至少一者。

圖式

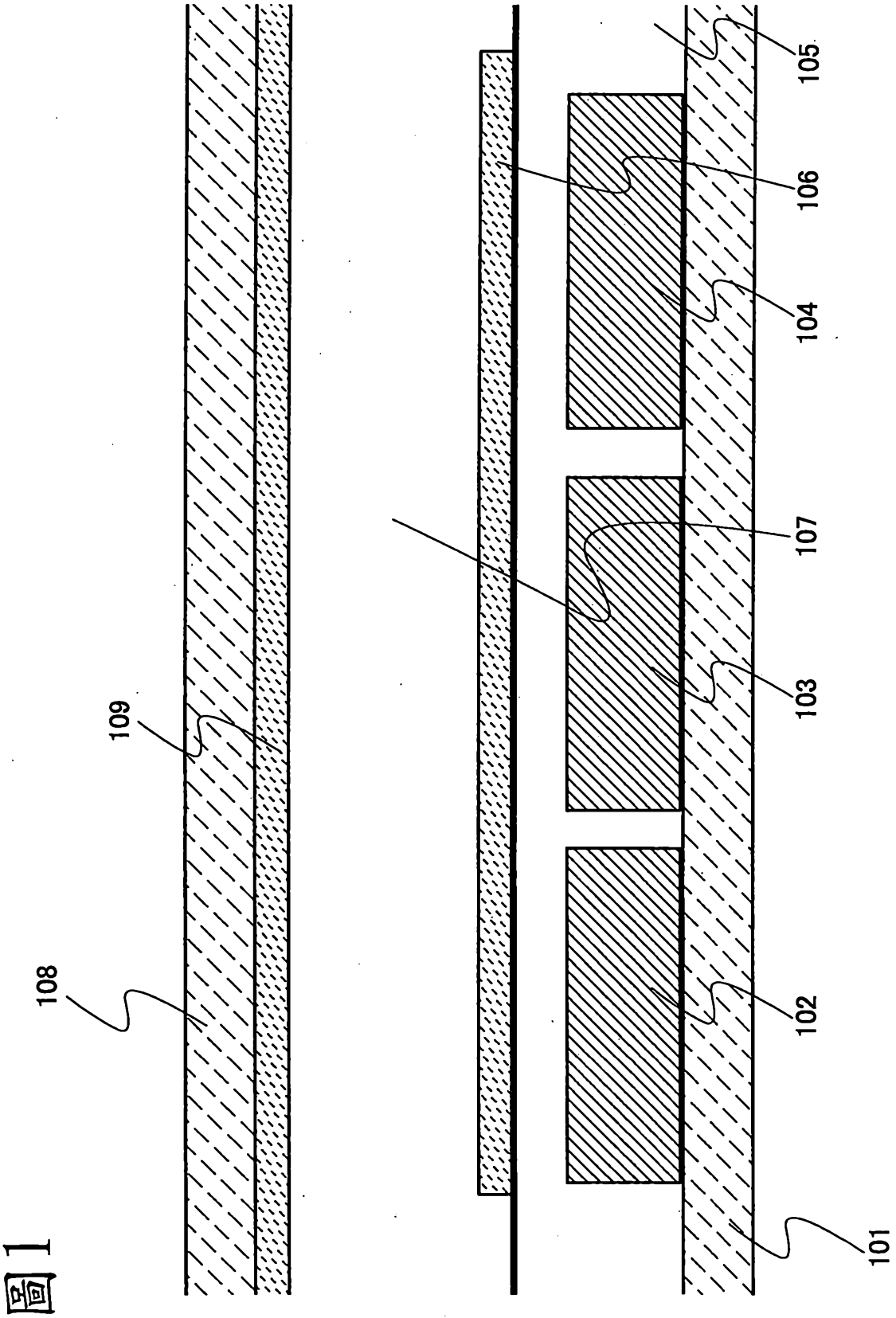


圖1

圖2

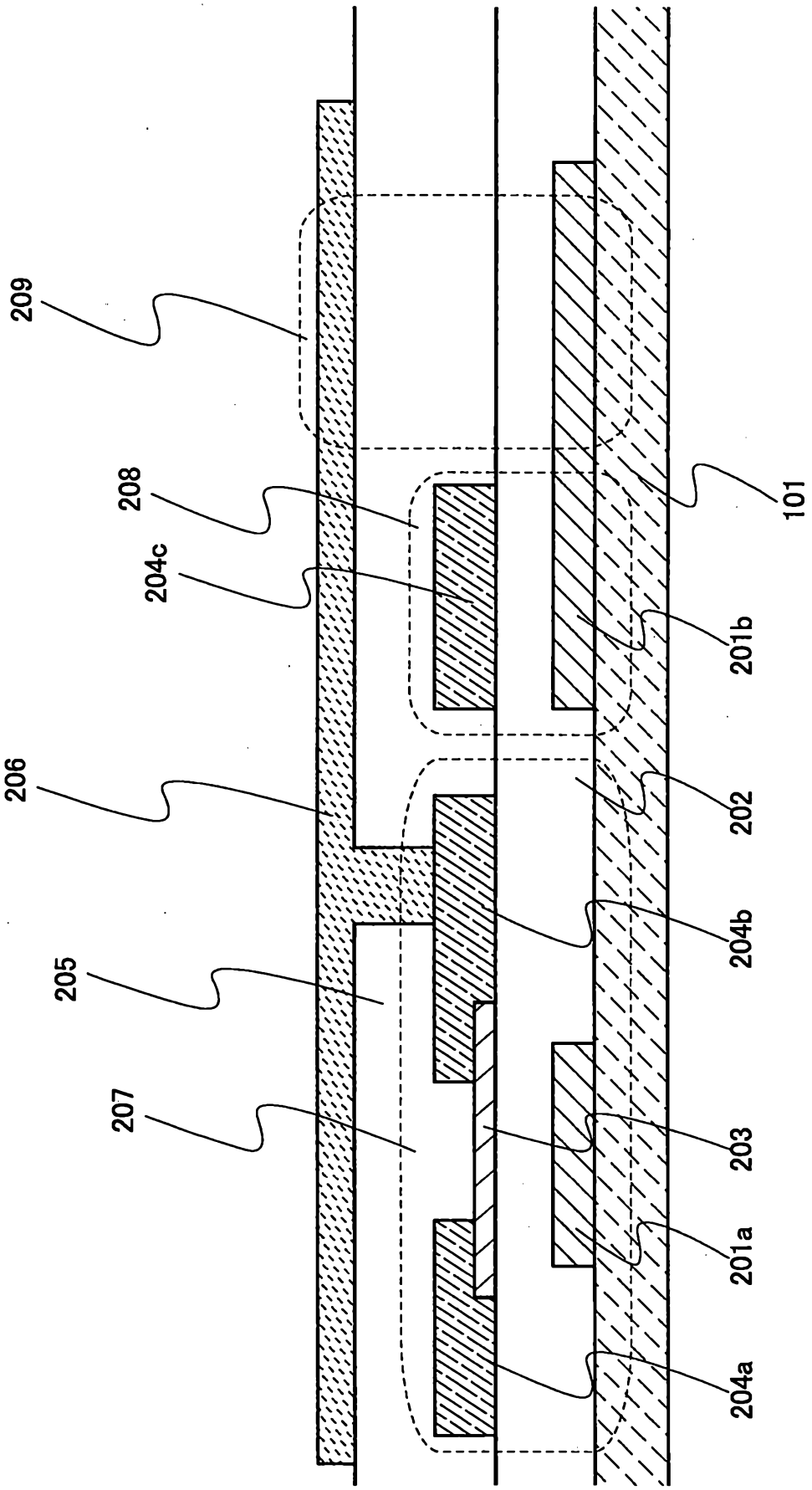


圖3

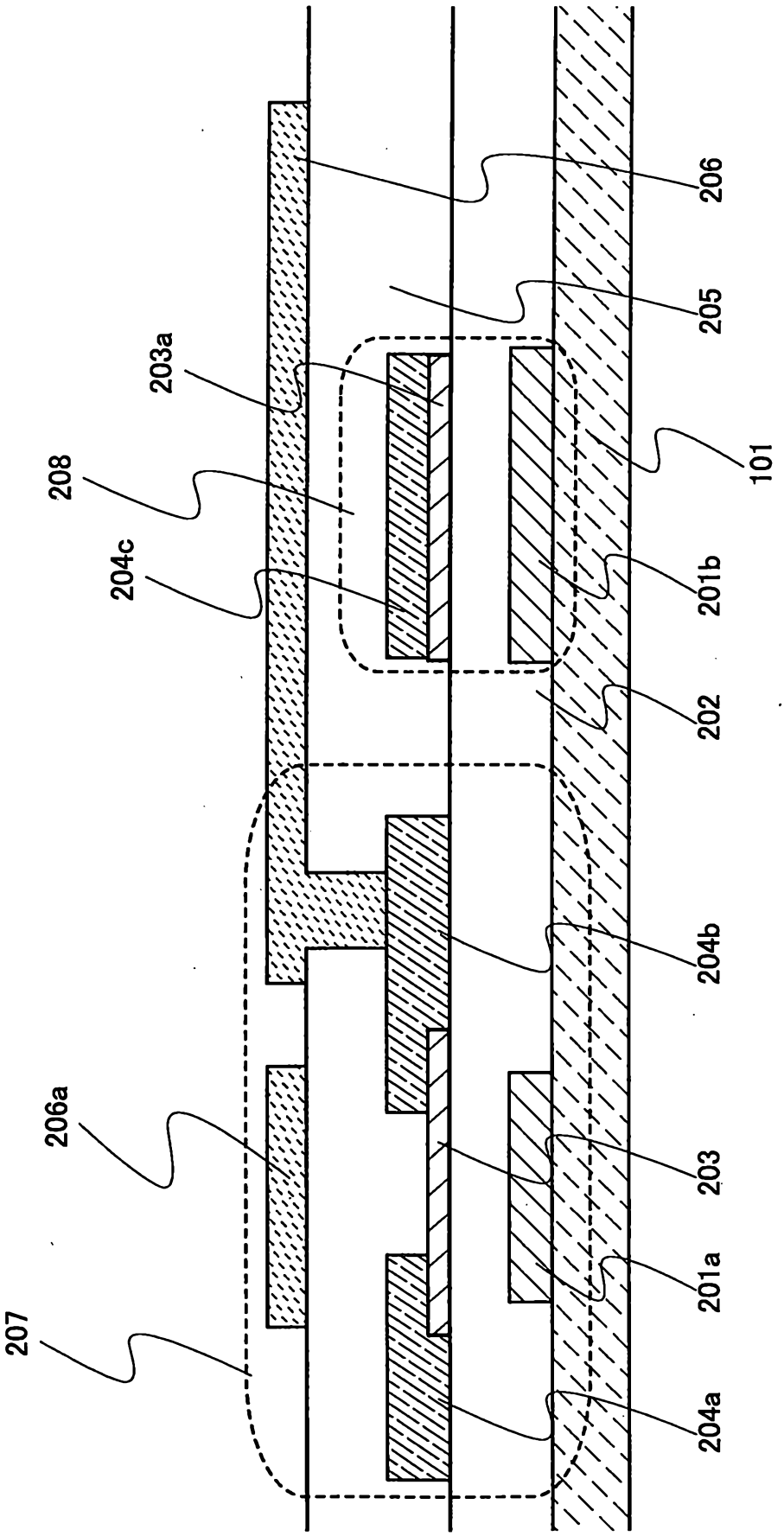


圖4

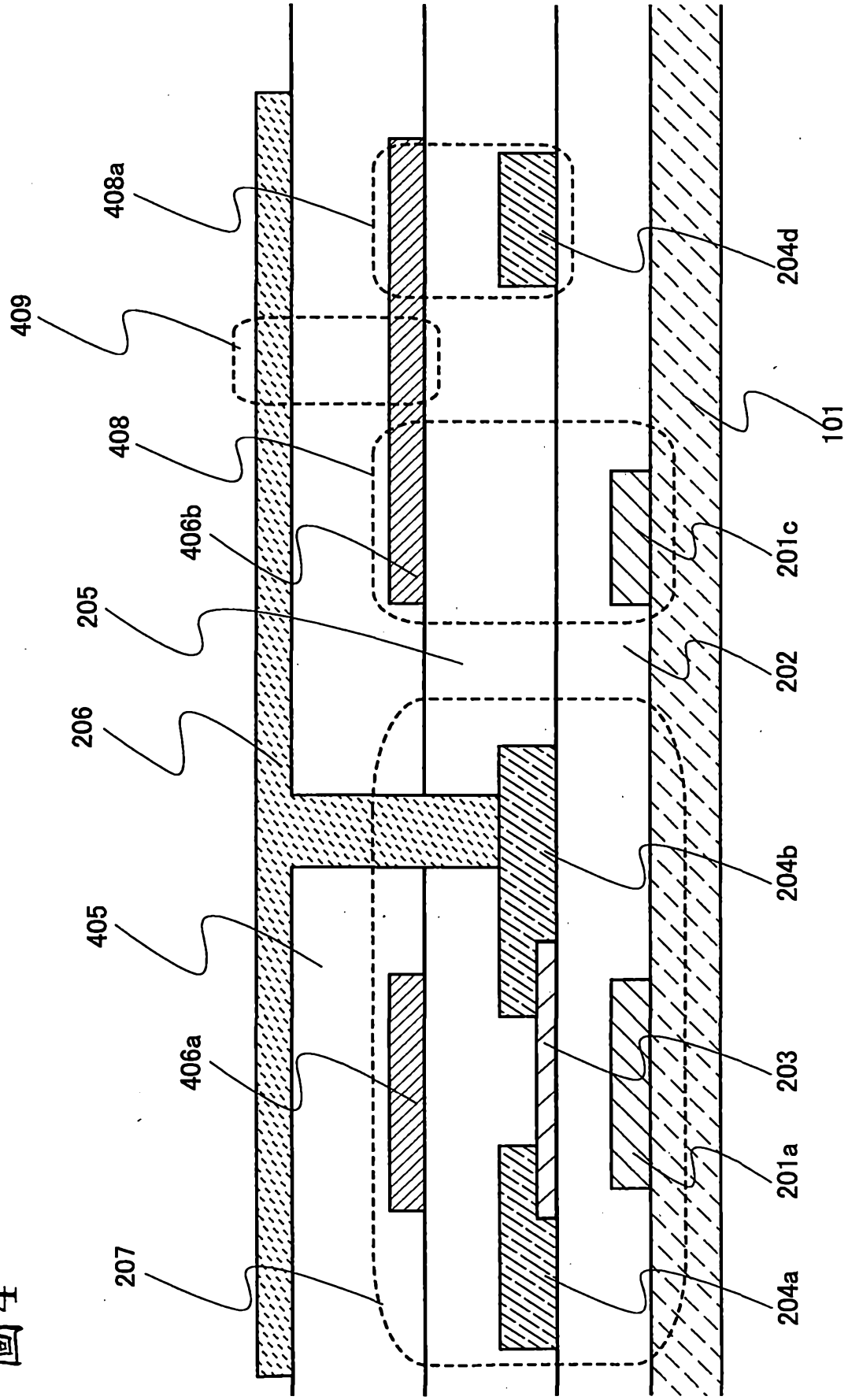
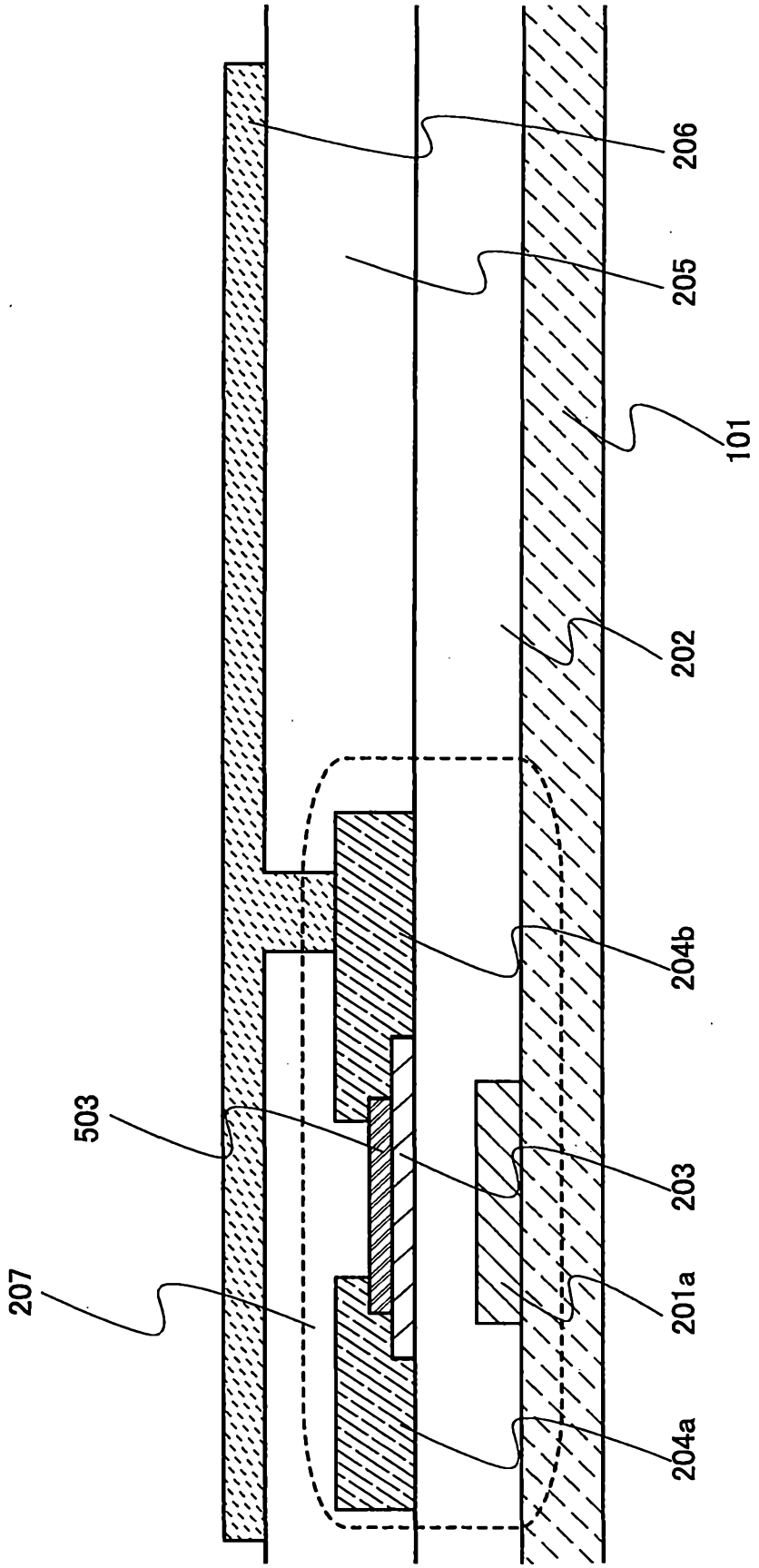

408a
409
408
406b
205
206
405
406a
207
204d
101
201c
202
204b
203
201a
204a

圖5



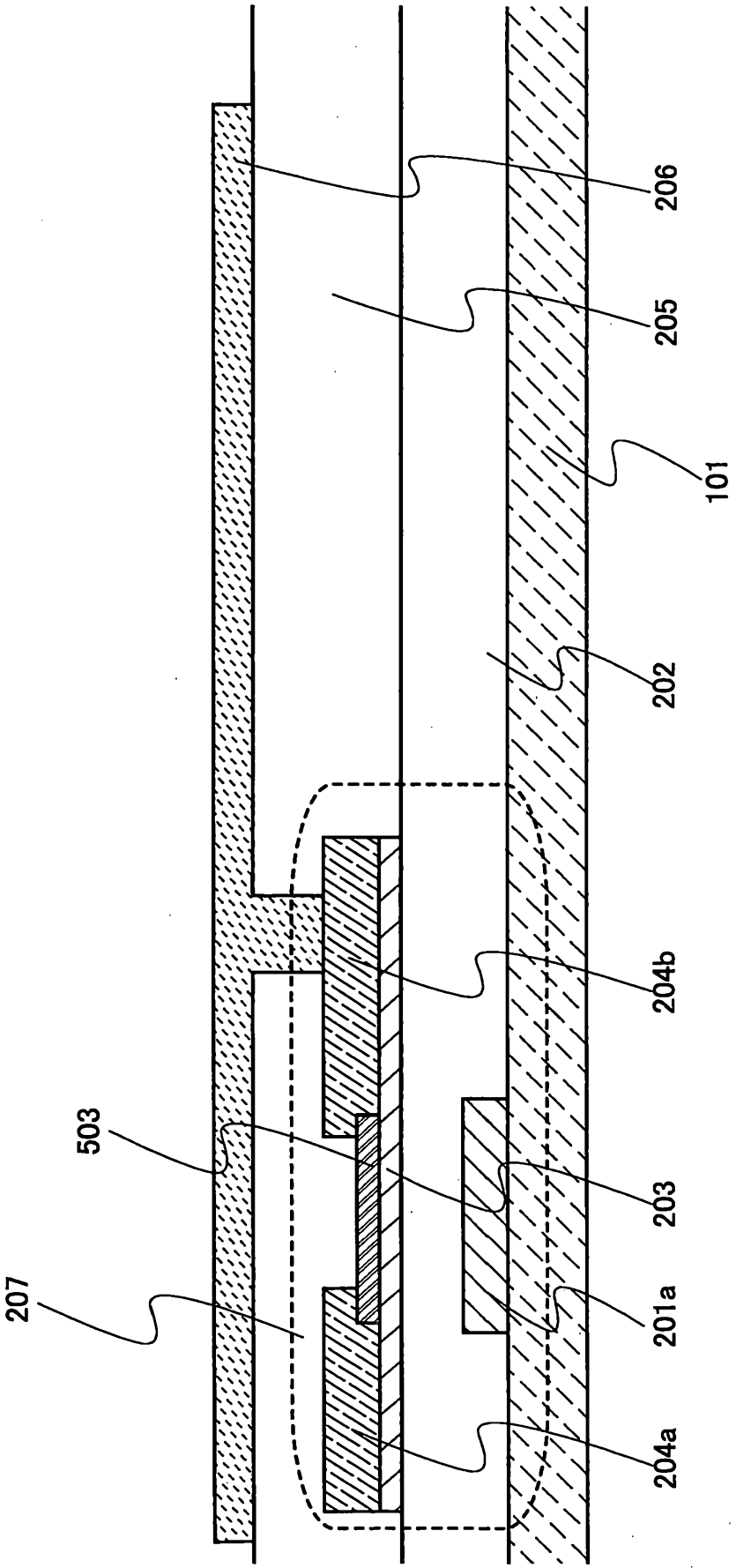
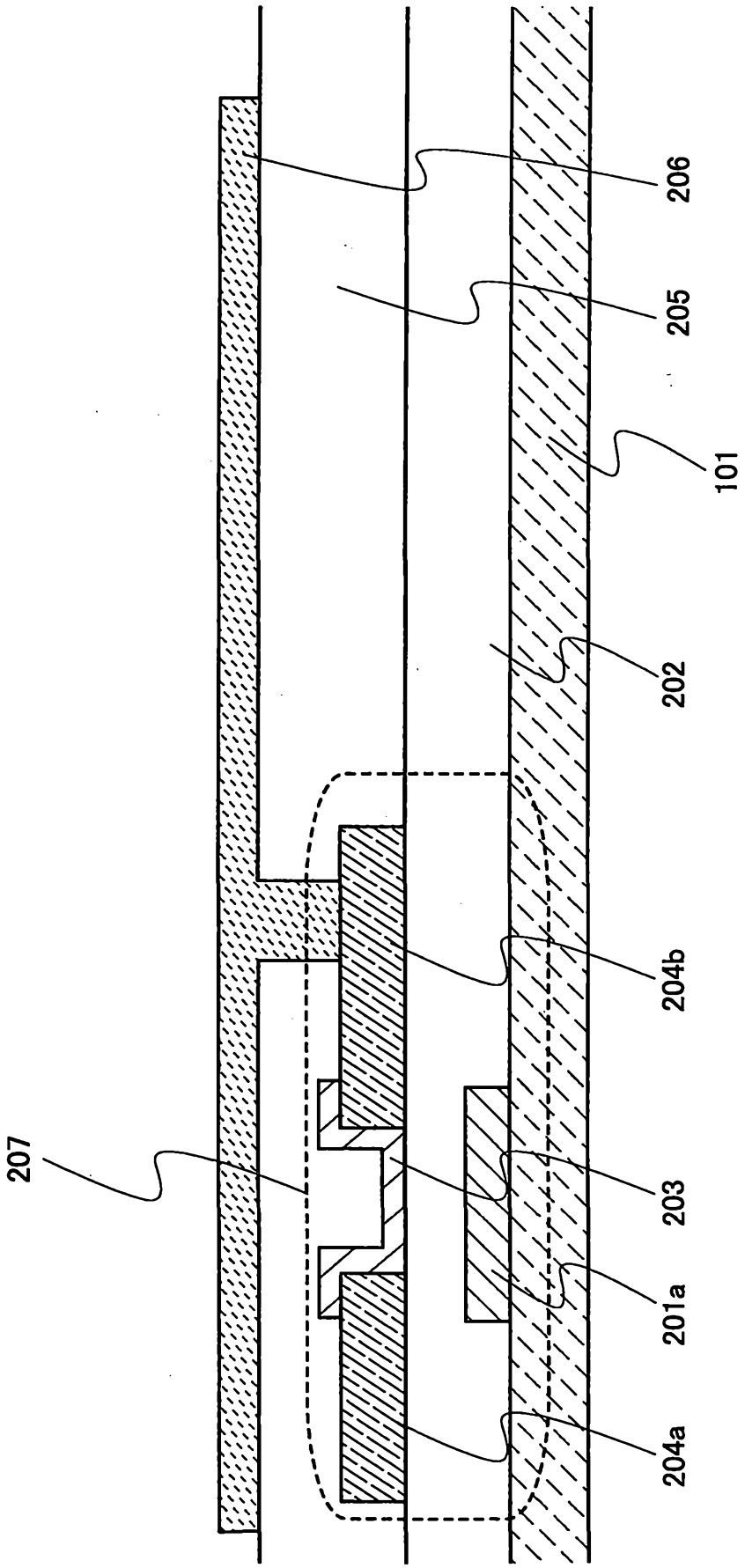


圖6

圖7



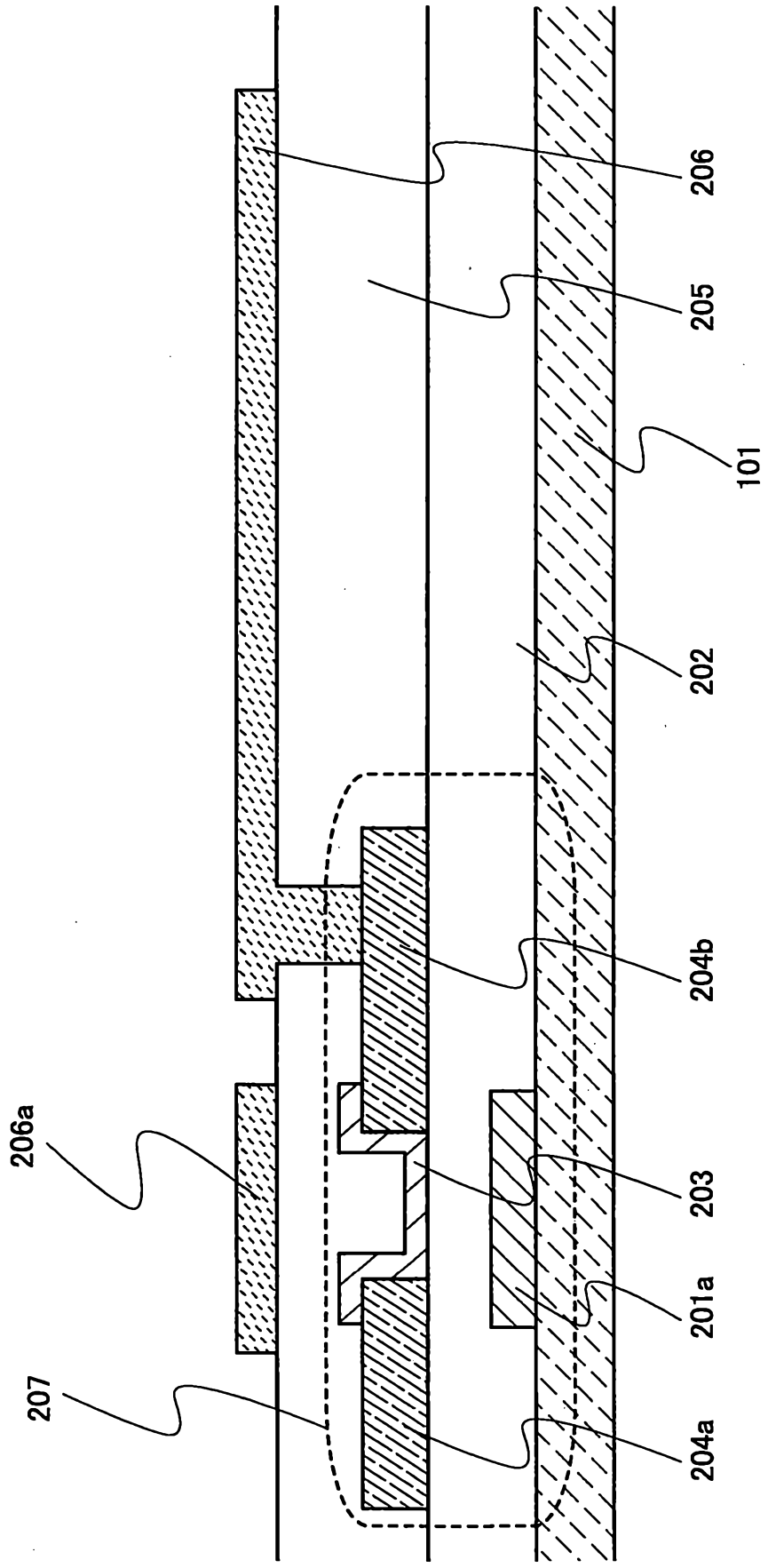


圖8

圖9

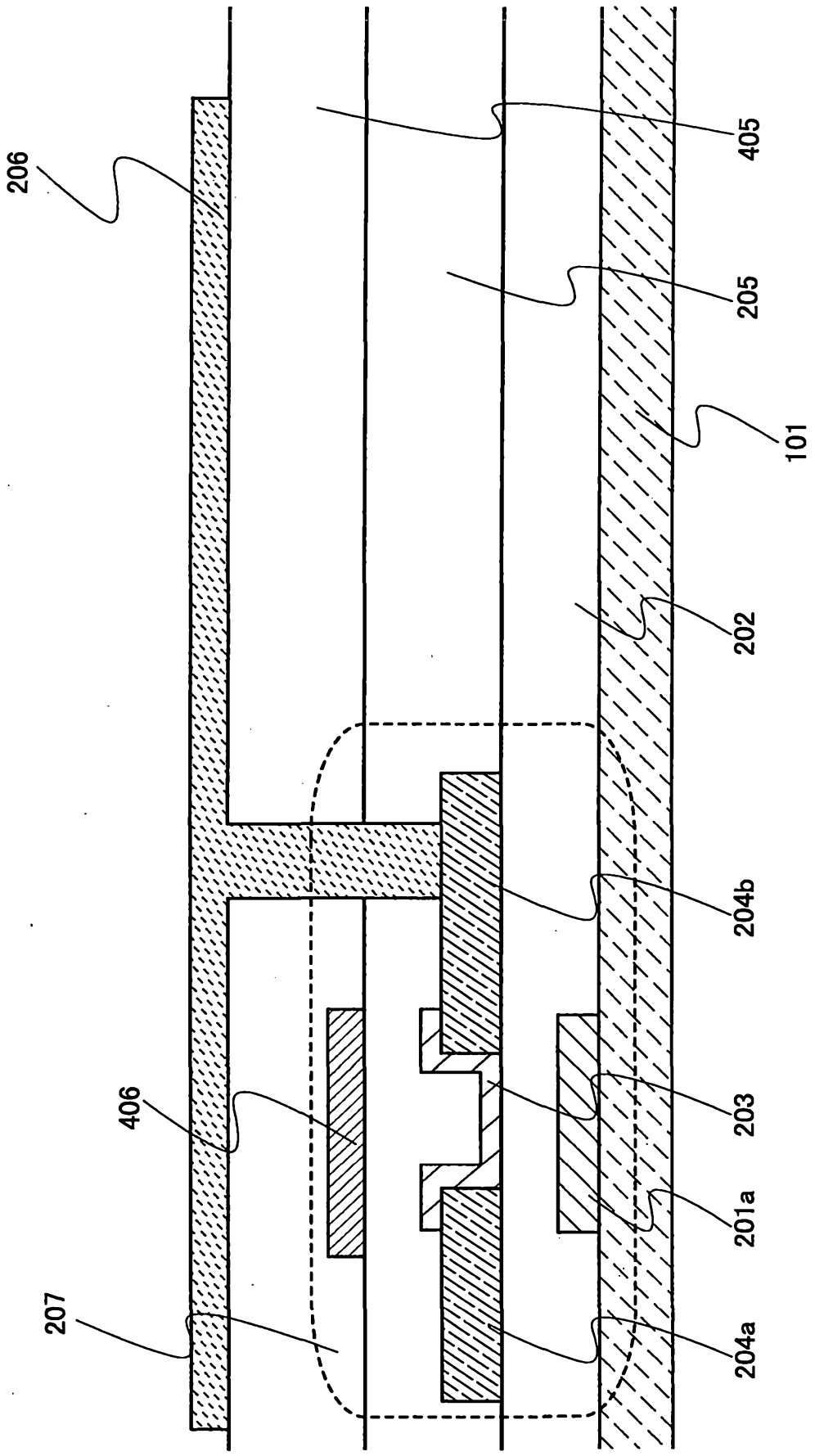


圖10

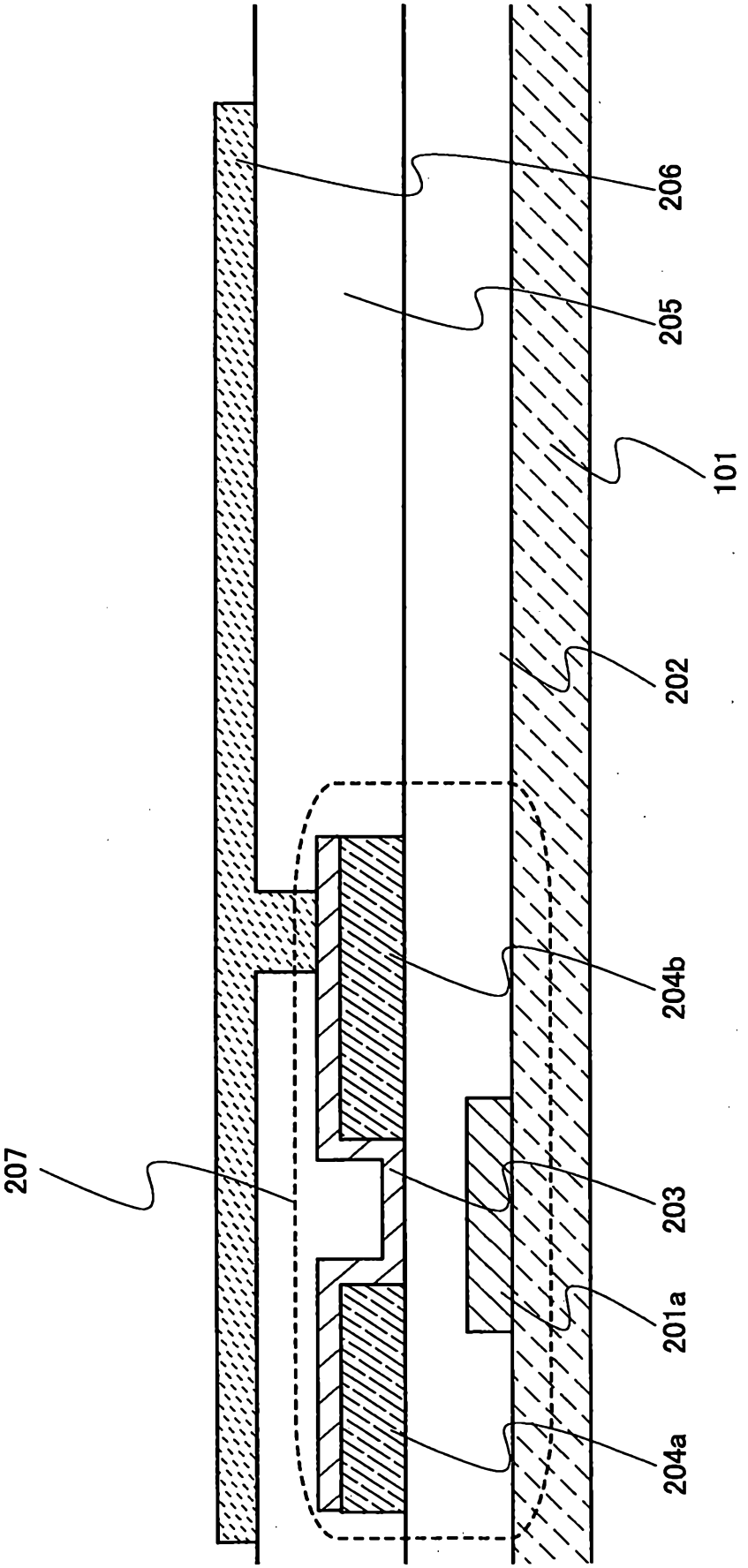


圖11

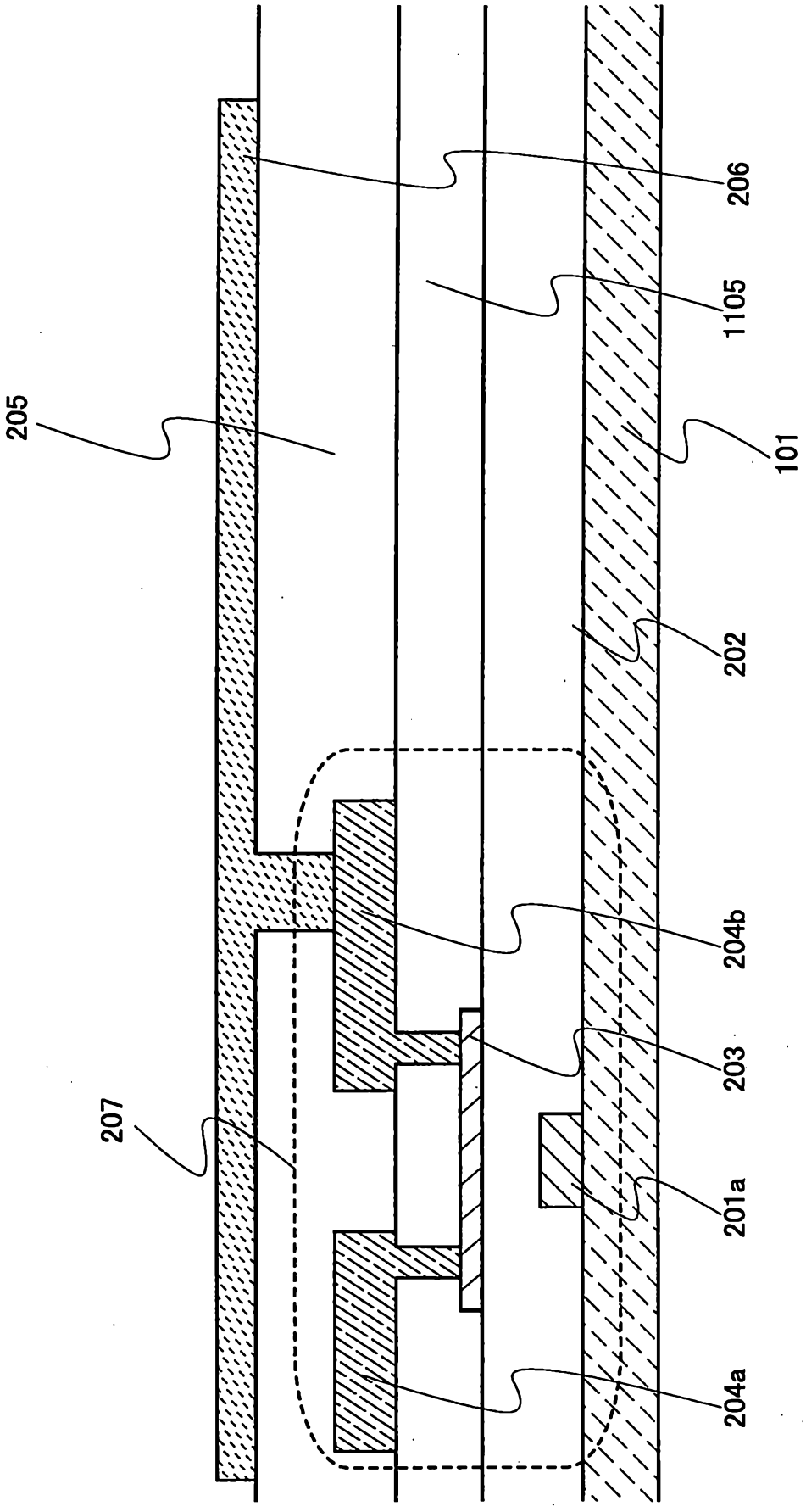
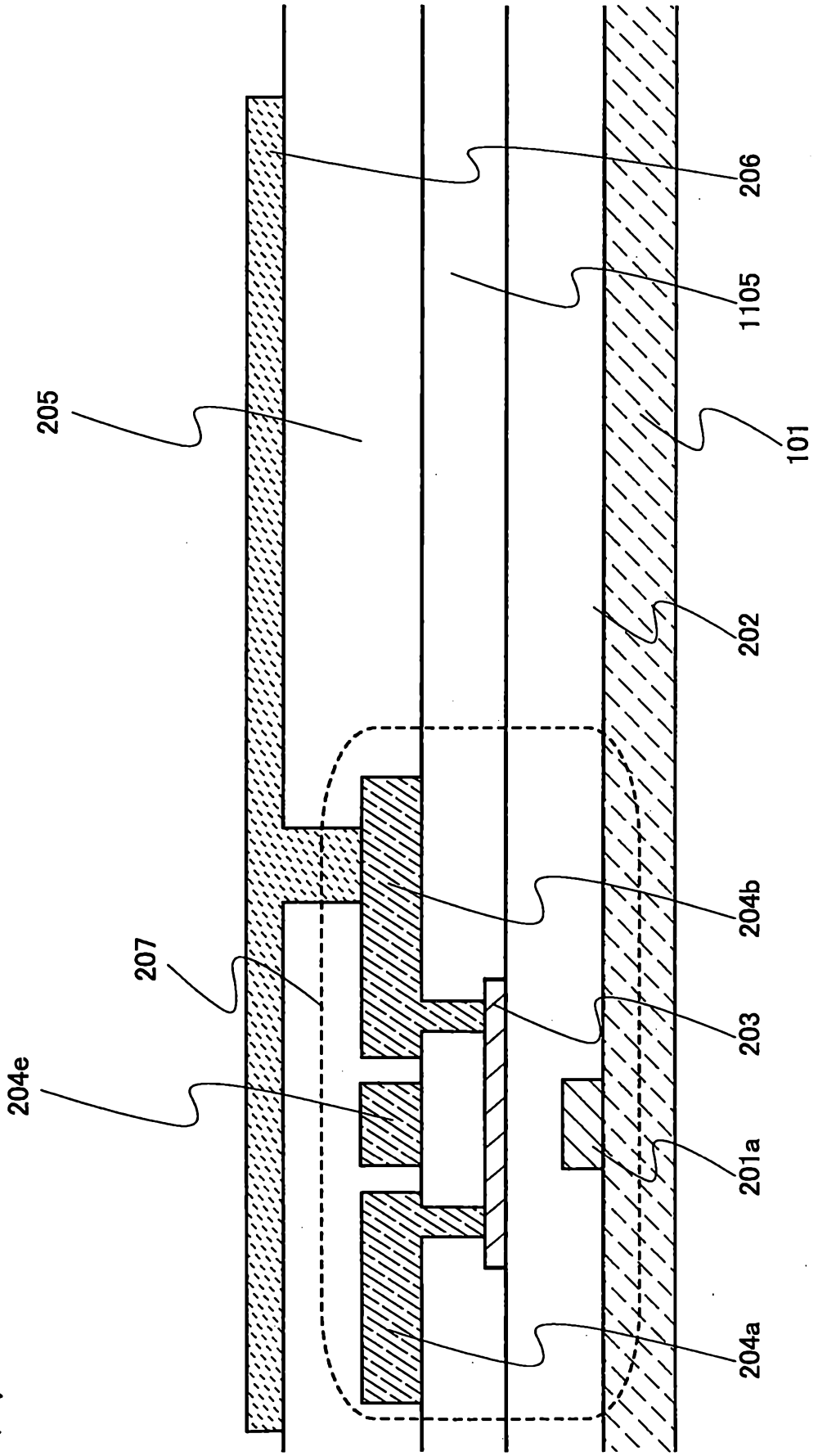


圖12



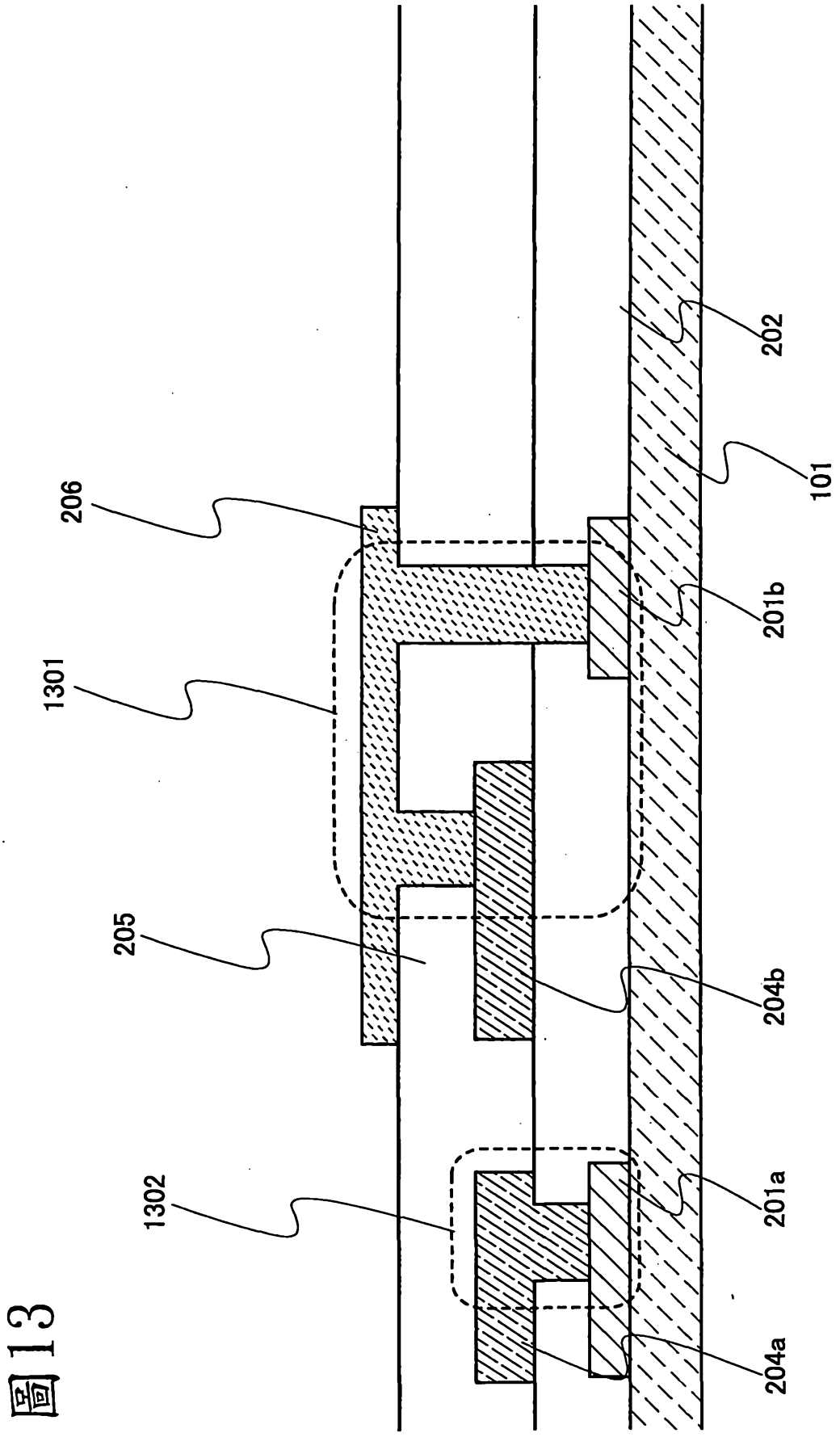


圖13

圖14

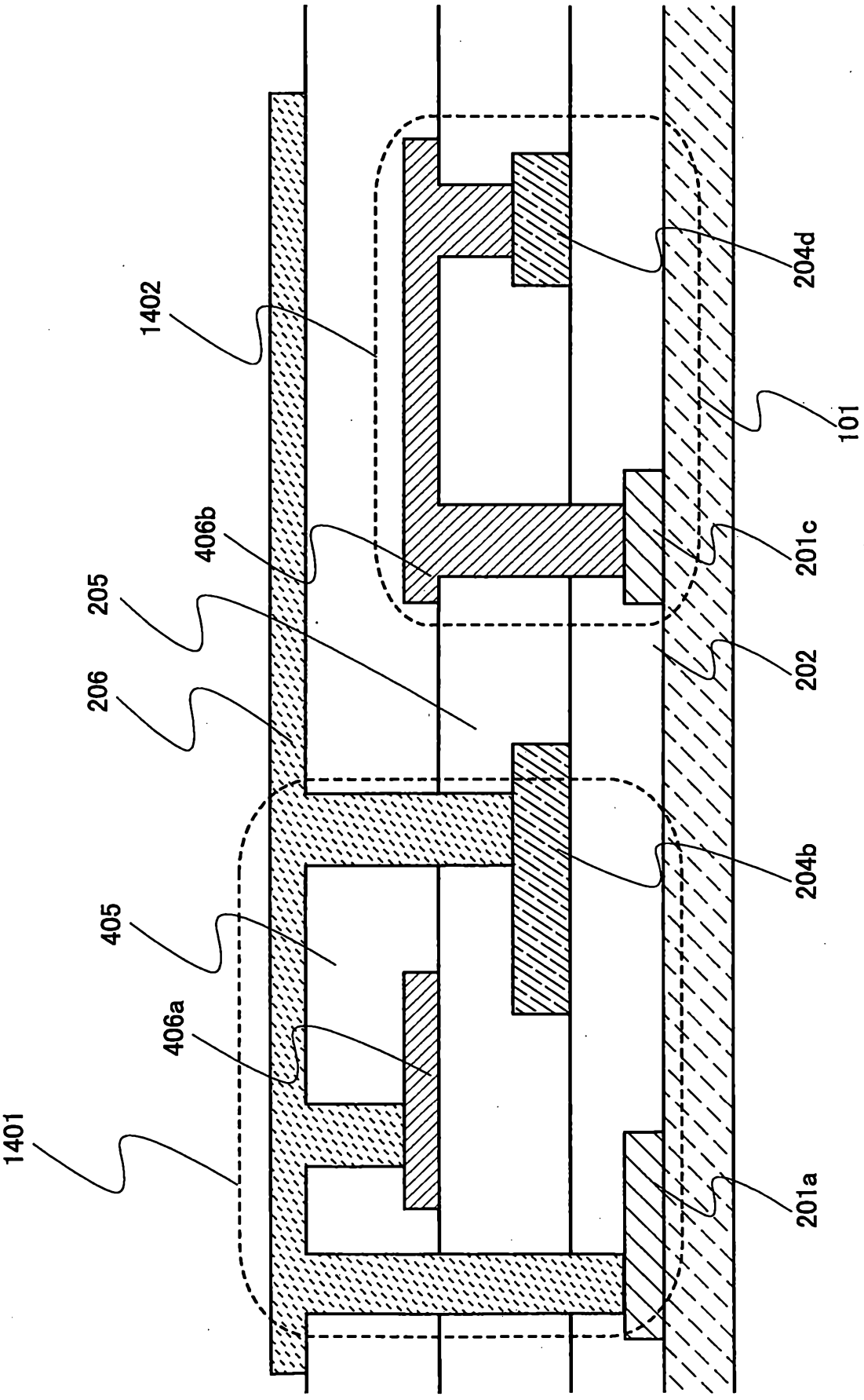


圖15

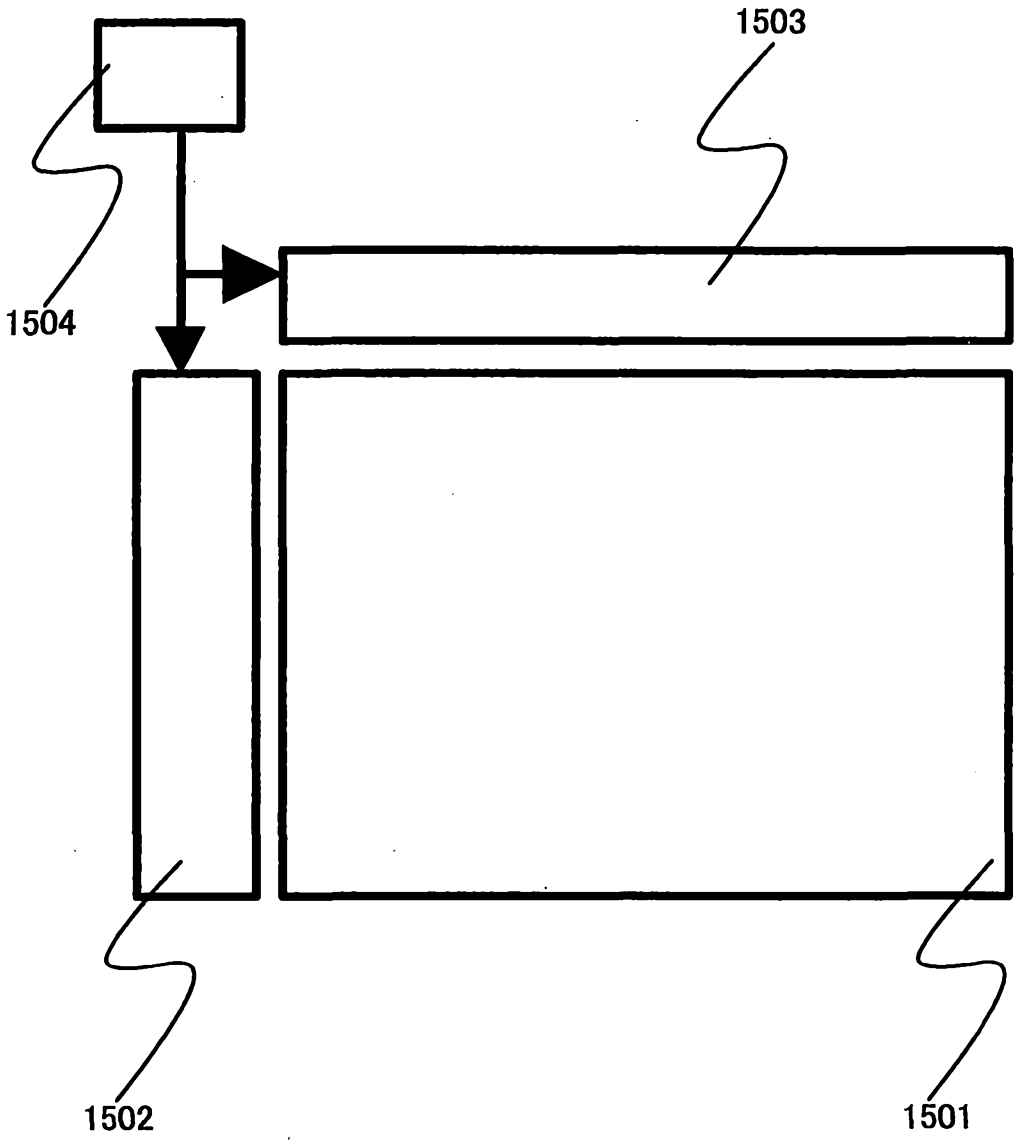


圖16

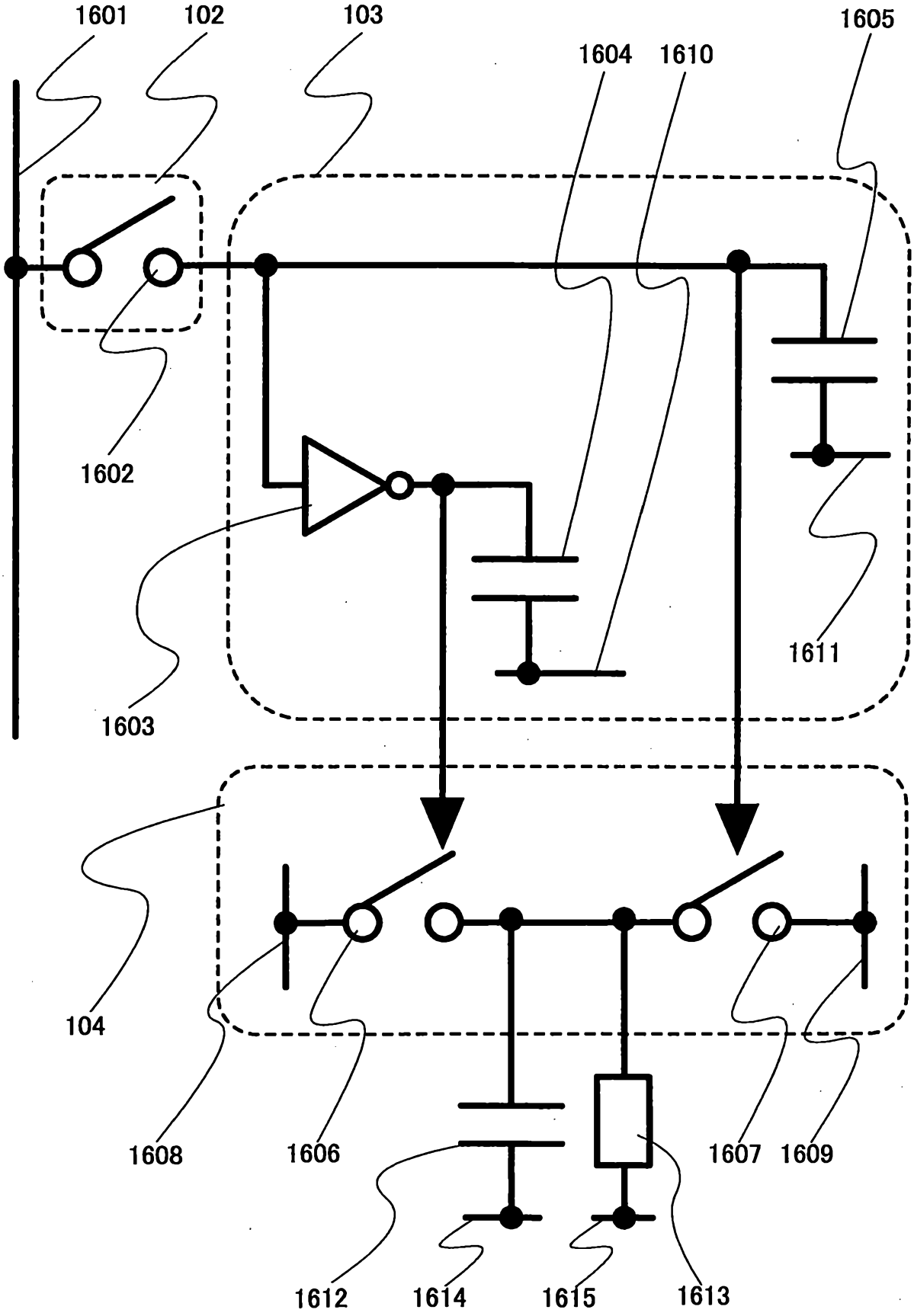

1601
102
103
1605
1604
1610
1602
1603
1611
104
1608
1606
1607
1609
1612
1614
1615
1613

圖17A

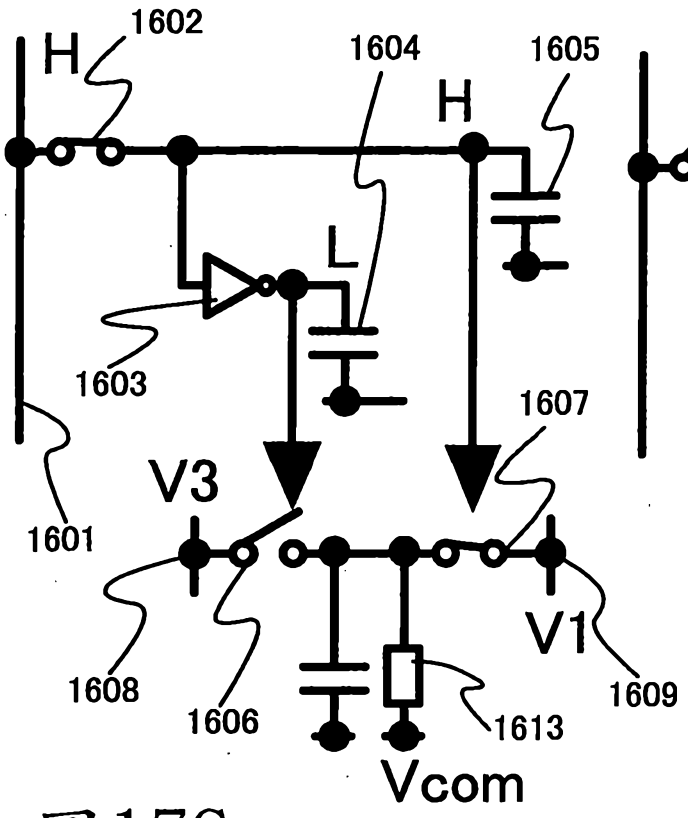


圖17B

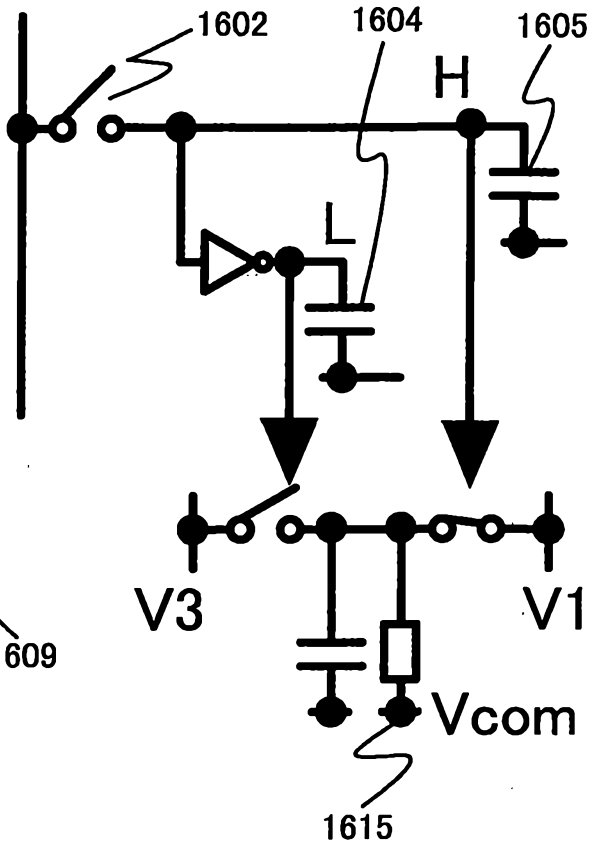


圖17C

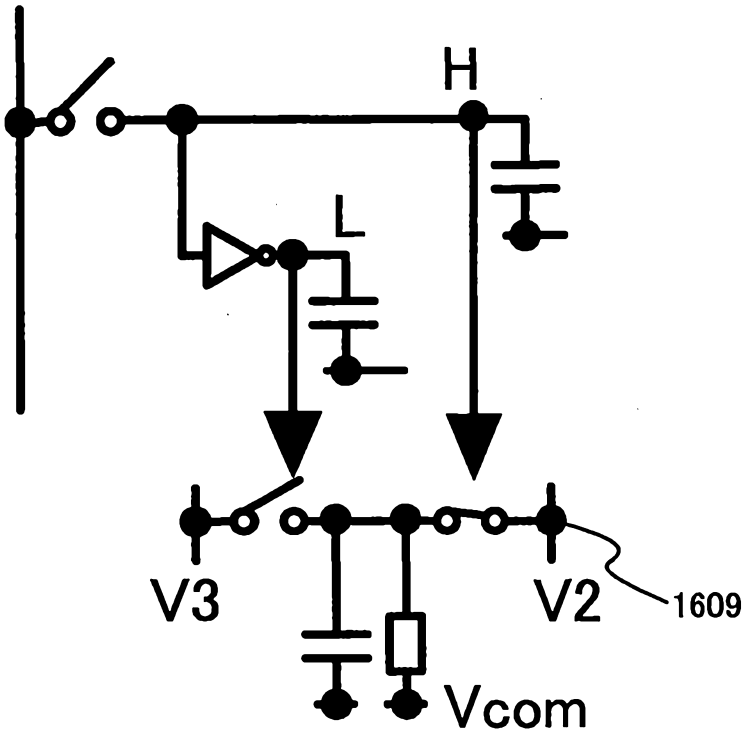


圖18A

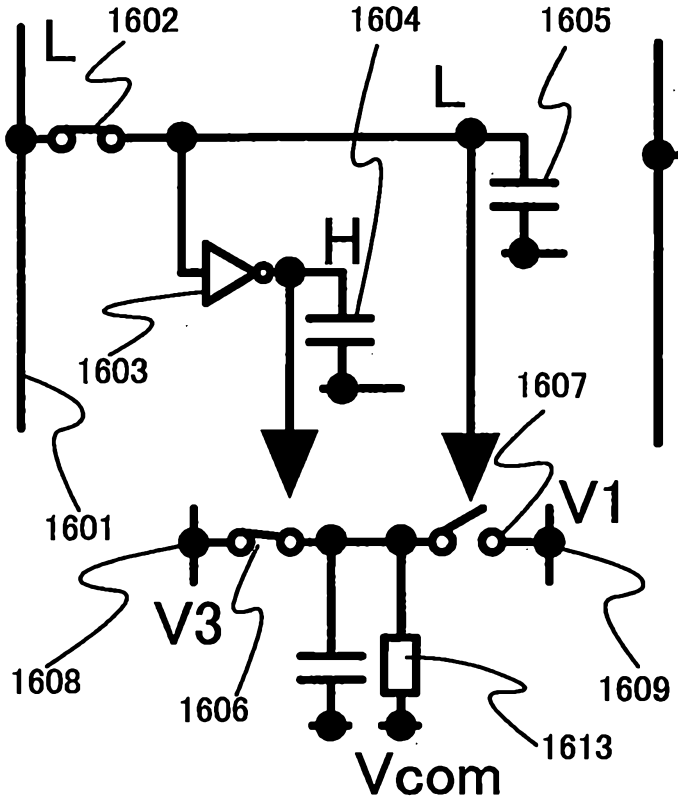


圖18B

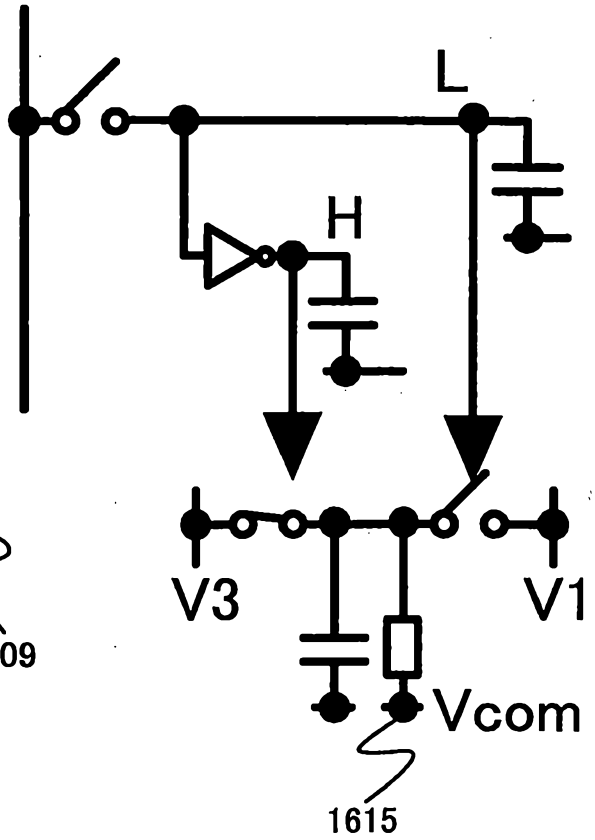


圖18C

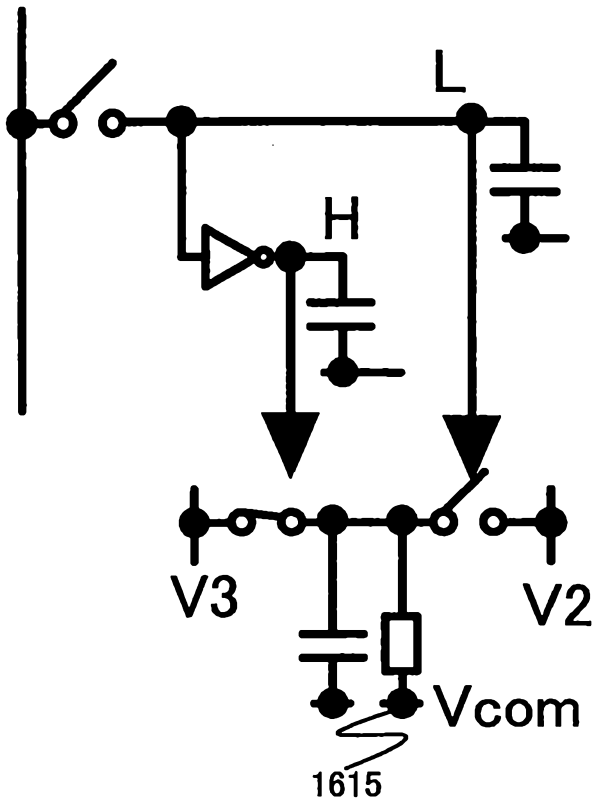


圖19A

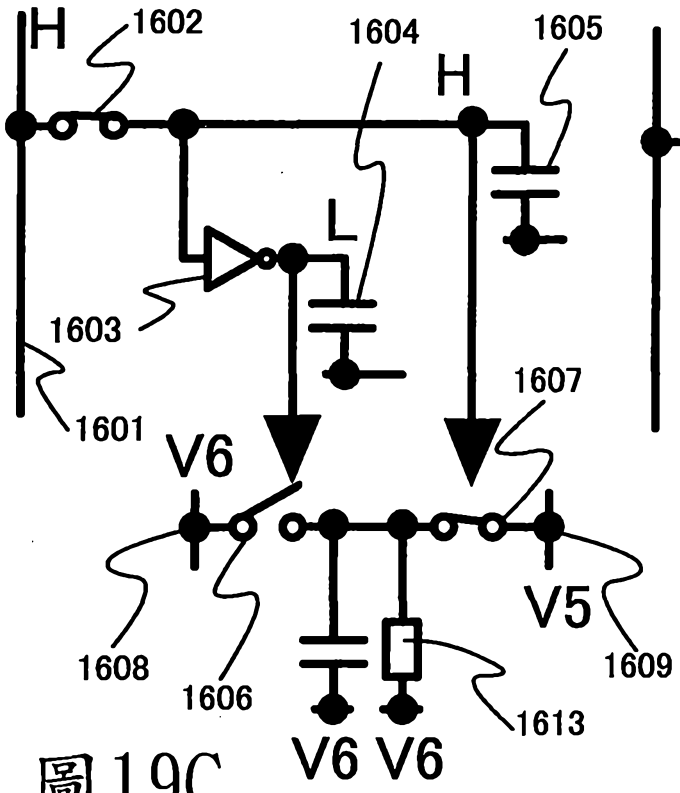


圖19B

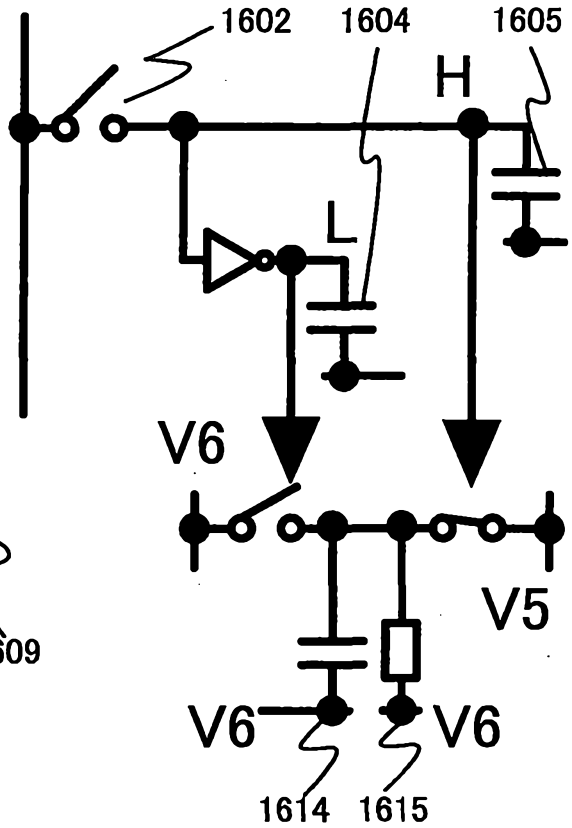


圖19C

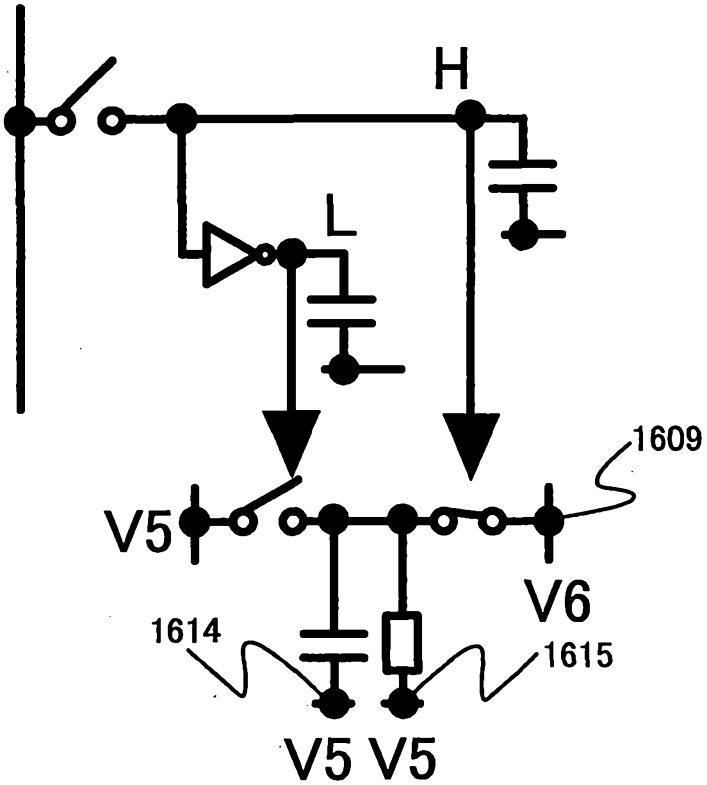


圖20A

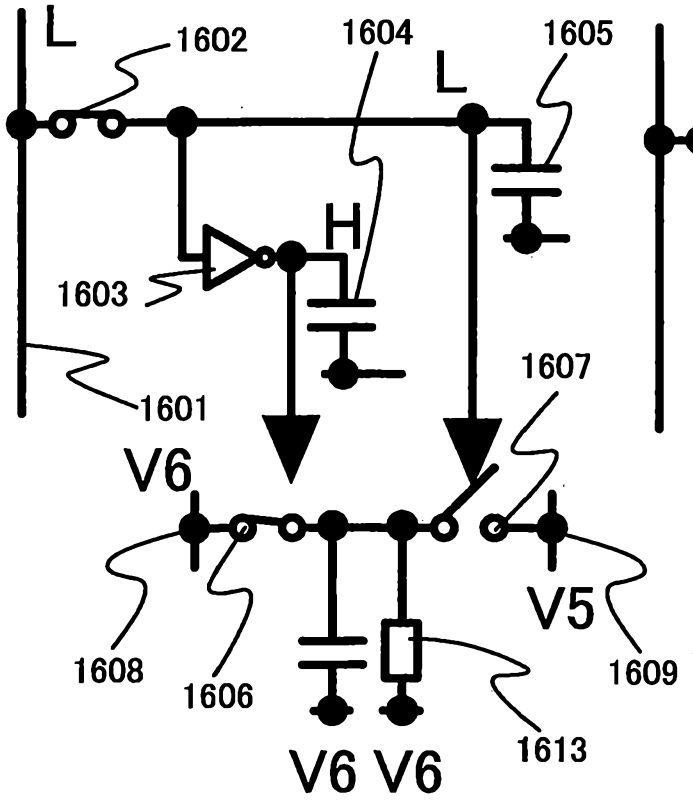


圖20B

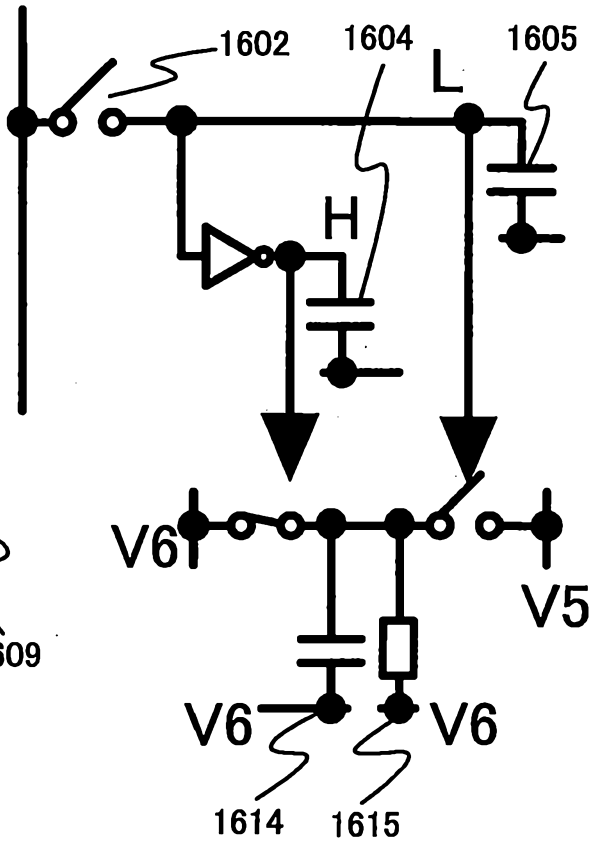


圖20C

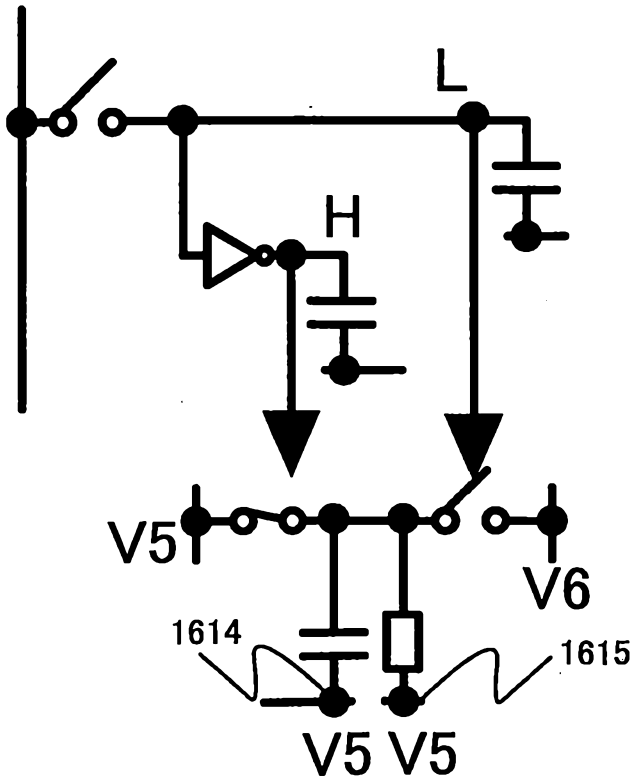


圖21A

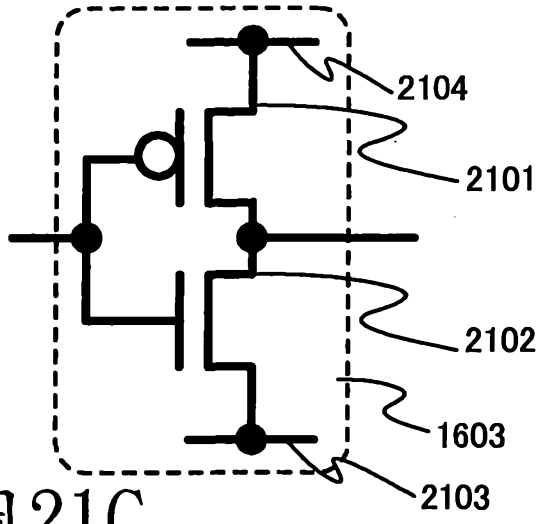


圖21B

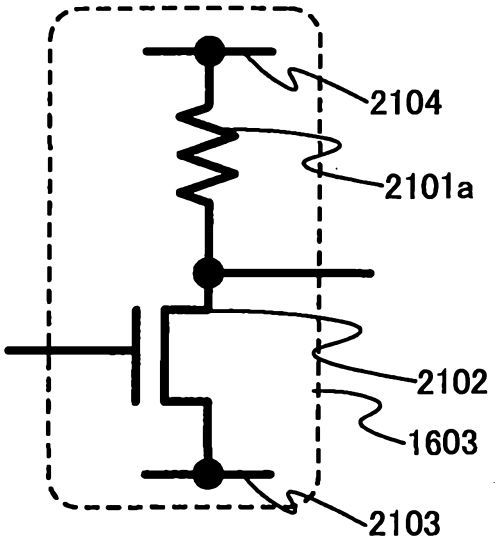


圖21C

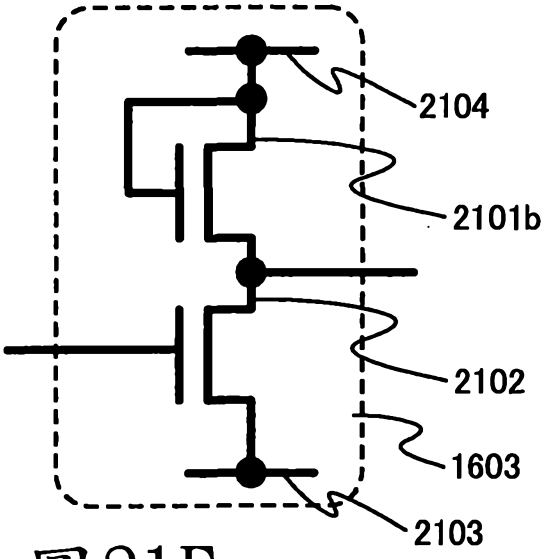


圖21D

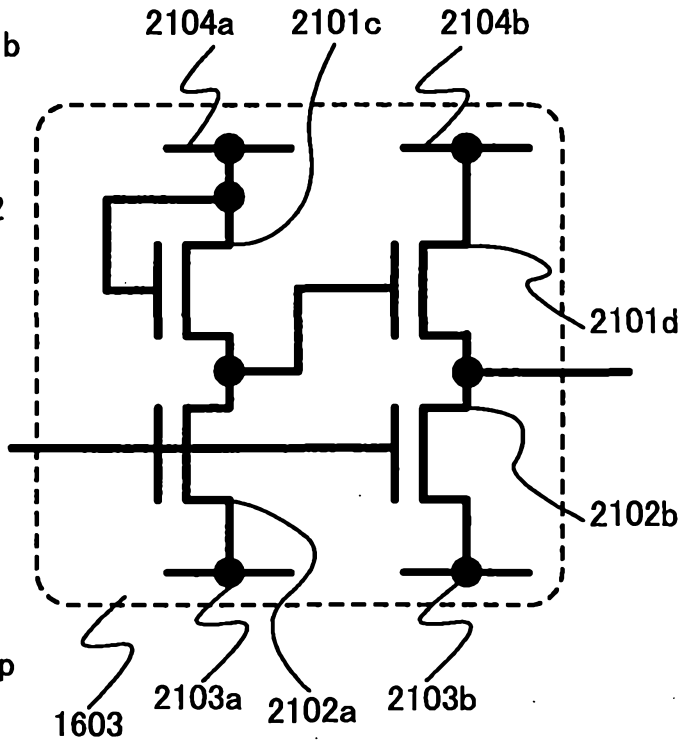


圖21E

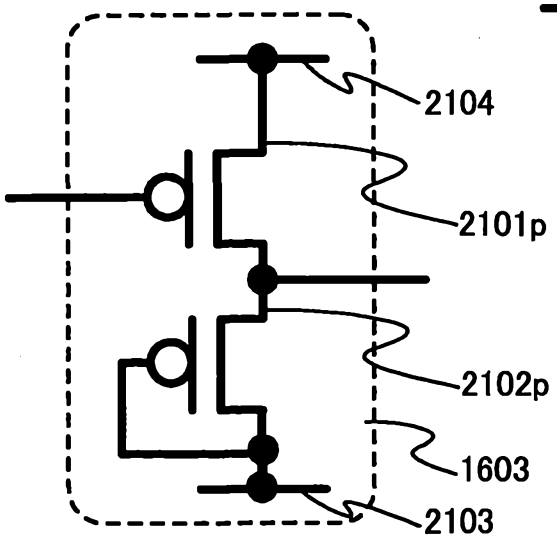


圖22A

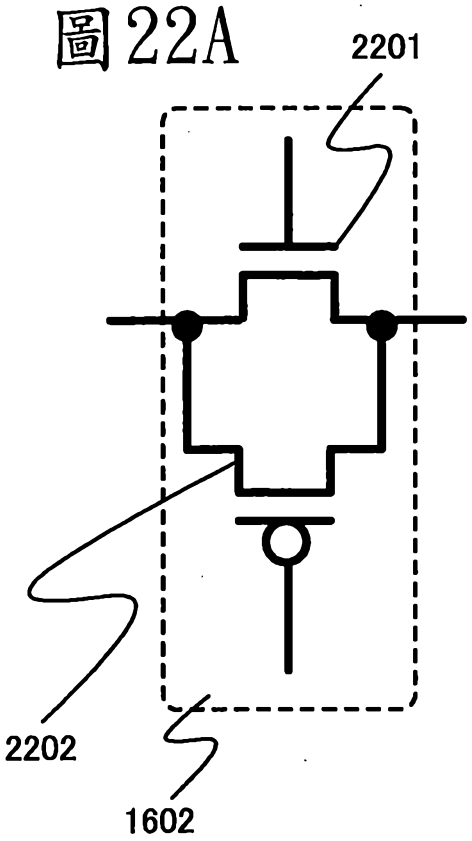


圖22B

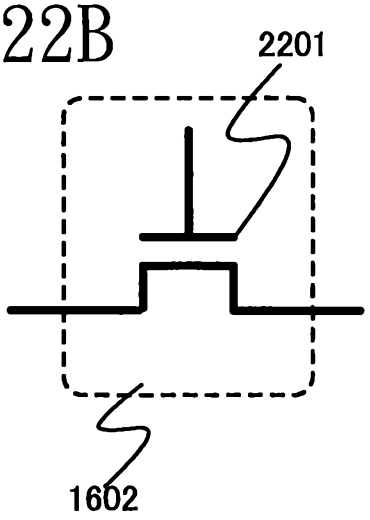


圖22C

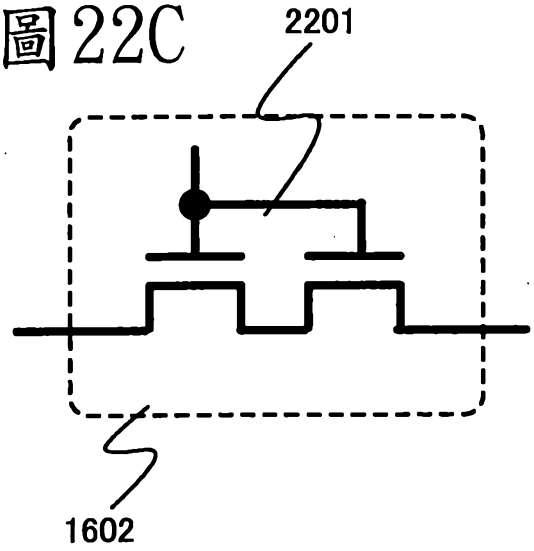


圖22D

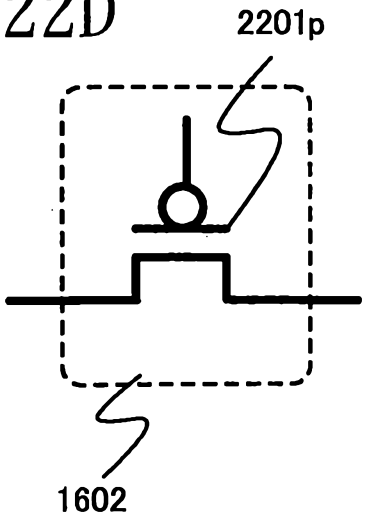


圖23

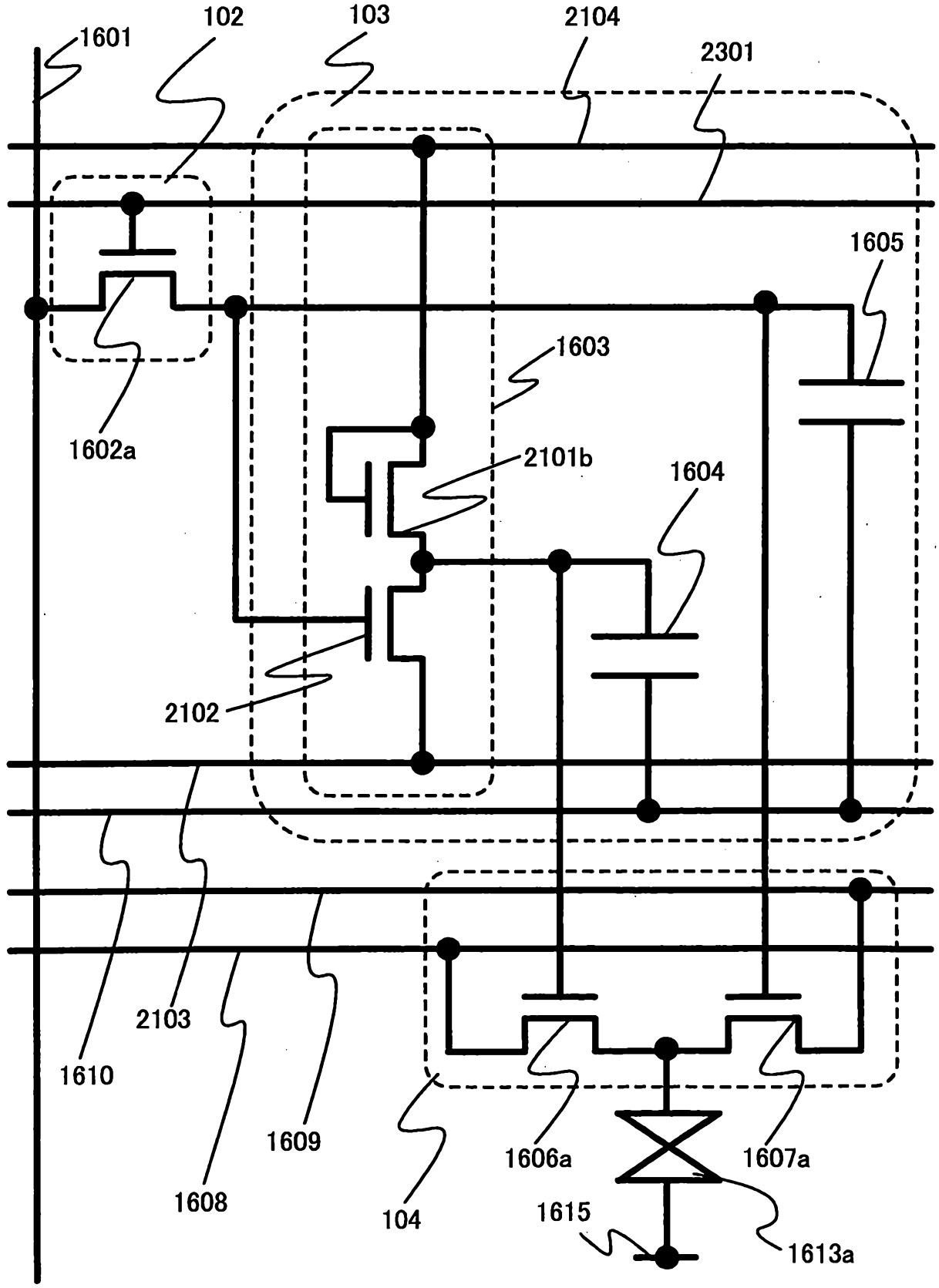

1601
102
103
2104
2301
1605
1603
1602a
2101b
1604
2102
2103
1610
1609
1608
104
1606a
1607a
1615
1613a

圖24

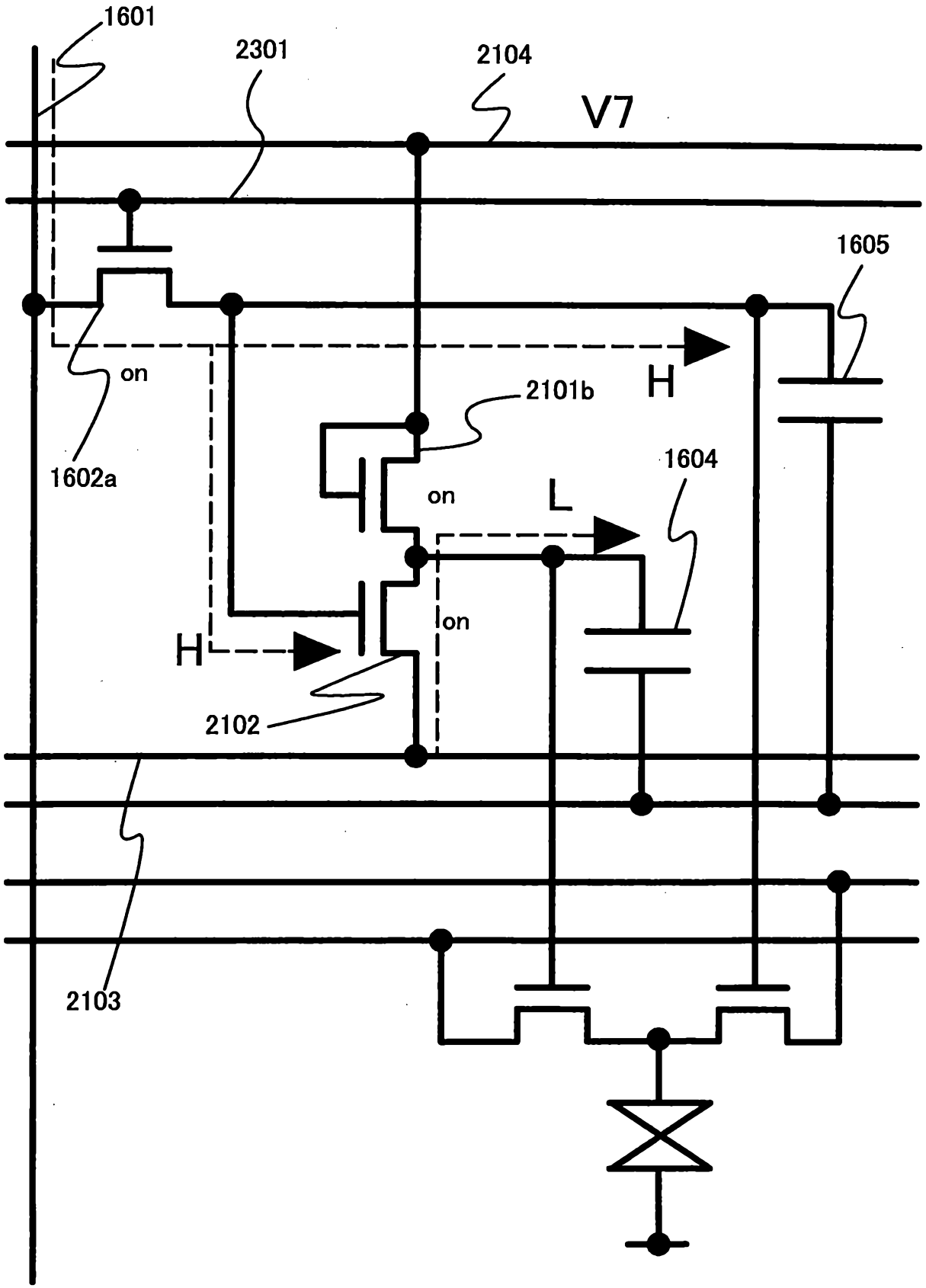


圖25

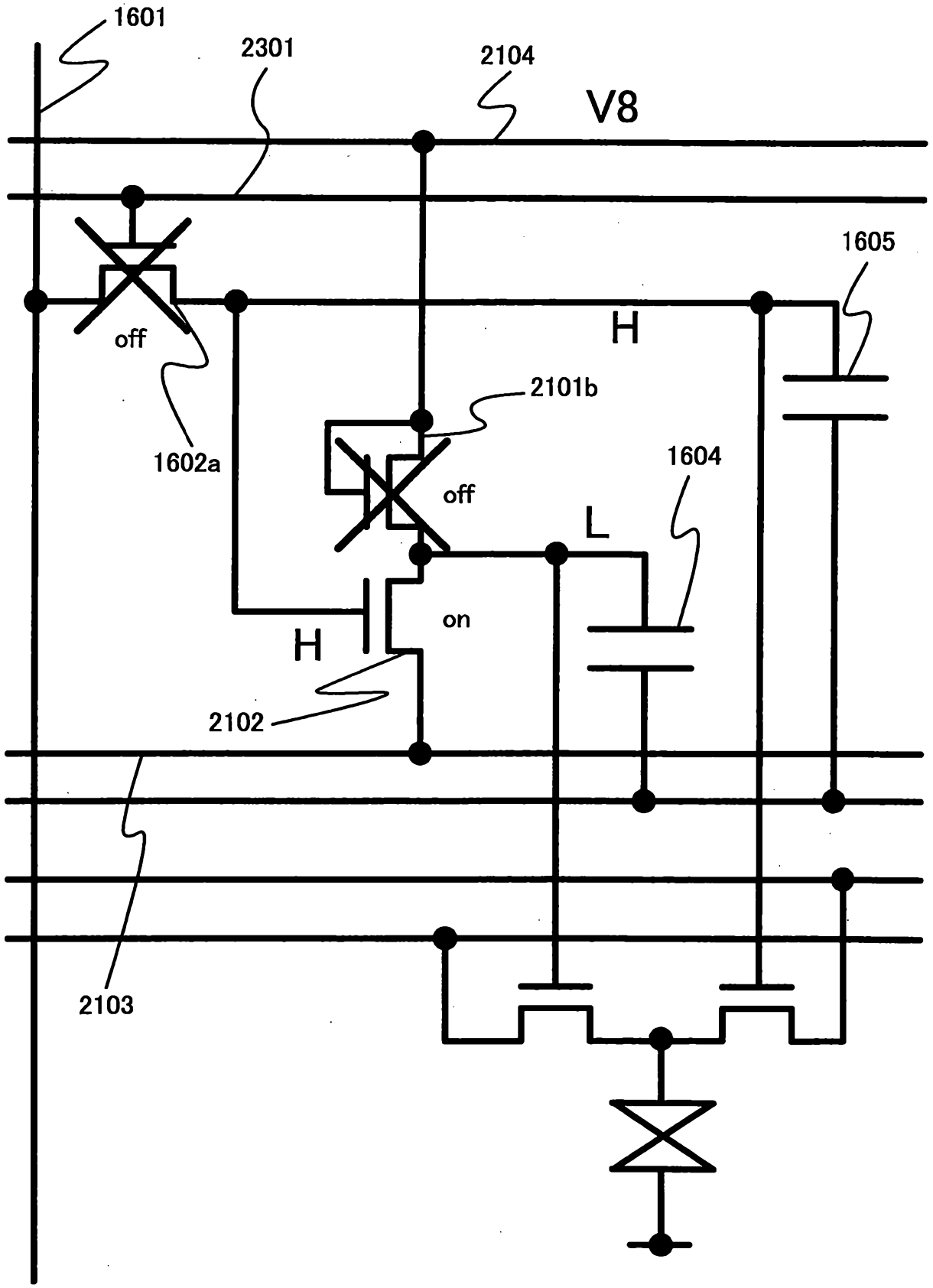

1601
2301
2104
V8
1605
H
off
2101b
1602a
1604
off
L
on
H
2102
2103

圖26

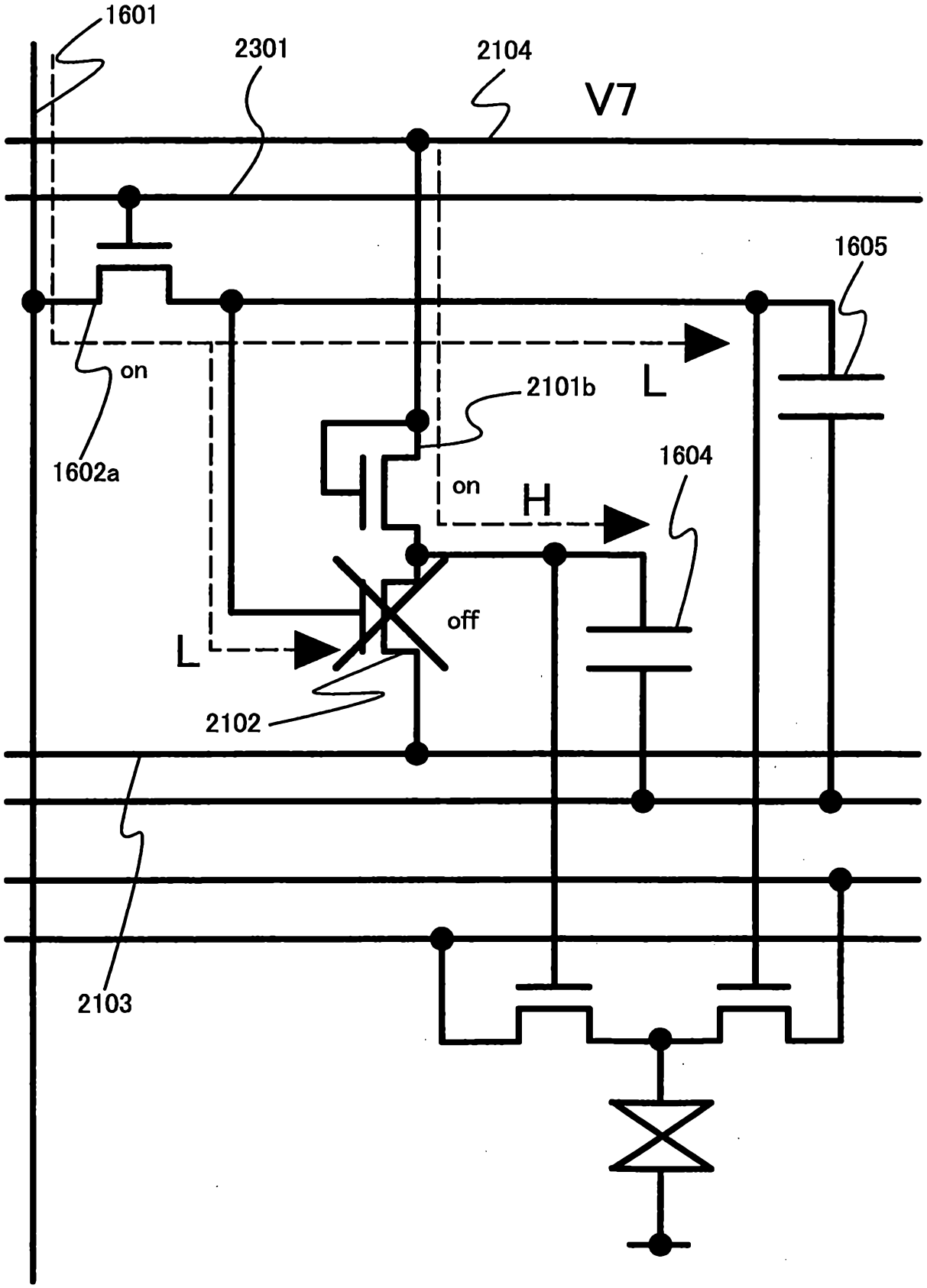

1601
2301
2104
V7
1605
on
L
2101b
1602a
on
H
1604
off
L
2102
2103

圖27

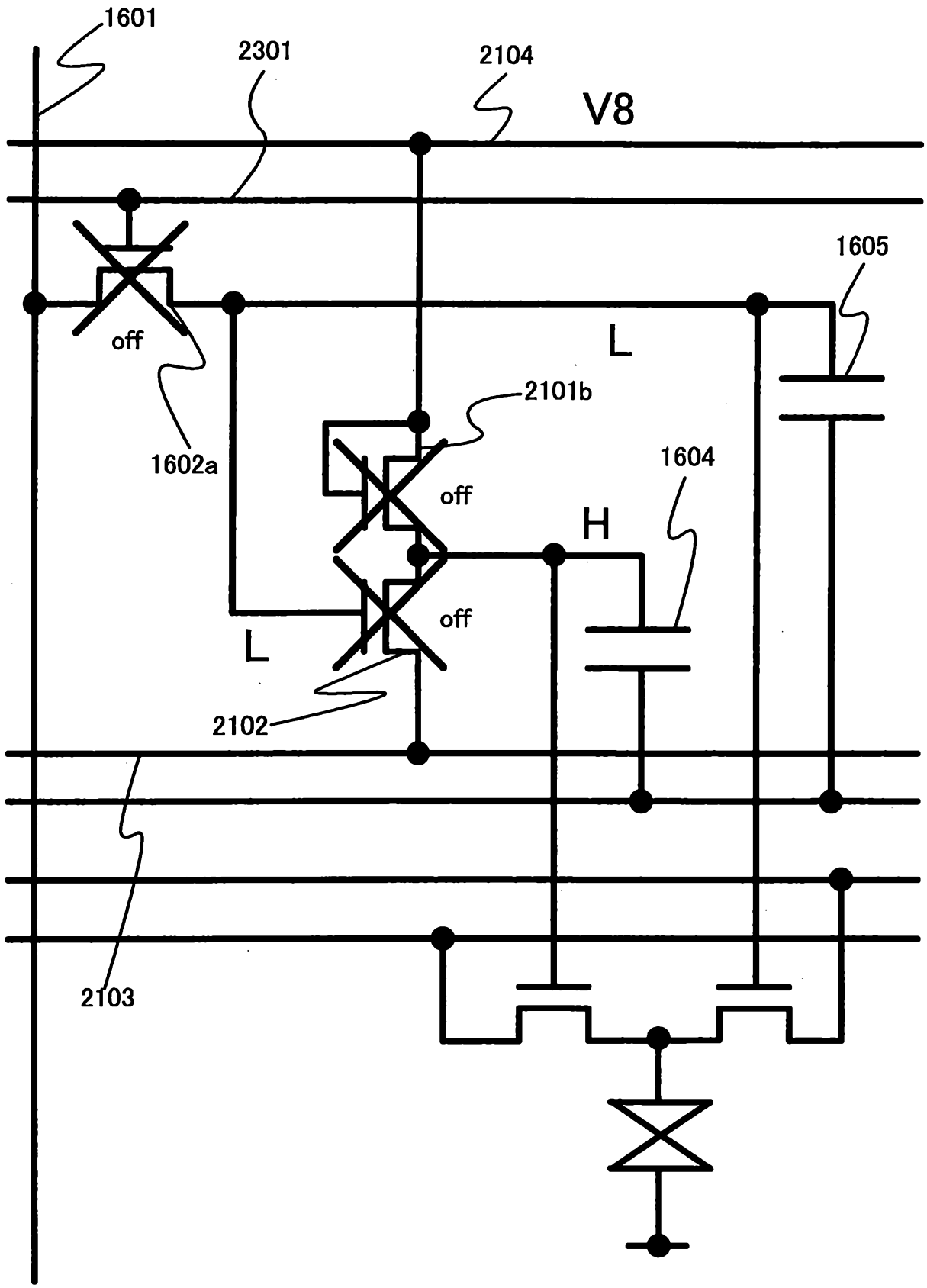

1601
2301
2104
V8
1605
off
L
2101b
1602a
1604
off
H
off
L
2102
2103

圖28A

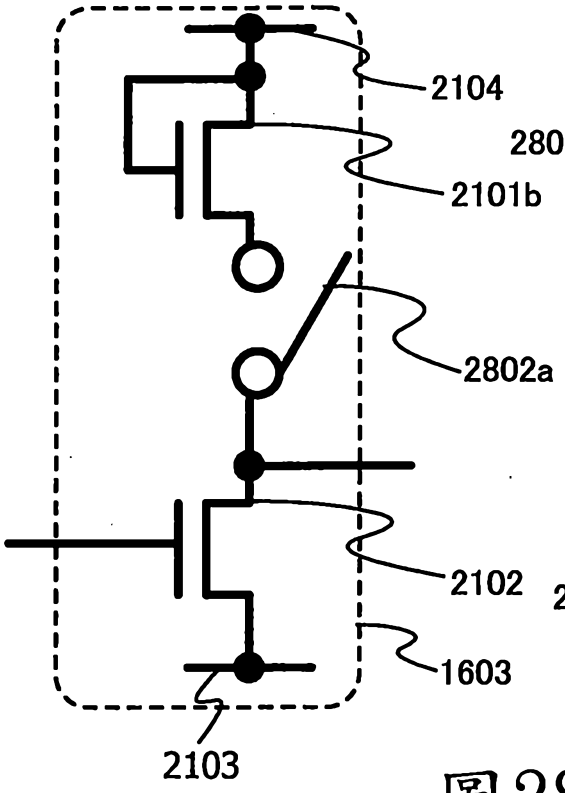


圖28B

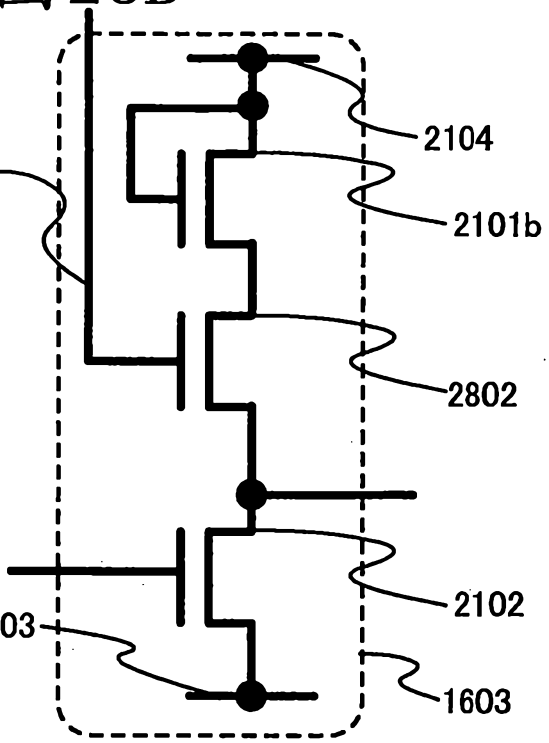


圖28C

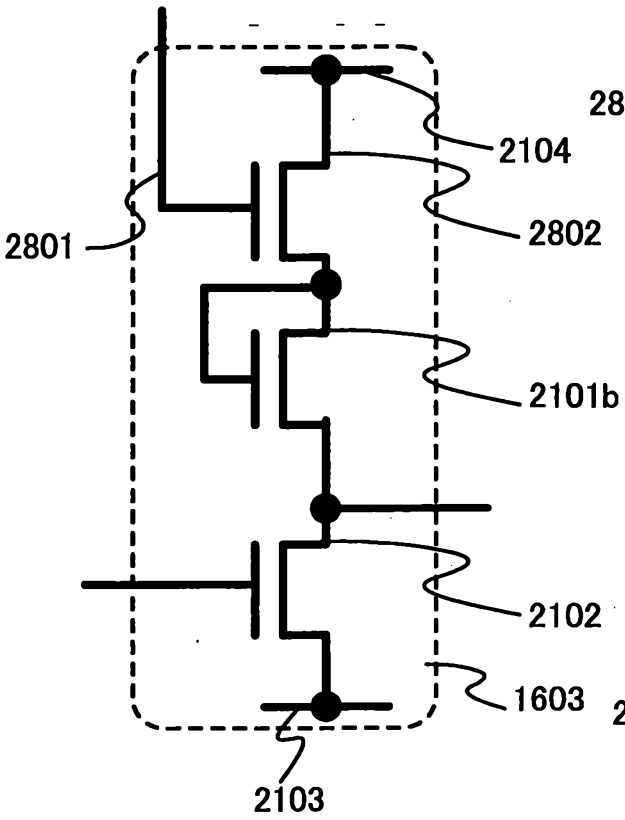


圖28D

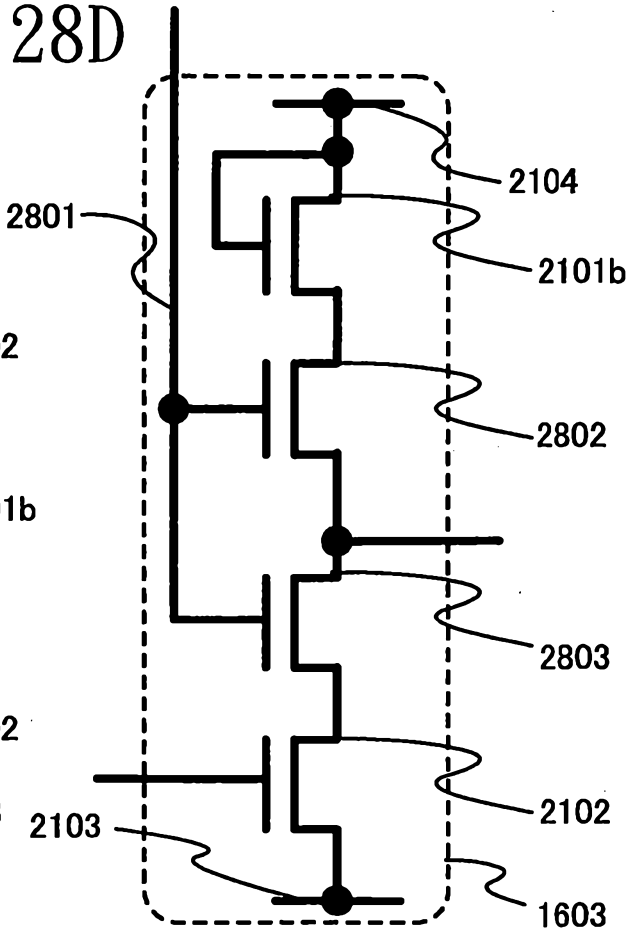


圖29

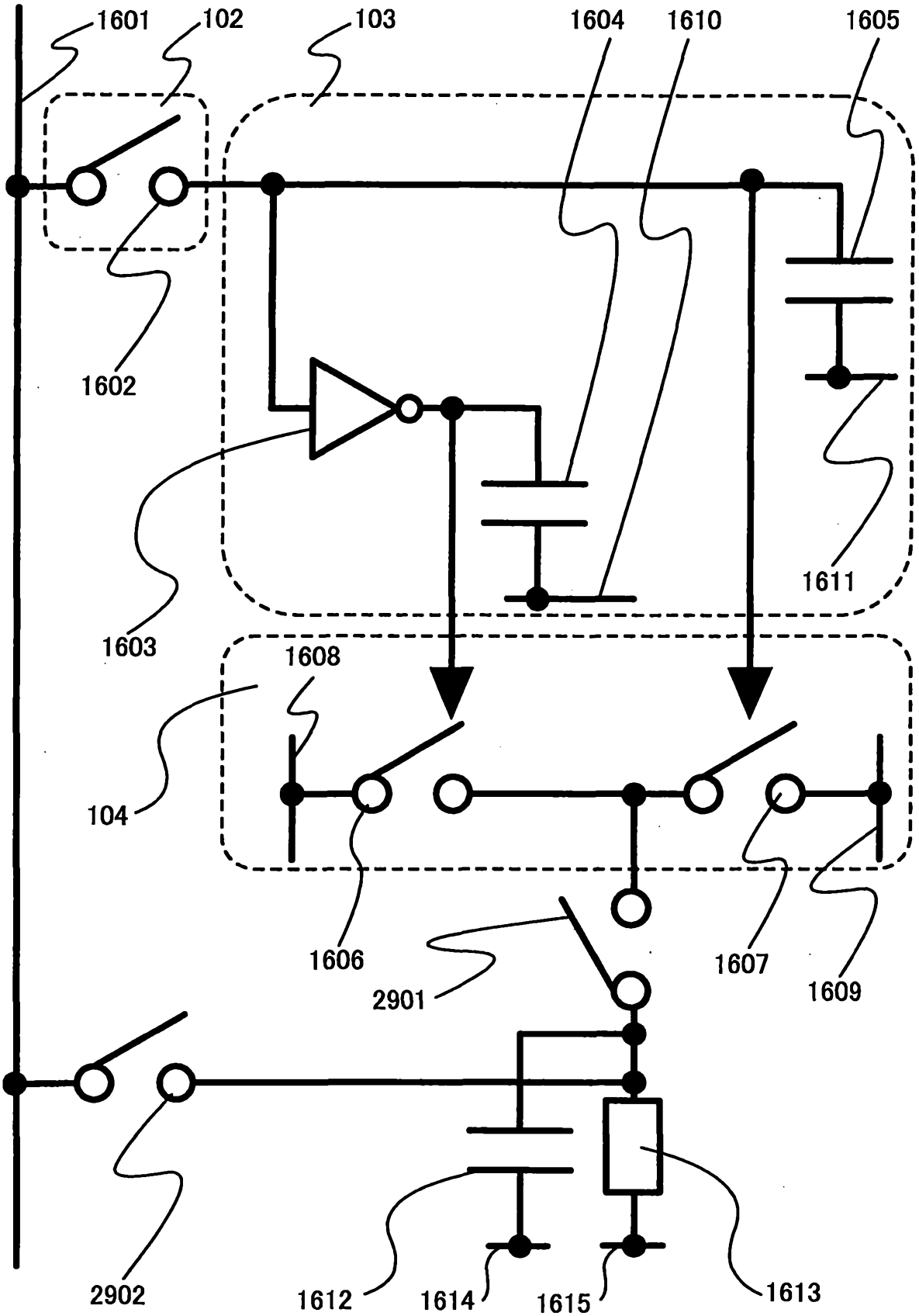

1601
102
103
1604
1610
1605
1602
1611
1603
1608
104
1606
2901
1607
1609
2902
1612
1614
1615
1613

圖30

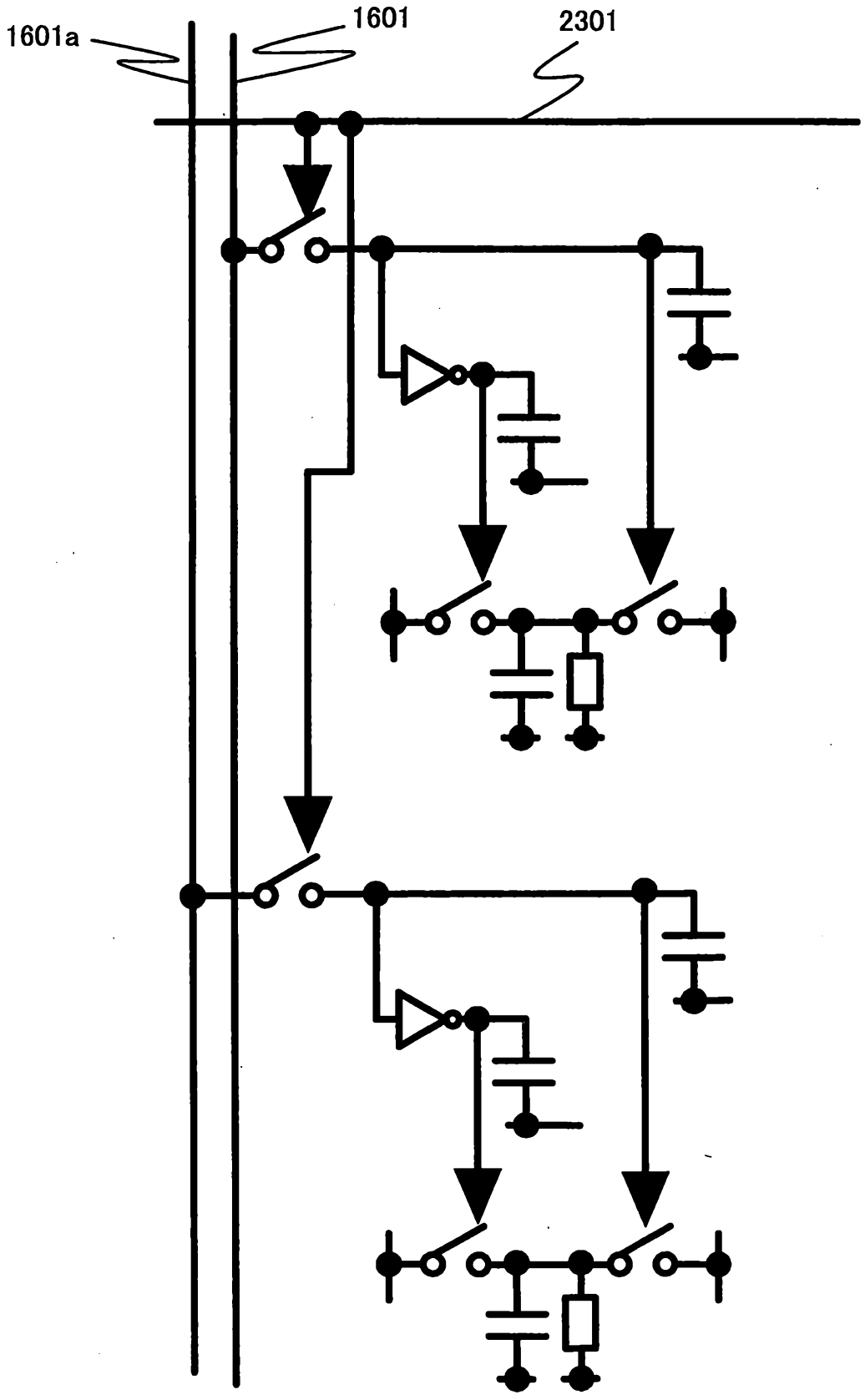


圖31

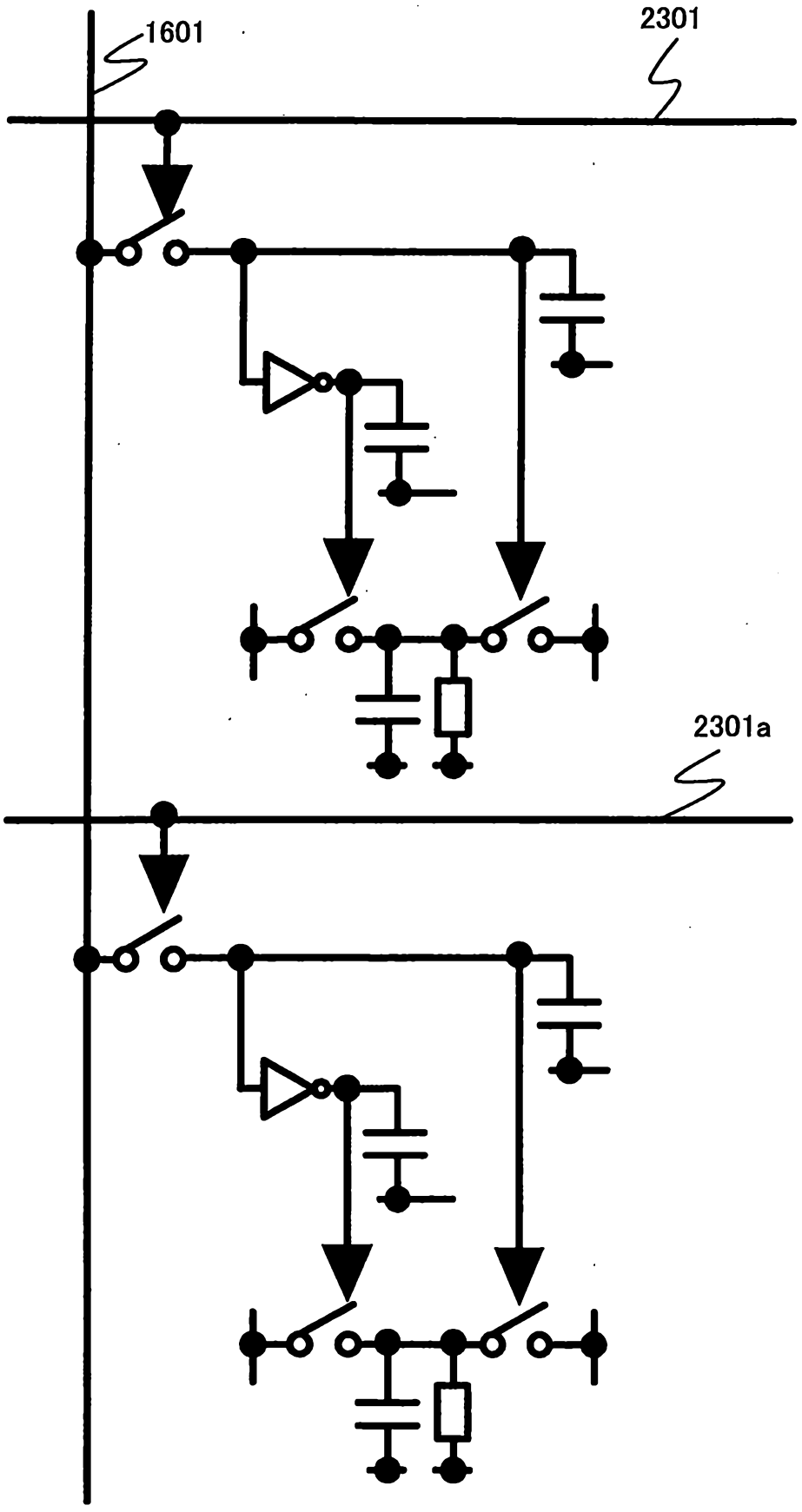


圖32

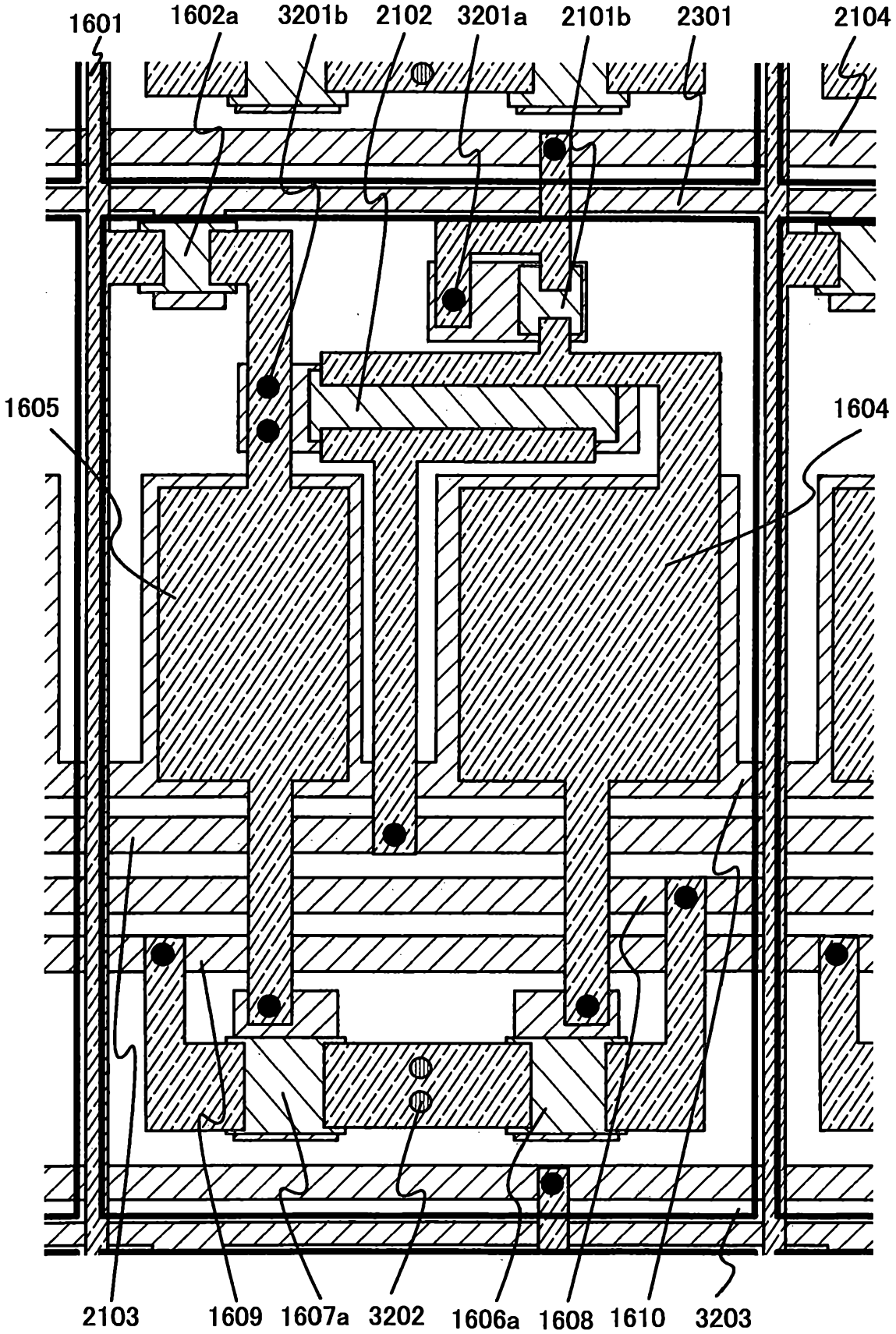

1601
1602a
3201b
2102
3201a
2101b
2301
2104
1605
1604
2103
1609
1607a
3202
1606a
1608
1610
3203

圖33

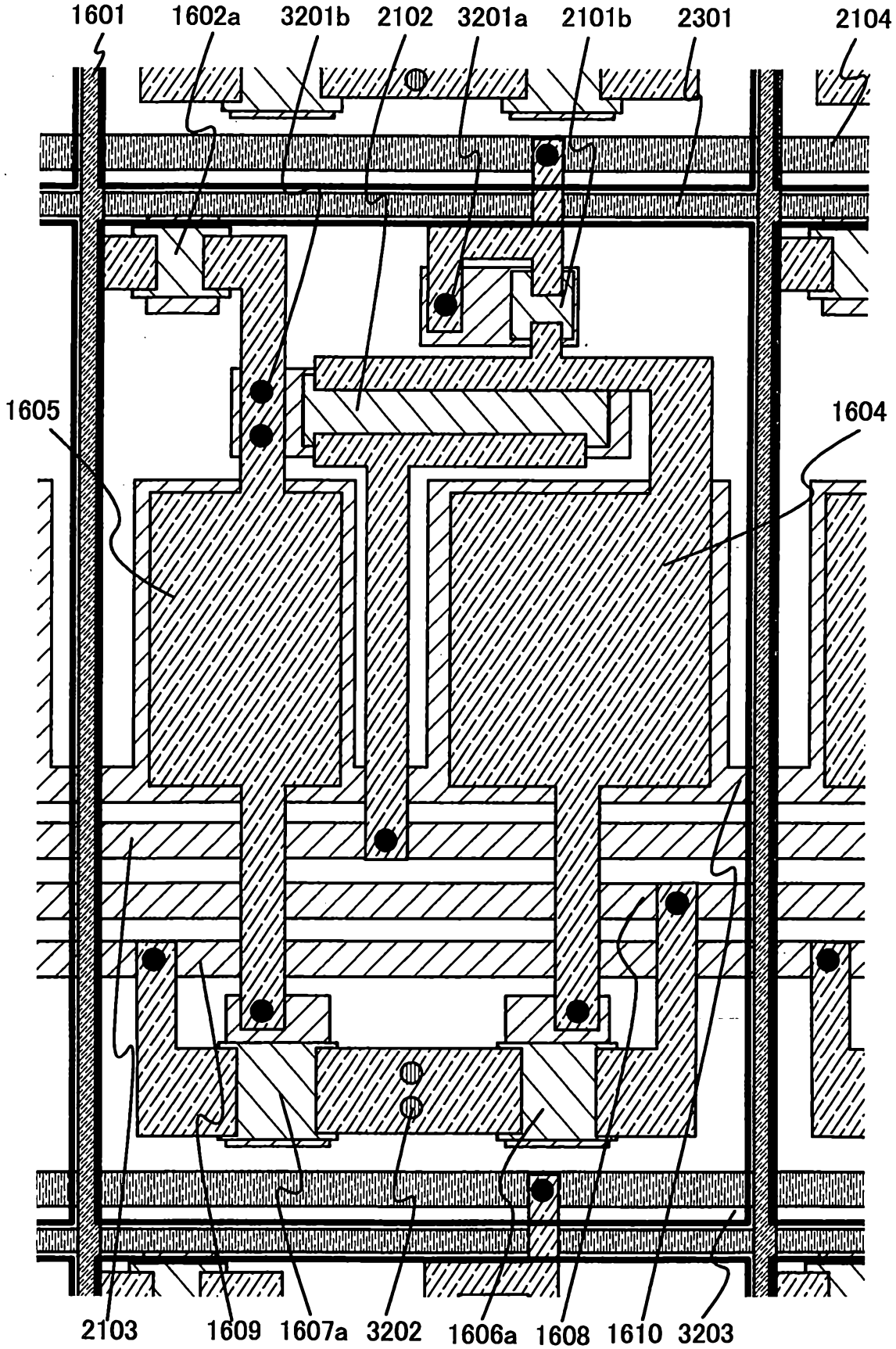

1601
1602a
3201b
2102
3201a
2101b
2301
2104
1605
1604
2103
1609
1607a
3202
1606a
1608
1610
3203

圖34A

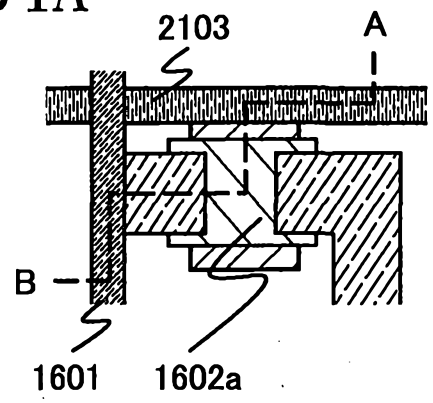


圖34B

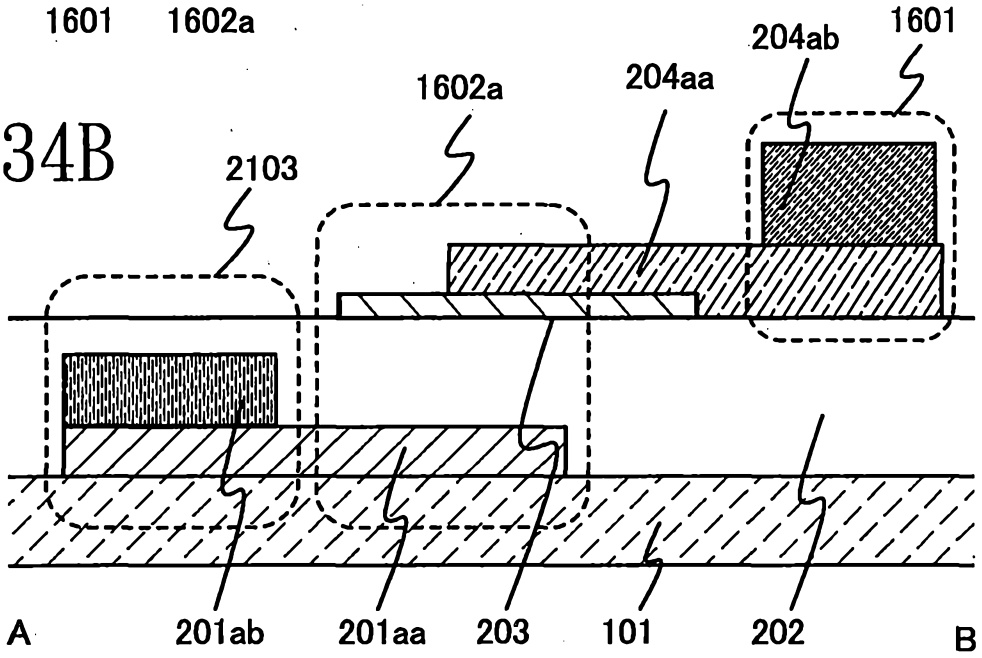


圖34C

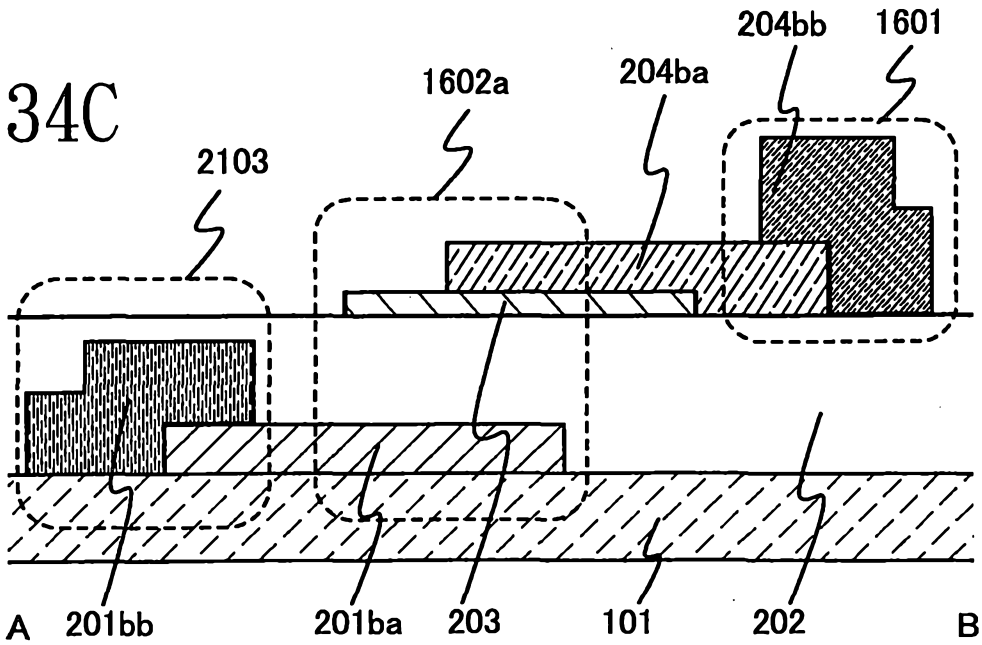
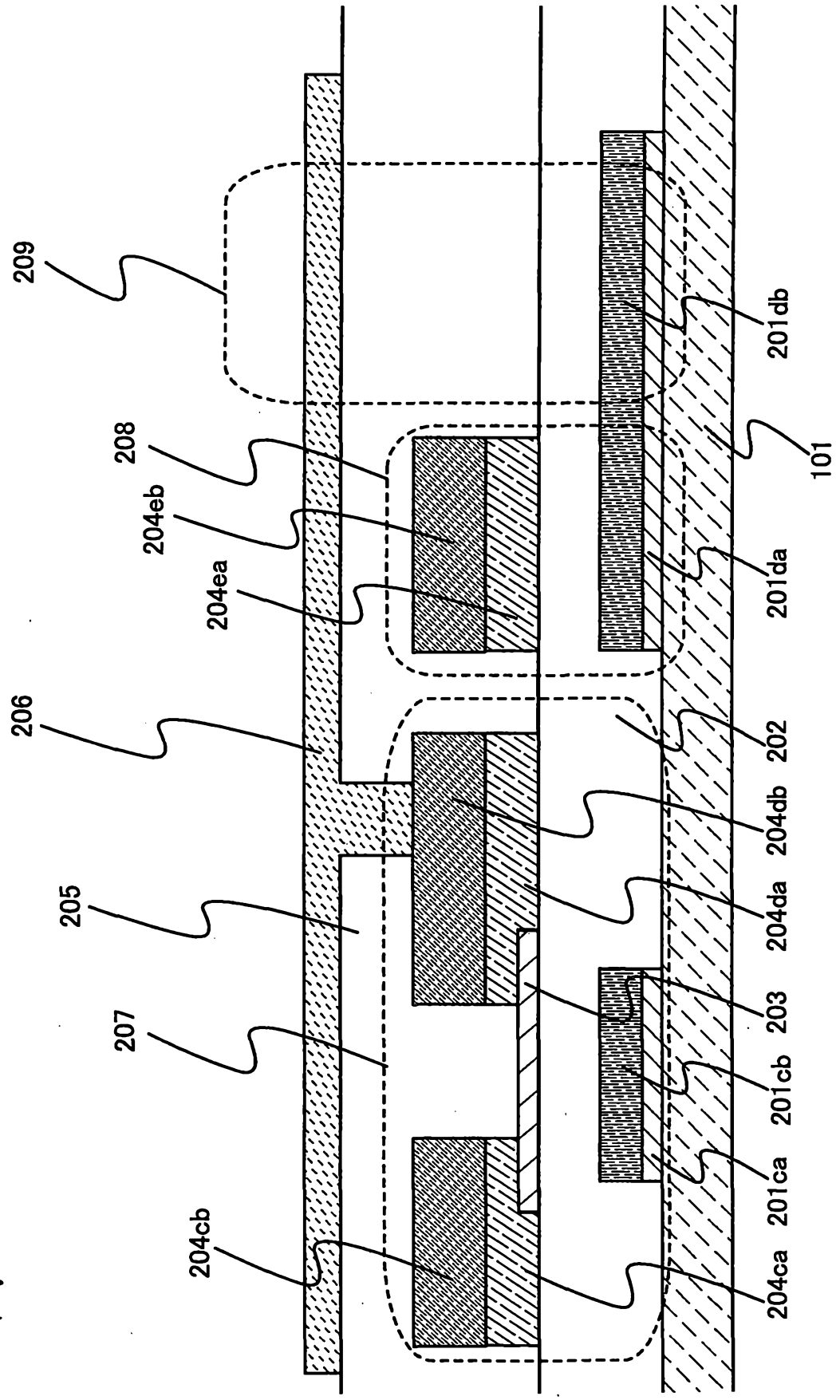


圖35


209
208
204eb
204ea
206
205
207
204cb
201db
101
201da
202
204db
204da
203
201cb
201ca
204ca

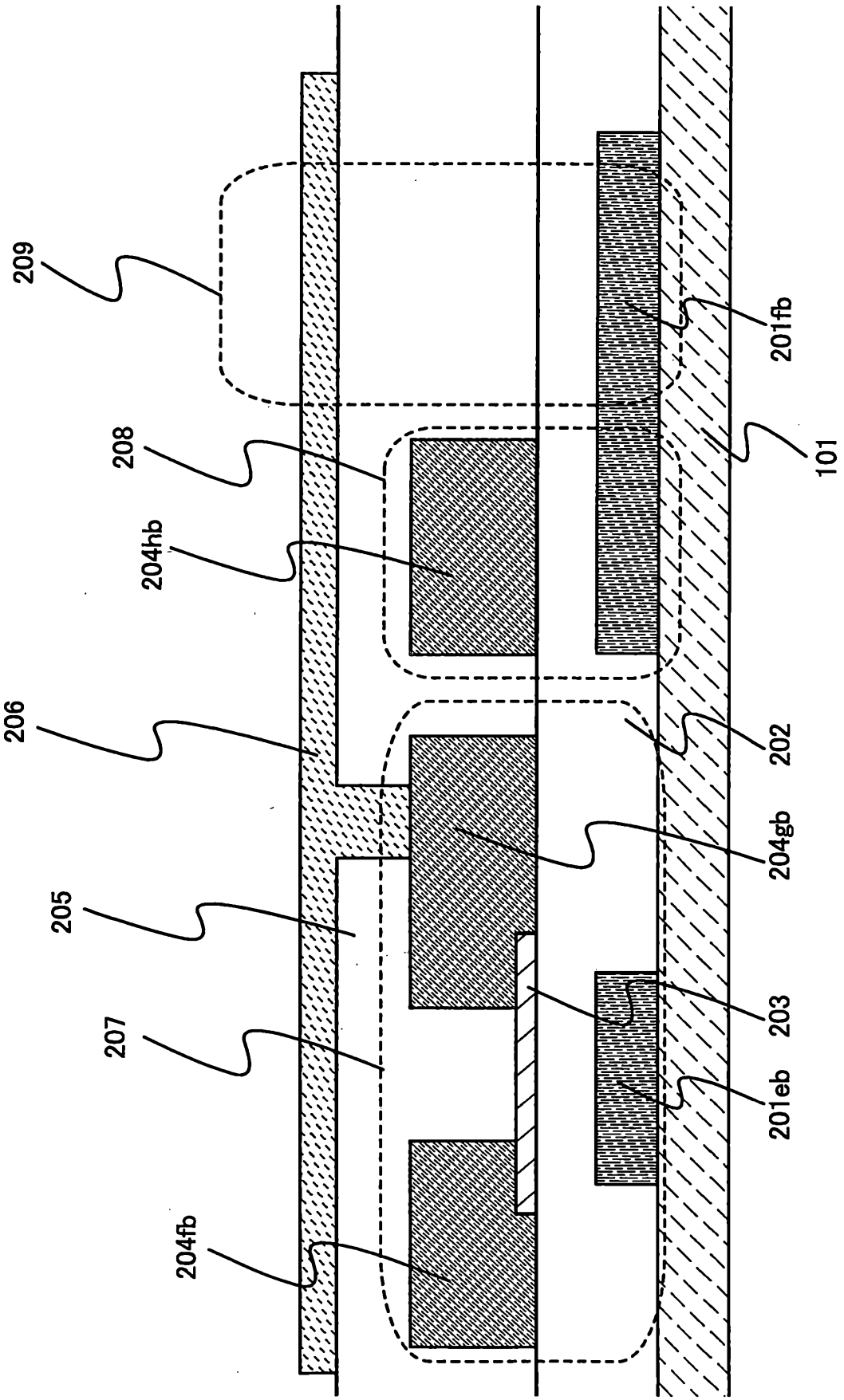


圖36

圖37A1

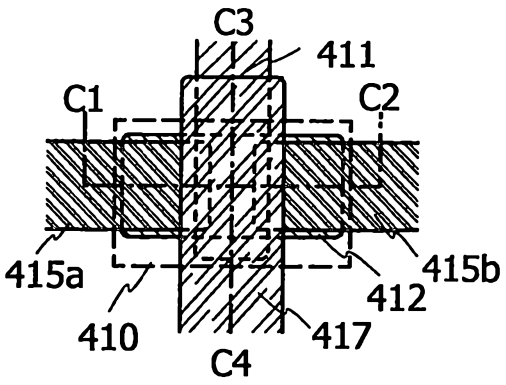


圖37A2

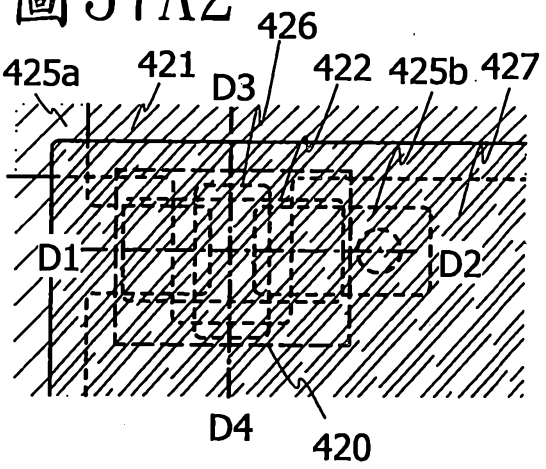


圖37B

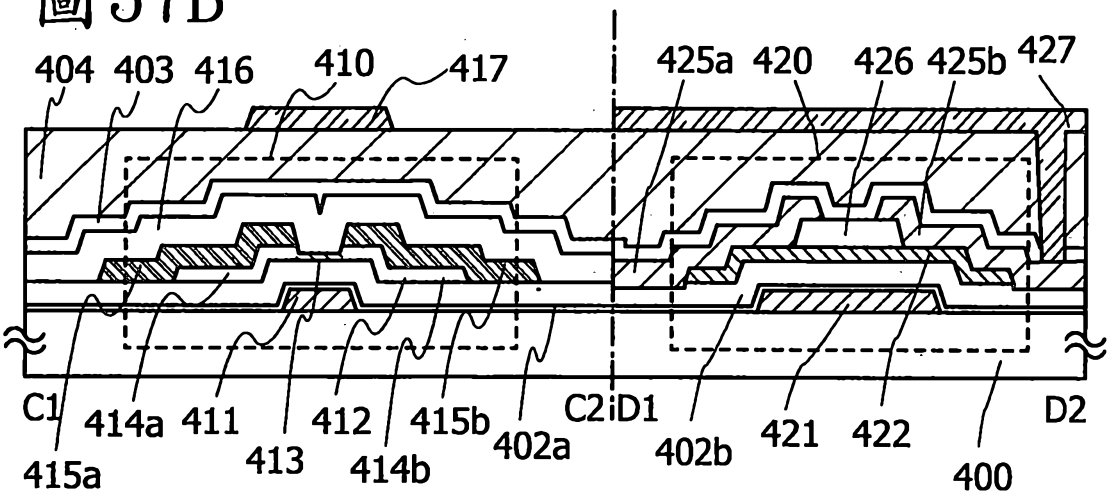


圖37C

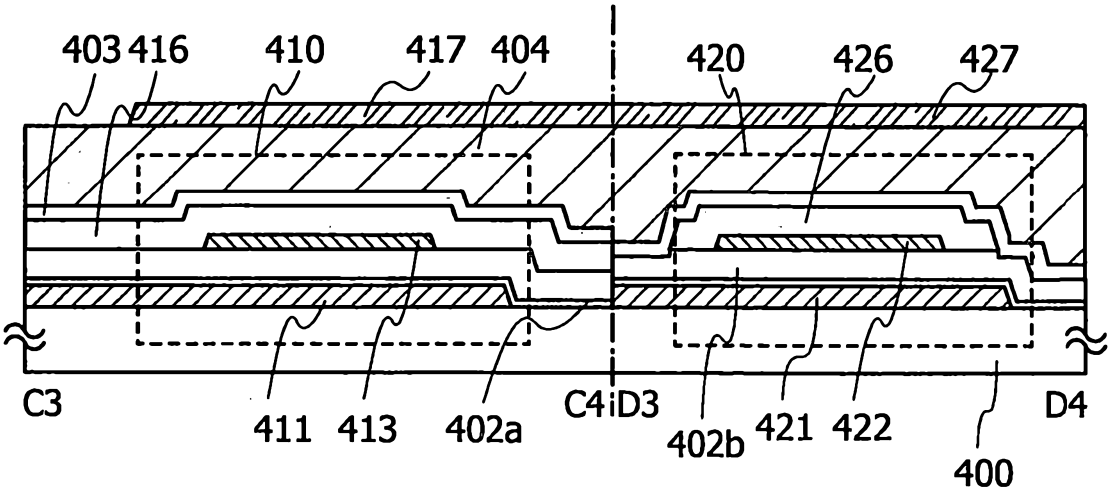


圖38A

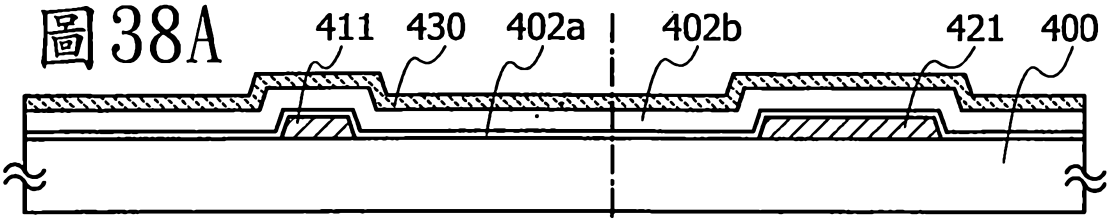


圖38B

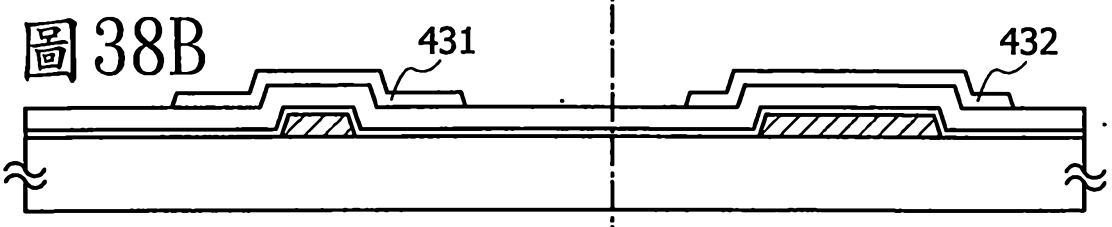


圖38C

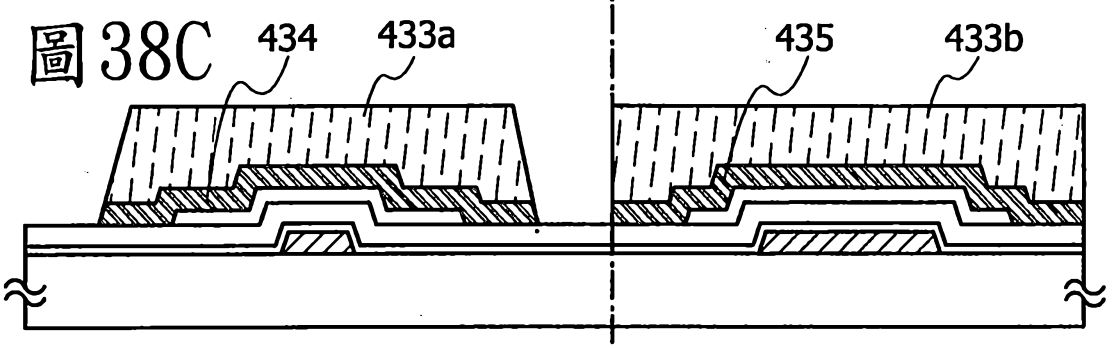


圖38D

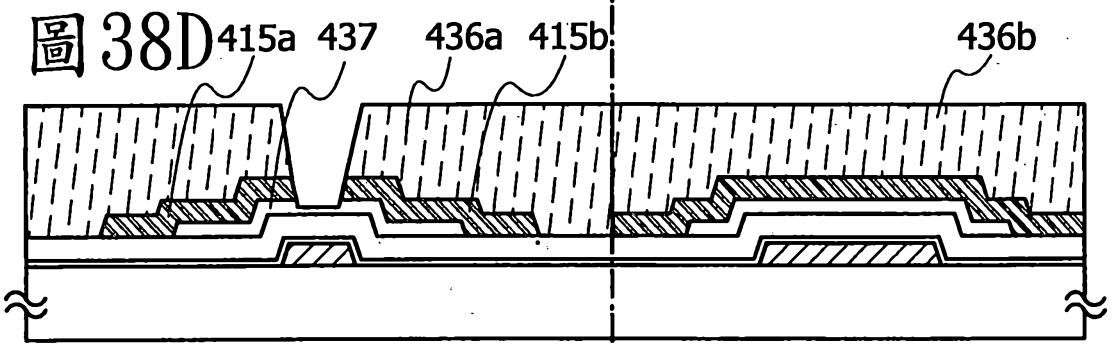


圖38E

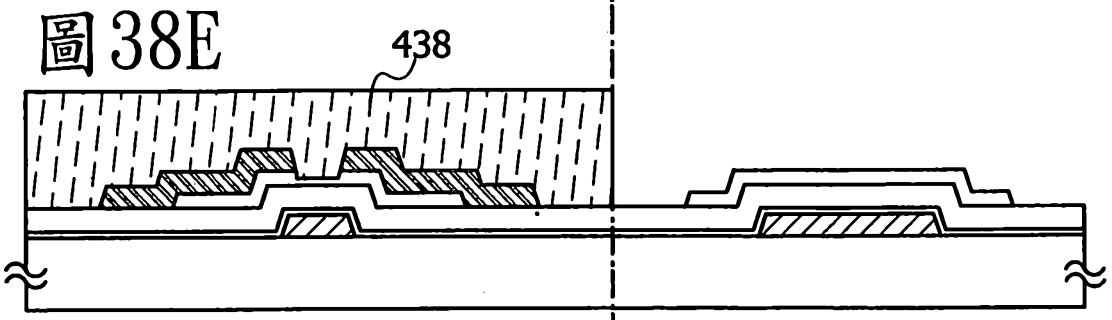
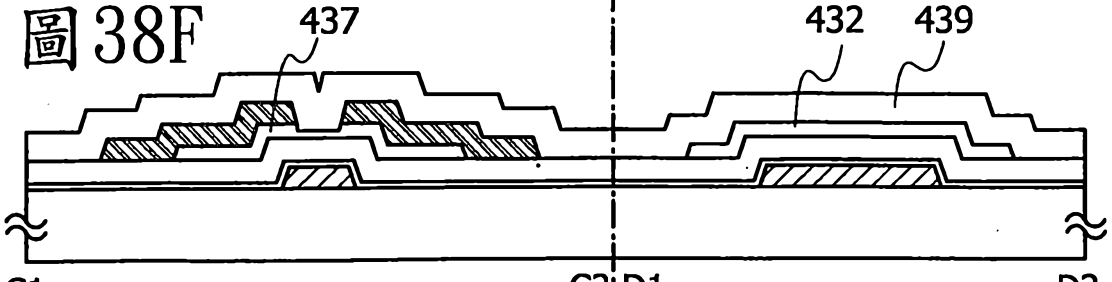


圖38F



C1 C2 D1 D2

圖39A

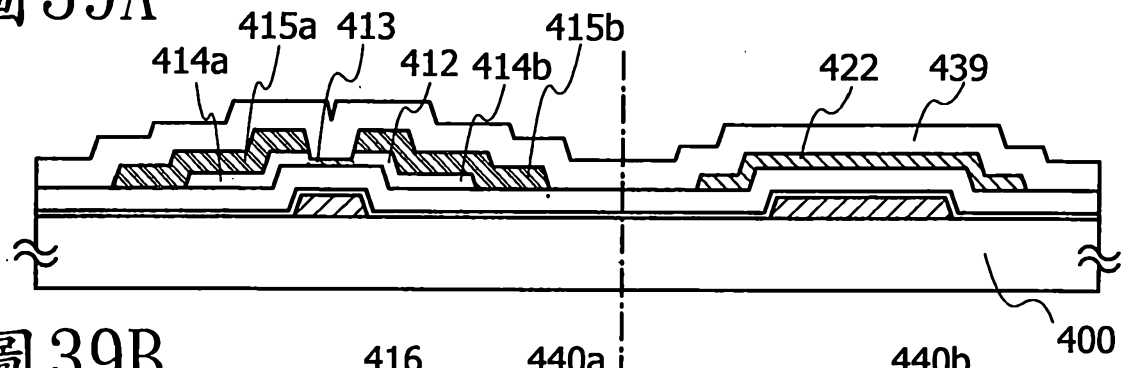


圖39B

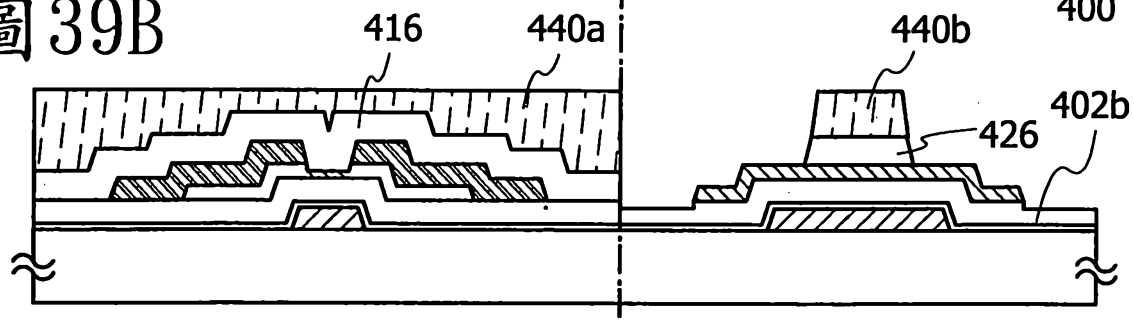


圖39C

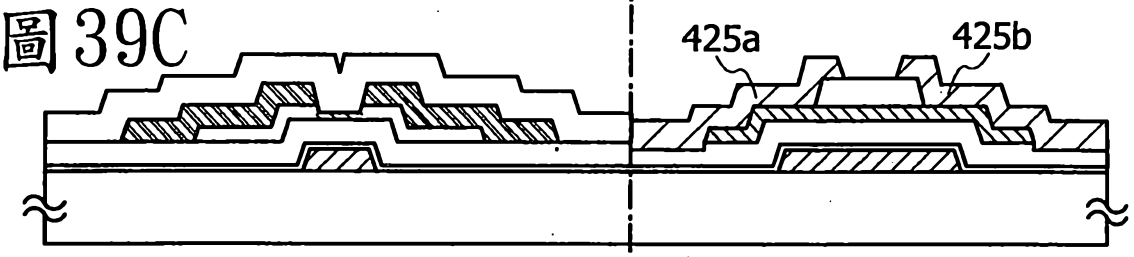


圖39D

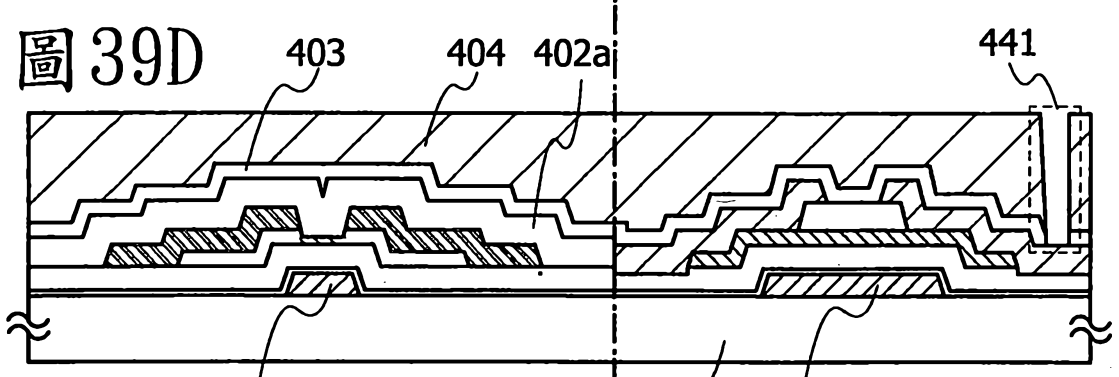


圖39E

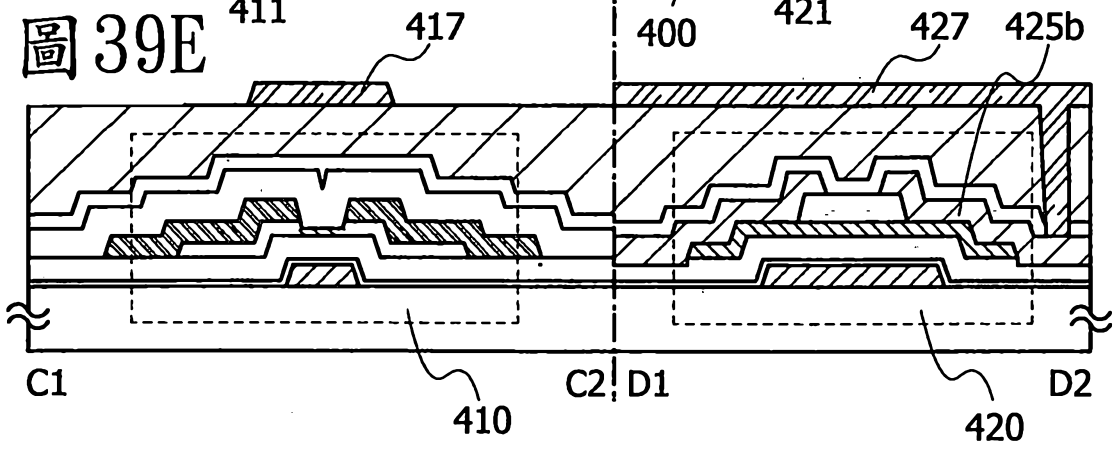


圖40A

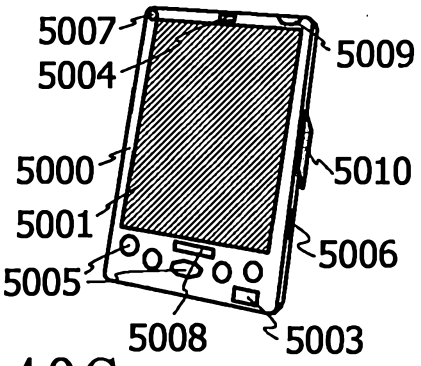


圖40B

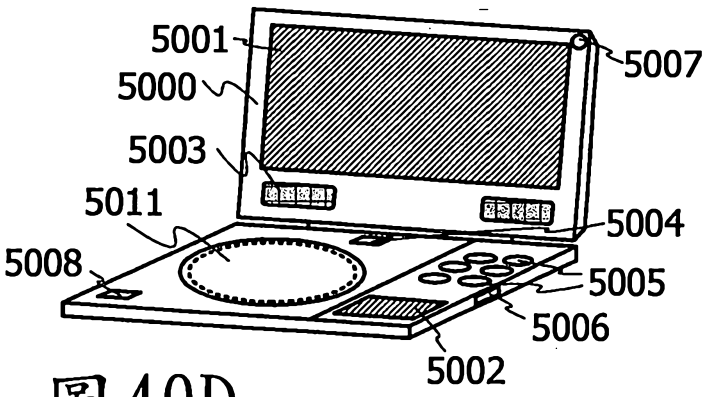


圖40C

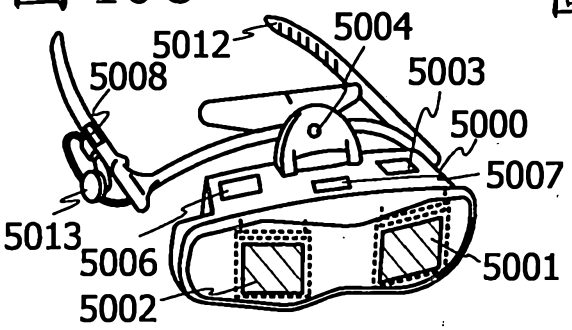


圖40D

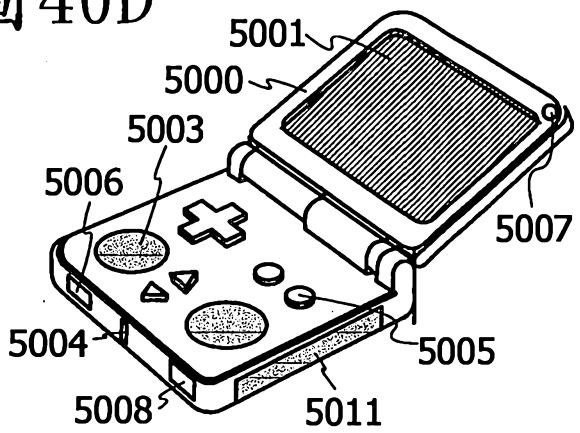


圖40E

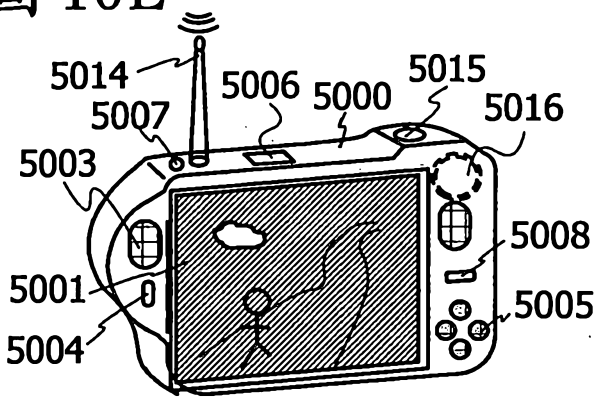


圖40F

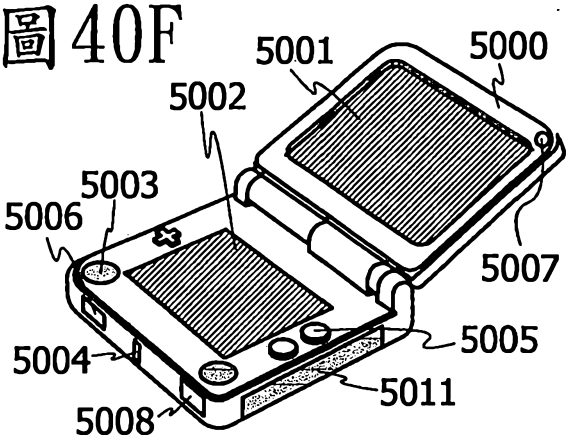


圖40G

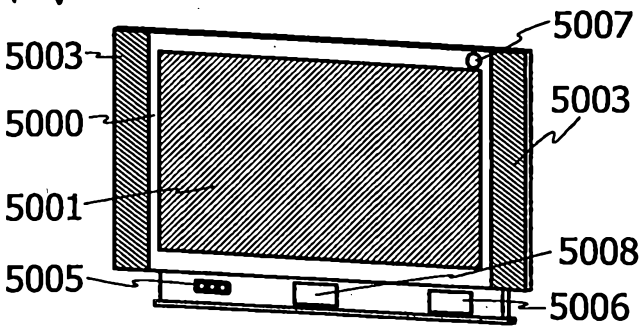


圖40H

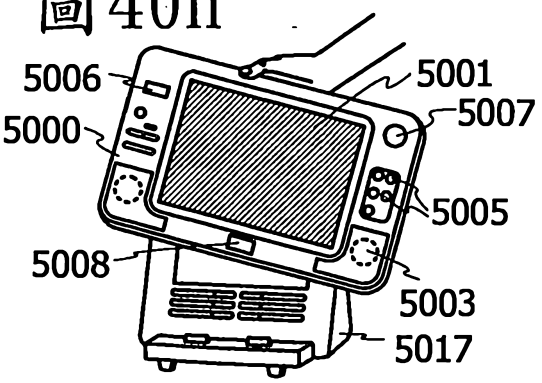


圖41A

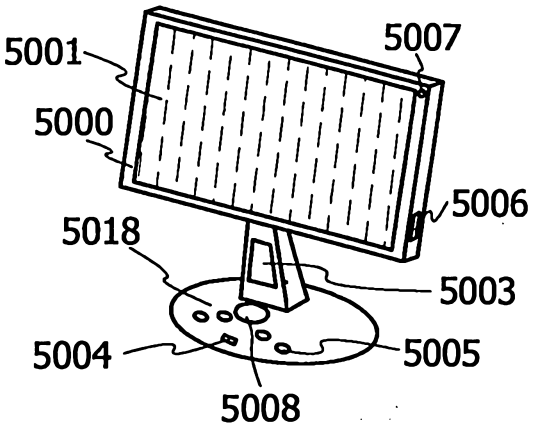


圖41B

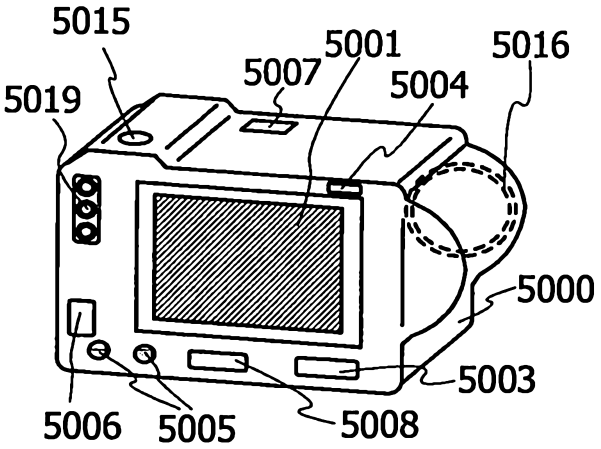


圖41C

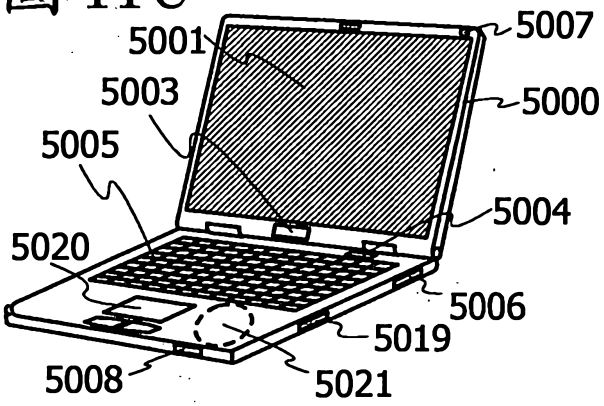


圖41D

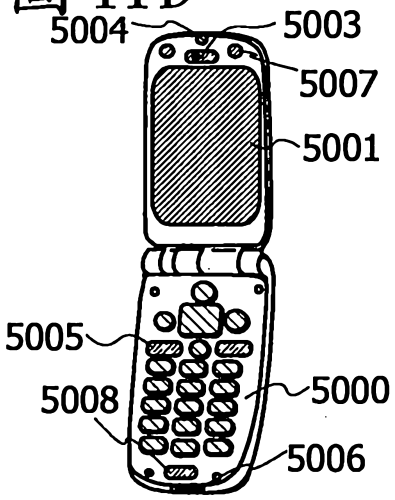


圖41E

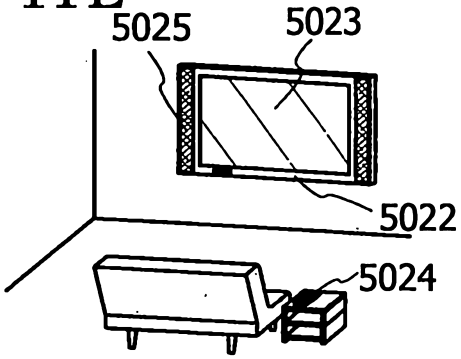


圖41F

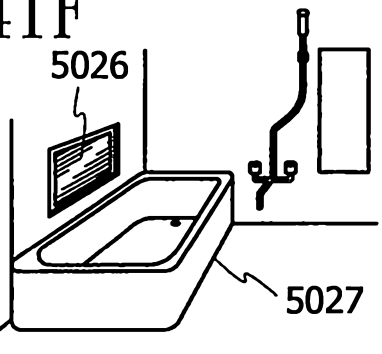


圖41G

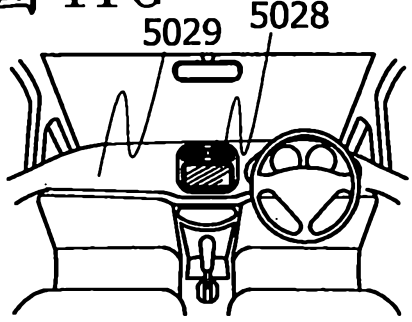


圖41H

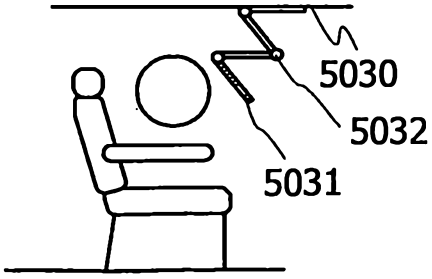


圖42

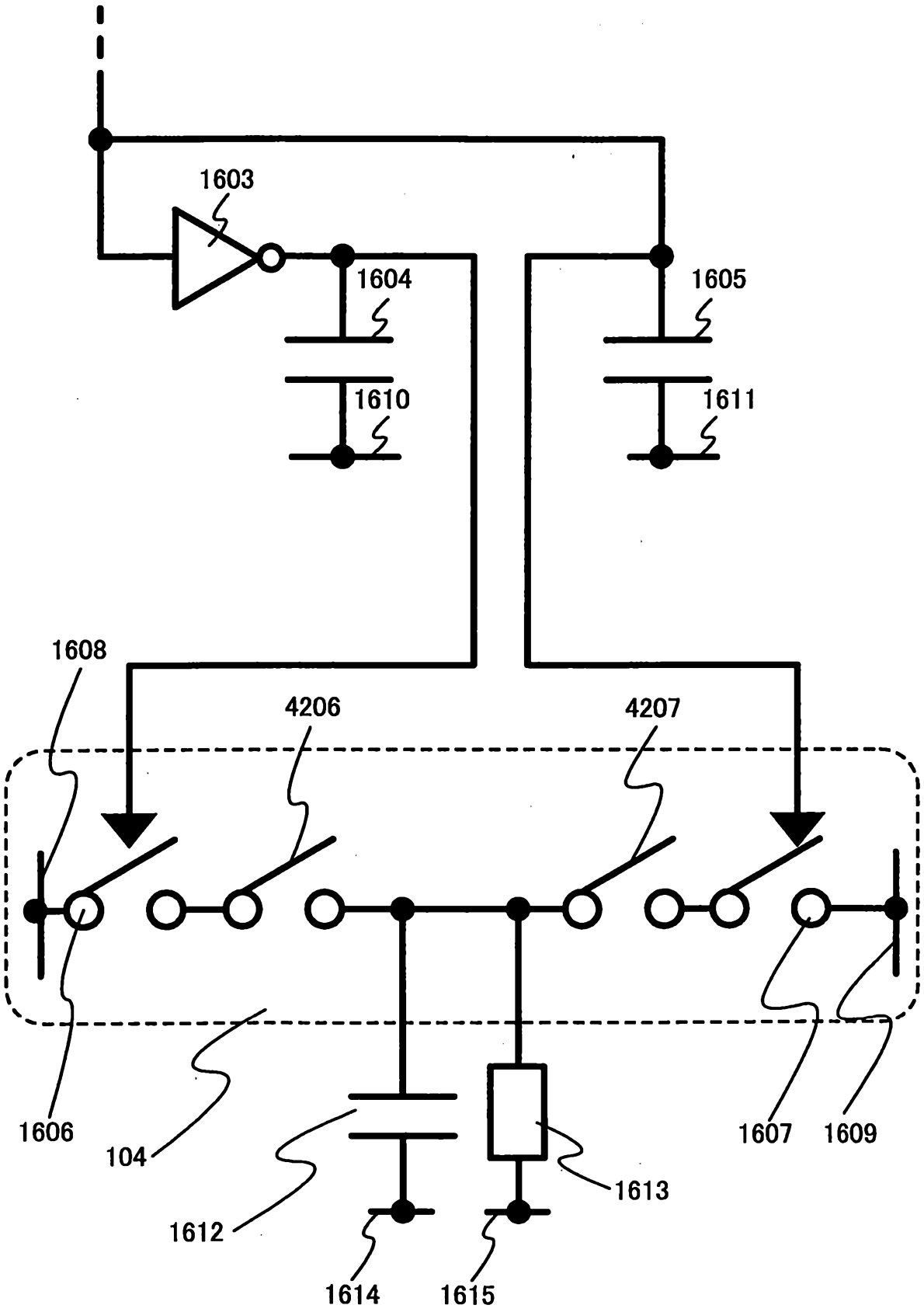
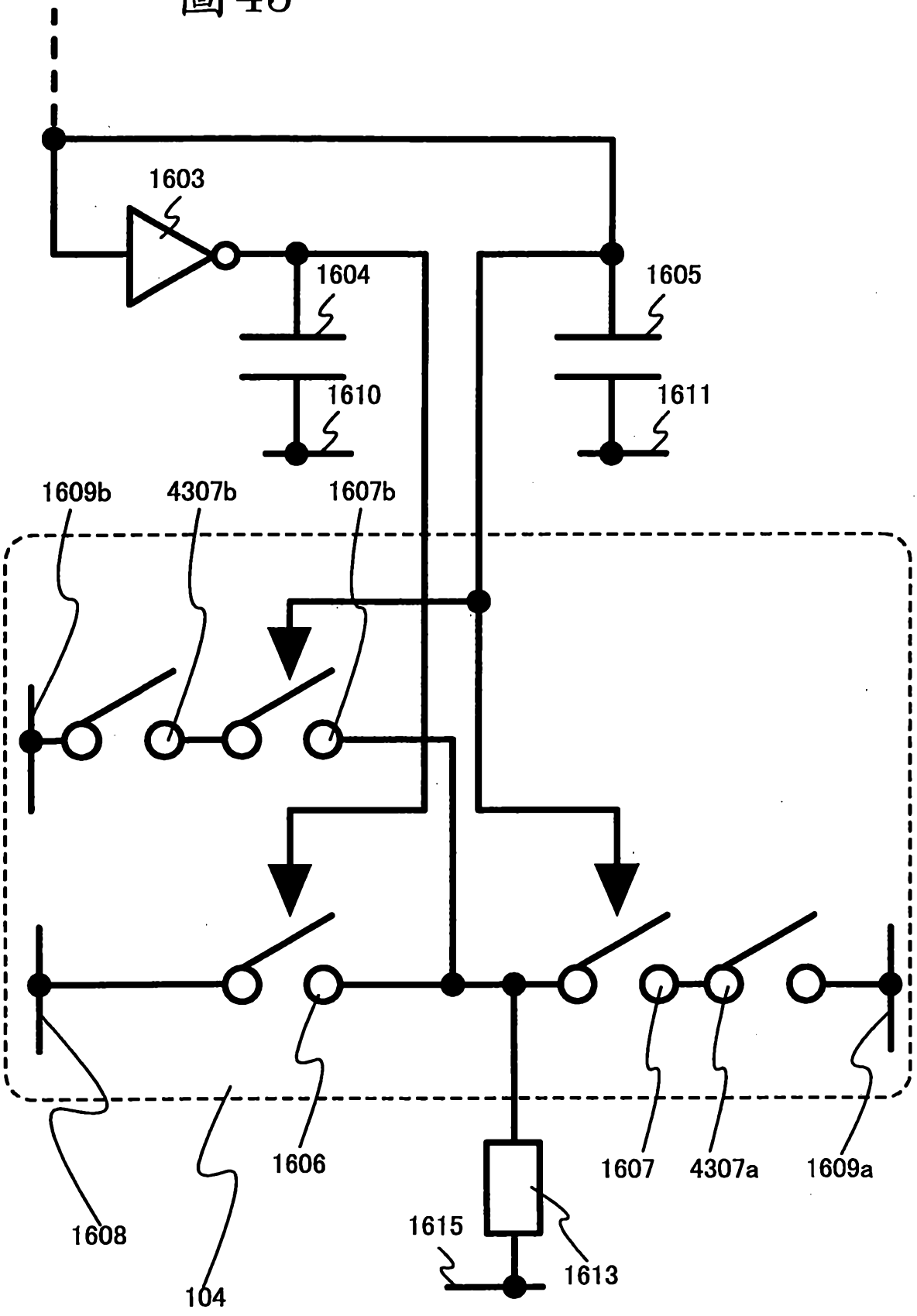

1603
1604
1605
1610
1611
1608
4206
4207
1606
104
1607
1609
1612
1613
1614
1615

圖43


1603
1604
1605
1610
1611
1609b
4307b
1607b
1608
104
1606
1615
1613
1607
4307a
1609a