



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201308401 A1

(43)公開日：中華民國 102 (2013) 年 02 月 16 日

(21)申請案號：101111467

(22)申請日：中華民國 101 (2012) 年 03 月 30 日

(51)Int. Cl. : H01L21/22 (2006.01)

H01L21/223 (2006.01)

H01L21/324 (2006.01)

(30)優先權：2011/03/31 美國

13/077,688

(71)申請人：東京威力科創股份有限公司 (日本) TOKYO ELECTRON LIMITED (JP)
日本

(72)發明人：克拉克 羅伯特 D CLARK, ROBERT D. (US)

(74)代理人：周良謀；周良吉

申請實體審查：有 申請專利範圍項數：20 項 圖式數：7 共 35 頁

(54)名稱

藉由固相擴散形成超淺硼摻雜區域之方法

METHOD FOR FORMING ULTRA-SHALLOW BORON DOPING REGIONS BY SOLID PHASE DIFFUSION

(57)摘要

提出一種在基板中形成超淺硼摻雜物區域之方法。在一實施例中，該方法包括利用原子層沉積 (ALD) 沉積一硼摻雜物層與該基板直接接觸，其中該硼摻雜物層包含藉由硼胺前驅物或有機硼前驅物及反應物氣體之交替氣體暴露所形成之氧化物、氮化物、或氮氧化物。該方法更包括圖案化該硼摻雜物層、以及藉由熱處理使硼從該硼摻雜物層擴散至該基板中，在該基板中形成該超淺硼摻雜物區域。



圖 1A

100：基板

102：摻雜物層

104：頂蓋層

106：經圖案化的摻雜物層

108：經圖案化的頂蓋層

110：摻雜物

112：超淺摻雜物區域

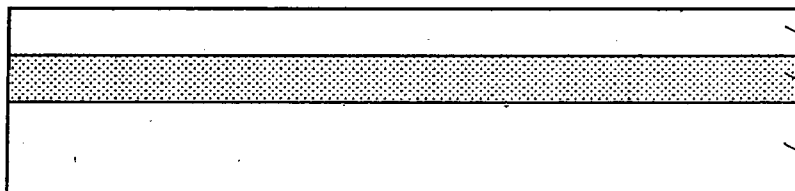


圖 1B

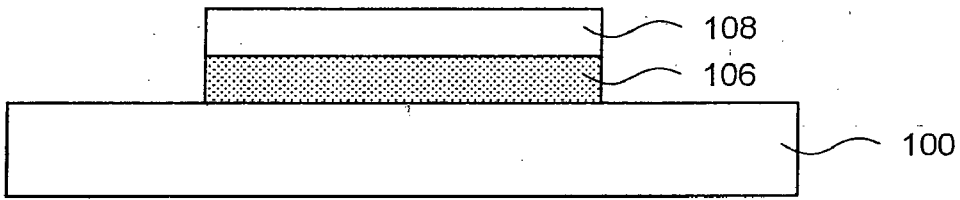


圖 1C

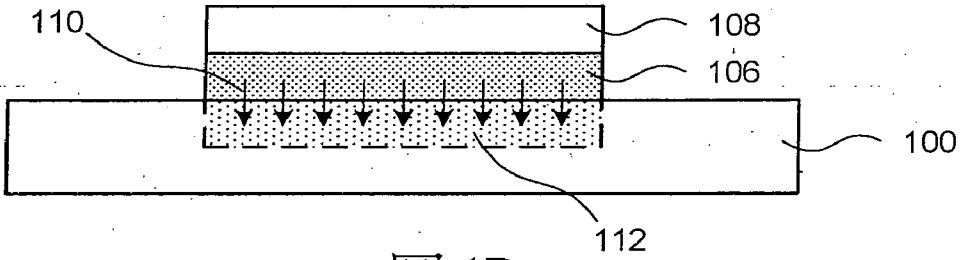


圖 1D



圖 1E



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201308401 A1

(43)公開日：中華民國 102 (2013) 年 02 月 16 日

(21)申請案號：101111467

(22)申請日：中華民國 101 (2012) 年 03 月 30 日

(51)Int. Cl. : H01L21/22 (2006.01)

H01L21/223 (2006.01)

H01L21/324 (2006.01)

(30)優先權：2011/03/31 美國

13/077,688

(71)申請人：東京威力科創股份有限公司 (日本) TOKYO ELECTRON LIMITED (JP)
日本

(72)發明人：克拉克 羅伯特 D CLARK, ROBERT D. (US)

(74)代理人：周良謀；周良吉

申請實體審查：有 申請專利範圍項數：20 項 圖式數：7 共 35 頁

(54)名稱

藉由固相擴散形成超淺硼摻雜區域之方法

METHOD FOR FORMING ULTRA-SHALLOW BORON DOPING REGIONS BY SOLID PHASE DIFFUSION

(57)摘要

提出一種在基板中形成超淺硼摻雜物區域之方法。在一實施例中，該方法包括利用原子層沉積 (ALD) 沉積一硼摻雜物層與該基板直接接觸，其中該硼摻雜物層包含藉由硼胺前驅物或有機硼前驅物及反應物氣體之交替氣體暴露所形成之氧化物、氮化物、或氮氧化物。該方法更包括圖案化該硼摻雜物層、以及藉由熱處理使硼從該硼摻雜物層擴散至該基板中，在該基板中形成該超淺硼摻雜物區域。



圖 1A

100：基板

102：摻雜物層

104：頂蓋層

106：經圖案化的摻雜物層

108：經圖案化的頂蓋層

110：摻雜物

112：超淺摻雜物區域

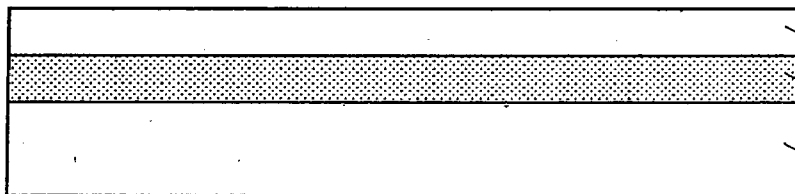


圖 1B

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號： 10111467

※申請日： 101.3.30

※IPC 分類：

H01L 21/22 (2006.01)

H01L 21/223 (2006.01)

H01L 21/324 (2006.01)

一、發明名稱：(中文/英文)

藉由固相擴散形成超淺硼摻雜區域之方法 / METHOD FOR FORMING ULTRA-SHALLOW BORON DOPING REGIONS BY SOLID PHASE DIFFUSION

二、中文發明摘要：

提出一種在基板中形成超淺硼摻雜物區域之方法。在一實施例中，該方法包括利用原子層沉積 (ALD) 沉積一硼摻雜物層與該基板直接接觸，其中該硼摻雜物層包含藉由硼胺前驅物或有機硼前驅物及反應物氣體之交替氣體暴露所形成之氧化物、氮化物、或氮氧化物。該方法更包括圖案化該硼摻雜物層、以及藉由熱處理使硼從該硼摻雜物層擴散至該基板中，在該基板中形成該超淺硼摻雜物區域。

三、英文發明摘要：

A method for forming an ultra-shallow boron dopant region in a substrate is provided. In one embodiment, the method includes depositing, by atomic layer deposition (ALD), a boron dopant layer in direct contact with the substrate, where the boron dopant layer contains an oxide, a nitride, or an oxynitride formed by alternating gaseous exposures of boron amide precursor or an organoboron precursor and a reactant gas. The method further includes patterning the dopant layer and forming an ultra-shallow dopant region in the substrate by diffusing boron from the boron dopant layer into the substrate by a thermal treatment.

四、指定代表圖：

(一)本案指定代表圖為：第(1A-1E)圖。

(二)本代表圖之元件符號簡單說明：

- 100 基板
- 102 摻雜物層
- 104 頂蓋層
- 106 經圖案化的摻雜物層
- 108 經圖案化的頂蓋層
- 110 摻雜物
- 112 超淺摻雜物區域

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：
無。

六、發明說明：

【相關專利及申請案之參照】

[0001] 本申請案係關於審查中之美國專利申請案第 13/077,721 號，其發明名稱為「METHOD FOR FORMING ULTRA-SHALLOW DOPING REGIONS BY SOLID PHASE DIFFUSION」，且此申請案之全部內容係合併於此做為參考文獻。

【發明所屬之技術領域】

[0002] 一般而言，本發明關於半導體元件及其形成方法；具體而言，本發明關於超淺摻雜物區域之形成，其係藉由固相擴散從摻雜物層進入基板層中。

【先前技術】

[0003] 半導體工業的特徵為，具有在既定的半導體晶片上製造更大、更複雜的電路之趨勢。更大、更複雜的電路係藉由將電路內個別元件之尺寸縮小、以及使元件彼此排列更接近而達成。當例如金氧半導體（MOS）或雙載子電晶體等元件內之個別構件之尺寸縮小、且元件構件彼此更接近時，可獲得改善的電性。然而，必須注意在基板中摻雜區域的形成，以確保有害的電場環境不會生成。

[0004] 當減少元件構件（例如在 MOS 元件中之電晶體閘極、及雙載子元件中之射極區域）之尺寸時，也必須減少在半導體基板中所形成之摻雜區域之接面深度。具有均勻摻雜輪廓及高表面濃度之淺接面之形成已經證明是非常困難的。常用的技術是，利用離子植入設備將摻雜物原子植入至基板中。利用離子植入，高能摻雜物原子以高速撞擊基板表面並且被驅入基板中。雖然此方法對於具有中等深度接面之摻雜區域之形成已經證明是有效的，但利用離子植入以形成超淺接面是非常困難的。在形成淺植入接面所需之低能量下，基板內之能量化的摻雜物原子之路徑及植入均勻

度均是難以控制的。能量化的摻雜物原子之植入對基板中之晶格造成損害，其是難以修復的。由晶格損害所造成之錯位可能輕易地刺穿淺接面，造成穿過接面之漏電流。此外，p型摻雜物（例如硼，其快速地在矽中擴散）之植入，在被引入至基板中之後，造成摻雜物原子之過度分散。於是，在基板之特定區域中（特別是在基板表面處）形成高局限濃度的p型摻雜物原子變得困難。

[0005] 此外，電晶體及記憶體裝置之新元件結構正被實施，其使用摻雜的三維結構。此類元件之例子包括，但不限於，鰭式場效電晶體(FinFET)、三閘極場效電晶體、凹陷通道電晶體(RCAT)、及嵌入式動態隨機存取記憶體(EDRAM)溝槽。為了均勻地摻雜這些結構，希望擁有保形的(conformal)摻雜方法。離子植入製程實際上是直線對傳的(line of site)，因此需要特別的基板定向，以均勻地摻雜鰭式及溝槽式結構。此外，在高元件密度下，遮蔽效應使得利用離子植入技術進行鰭式結構的均勻摻雜變得非常困難、或甚至不可能。習知的電漿摻雜及原子層摻雜是已經展現三維半導體結構之保形摻雜之技術，但其每一者受限於在理想條件下可以使用之摻雜物密度及深度之範圍。本發明之實施例提出用於形成超淺摻雜區域之方法，其克服了數個上述的問題。

【發明內容】

[0006] 描述用於超淺硼摻雜物區域形成之複數實施例，其係藉由固相擴散從硼摻雜物層進入基板層之中。摻雜物區域可形成在平面基板中、在基板上之凸出特徵部中、或在基板中之凹陷特徵部中。

[0007] 根據一實施例，提出在基板中形成超淺硼(B)摻雜物區域之方法。該方法包括利用原子層沉積(ALD)沉積硼摻雜物層與基板直接接觸，該硼摻雜物層包含藉由硼胺前驅物或有機硼前驅物及反應物氣體之交替氣體暴露所形成之氧化物、氮化物或氮氧化物。該方法更包括圖案化該硼摻雜物層、及藉由熱處理使硼從經圖案化的硼摻雜物層擴散至基板中，以在基板中形成超淺硼摻

雜物區域。

[0008] 根據某些實施例，提出在基板之凸出特徵部或凹陷特徵部中形成超淺硼 (B) 摻雜物區域之方法。

[0009] 根據另一實施例，提出在基板中形成超淺硼 (B) 摻雜物區域之方法。該方法包括利用原子層沉積 (ALD) 沉積硼摻雜物層與基板直接接觸，該硼摻雜物層具有 4 nm 或更小之厚度，並且包含藉由硼胺前驅物或有機硼前驅物及反應物氣體之交替氣體暴露所形成之氧化物、氮化物或氮氧化物；及在經圖案化的硼摻雜物層上沉積頂蓋層。該方法更包括圖案化該硼摻雜物層及該頂蓋層；藉由熱處理使硼從經圖案化的硼摻雜物層擴散至基板中，以在基板中形成超淺硼摻雜物區域；及從基板移除經圖案化的硼摻雜物層及經圖案化的頂蓋層。

【實施方式】

[0020] 在數個實施例中揭示在半導體元件中形成超淺摻雜物區域之方法，其係藉由固相擴散從摻雜物層進入基板層之中。摻雜物區域可包括，例如，平面電晶體、FinFET、或三閘極場效電晶體之超淺源極-汲極延伸。超淺摻雜物區域形成之其它應用可包括通道摻雜代替閘極製程流程、及用於 FinFET、或極薄絕緣層上矽 (ET-SOI) 元件。具有極薄替代半導體通道之元件也可使用所揭示的方法加以摻雜，例如絕緣層上鍺元件 (GeOI) 或 Ge FinFET 及 III-V 族通道元件，例如 GaAs、InGaAs、或 InGaSb FinFET。此外，形成在非晶 Si 或多晶 Si 層中之元件，例如 EDRAM 元件，可使用所揭示的方法以調整 Si 摻雜程度。

[0021] 熟悉此相關領域者將了解，各種實施例可在缺少一或多個特定細節、或使用其它替代物及 / 或額外方法、材料或構件之情況下加以實施。在其它例子中，熟知的結構、材料或操作並未詳細地顯示或描述，以避免模糊了本發明各種實施例之樣態。類似地，為解釋之目的，特定的數目、材料或組態被提出，以提供對於本發明之徹底了解。此外，應當了解，在圖式中所示之各種實

施例係例示性的表示，不必然按照比例繪製。

[0022] 在整個說明書中之「一實施例」表示，與該實施例有關的特定特徵、結構、材料或特性係包含在本發明之至少一實施例中，但不表示其出現在每一實施例中。因此，在整個說明書之各個地方出現之詞組「在一實施例中」，並不必然涉及本發明之相同實施例。

[0023] 圖 1A 至 1E 顯示，根據本發明之實施例，在基板中形成超淺摻雜物區域之製程流程之概要橫剖面圖。圖 1A 顯示基板 100 之概要橫剖面圖。基板 100 可以是任何尺寸，例如 200 mm 基板、300 mm 基板、或甚至更大的基板。根據一實施例，基板 100 可包含 Si，例如結晶 Si、多晶 Si、或非晶 Si。在一例子中，基板 100 可以是拉伸應變 Si 層。根據另一實施例，基板 100 可包含 Ge 或 $\text{Si}_x\text{Ge}_{1-x}$ 化合物，其中 x 是 Si 的原子分率， $1-x$ 是 Ge 的原子分率，且 $0 < x < 1$ 。例示性的 $\text{Si}_x\text{Ge}_{1-x}$ 化合物包括 $\text{Si}_{0.1}\text{Ge}_{0.9}$ 、 $\text{Si}_{0.2}\text{Ge}_{0.8}$ 、 $\text{Si}_{0.3}\text{Ge}_{0.7}$ 、 $\text{Si}_{0.4}\text{Ge}_{0.6}$ 、 $\text{Si}_{0.5}\text{Ge}_{0.5}$ 、 $\text{Si}_{0.6}\text{Ge}_{0.4}$ 、 $\text{Si}_{0.7}\text{Ge}_{0.3}$ 、 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 、及 $\text{Si}_{0.9}\text{Ge}_{0.1}$ 。在一例子中，基板 100 可以是沉積在鬆弛 $\text{Si}_{0.5}\text{Ge}_{0.5}$ 緩衝層上之拉伸應變 $\text{Si}_x\text{Ge}_{1-x}$ ($x > 0.5$) 或壓縮應變 Ge 層。根據某些實施例，基板 100 可包括絕緣層上矽 (SOI)。

[0024] 圖 1B 顯示可利用原子層沉積 (ALD) 加以沉積並且與基板 100 直接接觸之摻雜物層 102、及隨後可沉積在摻雜物層 102 上之頂蓋層 104。在某些例子中，頂蓋層 104 可能在圖 1B 至 1D 之膜結構中被省略。摻雜物層 102 可包括氧化物層 (例如 SiO_2)、氮化物層 (例如 SiN)、或氮氧化物層 (例如 SiON)、或其兩者以上之組合。摻雜物層 102 可包括一或多個摻雜物，其來自元素週期表之：IIIA 族的硼 (B)、鋁 (Al)、鎵 (Ga)、銦 (In) 及鉍 (Tl)；及 VA 族的氮 (N)、磷 (P)、砷 (As)、銻 (Sb) 及鉍 (Bi)。根據某些實施例，摻雜物層 102 可包括低摻雜物程度，例如在約 0.5 至約 5 原子百分率摻雜物。根據其它實施例，摻雜物層 102 可包括中摻雜物程度，例如在約 5 至約 20 原子百分率摻雜物。再根據其它實施例，摻雜物層可包括高摻雜物程度，例如大於 20 原子百

分率摻雜物。在某些例子中，摻雜物層 102 之厚度可能是 4 奈米 (nm) 或更小，例如在 1 nm 至 4 nm 之間、在 2 nm 至 4 nm 之間、或在 3 nm 至 4 nm 之間。然而，可使用其它厚度。

[0025] 根據其它實施例，摻雜物層 102 可包括氧化物層、氮化物層、或氮氧化物層形式之摻雜高介電常數介電材料，或由其所組成。在高介電常數介電材料中之摻雜物可選自於上述所列舉的摻雜物。高介電常數介電材料可包括一或多個金屬元素，選自於鹼土元素、稀土元素、元素週期表之 IIIA 族、IVA 族、及 IVB 族元素。鹼土金屬元素包括鈹 (Be)、鎂 (Mg)、鈣 (Ca)、鋇 (Sr) 及鋇 (Ba)。例示性的氧化物包括氧化鎂、氧化鈣、氧化鋇、及其組合。稀土金屬元素可選自於下列群組：釷 (Sc)、釷 (Y)、鐳 (Lu)、鐳 (La)、鈰 (Ce)、鐳 (Pr)、釹 (Nd)、釷 (Sm)、鈰 (Eu)、釷 (Gd)、鐳 (Tb)、鐳 (Dy)、釹 (Ho)、鈰 (Er)、鐳 (Tm)、及鐳 (Yb)。IVB 族元素包括鈦 (Ti)、鈷 (Hf)、及鈷 (Zr)。根據本發明之某些實施例，高介電常數介電材料可包括 HfO_2 、 HfON 、 HfSiON 、 ZrO_2 、 ZrON 、 ZrSiON 、 TiO_2 、 TiON 、 Al_2O_3 、 La_2O_3 、 W_2O_3 、 CeO_2 、 Y_2O_3 、或 Ta_2O_5 、或其兩者以上之組合。然而，其它介電材料被考慮且可以被使用。可使用在高介電常數介電材料之 ALD 中之前驅物氣體係描述在美國專利第 7,772,073 號之中，其全部內容係合併於此做為參考資料。

[0026] 頂蓋層 104 可能是氧化物層、氮化物層、或氮氧化物層，並且可包括 Si 及 / 或上述之高介電常數介電材料之一或多者。頂蓋層 104 可利用，例如，化學氣相沉積 (CVD) 或 ALD 加以沉積。在某些例子中，頂蓋層 104 之厚度可能在 1 nm 至 100 nm 之間、在 2 nm 至 50 nm 之間、或在 2 nm 至 20 nm 之間。

[0027] 根據本發明之實施例，圖 1B 所示之膜結構可被圖案化，以形成經圖案化的膜結構，其概要地顯示在圖 1C 中。例如，可使用習知的光微影圖案化及蝕刻方法，以形成經圖案化的摻雜物層 106 及經圖案化的頂蓋層 108。

[0028] 然後，圖 1C 中之經圖案化的膜結構可以被熱處理，以使摻

雜物 110 (例如 B、Al、Ga、In、Tl、N、P、As、Sb、或 Bi) 從經圖案化的摻雜物層 106 擴散至基板 100 中，並且在經圖案化的摻雜物層 106 之下形成超淺摻雜物區域 112 於基板 100 中 (圖 1D)。熱處理可包括在惰性氛圍 (例如，氬 (Ar)、或氮氣 (N₂)) 或在氧化氛圍 (例如氧氣 (O₂) 或水 (H₂O)) 下將基板 100 加熱至介於 100°C 及 1000°C 之間的溫度 10 秒至 10 分鐘。某些熱處理例子包括基板溫度在 100°C 至 500°C 之間、在 200°C 至 500°C 之間、在 300°C 至 500°C 之間、及在 400°C 至 500°C 之間。其它例子包括基板溫度在 500°C 及 1000°C 之間、在 600°C 至 1000°C 之間、在 700°C 至 1000°C 之間、在 800°C 至 1000°C 之間、及在 900°C 至 1000°C 之間。在某些例子中，熱處理可包括快速熱退火 (RTA)、尖波退火、或雷射尖波退火。

[0029] 在某些例子中，超淺摻雜物區域 112 之厚度可能在 1 nm 至 10 nm 之間、或在 2 nm 及 5 nm 之間。然而，熟悉此項技術者將輕易得知，在基板 100 中之超淺摻雜物區域 112 之下邊界可能不是遽變的，而是具有摻雜物濃度逐漸減少之特性。

[0030] 在熱處理及超淺摻雜物區域 112 之形成後，可使用乾式蝕刻製程或溼式蝕刻製程以移除經圖案化的摻雜物層 106 及經圖案化的頂蓋層 108。產生的結構係描繪在圖 1E 中。此外，在熱處理之後，可實施乾式或溼式清潔製程，以從基板 100 移除任何蝕刻殘留物。

[0031] 根據本發明之另一實施例，在基板 100 上沉積摻雜物層 102 之後，摻雜物層 102 可被圖案化以形成經圖案化的摻雜物層 106，之後，可將頂蓋層保形地沉積在經圖案化的摻雜物層 106 上。接著，可進一步處理該膜結構，如圖 1D 至 1E 所示，以形成超淺摻雜物區域 112 於基板 100 中。

[0032] 圖 6A 顯示凸出特徵部 601 之概要橫剖面圖，本發明之實施例可被應用於此。例示性的凸出特徵部 601 係形成在基板 600 上。基板 600 及凸出特徵部 601 之材料可包括圖 1A 之基板 100 之上述材料之一或多者。在一例子中，基板 600 及凸出特徵部 601 可包

含相同的材料（例如 Si）或由相同的材料所組成。熟悉此項技術者將輕易得知，本發明之實施例可應用於基板上之其它簡單或複雜的凸出特徵部。

[0033] 圖 6B 顯示沉積在圖 6A 之凸出特徵部 601 上之保形摻雜物層 602 之概要橫剖面圖。保形摻雜物層 602 之材料可包括圖 1B 之摻雜物層 102 之上述材料之一或多者。隨後，類似於圖 1C 至 1E 所述之膜結構，圖 6B 之膜結構可被處理，包括，例如，沉積頂蓋層（未顯示）在摻雜物層 602 上，圖案化摻雜物層 602（未顯示）及頂蓋層（未顯示）如所需，熱處理經圖案化的摻雜物層（未顯示）以使摻雜物從經圖案化的摻雜物層（未顯示）擴散至基板 600 中及 / 或至凸出特徵部 601 中，及移除經圖案化的摻雜物層（未顯示）及經圖案化的頂蓋層（未顯示）。

[0034] 圖 7A 顯示凹陷特徵部 701 之概要橫剖面圖，本發明之實施例可被應用於此。例示性的凹陷特徵部 701 係形成在基板 700 中。基板 700 之材料可包括圖 1A 之基板 100 之上述材料之一或多者。在一例子中，基板 700 可包含 Si 或由 Si 所組成。熟悉此項技術者將輕易得知，本發明之實施例可應用於基板上之其它簡單或複雜的凹陷特徵部。

[0035] 圖 7B 顯示沉積在圖 7A 之凹陷特徵部 701 中之保形摻雜物層 702 之概要橫剖面圖。保形摻雜物層 702 之材料可包括圖 1B 之摻雜物層 102 之上述材料之一或多者。隨後，類似於圖 1C 至 1E 所述之膜結構，圖 7B 之膜結構可被處理，包括，例如，沉積頂蓋層（未顯示）在摻雜物層 702 上，圖案化摻雜物層 702（未顯示）及頂蓋層（未顯示）如所需，熱處理經圖案化的摻雜物層（未顯示）以使摻雜物從經圖案化的摻雜物層（未顯示）擴散至凹陷特徵部 701 之基板 700 中，及移除經圖案化的摻雜物層（未顯示）及經圖案化的頂蓋層（未顯示）。

[0036] 圖 2A 至 2E 顯示，根據本發明之另一實施例，在基板中形成超淺摻雜物區域之製程流程之概要橫剖面圖。在圖 1A 至 1E 所述之材料（例如，基板、摻雜物層、摻雜物、及頂蓋層組成）、處

理條件（例如沉積方法及熱處理條件）、及層厚度之一或多者可輕易地被使用在圖 2A 至 2E 所圖示之實施例中。

[0037] 圖 2A 顯示基板 200 之概要橫剖面圖。圖 2B 顯示在基板 200 上形成之經圖案化的遮罩層 202，以在基板 200 上定義在經圖案化的遮罩層 202 中之摻雜物窗（井）203。經圖案化的遮罩層 202 可能是，例如，氮化物硬遮罩（例如 SiN 硬遮罩），其可使用習知的光微影圖案化及蝕刻方法加以形成。

[0038] 圖 2C 顯示由 ALD 所沉積之摻雜物層 204，其在摻雜物窗 203 中與基板 200 直接接觸，並且在經圖案化的遮罩層 202 上，且頂蓋層 206 被沉積在摻雜物層 204 上。摻雜物層 204 可包含 n 型摻雜物或 p 型摻雜物。在某些實施例中，頂蓋層 206 可從圖 2C 至 2D 之膜結構中被省略。

[0039] 然後，圖 2C 中之膜結構可以被熱處理，以使摻雜物 208 從摻雜物層 204 擴散至基板 200 中，並且在摻雜物窗 203 中之摻雜物層 204 之下形成超淺摻雜物區域 210 於基板 200 中（圖 2D）。在某些例子中，超淺摻雜物區域 210 之厚度可能在 1 nm 至 10 nm 之間、或在 2 nm 及 5 nm 之間。然而，熟悉此項技術者將輕易得知，在基板 200 中之超淺摻雜物區域 210 之下邊界可能不是遽變的，而是具有摻雜物濃度逐漸減少之特性。

[0040] 在熱處理及超淺摻雜物區域 210 之形成後，可使用乾式蝕刻製程或溼式蝕刻製程以移除經圖案化的遮罩層 202、摻雜物層 204、及頂蓋層 206（圖 2E）。此外，在熱處理之後，可實施乾式或溼式清潔製程，以從基板 200 移除任何蝕刻殘留物。

[0041] 圖 3A 至 3D 顯示，根據本發明之又另一實施例，在基板中形成超淺摻雜物區域之製程流程之概要橫剖面圖。圖 3A 至 3D 所示之製程流程可，例如，包括在平面 SOI、FinFET、或 ET SOI 中之通道摻雜。此外，該製程流程可被應用於形成自對準超淺源極 / 汲極延伸。在圖 1A 至 1E 所述之材料（例如，基板、摻雜物層、摻雜物、及頂蓋層組成）、處理條件（例如沉積方法及熱處理條件）、及層厚度之一或多者可輕易地被使用在圖 3A 至 3D 所圖示

之實施例中。

[0042] 圖 3A 顯示類似於圖 1C 之膜結構之概要橫剖面圖，並且包括與基板 300 直接接觸之經圖案化的第一摻雜物層 302、及在該經圖案化的第一摻雜物層 302 上之經圖案化的頂蓋層 304。經圖案化的第一摻雜物層 302 可包含 n 型摻雜物或 p 型摻雜物。

[0043] 圖 3B 顯示第二摻雜物層 306 及第二頂蓋層 308，第二摻雜物層 306 可保形地沉積在經圖案化的頂蓋層 304 上、並且鄰接於經圖案化的第一摻雜物層 302 直接在基板 300 上，第二頂蓋層 308 係沉積在第二摻雜物層 306 上。在某些例子中，第二頂蓋層 308 可從圖 3B 至 3C 之膜結構中被省略。第二摻雜物層 306 可包含 n 型摻雜物或 p 型摻雜物，附帶條件為第二摻雜物層 306 不包含與經圖案化的第一摻雜物層 302 相同的摻雜物，且經圖案化的第一摻雜物層 302 及第二摻雜物層 306 之中只有一者包含 p 型摻雜物，經圖案化的第一摻雜物層 302 及第二摻雜物層 306 之中只有一者包含 n 型摻雜物。

[0044] 然後，圖 3B 中之膜結構可以被熱處理，以使第一摻雜物 310 從經圖案化的第一摻雜物層 302 擴散至基板 300 中，以在經圖案化的第一摻雜物層 302 之下形成第一超淺摻雜物區域 312 於基板 300 中。此外，熱處理使第二摻雜物 314 從第二摻雜物層 306 擴散至基板 300 中，以在第二摻雜物層 306 下之基板 300 中形成第二超淺摻雜物區域 316 (圖 3C)。

[0045] 在熱處理之後，可使用乾式蝕刻製程或溼式蝕刻製程以移除經圖案化的第一摻雜物層 302、經圖案化的頂蓋層 304、第二摻雜物層 306、及第二頂蓋層 308 (圖 3D)。此外，在熱處理之後，可實施清潔製程，以從基板 300 移除任何蝕刻殘留物。

[0046] 圖 4A 至 4F 顯示，根據本發明之再另一實施例，在基板中形成超淺摻雜物區域之製程流程之概要橫剖面圖。圖 4A 至 4E 所示之製程流程可，例如，被應用在用於形成具有自對準源極 / 汲極延伸之閘極最終虛擬電晶體之製程。在圖 1A 至 1E 所述之材料 (例如，基板、摻雜物層、摻雜物、及頂蓋層組成)、處理條件 (例

如沉積方法及熱處理條件)、及層厚度之一或多者可輕易地被使用在圖 4A 至 4F 所圖示之實施例中。

[0047] 圖 4A 顯示膜結構之概要橫剖面圖，該膜結構包括在基板 400 上之經圖案化的第一摻雜物層 402、在經圖案化的第一摻雜物層 402 上之經圖案化的頂蓋層 404、及在經圖案化的頂蓋層 404 上之經圖案化的虛擬閘極電極層 406 (例如，多晶矽)。經圖案化的第一摻雜物層 402 可包含 n 型摻雜物或 p 型摻雜物。在某些例子中，經圖案化的頂蓋層 404 可從圖 4A 至 4E 之膜結構中被省略。

[0048] 圖 4B 概要地顯示緊靠著經圖案化的虛擬閘極電極層 406、經圖案化的頂蓋層 404、及經圖案化的第一摻雜物層 402 之第一側壁間隔物層 408。第一側壁間隔物層 408 可包含氧化物(例如 SiO_2)或氮化物(例如 SiN)，並且可利用沉積保形層在圖 4A 之膜結構上及非等向性蝕刻該保形層而加以形成。

[0049] 圖 4C 顯示第二摻雜物層 410，其可保形地沉積在圖 4B 所示的膜結構上，包括鄰接於第一側壁間隔物層 408 與基板 400 直接接觸。此外，第二頂蓋層 420 係保形地沉積在第二摻雜物層 410 上。第二摻雜物層 410 可包含 n 型摻雜物或 p 型摻雜物，附帶條件為第二摻雜物層 410 不包含與經圖案化的第一摻雜物層 402 相同的摻雜物，且經圖案化的第一摻雜物層 402 及第二摻雜物層 410 之中只有一者包含 p 型摻雜物，經圖案化的第一摻雜物層 402 及第二摻雜物層 410 之中只有一者包含 n 型摻雜物。在某些例子中，第二頂蓋層 420 可從圖 4C 至 4D 之膜結構中被省略。

[0050] 然後，圖 4C 中之膜結構可以被熱處理，以使第一摻雜物 412 從經圖案化的第一摻雜物層 402 擴散至基板 400 中，並且在經圖案化的第一摻雜物層 402 下之基板 400 中形成第一超淺摻雜物區域 414。此外，熱處理使第二摻雜物 416 從第二摻雜物層 410 擴散至基板 400 中，以在第二摻雜物層 410 下之基板 400 中形成第二超淺摻雜物區域 418。

[0051] 在熱處理之後，可使用乾式蝕刻製程或溼式蝕刻製程以移除第二摻雜物層 410 及第二頂蓋層 420，以形成圖 4E 所概要顯示

的膜結構。此外，在熱處理之後，可實施清潔製程，以從基板 400 移除任何蝕刻殘留物。

[0052] 接著，可形成緊靠著第一側壁間隔物層 408 之第二側壁間隔物層 422。其係概要地顯示在圖 4F 中。第二側壁間隔物層 422 可包含氧化物（例如 SiO_2 ）或氮化物（例如 SiN ），並且可利用沉積保形層在膜結構上及非等向性蝕刻該保形層而加以形成。

[0053] 然後，可進一步處理圖 4F 所示之膜結構。此進一步處理可包括形成額外的源極 / 汲極延伸或實施包括離子植入、襯墊沉積等之替代閘極製程流程。

[0054] 圖 5A 至 5E 顯示，根據本發明之另一實施例，在基板中形成超淺摻雜物區域之製程流程之概要橫剖面圖。圖 5A 至 5E 所示之製程流程可，例如，被應用在用於形成能帶間穿隧電晶體之由間隔物所界定的 P-i-N 接面之製程。在圖 1A 至 1E 所述之材料（例如，基板、摻雜物層、摻雜物、及頂蓋層組成）、處理條件（例如沉積方法及熱處理條件）、及層厚度之一或多者可輕易地被使用在圖 5A 至 5E 所圖示之實施例中。

[0055] 圖 5A 顯示膜結構之概要橫剖面圖，該膜結構包括在基板 500 上之經圖案化層 502（例如氧化物、氮化物、或氮氧化物層）、在經圖案化層 502 上之經圖案化的頂蓋層 504（例如，多晶矽）。圖 5A 更顯示緊靠著基板 500、經圖案化的頂蓋層 504、及經圖案化層 502 之側壁間隔物層 506。側壁間隔物層 506 可包含氧化物（例如 SiO_2 ）或氮化物（例如 SiN ），並且可利用沉積保形層及非等向性蝕刻該保形層而加以形成。

[0056] 圖 5B 顯示第一摻雜物層 508 及第一頂蓋層 510 之概要橫剖面圖，包含第一摻雜物之第一摻雜物層 508 由 ALD 所沉積、鄰接於側壁間隔物層 506 與基板 500 直接接觸，第一頂蓋層 510（例如，氧化物層）係沉積在第一摻雜物層 508 上。產生的膜結構可被平坦化（例如，利用化學機械研磨，CMP）以形成圖 5B 所示的膜結構。

[0057] 然後，可使用乾式蝕刻製程或溼式蝕刻製程以移除經圖案

化層 502 及經圖案化的頂蓋層 504。接著，可沉積包含第二摻雜物之第二摻雜物層 512 與基板 500 直接接觸，及沉積第二頂蓋層 514（例如，氧化物層）在第二摻雜物層 512 上。產生的膜結構可被平坦化（例如，利用 CMP）以形成圖 5C 所示之經平坦化的膜結構。第一摻雜物層 508 及第二摻雜物層 512 可包含 n 型摻雜物或 p 型摻雜物，附帶條件為第一摻雜物層 508 及第二摻雜物層 512 不包含相同的摻雜物，且第一摻雜物層 508 及第二摻雜物層 512 之中只有一者包含 p 型摻雜物，第一摻雜物層 508 及第二摻雜物層 512 之中只有一者包含 n 型摻雜物。

[0058] 然後，圖 5C 中之膜結構可以被熱處理，以使第一摻雜物 516 從第一摻雜物層 508 擴散至基板 500 中，並且在第一摻雜物層 508 下之基板 500 中形成第一超淺摻雜物區域 518。此外，熱處理使第二摻雜物 520 從第二摻雜物層 512 擴散至基板 500 中，以在第二摻雜物層 512 下之基板 500 中形成第二超淺摻雜物區域 522（圖 5D）。圖 5E 顯示在基板 500 中、由間隔物所界定的第一及第二超淺摻雜物區域 518 及 522。

[0059] 在此，將根據本發明之數個實施例描述用於在基板上沉積摻雜物層之範例方法。

[0060] 根據一實施例，硼摻雜物層可包括硼氧化物、硼氮化物、或硼氮氧化物。根據其它實施例，硼摻雜物層可包括氧化物層、氮化物層或氮氧化物層之形式之硼摻雜高介電常數材料，或由其組成。在一例子中，可藉由 ALD 以沉積硼氧化物摻雜層，其係藉由：a) 提供一基板在用於實施 ALD 製程之處理腔室中，b) 使基板暴露至氣相硼胺或有機硼前驅物，c) 將處理腔室沖淨 / 抽真空，d) 使基板暴露至包含 H_2O 、 O_2 、或 O_3 、或其組合之反應物氣體，e) 將處理腔室沖淨 / 抽真空，及 f) 重複步驟 b) 至 e) 若干次數，直至硼氧化物摻雜物層具有所需的厚度。根據其它實施例，可以在步驟 d) 中使用包含 NH_3 之反應物氣體以沉積硼氮化物摻雜物層、或可以在步驟 d) 中使用包含 1) H_2O 、 O_2 、或 O_3 、及 NH_3 、或 2) NO 、 NO_2 、或 N_2O 、及選擇性的 H_2O 、 O_2 、 O_3 、及 NH_3 之

一或多者之反應物氣體以沉積硼氮氧化物摻雜物層。

[0061] 根據本發明之實施例，硼胺可包括 $L_nB(NR^1R^2)_3$ 形式之硼化合物，其中 L 是中性的路易士鹼，n 是 0 或 1， R^1 及 R^2 每一者可選自於烷基、芳基、氟烷基、氟芳基、烷氧烷基、及胺烷基

(aminoalkyl)。硼胺之例子包括 $B(NMe_2)_3$ 、 $(Me_3)B(NMe_2)_3$ 及 $B[N(CF_3)_2]_3$ 。根據本發明之實施例，有機硼可包括 $L_nBR^1R^2R^3$ 形式之硼化合物，其中 L 是中性的路易士鹼，n 是 0 或 1， R^1 、 R^2 及 R^3 每一者可選自於烷基、芳基、氟烷基、氟芳基、烷氧烷基、及胺烷基。硼胺之例子包括 BMe_3 、 $(Me_3N)BMe_3$ 、 $B(CF_3)_3$ 及 $(Me_3N)B(C_6F_5)$ 。

[0062] 根據一實施例，砷摻雜物層可包括砷氧化物、砷氮化物、或砷氮氧化物。根據其它實施例，砷摻雜物層可包括氧化物層、氮化物層或氮氧化物層之形式之砷摻雜高介電常數材料，或由其所組成。在一例子中，可藉由 ALD 以沉積砷氧化物摻雜物層，其係藉由：a) 提供一基板在用於實施 ALD 製程之處理腔室中，b) 使基板暴露至氣相的含砷前驅物，c) 將處理腔室沖淨 / 抽真空，d) 使基板暴露至 H_2O 、 O_2 、或 O_3 、或其組合，e) 將處理腔室沖淨 / 抽真空，及 f) 重複步驟 b) 至 e) 若干次數，直至砷氧化物摻雜物層具有所需的厚度。根據其它實施例，可以在步驟 d) 中使用 NH_3 以沉積砷氮化物摻雜物層、或在步驟 d) 中使用 1) H_2O 、 O_2 、或 O_3 、及 NH_3 、或 2) NO 、 NO_2 、或 N_2O 、及選擇性的 H_2O 、 O_2 、 O_3 、及 NH_3 之一或多者以沉積砷氮氧化物摻雜物層。根據本發明之某些實施例，氣相的含砷前驅物可包括砷鹵化物，例如 $AsCl_3$ 、 $AsBr_3$ 、或 AsI_3 。

[0063] 根據一實施例，磷摻雜物層可包括磷氧化物、磷氮化物、或磷氮氧化物。根據其它實施例，磷摻雜物層可包括氧化物層、氮化物層或氮氧化物層之形式之磷摻雜高介電常數材料，或由其所組成。在一例子中，可藉由 ALD 以沉積磷氧化物摻雜物層，其係藉由：a) 提供一基板在用於實施 ALD 製程之處理腔室中，b) 使基板暴露至氣相的含磷前驅物，c) 將處理腔室沖淨 / 抽真空，d)

使基板暴露至包含 H_2O 、 O_2 、或 O_3 、或其組合之反應物氣體，e) 將處理腔室沖淨 / 抽真空，及 f) 重複步驟 b) 至 e) 若干次數，直至磷氧化物摻雜物層具有所需的厚度。根據其它實施例，可以在步驟 d) 中使用包含 NH_3 之反應物氣體以沉積磷氮化物摻雜物層、或在步驟 d) 中使用包含 1) H_2O 、 O_2 、或 O_3 、及 NH_3 、或 2) NO 、 NO_2 、或 N_2O 、及選擇性的 H_2O 、 O_2 、 O_3 、及 NH_3 之一或多者之反應物氣體以沉積磷氮氧化物摻雜物層。根據本發明之某些實施例，氣相的含磷前驅物可包括 $[(\text{CH}_3)_2\text{N}]_3\text{PO}$ 、 $\text{P}(\text{CH}_3)_3$ 、 PH_3 、 $\text{OP}(\text{C}_6\text{H}_5)_3$ 、 OPCl_3 、 PCl_3 、 PBr_3 、 $[(\text{CH}_3)_2\text{N}]_3\text{P}$ 、 $\text{P}(\text{C}_4\text{H}_9)_3$ 。

[0064] 已經描述藉由來自摻雜物層之固相擴散進入基板、以形成超淺摻雜物區域之複數實施例。為了說明及描述之目的，本發明之實施例之上述說明已經被提出。不打算詳盡的或將本發明限定於所揭露的精確形式。此發明說明及下述的申請專利範圍包括僅用於記述之目的、而不應被解釋為限制之用語。例如，本文（包括申請專利範圍）中所使用之用語「在...上」不需要「在基板上」之一膜是直接該基板上並且直接與該基板接觸；可能有第二膜或其它結構在該膜與該基板之間。

[0065] 熟悉此相關技藝者可了解，根據上述教示，許多修改及變化是可能的。對於圖式中所顯示之各種組成，熟悉此項技藝者將認識各種等效的結合及替代。因此，本發明之範圍不應被限定於此發明說明，而應被隨附之申請專利範圍所界定。

【圖式簡單說明】

[0010] 在隨附的圖式中：

[0011] 圖 1A 至 1E 顯示，根據本發明之實施例，在基板中形成超淺摻雜物區域之製程流程之概要橫剖面圖。

[0012] 圖 2A 至 2E 顯示，根據本發明之另一實施例，在基板中形成超淺摻雜物區域之製程流程之概要橫剖面圖。

[0013] 圖 3A 至 3D 顯示，根據本發明之又另一實施例，在基板中形成超淺摻雜物區域之製程流程之概要橫剖面圖。

[0014] 圖 4A 至 4F 顯示，根據本發明之再另一實施例，在基板中形成超淺摻雜物區域之製程流程之概要橫剖面圖。

[0015] 圖 5A 至 5E 顯示，根據本發明之另一實施例，在基板中形成超淺摻雜物區域之製程流程之概要橫剖面圖。

[0016] 圖 6A 顯示凸出特徵部之概要橫剖面圖，本發明之實施例可被應用於此。

[0017] 圖 6B 顯示沉積在圖 6A 之凸出特徵部上之保形摻雜物層之概要橫剖面圖。

[0018] 圖 7A 顯示凹陷特徵部之概要橫剖面圖，本發明之實施例可被應用於此。

[0019] 圖 7B 顯示沉積在圖 7A 之凹陷特徵部中之保形摻雜物層之概要橫剖面圖。

【主要元件符號說明】

- 100 基板
- 102 摻雜物層
- 104 頂蓋層
- 106 經圖案化的摻雜物層
- 108 經圖案化的頂蓋層
- 110 摻雜物
- 112 超淺摻雜物區域
- 200 基板
- 202 遮罩層
- 203 摻雜物窗（井）
- 204 摻雜物層
- 206 頂蓋層
- 208 摻雜物
- 210 超淺摻雜物區域
- 300 基板
- 302 第一摻雜物層

- 304 頂蓋層
- 306 第二摻雜物層
- 308 第二頂蓋層
- 310 第一摻雜物
- 312 第一超淺摻雜物區域
- 314 第二摻雜物
- 316 第二超淺摻雜物區域
- 400 基板
- 402 第一摻雜物層
- 404 頂蓋層
- 406 虛擬閘極電極層
- 408 第一側壁間隔物層
- 410 第二摻雜物層
- 412 第一摻雜物
- 414 第一超淺摻雜物區域
- 416 第二摻雜物
- 418 第二超淺摻雜物區域
- 420 第二頂蓋層
- 422 第二側壁間隔物層
- 500 基板
- 502 經圖案化層
- 504 經圖案化的頂蓋層
- 506 側壁間隔物層
- 508 第一摻雜物層
- 510 第一頂蓋層
- 512 第二摻雜物層
- 514 第二頂蓋層
- 516 第一摻雜物
- 518 第一超淺摻雜物區域
- 520 第二摻雜物

- 522 第二超淺摻雜物區域
- 600 基板
- 601 凸出特徵部
- 602 摻雜物層
- 700 基板
- 701 凹陷特徵部
- 702 摻雜物層

七、申請專利範圍：

1. 一種在基板中形成超淺硼摻雜物區域之方法，該方法包括：
利用原子層沉積（ALD）沉積一硼摻雜物層與該基板直接接觸，該硼摻雜物層包含藉由硼胺前驅物或有機硼前驅物及反應物氣體之交替氣體暴露所形成之氧化物、氮化物、或氮氧化物；
圖案化該硼摻雜物層；及
藉由熱處理使硼從該經圖案化的硼摻雜物層擴散至該基板中，在該基板中形成該超淺硼摻雜物區域。
2. 如申請專利範圍第 1 項之在基板上形成超淺硼摻雜物區域之方法，更包括：
由該基板移除該經圖案化的硼摻雜物層。
3. 如申請專利範圍第 1 項之在基板上形成超淺硼摻雜物區域之方法，更包括：
沉積一頂蓋層在該硼摻雜物層上或在該經圖案化的硼摻雜物層上。
4. 如申請專利範圍第 1 項之在基板上形成超淺硼摻雜物區域之方法，其中該硼摻雜物層包含氧化物，該反應物氣體包括 H_2O 、 O_2 、或 O_3 、或其兩者以上之組合。
5. 如申請專利範圍第 1 項之在基板上形成超淺硼摻雜物區域之方法，其中該硼摻雜物層包含氮化物，該反應物氣體包括 NH_3 。
6. 如申請專利範圍第 1 項之在基板上形成超淺硼摻雜物區域之方法，其中該硼摻雜物層包含氮氧化物，該反應物氣體包括 a) H_2O 、 O_2 、或 O_3 、及 NH_3 、或 b) NO 、 NO_2 、或 N_2O 、及選擇性的 H_2O 、 O_2 、 O_3 、及 NH_3 之一或多者。

7. 如申請專利範圍第 1 項之在基板上形成超淺硼摻雜物區域之方法，其中該硼摻雜物層之厚度係 4 nm 或更小。
8. 如申請專利範圍第 1 項之在基板上形成超淺硼摻雜物區域之方法，其中該基板包括一經圖案化的遮罩層，該經圖案化的遮罩層在該基板上定義一摻雜物窗，其中該硼摻雜物層係沉積在該摻雜物窗中與該基板直接接觸。
9. 如申請專利範圍第 1 項之在基板上形成超淺硼摻雜物區域之方法，其中該基板包括 Si、Ge、In、Ga、As、Sb、GaAs、InGaAs、InGaSb、或 $\text{Si}_x\text{Ge}_{1-x}$ ，其中 $0 < x < 1$ 。
10. 一種在基板中形成超淺硼摻雜物區域之方法，該方法包括：
 - 利用原子層沉積 (ALD) 沉積一硼摻雜物層與該基板直接接觸，該硼摻雜物層之厚度係 4 nm 或更小，該硼摻雜物層包含藉由硼胺前驅物或有機硼前驅物及反應物氣體之交替氣體暴露所形成之氧化物、氮化物、或氮氧化物；
 - 沉積一頂蓋層在該經圖案化的硼摻雜物層上；
 - 圖案化該硼摻雜物層及該頂蓋層；
 - 藉由熱處理使硼從該經圖案化的硼摻雜物層擴散至該基板中，在該基板中形成該超淺硼摻雜物區域；及
 - 由該基板移除該經圖案化的硼摻雜物層及該經圖案化的頂蓋層。
11. 如申請專利範圍第 10 項之在基板中形成超淺硼摻雜物區域之方法，其中該硼摻雜物層包含氧化物，該反應物氣體包括 H_2O 、 O_2 、或 O_3 、或其兩者以上之組合。
12. 如申請專利範圍第 10 項之在基板中形成超淺硼摻雜物區域之方法，其中該硼摻雜物層包含氮化物，該反應物氣體包括 NH_3 。

13. 如申請專利範圍第 10 項之在基板中形成超淺硼摻雜物區域之方法，其中該硼摻雜物層包含氮氧化物，該反應物氣體包括 a) H_2O 、 O_2 、或 O_3 、及 NH_3 、或 b) NO 、 NO_2 、或 N_2O 、及選擇性的 H_2O 、 O_2 、 O_3 、及 NH_3 之一或多者。

14. 如申請專利範圍第 10 項之在基板中形成超淺硼摻雜物區域之方法，其中該基板包括一經圖案化的遮罩層，該經圖案化的遮罩層在該基板上定義一摻雜物窗，該硼摻雜物層係沉積在該摻雜物窗中與該基板直接接觸。

15. 一種形成超淺硼摻雜物區域之方法，該方法包括：

提供包含凸出特徵部或凹陷特徵部之一基板；

保形地沉積一硼摻雜物層與該凸出特徵部或與該凹陷特徵部之內部直接接觸；

圖案化該硼摻雜物層；及

藉由熱處理使硼從該經圖案化的硼摻雜物層擴散至該凸出特徵部中或至該凹陷特徵部中之該基板中，在該凸出特徵部或該凹陷特徵部中形成該超淺硼摻雜物區域。

16. 如申請專利範圍第 15 項之形成超淺硼摻雜物區域之方法，其中該硼摻雜物層包含藉由使用硼胺前驅物或有機硼前驅物及反應物氣體之交替氣體暴露之原子層沉積 (ALD) 所沉積之氧化物、氮化物、或氮氧化物。

17. 如申請專利範圍第 15 項之形成超淺硼摻雜物區域之方法，更包括：

由該基板移除該經圖案化的硼摻雜物層。

18. 如申請專利範圍第 15 項之形成超淺硼摻雜物區域之方法，其

中該硼摻雜物層包含氧化物，該反應物氣體包括 H_2O 、 O_2 、或 O_3 、或其兩者以上之組合。

19. 如申請專利範圍第 15 項之形成超淺硼摻雜物區域之方法，其中該硼摻雜物層包含氮化物，該反應物氣體包括 NH_3 。

20. 如申請專利範圍第 15 項之形成超淺硼摻雜物區域之方法，其中該硼摻雜物層包含氮氧化物，該反應物氣體包括 a) H_2O 、 O_2 、或 O_3 、及 NH_3 、或 b) NO 、 NO_2 、或 N_2O 、及選擇性的 H_2O 、 O_2 、 O_3 、及 NH_3 之一或多者。

八、圖式：

中該硼摻雜物層包含氧化物，該反應物氣體包括 H_2O 、 O_2 、或 O_3 、或其兩者以上之組合。

19. 如申請專利範圍第 15 項之形成超淺硼摻雜物區域之方法，其中該硼摻雜物層包含氮化物，該反應物氣體包括 NH_3 。

20. 如申請專利範圍第 15 項之形成超淺硼摻雜物區域之方法，其中該硼摻雜物層包含氮氧化物，該反應物氣體包括 a) H_2O 、 O_2 、或 O_3 、及 NH_3 、或 b) NO 、 NO_2 、或 N_2O 、及選擇性的 H_2O 、 O_2 、 O_3 、及 NH_3 之一或多者。

八、圖式：



圖 1A

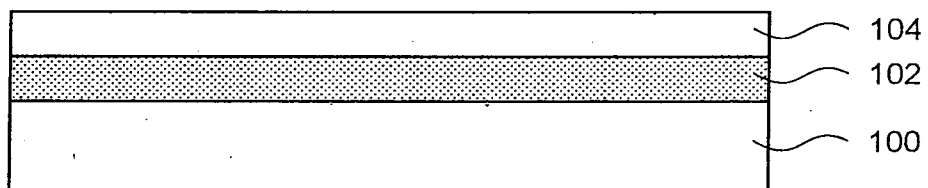


圖 1B

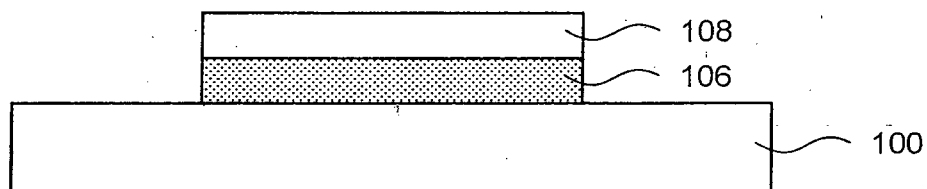


圖 1C

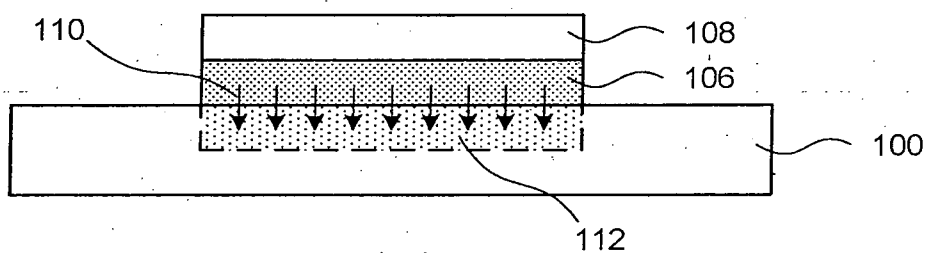


圖 1D

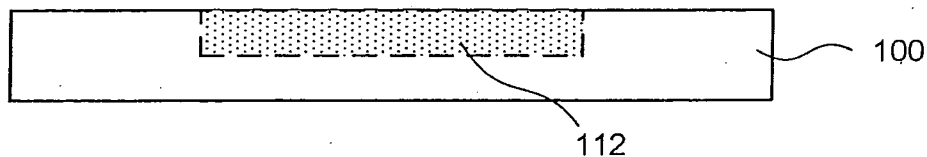


圖 1E

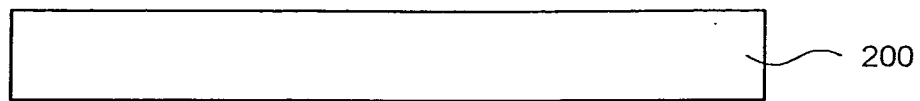


圖 2A

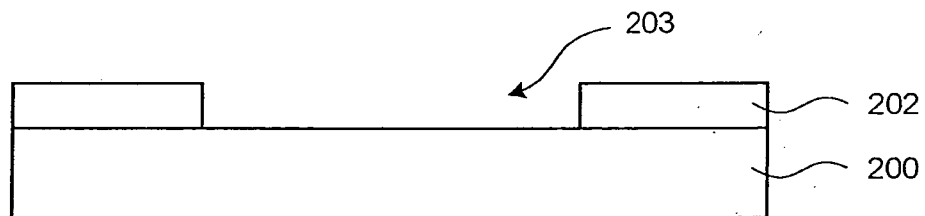


圖 2B

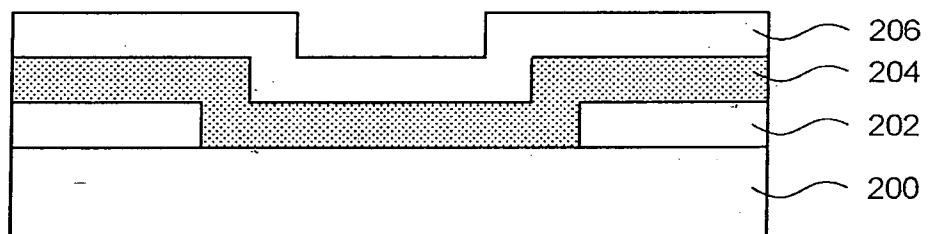


圖 2C

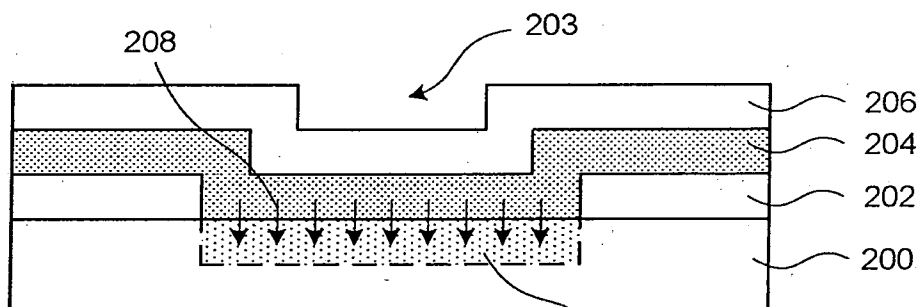


圖 2D

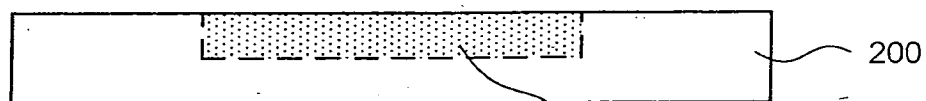


圖 2E

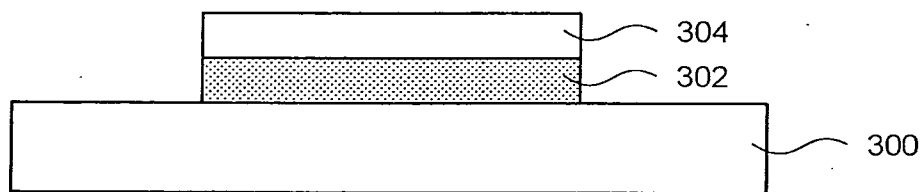


圖 3A

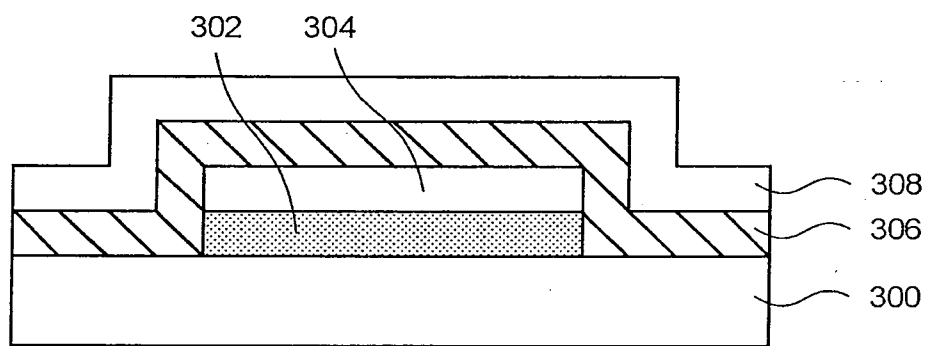


圖 3B

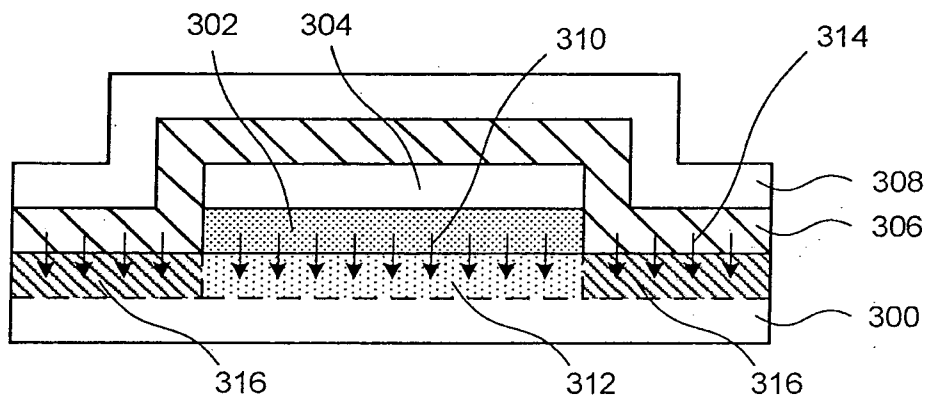


圖 3C

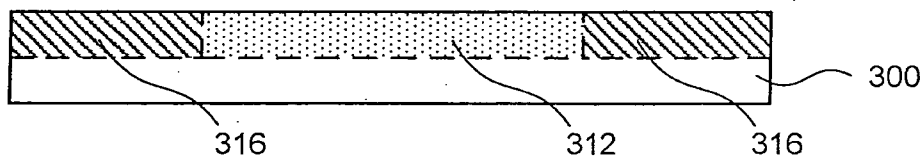


圖 3D

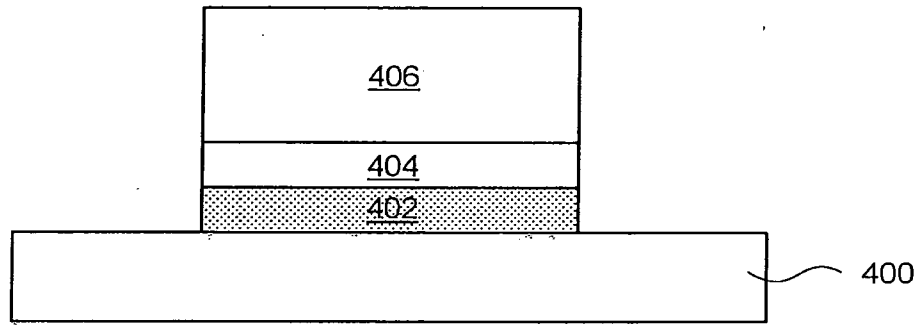


圖 4A

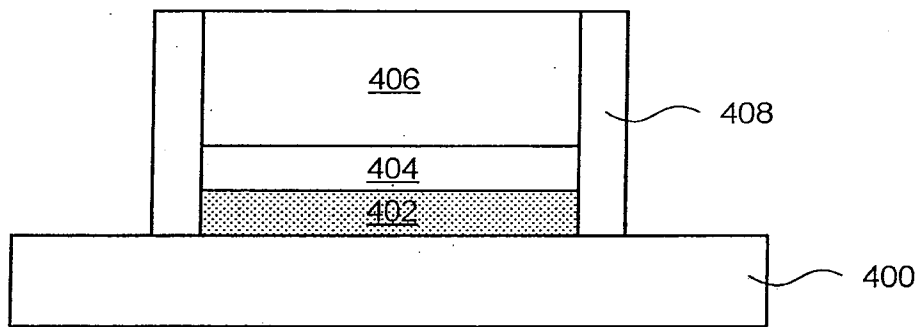


圖 4B

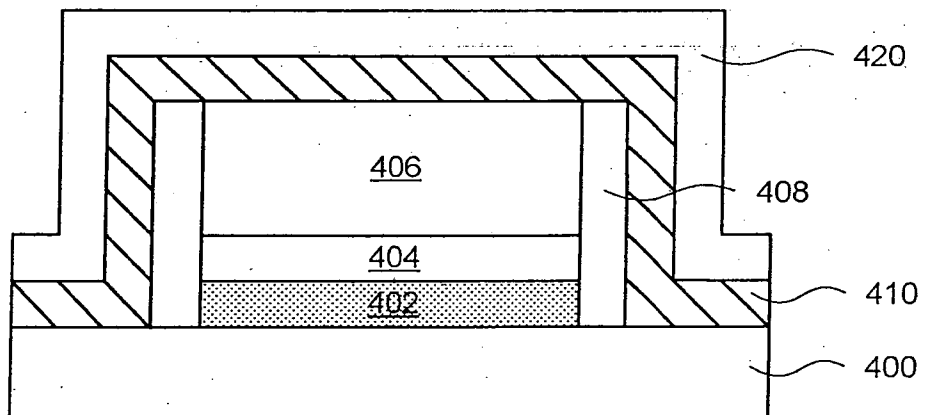


圖 4C

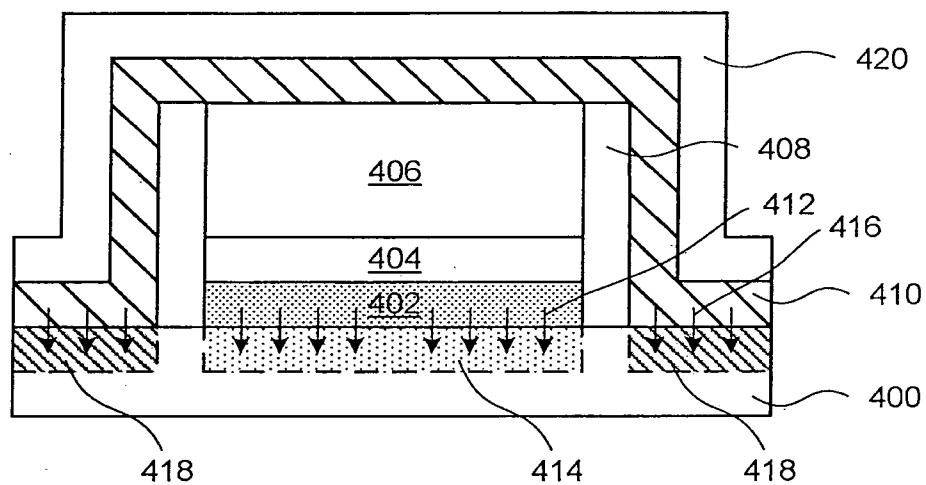


圖 4D

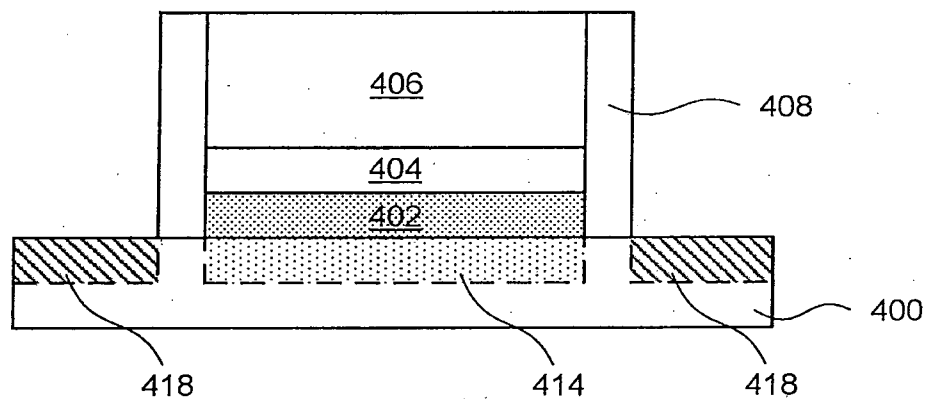


圖 4E

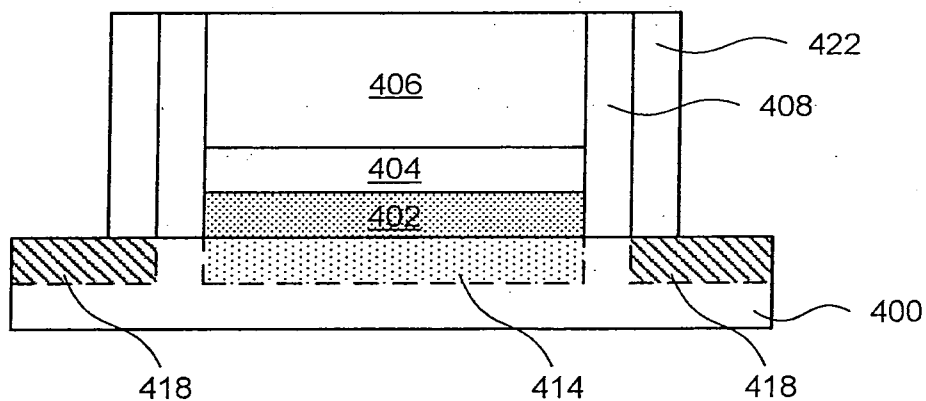


圖 4F

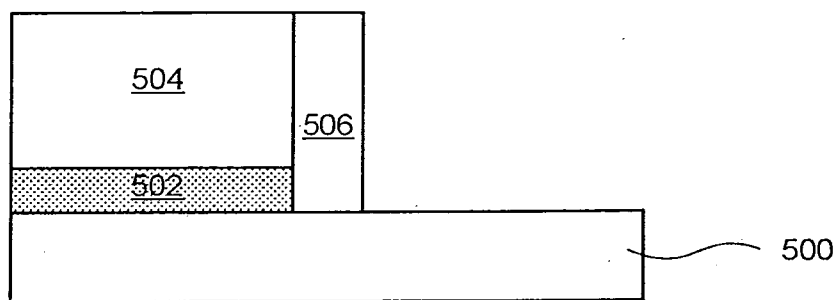


圖 5A

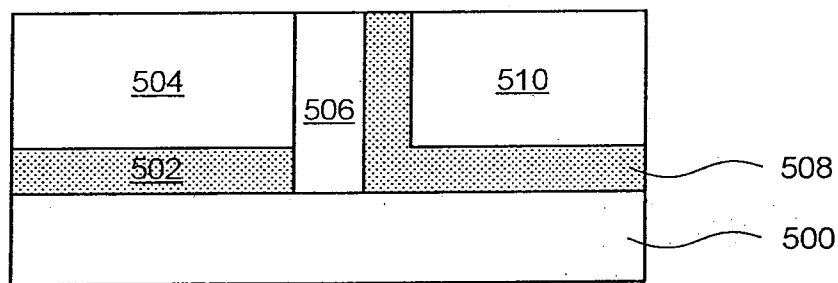


圖 5B

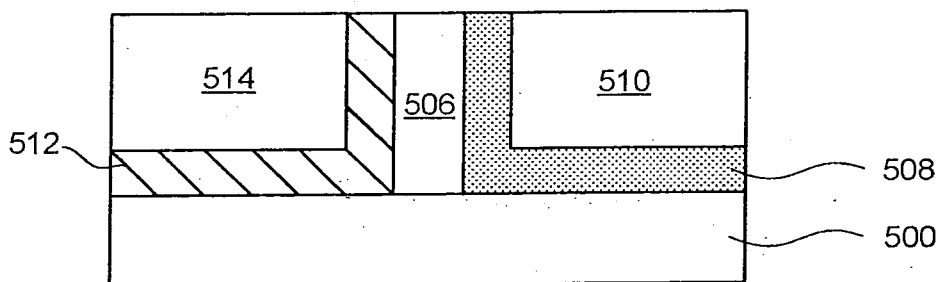


圖 5C

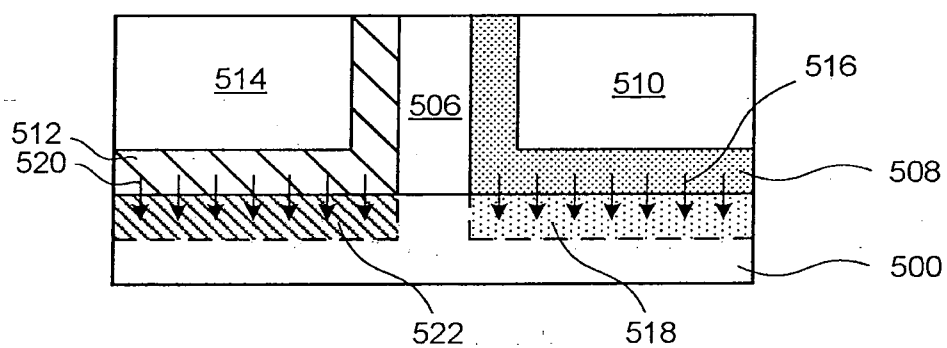


圖 5D

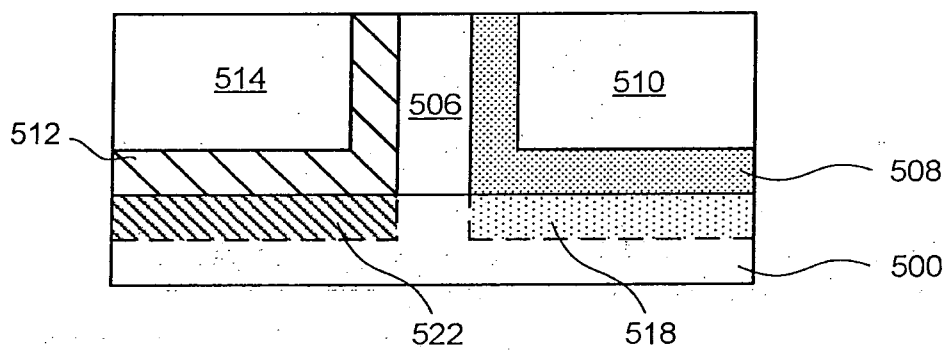


圖 5E

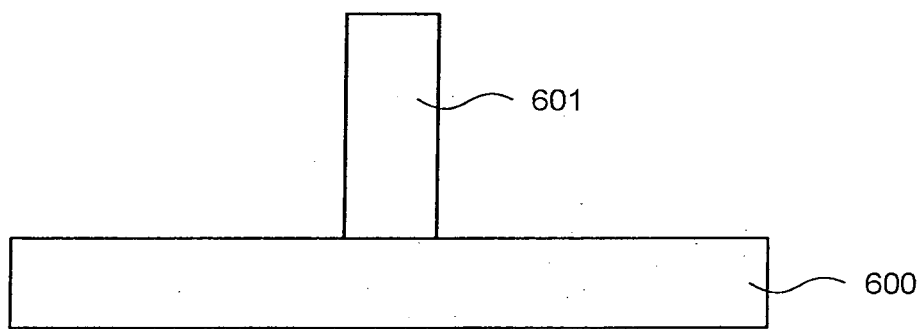


圖 6A

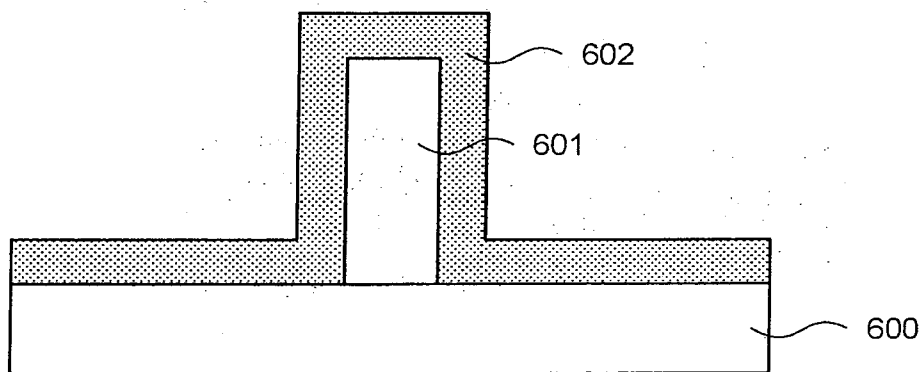


圖 6B

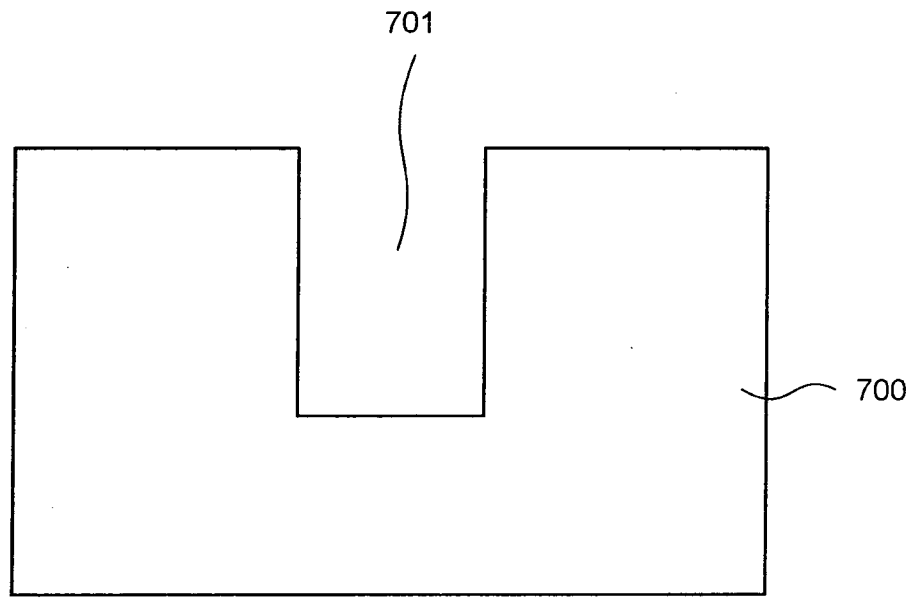


圖 7A

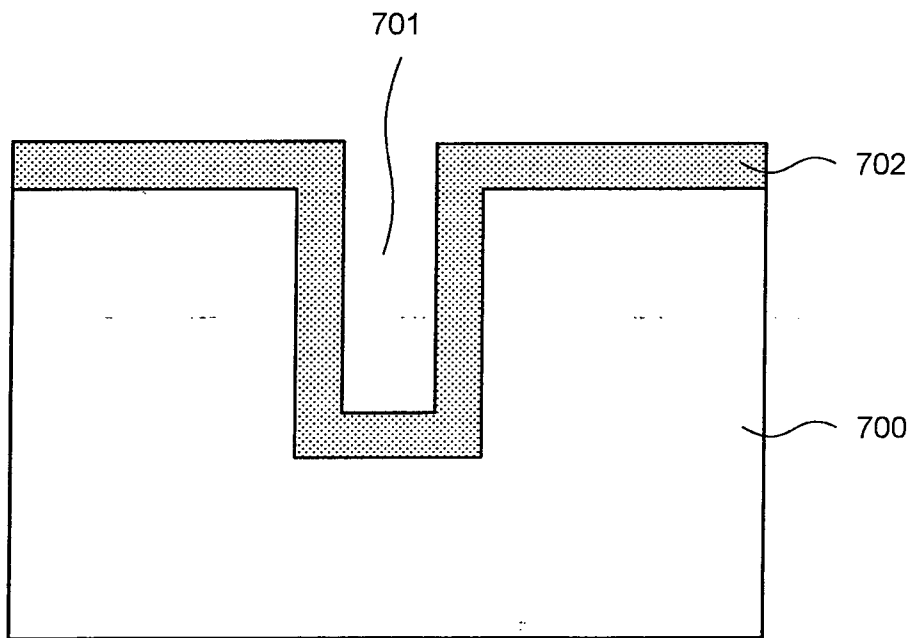


圖 7B

7. 如申請專利範圍第 1 項之在基板上形成超淺硼摻雜物區域之方法，其中該硼摻雜物層之厚度係 4 nm 或更小。
8. 如申請專利範圍第 1 項之在基板上形成超淺硼摻雜物區域之方法，其中該基板包括一經圖案化的遮罩層，該經圖案化的遮罩層在該基板上定義一摻雜物窗，其中該硼摻雜物層係沉積在該摻雜物窗中與該基板直接接觸。
9. 如申請專利範圍第 1 項之在基板上形成超淺硼摻雜物區域之方法，其中該基板包括 Si、Ge、In、Ga、As、Sb、GaAs、InGaAs、InGaSb、或 $\text{Si}_x\text{Ge}_{1-x}$ ，其中 $0 < x < 1$ 。
10. 一種在基板中形成超淺硼摻雜物區域之方法，該方法包括：
 - 利用原子層沉積 (ALD) 沉積一硼摻雜物層與該基板直接接觸，該硼摻雜物層之厚度係 4 nm 或更小，該硼摻雜物層包含藉由硼胺前驅物或有機硼前驅物及反應物氣體之交替氣體暴露所形成之氧化物、氮化物、或氮氧化物；
 - 沉積一頂蓋層在該硼摻雜物層上；
 - 圖案化該硼摻雜物層及該頂蓋層；
 - 藉由熱處理使硼從該經圖案化的硼摻雜物層擴散至該基板中，在該基板中形成該超淺硼摻雜物區域；及
 - 由該基板移除該經圖案化的硼摻雜物層及該經圖案化的頂蓋層。
11. 如申請專利範圍第 10 項之在基板中形成超淺硼摻雜物區域之方法，其中該硼摻雜物層包含氧化物，該反應物氣體包括 H_2O 、 O_2 、或 O_3 、或其兩者以上之組合。
12. 如申請專利範圍第 10 項之在基板中形成超淺硼摻雜物區域之方法，其中該硼摻雜物層包含氮化物，該反應物氣體包括 NH_3 。

13. 如申請專利範圍第 10 項之在基板中形成超淺硼摻雜物區域之方法，其中該硼摻雜物層包含氮氧化物，該反應物氣體包括 a) H_2O^* 、 O_2 、或 O_3 、及 NH_3 、或 b) NO 、 NO_2 、或 N_2O 、及選擇性的 H_2O 、 O_2 、 O_3 、及 NH_3 之一或多者。

14. 如申請專利範圍第 10 項之在基板中形成超淺硼摻雜物區域之方法，其中該基板包括一經圖案化的遮罩層，該經圖案化的遮罩層在該基板上定義一摻雜物窗，該硼摻雜物層係沉積在該摻雜物窗中與該基板直接接觸。

15. 一種形成超淺硼摻雜物區域之方法，該方法包括：

提供包含凸出特徵部或凹陷特徵部之一基板；

保形地沉積一硼摻雜物層與該凸出特徵部或與該凹陷特徵部之內部直接接觸；

圖案化該硼摻雜物層；及

藉由熱處理使硼從該經圖案化的硼摻雜物層擴散至該凸出特徵部中或至該凹陷特徵部中之該基板中，在該凸出特徵部或該凹陷特徵部中形成該超淺硼摻雜物區域。

16. 如申請專利範圍第 15 項之形成超淺硼摻雜物區域之方法，其中該硼摻雜物層包含藉由使用硼胺前驅物或有機硼前驅物及反應物氣體之交替氣體暴露之原子層沉積 (ALD) 所沉積之氧化物、氮化物、或氮氧化物。

17. 如申請專利範圍第 15 項之形成超淺硼摻雜物區域之方法，更包括：

由該基板移除該經圖案化的硼摻雜物層。

18. 如申請專利範圍第 15 項之形成超淺硼摻雜物區域之方法，其