

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3644003号
(P3644003)

(45) 発行日 平成17年4月27日(2005.4.27)

(24) 登録日 平成17年2月10日(2005.2.10)

(51) Int.Cl.⁷

F I

H O 1 S 5/042

H O 1 S 5/042 6 3 O

H O 1 L 33/00

H O 1 L 33/00 J

H O 3 K 17/62

H O 3 K 17/62 D

請求項の数 3 (全 10 頁)

(21) 出願番号	特願平8-340907	(73) 特許権者	000005223
(22) 出願日	平成8年12月20日(1996.12.20)		富士通株式会社
(65) 公開番号	特開平10-190138		神奈川県川崎市中原区上小田中4丁目1番1号
(43) 公開日	平成10年7月21日(1998.7.21)	(73) 特許権者	000004226
審査請求日	平成13年8月2日(2001.8.2)		日本電信電話株式会社
前置審査			東京都千代田区大手町二丁目3番1号
		(74) 代理人	100105337
			弁理士 眞鍋 潔
		(74) 代理人	100072833
			弁理士 柏谷 昭司
		(74) 代理人	100075890
			弁理士 渡邊 弘一
			最終頁に続く

(54) 【発明の名称】 光デバイスの駆動回路

(57) 【特許請求の範囲】

【請求項1】

一方の電源端子に接続された複数の光デバイスと、
前記複数の光デバイスの各々に、それぞれのコレクタが接続され、それぞれのエミッタが共通に接続された複数のトランジスタと、

一端が前記共通に接続されたエミッタに接続され、他端が他方の電源端子に接続された抵抗と、

前記複数のトランジスタのベースにそれぞれ接続され、制御信号によって前記複数のトランジスタのそれぞれをオン・オフする複数のスイッチ回路と、

前記抵抗の一端の電圧と基準電圧とを比較し、前記複数のスイッチ回路の中のオン状態の前記スイッチ回路を介して前記トランジスタのベースに出力電圧を印加して定電流回路を構成する為の演算増幅器と

を備えたことを特徴とする光デバイスの駆動回路。

【請求項2】

前記スイッチ回路は、前記他方の電源端子に抵抗を介して接続した前記トランジスタのベースと前記制御信号の入力端子との間に、該制御信号が逆バイアス状態で印加されるように接続した第1のダイオードと、前記演算増幅器の出力端子と前記トランジスタのベースとの間に、前記第1のダイオードが前記制御信号により逆バイアス状態の時に順バイアス状態となって前記演算増幅器の出力電圧を前記トランジスタのベースに印加する第2のダイオードとにより構成したことを特徴とする請求項1記載の光デバイスの駆動回路。

10

20

【請求項 3】

前記スイッチ回路は、前記トランジスタのベースと前記演算増幅器の出力端子との間に並列接続した相補型の電界効果トランジスタと、インバータとを有し、前記相補型の電界効果トランジスタの何れか一方のゲートと前記制御信号の入力端子との間を直接接続し、他方のゲートと前記制御信号の入力端子との間に前記インバータを接続した構成を備えたことを特徴とする請求項 1 記載の光デバイスの駆動回路。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は、半導体レーザや光スイッチ等の光デバイスの駆動回路に関する。
電気光学効果素子、熱光学効果素子、液晶等を利用して光信号の切替えや強度変調等を行う光スイッチ素子、或いは半導体レーザや発光ダイオード等の光源素子等を含む光デバイスは、小型化と共に駆動電圧の低電圧化が進められている。それに伴って駆動回路の低電圧化並びに低消費電力化が要望されている。

10

【0002】**【従来の技術】**

図 7 は従来例の駆動回路の説明図であり、 $P_1 \sim P_n$ は光デバイス、 $Q_1 \sim Q_n$ は光デバイス $P_1 \sim P_n$ 対応に接続したトランジスタ、 Q_0 は定電流回路を構成する制御用トランジスタ、 R_E は抵抗、OPA は演算増幅器、 V_r は基準電圧、 V_C 、 V_E は電源電圧、 $I_1 \sim I_n$ は駆動電流を示す。なお、光デバイス $P_1 \sim P_n$ は入力光信号を選択して出力光信号とする光スイッチの場合を示す。

20

【0003】

トランジスタ $Q_1 \sim Q_n$ のコレクタを光デバイス $P_1 \sim P_n$ の駆動用端子に接続し、ベースに制御信号を印加し、エミッタを共通に接続して制御用トランジスタ Q_0 のコレクタに接続し、制御用トランジスタ Q_0 のエミッタに抵抗 R_E を接続し、ベースに演算増幅器 OPA の出力電圧を印加するように構成し、演算増幅器 OPA は、抵抗 R_E の端子電圧と基準電圧とを比較して、その差分に相当する出力電圧を制御用トランジスタ Q_0 のベースに印加することにより、制御用トランジスタ Q_0 を含めて定電流回路を構成している。

【0004】

従って、何れか一つの制御信号が例えばトランジスタ Q_2 のベースに入力されると、そのトランジスタ Q_2 はオンとなり、制御用トランジスタ Q_0 と演算増幅器 OPA とにより構成された定電流回路に流れる一定化された電流がトランジスタ Q_2 を介して光デバイス P_2 に供給され、この光デバイス P_2 がオンとなることにより、この光デバイス P_2 を介して光信号が出力される。即ち、制御信号によって光デバイス $P_1 \sim P_n$ の何れかを選択してオンとすることができる。

30

【0005】**【発明が解決しようとする課題】**

従来例の駆動回路は、光デバイス $P_1 \sim P_n$ と、トランジスタ $Q_1 \sim Q_n$ と、制御用トランジスタ Q_0 と、抵抗 R_E との直列回路に、電源電圧 V_C 、 V_E が印加される構成となり、トランジスタ $Q_1 \sim Q_n$ と制御用トランジスタ Q_0 との直列 2 段構成であるから、最低でも 2 個のトランジスタのコレクタ・エミッタ間電圧を必要とすることになる。従って、低電圧化並びに低消費電力化にも限度があった。

40

本発明は、トランジスタの 1 段構成により、低電圧化並びに低消費電力化を図ることを目的とする。

【0006】**【課題を解決するための手段】**

本発明の光デバイスの駆動回路は、(1) 一方の電源端子に接続された複数の光デバイス $P_1 \sim P_n$ と、複数の光デバイスの各々に、それぞれのコレクタが接続され、それぞれのエミッタが共通に接続された複数のトランジスタ $Q_1 \sim Q_n$ と、一端が共通に接続されたエミッタに、他端が他方の電源端子に接続された抵抗 R_E と、複数のトランジスタ Q_1

50

～ Q_n のベースにそれぞれ接続され、制御信号によって複数のトランジスタ $Q_1 \sim Q_n$ のそれぞれをオン・オフする複数のスイッチ回路 $S_1 \sim S_n$ と、抵抗 R_E の一端の電圧と基準電圧 V_r とを比較し、スイッチ回路を介してトランジスタ $Q_1 \sim Q_n$ のベースに印加して定電流回路を構成する為の演算増幅器OPAとを備えている。即ち、光デバイスに直列に接続したトランジスタ $Q_1 \sim Q_n$ は、1段構成となるから、低電圧化並びに低消費電力化を図ることができる。

【0007】

又(2)電源端子間に複数の光デバイスとそれぞれ直列に接続したトランジスタ及び抵抗と、電源端子間に接続した制御用トランジスタ及び抵抗と、この制御用トランジスタに接続した抵抗の両端の電圧と基準電圧とを比較して、制御用トランジスタに帰還して定電流回路を構成する演算増幅器と、この演算増幅器の出力電圧を、制御信号に従ってトランジスタのベースに印加するスイッチ回路とを備えている。即ち、光デバイスに直列に接続したトランジスタは、1段構成となり、又制御用トランジスタと演算増幅器とによる定電流回路の演算増幅器の出力電圧を、制御信号に従ってスイッチ回路を介してトランジスタに帰還するから、複数の光デバイスを同時に駆動することができる。

10

【0008】

又(3)スイッチ回路は、トランジスタのベースと制御信号の入力端子との間に、この制御信号が逆バイアス状態で印加されるように接続した第1のダイオードと、演算増幅器の出力端子とトランジスタのベースとの間に、第1のダイオードが制御信号により逆バイアス状態の時に順バイアス状態となって、演算増幅器の出力電圧をトランジスタのベースに印加する第2のダイオードとにより構成することができる。

20

【0009】

又(4)スイッチ回路は、制御信号を一方はそのまま、他方はインバータINVを介してそれぞれゲートに印加する相補型の電界効果トランジスタQP, QNの並列接続により構成することができる。

【0010】

【発明の実施の形態】

図1は本発明の第1の実施の形態の説明図であり、 $P_1 \sim P_n$ は光デバイス、 $Q_1 \sim Q_n$ はトランジスタ、 $R_1 \sim R_n$, R_E は抵抗、 $S_1 \sim S_n$ はスイッチ回路、OPAは演算増幅器、 V_r は基準電圧、 V_C , V_E は電源電圧、 V_B はバイアス用の電圧を示す。

30

【0011】

又スイッチ回路 $S_1 \sim S_n$ は、例えば、下方に示すように、pチャネル電界効果トランジスタQPと、nチャネル電界効果トランジスタQNとの相補型の電界効果トランジスタを並列に接続し、制御信号cntを一方のゲートにはそのまま、他方のゲートにはインバータINVを介して印加する構成のアナログスイッチ回路とすることができる。

【0012】

又光デバイス $P_1 \sim P_n$ 対応のトランジスタ $Q_1 \sim Q_n$ と、抵抗 $R_1 \sim R_n$ と、スイッチ回路 $S_1 \sim S_n$ と、共通の抵抗 R_E と、演算増幅器OPAとを含み、トランジスタ $Q_1 \sim Q_n$ のコレクタに光デバイス $P_1 \sim P_n$ の駆動端子を接続し、コレクタに共通の抵抗 R_E を接続し、ベースにスイッチ回路 $S_1 \sim S_n$ を介して演算増幅器OPAの出力端子を接続すると共に、抵抗 $R_1 \sim R_n$ を接続し、演算増幅器OPAの-端子に抵抗 R_E の両端の電圧を入力し、+端子に基準電圧 V_r を入力し、それらの差分に相当する出力電圧を、制御信号によってオンとなったスイッチ回路を介してトランジスタのベースに印加する構成を有するものである。

40

【0013】

従って、光デバイス $P_1 \sim P_n$ と、トランジスタ $Q_1 \sim Q_n$ と、抵抗 R_E との直列回路に電源電圧 V_C , V_E が印加され、スイッチ回路 $S_1 \sim S_n$ を相補型の電界効果トランジスタQP, QNにより構成した場合、制御信号cntが何れか一つのスイッチ回路に入力されることにより、そのスイッチ回路はオンとなり、演算増幅器OPAの出力電圧がトランジスタのベースに印加されて、そのトランジスタはオン状態となる。

50

【 0 0 1 4 】

例えば、スイッチ回路 S_2 が制御信号によりオンとなると、演算増幅器 OPA の出力電圧がトランジスタ Q_2 のベースに印加されて、このトランジスタ Q_2 はオン状態となり、光デバイス P_2 にトランジスタ Q_2 及び抵抗 R_E を介して電流が流れる。この電流に比例した抵抗 R_E の両端の電圧と、基準電圧 V_r とを演算増幅器 OPA に入力し、その差分に対応する出力電圧となるから、その出力電圧が零となるように、トランジスタ Q_2 を介して流れる電流が制御される。

【 0 0 1 5 】

即ち、制御信号 c_{nt} によりオンとなったスイッチ回路と、このオンとなったスイッチ回路がベースに接続されたトランジスタと、抵抗 R_E と、演算増幅器 OPA とにより、定電流回路を構成するボルテージフォロワ型の電圧 - 電流変換器が形成される。この場合、演算増幅器 OPA の開放利得が十分に大きく、且つ入力インピーダンスが十分に高いと、演算増幅器 OPA の - 端子には + 端子と同一の電位 V_r が生じることになるから、 $I = (V_r - V_E) / R_E$ の一定の電流が光デバイスに供給される。

10

【 0 0 1 6 】

又トランジスタ $Q_1 \sim Q_n$ のベースに接続した抵抗 $R_1 \sim R_n$ に対して、共通に接続した端子の電位 V_B について、 $V_B = V_r + V_{th}$ (但し、 V_{th} = トランジスタ $Q_1 \sim Q_n$ の閾値) 近傍に設定することにより、トランジスタ $Q_1 \sim Q_n$ を高速駆動して光デバイス $P_1 \sim P_n$ の高速駆動が可能となる。又パワーダウン等の為に、トランジスタ $Q_1 \sim Q_n$ を総てオフ状態とする場合は、 $V_B = V_E$ とすることができる。

20

【 0 0 1 7 】

前述のように、光デバイス $P_1 \sim P_n$ に対して 1 段構成のトランジスタ $Q_1 \sim Q_n$ により駆動することが可能となり、従来例の 2 段構成に比較して低電圧化並びに低消費電力化が可能となる。又この実施の形態は、複数の光デバイス $P_1 \sim P_n$ の何れか一つを選択して駆動する構成の場合であるが、光デバイス $P_1 \sim P_n$ を複数のグループとし、各グループ対応に前述の駆動回路を設けることにより、グループ毎に一つの光デバイスを選択駆動し、全体として複数の光デバイスを同時に駆動する構成とすることも可能である。

【 0 0 1 8 】

又スイッチ回路 $S_1 \sim S_n$ を、相補型の電界効果トランジスタ Q_P, Q_N により構成した場合、単一の電界効果トランジスタにより構成した場合に比較して、制御信号 c_{nt} の電圧値のばらつきによるオン抵抗のばらつきを低減することができ、光デバイス $P_1 \sim P_n$ の選択駆動を安定化することができる。

30

【 0 0 1 9 】

図 2 は本発明の第 2 の実施の形態の説明図であり、図 1 と同一符号は同一部分を示し、 $D_{11} \sim D_{1n}$ は第 1 のダイオード、 $D_{21} \sim D_{2n}$ は第 2 のダイオード、 $P_{V1} \sim P_{Vn}$ は電圧駆動の光デバイス、 $R_{P1} \sim R_{Pn}$ は電流・電圧変換用の抵抗を示す。

【 0 0 2 0 】

この実施の形態は、図 1 に於けるスイッチ回路 $S_1 \sim S_n$ を、第 1 のダイオード $D_{11} \sim D_{1n}$ と第 2 のダイオード $D_{21} \sim D_{2n}$ とにより構成した場合を示し、トランジスタ $Q_1 \sim Q_n$ のベースに抵抗 $R_1 \sim R_n$ を介して電圧 V_B を印加し、且つ第 1 のダイオード $D_{11} \sim D_{1n}$ を、制御信号が逆バイアス状態で印加される極性でトランジスタ $Q_1 \sim Q_n$ のベースと制御信号の入力端子との間に接続し、又第 2 のダイオード $D_{21} \sim D_{2n}$ を、第 1 のダイオード $D_{11} \sim D_{1n}$ が逆バイアス状態の時に、共通の抵抗 R_E の両端の電圧が演算増幅器 OPA を介してトランジスタのベースに帰還される極性でトランジスタ $Q_1 \sim Q_n$ のベースと演算増幅器 OPA の出力端子との間に接続する。

40

【 0 0 2 1 】

制御信号が入力されずに、第 1 のダイオード $D_{11} \sim D_{1n}$ が抵抗 $R_1 \sim R_n$ を介して電圧 V_B により順バイアス状態となっていると、トランジスタ $Q_1 \sim Q_n$ はオフ状態となる。又例えば、第 1 のダイオード D_{12} に制御信号が逆バイアス状態となるように印加されると、トランジスタ Q_2 のベースに抵抗 R_2 を介して電圧 V_B が印加され、トランジスタ

50

Q 2 はオン状態となり、又ダイオード D 2 2 は順バイアス状態となる。そして、演算増幅器 O P A の - 端子に、抵抗 R_E の両端の電圧が入力され、+ 端子に基準電圧 V_r に入力されるから、それらの差分に相当する出力電圧が第 2 のダイオード D 2 1 ~ D 2 n に逆バイアス状態で加えられ、ダイオード D 2 2 を介してトランジスタ Q 2 のベースに演算増幅器 O P A の出力電圧が帰還されることになるから、 $I = (V_r - V_E) / R_E$ の一定の電流が流れるボルテージフォロワ型の電圧 - 電流変換器が形成される。

【0022】

又抵抗 $R_P 2$ に一定の電流 I が流れるから、電圧駆動の光デバイス P V 2 に一定電圧が印加されて駆動されることになる。従って、電圧駆動の光スイッチ等の光デバイス P V 1 ~ P V n を総てオフ又は何れか一つをオンとして駆動することができる。この場合、制御信号を基準電圧 V_r 近傍を中心にした振幅値とすることにより、高速駆動が可能となる。又パワーダウン等の為にトランジスタ Q 1 ~ Q n を総てオフとする場合を含む時は、制御信号のローレベルを電圧 V_E とほぼ同一電位とすれば良いことになる。

10

【0023】

図 3 は本発明の第 3 の実施の形態の説明図であり、図 1 と同一符号は同一部分を示し、Q 0 は制御用トランジスタ、S 0 は制御用のスイッチ回路、R 0 , $R_{E0} \sim R_{En}$ は抵抗である。

【0024】

この実施の形態は、光デバイス P 1 ~ P n の駆動端子にコレクタを接続したトランジスタ Q 1 ~ Q n のエミッタにそれぞれ抵抗 $R_{E1} \sim R_{En}$ を接続し、制御用トランジスタ Q 0 のエミッタに接続した抵抗 R_{E0} の両端の電圧を演算増幅器 O P A の - 端子に入力し、+ 端子に基準電圧 V_r を入力し、制御用のスイッチ S 0 を介して制御用トランジスタ Q 0 のベースに演算増幅器 O P A の出力電圧を加えると共に、この出力電圧をスイッチ S 1 ~ S n を介してトランジスタ Q 1 ~ Q n のベースに加える構成としたものである。

20

【0025】

従って、制御用のスイッチ S 0 をオンとすることにより、トランジスタ Q 0 , 抵抗 R_{E0} , 演算増幅器 O P A トランジスタを含めてボルテージフォロワ型の電圧 - 電流変換器が形成され、トランジスタ Q 0 には基準電圧 V_r に対応した一定の電流が流れる。この場合、制御用のスイッチ S 0 は省略し、常時制御用のトランジスタ Q 0 をオン状態としておくことができる。

30

【0026】

又 $R_0 = R_1 = R_2 \cdots = R_n$ として比較的高抵抗とし、又 $R_{E0} = R_{E1} = R_{E2} \cdots = R_{En}$ とすることにより、スイッチ回路 S 1 ~ S n を制御信号によって同時に複数個オンとした時に、オン状態のスイッチ回路 S 1 ~ S n 対応のトランジスタ Q 1 ~ Q n がオンとなって、同時に複数の光デバイス P 1 ~ P n をそれぞれ同一の電流によって駆動することができる。

【0027】

この実施の形態に於いても、光デバイス P 1 ~ P n に対して 1 段構成のトランジスタ Q 1 ~ Q n により駆動することが可能となり、従来例の 2 段構成に比較して低電圧化並びに低消費電力化が可能となる。又前述の第 1 , 第 2 の実施の形態は、何れか一つのトランジスタをオンとする場合を示すが、この第 3 の実施の形態に於いては、同時に複数のトランジスタをオンとして、複数の光デバイスに同一の電流を供給して駆動することができる。

40

【0028】

図 4 は本発明の第 4 の実施の形態の説明図であり、図 3 と同一符号は同一部分を示し、D 1 1 ~ D 1 n は第 1 のダイオード、D 2 0 ~ D 2 n は第 2 のダイオードであり、図 3 に於けるスイッチ回路 S 0 ~ S n を第 1 , 第 2 のダイオードにより構成した場合を示す。

【0029】

トランジスタ Q 0 ~ Q n のベースに、抵抗 $R_0 \sim R_n$ を接続して電圧 V_B を印加する構成とし、且つ第 1 のダイオード D 1 1 ~ D 1 n を、制御信号の入力端子とトランジスタ Q 1 ~ Q n のベースとの間に、制御信号が逆バイアスとなる極性で接続する。又第 2 のダイオ

50

ード $D_{21} \sim D_{2n}$ を、演算増幅器 OPA の出力端子とトランジスタ $Q_1 \sim Q_n$ のベースとの間に、第1のダイオード $D_{11} \sim D_{1n}$ が逆バイアス状態の時に電圧 V_B により順バイアスとなる極性で接続する。

【0030】

従って、制御用のトランジスタ Q_0 は、抵抗 R_0 を介してベース電流が流れる状態となるから、常時オン状態となり、抵抗 R_{E0} の両端の電圧と基準電圧 V_r とが演算増幅器 OPA に入力され、第2のダイオード D_{20} を介して制御用トランジスタ Q_0 のベースに帰還される構成となるから、前述の場合の同様に、ボルテージフォロワ型の電圧 - 電流変換器が形成され、制御用トランジスタ Q_0 には一定の電流が流れる。

【0031】

第1のダイオード $D_{11} \sim D_{1n}$ に制御信号が加えられない場合は、総て順バイアス状態となって、トランジスタ $Q_1 \sim Q_n$ はオフ状態となる。そして、制御信号が例えば第1のダイオード D_{11} 、 D_{12} の逆バイアス状態で加えられると、第2のダイオード D_{21} 、 D_{22} が電圧 V_B により抵抗 R_1 、 R_2 を介して順バイアス状態となり、この時の演算増幅器 OPA の出力電圧により、トランジスタ Q_1 、 Q_2 のベース電圧が所定値となり、トランジスタ Q_1 、 Q_2 はオン状態となると共に、一定の電流が流れるように制御されることになる。即ち、複数のトランジスタを同時にオンとして、複数の光デバイスを同時に駆動することができる。

【0032】

図5は本発明の実施の形態の印加電圧の説明図であり、(A)は、光デバイス対応のトランジスタ $Q_1 \sim Q_n$ を制御信号によって制御して、光デバイスの駆動を行う前述の各実施の形態に於いて、電圧 V_E を接地 G の電位とし、電圧 V_B を基準電圧 V_r と同一電位とした場合を示し、高速動作が可能となる。なお、 E_r は基準電圧電源を示す。

【0033】

又図5の(B)は、電圧 V_E 及び電圧 V_B を接地 G の電位とした場合を示し、トランジスタ $Q_1 \sim Q_n$ を総てオフとする状態を含む場合である。なお、(A)、(B)に於いて電圧 V_C は図示を省略しているが、電圧 V_E に対する電位として光デバイスを介して印加する構成となる。

【0034】

図6は本発明の実施の形態の光信号装置の適用例の説明図であり、 V_C 、 V_E 、 V_B 、 V_r は前述の各実施の形態に於ける電圧を示し、又(A)は、発光波長 $\lambda_1 \sim \lambda_n$ の半導体レーザ $LD_1 \sim LD_n$ を光デバイスとした場合を示す。従って、制御信号(図示せず)により選択した半導体レーザ $LD_1 \sim LD_n$ を駆動回路により駆動して所望の波長の光信号を発生させることができる。

【0035】

又図6の(B)は、光スイッチ $PS_1 \sim PS_n$ を光デバイスとした場合を示し、制御信号(図示せず)により選択した光スイッチ $PS_1 \sim PS_n$ をオンとして、入力光信号を出力することができる。又光デバイスとして、光増幅器や光変調器を用いることも可能である。

【0036】

本発明は、前述の各実施の形態にのみ限定されるものではなく、種々付加変更することができる。例えば、光デバイスに接続したトランジスタ $Q_1 \sim Q_n$ は、電界効果トランジスタとすることも可能である。又演算増幅器 OPA を含めて集積回路化することも容易である。

【0037】

【発明の効果】

以上説明したように、本発明は、光デバイス $P_1 \sim P_n$ の駆動端子にトランジスタ $Q_1 \sim Q_n$ と抵抗 R_E とを接続し、制御信号によってオンとなるスイッチ回路 $S_1 \sim S_n$ を介して演算増幅器 OPA の出力電圧をトランジスタ $Q_1 \sim Q_n$ のベースに印加するように接続し、抵抗 R_E の両端の電圧と基準電圧 V_r とを演算増幅器 OPA に入力して、その出力電

10

20

30

40

50

圧を、制御信号によってオンとなるスイッチ回路を介してトランジスタのベースに帰還し、ボルテージフォロワ型の電圧 - 電流変換器を形成することより、制御信号によって選択された光デバイス $P_1 \sim P_n$ に定電流を供給して駆動するもので、光デバイス $P_1 \sim P_n$ に対してトランジスタ $Q_1 \sim Q_n$ による 1 段構成の駆動回路となるから、低電圧化並びに低消費電力化が可能となる利点がある。

【 0 0 3 8 】

又制御用トランジスタと抵抗と演算増幅器とによりボルテージフォロワ型の電圧 - 電流変換器を形成すると共に、その演算増幅器の出力電圧を、光デバイス $P_1 \sim P_n$ に接続したトランジスタ $Q_1 \sim Q_n$ のベースに、制御信号によってオンとなるスイッチ回路を介して加える構成とすることにより、複数の光デバイスを同時に定電流で駆動することができる。この場合も、光デバイス $P_1 \sim P_n$ に対してトランジスタ $Q_1 \sim Q_n$ による 1 段構成の駆動回路となり、従来例に比較して低電圧化が可能となると共に、低消費電力が可能となる利点がある。

10

【図面の簡単な説明】

【図 1】本発明の第 1 の実施の形態の説明図である。

【図 2】本発明の第 2 の実施の形態の説明図である。

【図 3】本発明の第 3 の実施の形態の説明図である。

【図 4】本発明の第 4 の実施の形態の説明図である。

【図 5】本発明の実施の形態の印加電圧の説明図である。

【図 6】本発明の実施の形態の光信号装置の適用例の説明図である。

20

【図 7】従来例の駆動回路の説明図である。

【符号の説明】

$P_1 \sim P_n$ 光デバイス

$Q_1 \sim Q_n$ トランジスタ

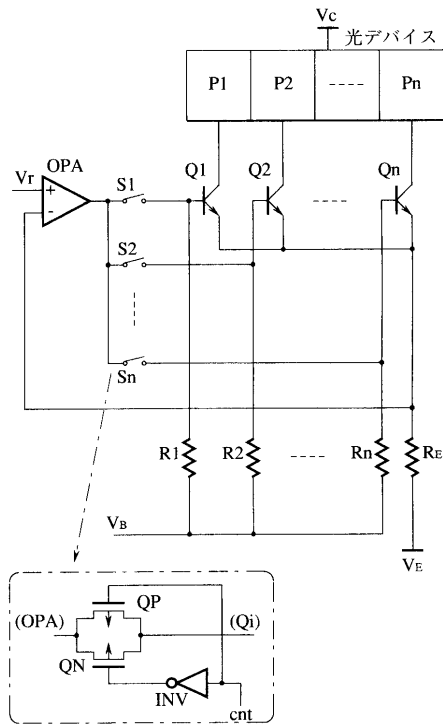
O P A 演算増幅器

$S_1 \sim S_n$ スイッチ回路

R_E , $R_1 \sim R_n$ 抵抗

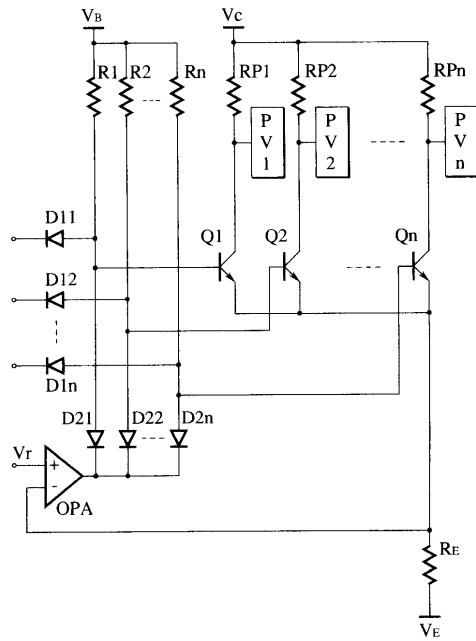
【図 1】

本発明の第1の実施の形態の説明図



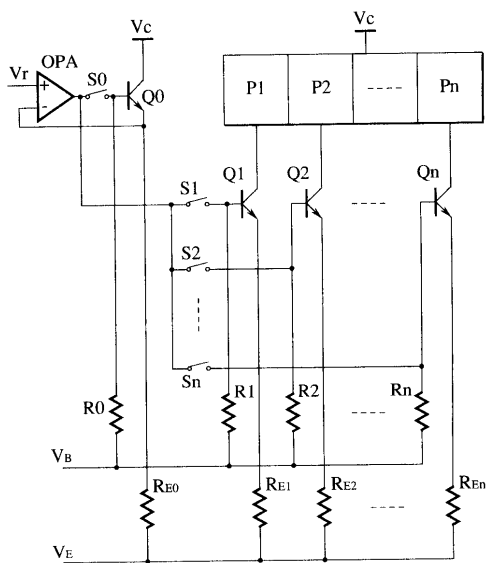
【図 2】

本発明の第2の実施の形態の説明図



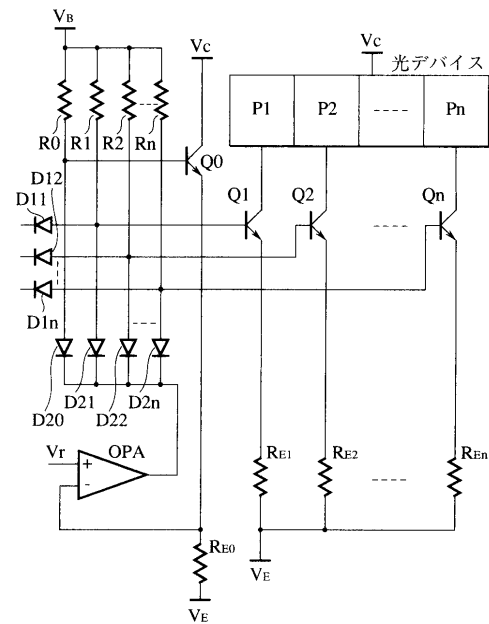
【図 3】

本発明の第3の実施の形態の説明図



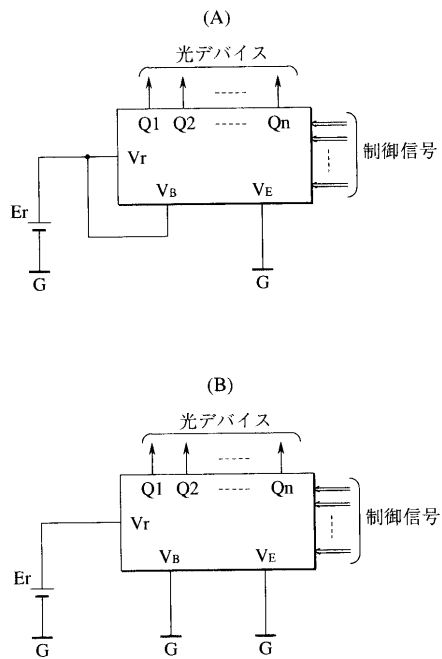
【図 4】

本発明の第4の実施の形態の説明図



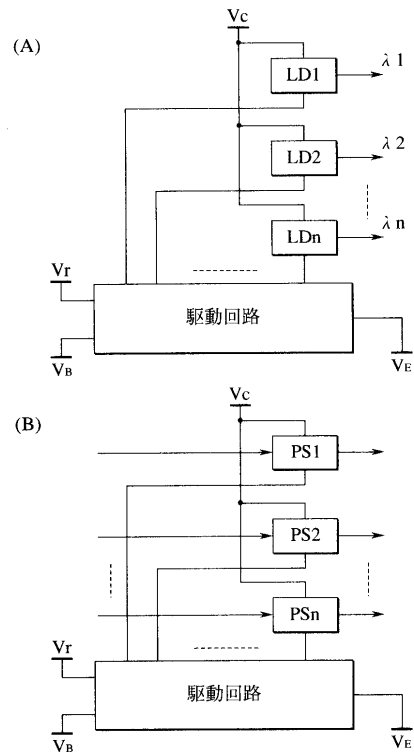
【図 5】

本発明の実施の形態の印加電圧の説明図



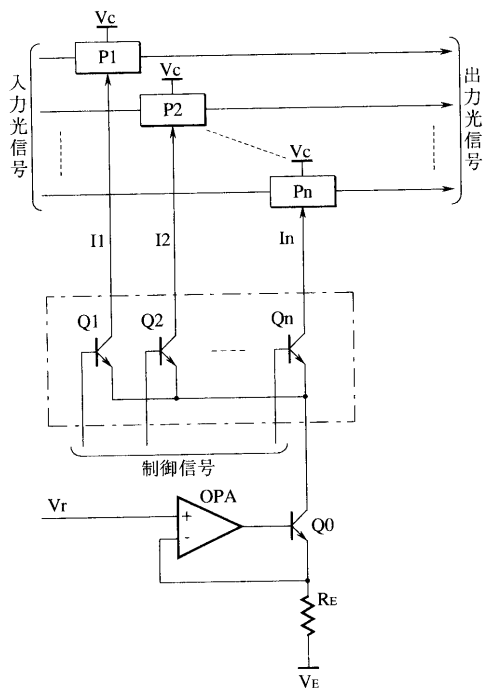
【図 6】

本発明の実施の形態の光信号装置の適用例の説明図



【図 7】

従来例の駆動回路の説明図



フロントページの続き

- (72)発明者 津山 功
神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
- (72)発明者 黒柳 智司
神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
- (72)発明者 西 哲也
神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
- (72)発明者 佐藤 健一
東京都新宿区西新宿三丁目19番2号 日本電信電話株式会社内
- (72)発明者 古賀 正文
東京都新宿区西新宿三丁目19番2号 日本電信電話株式会社内

審査官 古田 敦浩

- (56)参考文献 特開昭61-289543(JP,A)
特開平08-125498(JP,A)
特開平06-189155(JP,A)
特開平05-327084(JP,A)

(58)調査した分野(Int.Cl.⁷, DB名)

H01S 5/00-5/50
H01L 33/00
H03K 17/62