

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 4 区分
 【発行日】平成 24 年 10 月 11 日 (2012.10.11)

【公開番号】特開 2010-75045 (P2010-75045A)
 【公開日】平成 22 年 4 月 2 日 (2010.4.2)
 【年通号数】公開・登録公報 2010-013
 【出願番号】特願 2009-215808 (P2009-215808)
 【国際特許分類】

H 0 2 M 3/28 (2006.01)

【F I】

H 0 2 M 3/28 K

【手続補正書】

【提出日】平成 24 年 8 月 27 日 (2012.8.27)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

電力変換器のための集積回路コントローラであって、前記コントローラは、
 前記電力変換器のピーク入力電圧を表わすデジタルカウント信号を出力するように結合されたデジタルピーク検出器を備え、
前記デジタルピーク検出器は、自身のカウントをクロック信号に応答して増加させるように、かつ前記デジタルカウント信号を出力するように結合されたカウンタを含み、前記デジタルカウント信号は、前記カウントを表わし、前記カウンタは、前記電力変換器の各入力電圧サイクルでリセットされるように結合され、

前記デジタルピーク検出器はさらに、前記カウンタに結合されて前記カウンタの前記カウントに応じた値を有する全電流信号を出力する複数の電流源を含み、

前記コントローラはさらに、前記電力変換器の電源スイッチのスイッチングを制御して、前記電力変換器の出力を調整するように結合されたスイッチングブロックを備え、前記スイッチングブロックは、前記電源スイッチの前記スイッチングを前記デジタルカウント信号に応答して制御するように結合されている、集積回路コントローラ。

【請求項 2】

前記デジタルピーク検出器は、前記全電流信号と前記電力変換器の入力電圧を表わす電流信号とを比較するように結合された比較器をさらに含み、前記カウンタは、全電流信号が前記入力電圧を表わす前記電流信号よりも大きいとき、計数を停止するようにさらに結合されている、請求項 1 に記載の集積回路コントローラ。

【請求項 3】

前記電力変換器の前記入力電圧は、前記電力変換器の整流された AC 入力電圧である、請求項 2 に記載の集積回路コントローラ。

【請求項 4】

前記カウンタの前記カウントが前記カウンタの前のカウントと等しい場合、前記全電流信号を調節するように結合されたヒステリシス回路をさらに備える、請求項 2 に記載の集積回路コントローラ。

【請求項 5】

前記デジタルピーク検出器に結合されて、前記デジタルカウント信号を保存し、前記デジタルカウント信号に応答してアナログ入力電圧ピーク信号を出力するデジタル - アナロ

グ(D/A)変換器をさらに備える、請求項1に記載の集積回路コントローラ。

【請求項6】

前記電力変換器の入力電圧は、複数のサイクルを含み、前記D/A変換器は、前記デジタルカウント信号を少なくとも前記入力電圧の次のサイクルまで保存するように構成されている、請求項5に記載の集積回路コントローラ。

【請求項7】

前記D/A変換器は、前記アナログ入力電圧ピーク信号を出力するように結合された複数の電流源をさらに含み、前記アナログ入力電圧ピーク信号は、前記デジタルカウント信号に応じた値を有する、請求項5に記載の集積回路コントローラ。

【請求項8】

前記D/A変換器に結合されて、平均アナログ入力電圧ピーク信号を出力するフィルタをさらに備える、請求項5に記載の集積回路コントローラ。

【請求項9】

前記スイッチングブロックは、前記電力変換器の力率を前記平均アナログ入力電圧ピーク信号にตอบสนองして調節するように構成されている、請求項8に記載の集積回路コントローラ。

【請求項10】

電力変換器のための集積回路コントローラであって、前記コントローラは、

前記電力変換器のピーク入力電圧を表わすデジタルカウント信号を出力するように結合されたデジタルピーク検出器を備え、

前記デジタルピーク検出器は、自身のカウントをクロック信号にตอบสนองして増加させるように、かつ前記デジタルカウント信号を出力するように結合されたカウンタを含み、前記デジタルカウント信号は、前記カウンタを表わし、前記カウンタは、前記電力変換器の各入力電圧サイクルでリセットされるように結合され、

前記デジタルピーク検出器はさらに、前記カウンタに結合されて前記カウンタの前記カウントに応じた値を有する全電流信号を出力する複数の電流源を含み、

前記コントローラはさらに、前記デジタルピーク検出器に結合されて、前記デジタルカウント信号を保存し、前記デジタルカウント信号にตอบสนองしてアナログ入力電圧ピーク信号を出力するデジタル-アナログ(D/A)変換器を備える、集積回路コントローラ。

【請求項11】

前記デジタルピーク検出器は、前記全電流信号と前記電力変換器の入力電圧を表わす電流信号とを比較するように結合された比較器をさらに含み、前記カウンタは、全電流信号が前記入力電圧を表わす前記電流信号よりも大きいとき、計数を停止するようにさらに結合されている、請求項10に記載の集積回路コントローラ。

【請求項12】

前記電力変換器の前記入力電圧は、複数のサイクルを含み、前記D/A変換器は、前記デジタルカウント信号を少なくとも前記入力電圧の次のサイクルまで保存するように構成されている、請求項11に記載の集積回路コントローラ。

【請求項13】

前記D/A変換器は、前記アナログ入力電圧ピーク信号を出力するように結合された複数の電流源をさらに含み、前記アナログ入力電圧ピーク信号は、前記デジタルカウント信号に応じた値を有する、請求項12に記載の集積回路コントローラ。

【請求項14】

前記電力変換器の各入力電圧サイクルでリセット信号を生成して前記カウンタをリセットするように結合されたりセット回路をさらに備える、請求項1に記載の集積回路コントローラ。

【請求項15】

前記リセット回路は、前記入力電圧が入力電圧しきい値に達したことに応じて前記リセット信号を生成して前記カウンタをリセットするように結合される、請求項14に記載の集積回路コントローラ。

【請求項 16】

前記リセット信号は、前記リセット回路が前記電力変換器の各入力電圧サイクルで前記リセット信号を生成して前記カウンタをリセットするように、タイミングが定められる、請求項 14 に記載の集積回路コントローラ。

【請求項 17】

前記リセット回路は、前記集積回路コントローラのデューティファクタしきい値に応じて前記リセット信号を生成して前記カウンタをリセットするように結合される、請求項 14 に記載の集積回路コントローラ。

【請求項 18】

前記電力変換器の各入力電圧サイクルでリセット信号を生成して前記カウンタをリセットするように結合されたりセット回路をさらに備える、請求項 10 に記載の集積回路コントローラ。

【請求項 19】

前記リセット回路は、前記入力電圧が入力電圧しきい値に達したことに応じて前記リセット信号を生成して前記カウンタをリセットするように結合される、請求項 18 に記載の集積回路コントローラ。

【請求項 20】

前記リセット信号は、前記リセット回路が前記電力変換器の各入力電圧サイクルで前記リセット信号を生成して前記カウンタをリセットするように、タイミングが定められる、請求項 18 に記載の集積回路コントローラ。

【請求項 21】

前記リセット回路は、前記集積回路コントローラのデューティファクタしきい値に応じて前記リセット信号を生成して前記カウンタをリセットするように結合される、請求項 18 に記載の集積回路コントローラ。