

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4477400号  
(P4477400)

(45) 発行日 平成22年6月9日(2010.6.9)

(24) 登録日 平成22年3月19日(2010.3.19)

(51) Int.Cl.

F I

H05B 33/12 (2006.01)

H05B 33/12 Z

G02F 1/13357 (2006.01)

H05B 33/12 C

G09F 9/00 (2006.01)

H05B 33/12 E

G09F 9/40 (2006.01)

G02F 1/13357

G09G 3/20 (2006.01)

G09F 9/00 313

請求項の数 13 (全 28 頁) 最終頁に続く

(21) 出願番号 特願2004-110616 (P2004-110616)  
 (22) 出願日 平成16年4月5日(2004.4.5)  
 (65) 公開番号 特開2004-327431 (P2004-327431A)  
 (43) 公開日 平成16年11月18日(2004.11.18)  
 審査請求日 平成19年3月29日(2007.3.29)  
 (31) 優先権主張番号 特願2003-103114 (P2003-103114)  
 (32) 優先日 平成15年4月7日(2003.4.7)  
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000153878  
 株式会社半導体エネルギー研究所  
 神奈川県厚木市長谷398番地  
 (72) 発明者 山崎 寛子  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内  
 (72) 発明者 納 光明  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内  
 (72) 発明者 安西 彩  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内  
 (72) 発明者 山崎 優  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内  
 最終頁に続く

(54) 【発明の名称】 発光装置及び電子機器

(57) 【特許請求の範囲】

【請求項1】

発光素子と、前記発光素子に流れる電流値を決定する第1のトランジスタと、前記発光素子の発光の有無を選択する第2のトランジスタと、前記発光素子が有する陽極または陰極側のいずれか一方に設けられたカラーフィルタと、前記発光素子及び前記カラーフィルタを間に挟んで存在する2つの偏光板とを有しており、

前記陽極及び前記陰極は透光性を有しており、

前記2つの偏光板は互いに偏向の角度が異なっており、

前記発光素子から得られる光は白色であり、

前記第1のトランジスタ及び前記第2のトランジスタは、前記発光素子と第2の電源の間に直列に電氣的に接続されており、

前記第1のトランジスタのゲートは第3の電源に電氣的に接続されており、

前記第1のトランジスタは飽和領域で動作し、前記第2のトランジスタは線形領域で動作することを特徴とする発光装置。

【請求項2】

発光素子と、前記発光素子に流れる電流値を決定する第1のトランジスタと、前記発光素子の発光の有無を選択する第2のトランジスタと、前記発光素子を間に挟んで存在する2つのカラーフィルタと、前記発光素子及び前記2つのカラーフィルタを間に挟んで存在する2つの偏光板とを有しており、

前記陽極及び前記陰極は透光性を有しており、

10

20

前記 2 つの偏光板は互いに偏向の角度が異なっており、  
前記発光素子から得られる光は白色であり、  
前記第 1 のトランジスタ及び前記第 2 のトランジスタは、前記発光素子と第 2 の電源の間に直列に電氣的に接続されており、  
前記第 1 のトランジスタのゲートは第 3 の電源に電氣的に接続されており、  
前記第 1 のトランジスタは飽和領域で動作し、前記第 2 のトランジスタは線形領域で動作することを特徴とする発光装置。

【請求項 3】

発光素子を有する発光パネルと、前記発光素子に流れる電流値を決定する第 1 のトランジスタと、前記発光素子の発光の有無を選択する第 2 のトランジスタと、前記発光パネルを間に挟んで存在する 2 つのカラーフィルタと、前記発光パネル及び前記 2 つのカラーフィルタを間に挟んで存在する 2 つの液晶パネルとを有しており、

10

前記陽極及び前記陰極は透光性を有しており、  
前記発光素子から得られる光は白色であり、  
前記第 1 のトランジスタ及び前記第 2 のトランジスタは、前記発光素子と第 2 の電源の間に直列に電氣的に接続されており、  
前記第 1 のトランジスタのゲートは第 3 の電源に電氣的に接続されており、  
前記第 1 のトランジスタは飽和領域で動作し、前記第 2 のトランジスタは線形領域で動作することを特徴とする発光装置。

【請求項 4】

20

請求項 1 乃至請求項 3 のいずれかーにおいて、  
前記第 2 のトランジスタは、前記第 1 のトランジスタを介して前記発光素子に電氣的に接続することを特徴とする発光装置。

【請求項 5】

請求項 1 乃至請求項 4 のいずれかーにおいて、  
前記第 1 のトランジスタ及び前記第 2 のトランジスタは、同じ極性を有することを特徴とする発光装置。

【請求項 6】

請求項 1 乃至請求項 5 のいずれかーにおいて、  
前記第 1 のトランジスタのチャネル長は前記第 1 のトランジスタのチャネル幅より長く、前記第 2 のトランジスタのチャネル長は前記第 2 のトランジスタのチャネル幅と同じか、前記第 2 のトランジスタのチャネル幅よりも短いことを特徴とする発光装置。

30

【請求項 7】

請求項 1 乃至請求項 6 のいずれかーにおいて、  
前記発光素子は、青色発光を呈する第一発光層と、ホスト材料に燐光材料が 10 wt % 以上の濃度で分散され、かつ前記燐光材料からの燐光発光と前記燐光材料のエキシマー状態からの発光とを共に発する第二発光層と、を有することを特徴とする発光装置。

【請求項 8】

請求項 7 において、  
前記第一発光層からの発光スペクトルの最大ピークは、400 nm 以上 500 nm 以下の領域に位置することを特徴とする発光装置。

40

【請求項 9】

請求項 7 または請求項 8 において、  
前記燐光材料は 500 nm 以上 700 nm 以下の領域に 2 つ以上のピークを有する発光を示し、かつ、前記 2 つ以上のピークのいずれかがエキシマー発光であることを特徴とする発光装置。

【請求項 10】

請求項 1 乃至請求項 9 のいずれかーにおいて、  
前記発光装置は、可撓性を有する基板上に形成されていることを特徴とする発光装置。

【請求項 11】

50

請求項 1 乃至請求項 10 のいずれか一において、  
前記発光装置を一つ又は複数有することを特徴とする電子機器。

【請求項 12】

請求項 11 において、  
前記電子機器は、携帯情報端末、携帯電話、電子ブック又はディスプレイであることを特徴とする電子機器。

【請求項 13】

請求項 12 において、  
前記ディスプレイは曲面を有するディスプレイであり、前記ディスプレイに設けられる前記発光装置は、可撓性を有する基板上に形成されていることを特徴とするディスプレイ

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、発光装置を用いた電子機器、特に携帯用電子機器に関する。

【背景技術】

【0002】

携帯電話や電子手帳などに代表される携帯用電子機器には、画像を表示するための表示装置の他、メールの送受信、音声認識、小型カメラによる映像の取り込みなど様々な機能が要求されている一方、小型化、軽量化に対するユーザーニーズも依然根強い。そのため、回路規模やメモリ容量のより大きい IC を、携帯用電子機器の限られた容積の中により多く搭載する必要性に迫られている。IC を収容するためのスペースを確保して高機能化を図り、なおかつ携帯用電子機器を小型化、軽量化するためには、搭載するフラットパネルディスプレイを如何に薄く、軽く作ることが重要なポイントとなる。

20

【0003】

例えば携帯用電子機器に比較的多く用いられている液晶表示装置の場合、透過型だと光源や導光板等が必要となるので、薄型化、軽量化が妨げられる。また外光を利用するタイプの反射型だと、暗所での画像の認識が難しく、場所を選ばずに使用できるという携帯用電子機器のメリットをいまいち生かしきれない。そこで近年では、発光素子を表示素子として用いた発光装置の、携帯用電子機器への搭載が検討され、実用化されつつある。発光素子は自ら発光するため、液晶表示装置を用いる場合と異なり、光源を設けずとも暗所での鮮明な画像の表示が可能である。よって、光源や導光板などのバックライト用の部品の使用を省くことができ、表示装置を薄型化、軽量化することができる。

30

【発明の開示】

【発明が解決しようとする課題】

【0004】

このように発光装置を用いることで、携帯用電子機器の高機能化、小型化、軽量化を進めることができるが、一方で、如何に表示する画面を大型化できるかという課題も生じている。携帯用電子機器の高機能化に伴って、より多くの情報を表示する必要性が生じていることが、その理由の一つである。その他に、表示する文字のサイズを大きくできる年配者向けの携帯用電子機器の需要が、高齢者の人口増加により伸びていることも、大画面化に拍車をかける理由になっている。

40

【0005】

上述した問題に鑑み本発明は、軽量化、小型化を図りつつ大画面化を実現することができる電子機器、特に携帯用電子機器の提案を課題とする。

【課題を解決するための手段】

【0006】

本発明では、上記課題を解決するために、以下の手段を講じる。発光装置の両面から発光素子の光が発せられる構成を用い、画像の表示が可能な領域を表と裏で合わせて2倍にする。そして両面で互いに異なる画像の表示を行なう場合には、2画面に対応するビデオ

50

信号を交互に入力する。このように両面において表示が可能な発光装置を用いることで、発光装置の小型化、軽量化を進めつつ、画像を表示できる領域を広げることができる。

【 0 0 0 7 】

なお発光装置とは、発光素子が封止された状態にある発光パネルと、該パネルにコントローラを含むＩＣ等を実装した状態にあるモジュールとを含む。

【 0 0 0 8 】

そしてさらに、上記発光装置の少なくとも一方の画面に、フルカラーの画像の表示を行なう。具体的には、各画素に白色発光の発光素子を用い、発光素子から発せられる光をカラーフィルタに通すことで、フルカラーの画像を得る。カラーフィルタによるフルカラー表示は液晶表示装置で確立されている既存の技術であり、発光装置に転用することが容易であるという利点を有する。そして、３原色それぞれに対応する発光素子を用いてフルカラー化を行なう方式に比べて、シャドウマスクによる電界発光材料の精緻な塗り分けが不要であり、輝度の経時変化が全ての色で均一であるという利点もある。青色の光を蛍光材料からなる色変換材料（ＣＣＭ）によって緑色あるいは赤色に変換するＣＣＭ方式のように、色変換効率の低さに起因して赤色の純度が低かったり、色変換材料自体が蛍光体であるため、太陽光などの外光によって画素が発光してしまい、コントラストが低下したりするという問題点もない。

【 0 0 0 9 】

また白色発光の発光素子を用いる場合、一方の画面にのみカラーフィルタを設けることで、一方の画面にフルカラーの画像を、もう一方の画面にモノクロの画像を表示することができる。そしてこの場合、他のフルカラー表示の方式に比べて、モノクロを表示するための画素数を３倍にすることができる。なお、カラーフィルタの透過率が各色毎に異なっているために、カラーフィルタを通して得られる発光素子の輝度が各色毎にばらつく場合がある。この場合、色を補正するために各色ごとに発光素子に印加する電圧を変え、最も印加する電圧が高い発光素子において劣化が促進されやすく、最も印加する電圧が低い発光素子において劣化が抑えられるため、発光時間の経過と共に輝度がばらつきやすくなる。そこで本発明では、カラーフィルタを設けた面とは逆の面においてモノクロの画像を表示する場合は、最も印加する電圧の低い発光素子を用いて画像を表示する。上記構成によって、印加する電圧の違いに起因する発光素子の劣化のバラツキを抑えることができる。

【 0 0 1 0 】

ところで、ポリシリコンを用いたＴＦＴは、結晶粒界に形成される欠陥に起因して、その特性にばらつきが生じやすいという問題がある。ＴＦＴの閾値電圧がばらつくと、流れる電流が該ＴＦＴによって制御される発光素子の輝度もばらついてしまう。また、電界発光材料の劣化に伴って、発光素子の輝度が低下するという問題がある。たとえ発光素子に供給する電流が一定であっても、電界発光材料が劣化すると輝度は低くなる。そしてその劣化の度合いは、発光時間や流れる電流の量に依存するため、表示する画像によって画素毎の階調が異なると、各画素の発光素子の劣化に差が生じ、輝度にばらつきが生じてしまう。

【 0 0 1 1 】

また発光素子に供給する電流値を制御するトランジスタを飽和領域で動作させることで、電界発光層の劣化に伴う輝度の低下をある程度抑えることもできる。しかし、飽和領域におけるドレイン電流はゲート・ソース間の電圧 $V_{gs}$ の僅かな変化に対して、流れる電流に大きく影響するため、発光素子が発光している期間に該ゲート・ソース間の電圧 $V_{gs}$ が変化しないように注意する必要がある。そのためには該トランジスタのゲート・ソース間に設けられた容量素子の容量を大きくしたり、画素へのビデオ信号の入力を制御するトランジスタのオフ電流を低く抑えたりする必要がある。また、他のトランジスタのスイッチングや信号線、走査線の電位の変化等に伴い、発光素子に供給する電流値を制御するトランジスタの $V_{gs}$ が変化してしまうという問題もある。これは、該トランジスタのゲートにつく寄生容量によるものである。

## 【 0 0 1 2 】

そこで本発明は、上記手段に加え、以下に示す画素構成を発光装置に用いても良い。

## 【 0 0 1 3 】

まず発光素子に電流を供給するためのトランジスタ（駆動用トランジスタ）に加え、スイッチング素子として機能するトランジスタ（電流制御用トランジスタ）を駆動用トランジスタに直列に接続する。そして駆動用トランジスタのゲートの電位は固定し、駆動用トランジスタは飽和領域で動作させ、常に電流を流せる状態にしておく。また電流制御用トランジスタは線形領域で動作させ、ビデオ信号を電流制御用トランジスタのゲートに入力する。

## 【 0 0 1 4 】

電流制御用トランジスタは線形領域で動作するため、そのソース・ドレイン間電圧（ドレイン電圧） $V_{ds}$ は発光素子に加わる電圧 $V_{el}$ に対して非常に小さく、ゲート・ソース間電圧（ゲート電圧） $V_{gs}$ の僅かな変動は、発光素子に流れる電流に影響しない。そして駆動用トランジスタは飽和領域で動作するので、ドレイン電流がドレイン電圧 $V_{ds}$ によって変化せず、 $V_{gs}$ のみによって定まる。つまり、電流制御用トランジスタは発光素子への電流の供給の有無を選択するのみであって、発光素子に流れる電流の値は、飽和領域で動作する駆動用トランジスタにより決定される。よって、前記電流制御用トランジスタのゲート・ソース間に設けられた容量素子の容量を大きくしたり、画素へのビデオ信号の入力を制御するトランジスタのオフ電流を低く抑えたりしなくても、発光素子に流れる電流に影響しない。また発光素子に流れる電流は、電流制御用トランジスタのゲートにつく寄生容量による影響も受けない。このため、ばらつき要因が減り、画質を大いに高めることができる。また駆動用トランジスタは飽和領域で動作させることで、発光素子の劣化に伴って $V_{el}$ が大きくなる代わりに $V_{ds}$ が小さくなっても、ドレイン電流の値は比較的一定に保たれる。よって発光素子が劣化しても輝度の低下を抑えることができる。また、画素へのビデオ信号の入力を制御するトランジスタのオフ電流を低く抑えるためにプロセスを最適化しなくとも良いので、トランジスタ作製プロセスを簡略化することができ、コスト削減、歩留まり向上に大きく貢献することができる。

## 【 0 0 1 5 】

また、駆動用トランジスタの $L$ を $W$ より長く、電流制御用トランジスタの $L$ を $W$ と同じか、それより短くしてもよい。より望ましくは、駆動用トランジスタの $W$ に対する $L$ の比が5以上にするとよい。上記構成によって、駆動用トランジスタの特性の違いに起因する、画素間における発光素子の輝度のばらつきを抑えることができる。

## 【 0 0 1 6 】

なお本発明の発光装置において用いられるトランジスタは、単結晶シリコンを用いて形成されたトランジスタであっても良いし、 $SOI$ を用いたトランジスタであっても良いし、多結晶シリコンやアモルファスシリコンを用いた薄膜トランジスタであっても良い。また、有機半導体を用いたトランジスタであっても良いし、カーボンナノチューブを用いたトランジスタであってもよい。また本発明の発光装置の画素に設けられたトランジスタは、シングルゲート構造を有していても良いし、ダブルゲート構造やそれ以上のゲート電極を有するマルチゲート構造であっても良い。

## 【発明の効果】

## 【 0 0 1 7 】

本発明の用に両面において表示が可能な発光装置を用いることで、発光装置の小型化、軽量化を進めつつ、画像を表示できる領域を広げることができる。また、カラーフィルタによるフルカラー表示は液晶表示装置で確立されている既存の技術であり、発光装置に転用することが容易であるという利点を有する。そして、3原色それぞれに対応する発光素子を用いてフルカラー化を行なう方式に比べて、シャドウマスクによる電界発光材料の精緻な塗り分けが不要であり、輝度の経時変化が全ての色で均一であるという利点もある。青色の光を蛍光材料からなる色変換材料（ $CCM$ ）によって緑色あるいは赤色に変換する $CCM$ 方式のように、色変換効率の低さに起因して赤色の純度が低かったり、色変換材料

10

20

30

40

50

自体が蛍光体であるため、太陽光などの外光によって画素が発光してしまい、コントラストが低下したりするという問題点もない。

【発明を実施するための最良の形態】

【0018】

以下、本発明の実施の形態について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本実施の形態の記載内容に限定して解釈されるものではない。

【0019】

(実施の形態1)

図1を用い、本発明の具体的な構成について説明する。図1(A)に、本発明の発光装置の断面構造の一形態を示す。図1(A)に示す本発明の発光装置は、発光素子を各画素に備えた発光パネル101と、該発光パネル101を間に挟んで存在する2つのカラーフィルタ102、103と、発光パネル101及びカラーフィルタ102、103を間に挟んで存在する2つの偏光板104、105を有する。

【0020】

発光パネル101は、白抜きの矢印で示すように、発光素子の光が両方の面から発せられるような構成を有しており、具体的に各発光素子は、光を透過させる性質(透光性)を有する電極を、陽極及び陰極として用いる。また発光素子は、その発光色が白であることを特徴とする。発光パネル101の両面からそれぞれ発せられた光のうち、カラーフィルタ102、103において特定の波長領域の光が透過し、さらに偏光板104、105において特定の偏向成分の光のみが透過する。

【0021】

偏光板104、105は、互いに透過する偏向の角度が異なるように、より望ましくは偏向の角度が90度異なるように配置し、外光が発光パネルを透過するのを防ぐ。図2(A)に、偏光板を設けていない場合において、発光パネル201を透過する外光の向きを示す。また、図2(B)に、偏向の角度が異なる2つの偏光板202、203で発光パネル201を挟んだ場合において、発光パネル201から発せられる光の向きを示す。

【0022】

図2(A)に示すように偏光板を設けない場合、発光パネル201が有する発光素子は、陽極、陰極ともに透光性を有する。よって、外光は発光パネル201を透過するので、人の目には発光パネル201の向こう側が透けて見える。一方、図2(B)に示すよう偏光板202、203を設けた場合、外光は2つの偏光板202、203のいずれか一方のみしか透過しない。よって、発光パネル201の向こう側が透けて見えるのを防ぐことができ、画像のコントラストを高めることができる。しかし発光パネル201から発せられた光は、偏光板202、203においてそれぞれ特定の偏向成分が透過するので、両方の面から光を得ることができる。

【0023】

図1(B)に、本発明の発光装置の断面構造の、図1(A)とは異なる一形態を示す。図1(B)に示す本発明の発光装置は、発光素子を各画素に備えた発光パネル111と、該発光パネル111を間に挟んで存在する2つのカラーフィルタ112、113と、発光パネル111及びカラーフィルタ112、113を間に挟んで存在する2つの液晶パネル114、115を有する。

【0024】

発光パネル111は、図1(A)と同様に、発光素子の光が両方の面から発せられるような構成を有しており、具体的に各発光素子は、透光性を有する電極を陽極及び陰極として用いる。また発光素子は、その発光色が白であることを特徴とする。発光パネル111の両面からそれぞれ発せられた光のうち、カラーフィルタ112、113において特定の波長領域の光が透過し、さらに液晶パネル114、115において一方の面側にのみ光が透過する。

## 【 0 0 2 5 】

液晶パネル 1 1 4、1 1 5 は、画素電極と、対向電極と、画素電極と対向電極の間に設けられた液晶とを有しており、またその他に偏光板等を有している。液晶パネル 1 1 4、1 1 5 は、画素電極と対向電極の間に印加する電圧により、光の透過率が制御される。そして、2つの液晶パネル 1 1 4、1 1 5 は、一方が光を透過する間、他方が光を透過しないように、その駆動を制御する。上記構成によって、発光パネル 1 1 1 を外光が透過するのを防ぐことができる。

## 【 0 0 2 6 】

なお図 1 ( A )、図 1 ( B ) では、発光パネル 1 0 1、1 1 1 とは別個にカラーフィルタを設けているが、発光パネルの内部にカラーフィルタとして機能する膜を設けるようにしても良い。

10

## 【 0 0 2 7 】

図 3 ( A ) に、発光パネル 3 0 1 を間に挟んで存在する 2 つの液晶パネル 3 0 2、3 0 3 のうち、液晶パネル 3 0 2 において光を透過させた発光装置の様子を示す。また図 3 ( B ) に、発光パネル 3 0 1 を間に挟んで存在する 2 つの液晶パネル 3 0 2、3 0 3 のうち、液晶パネル 3 0 3 において光を透過させた発光装置の様子を示す。

## 【 0 0 2 8 】

図 3 ( A )、図 3 ( B ) に示すように、液晶パネル 3 0 2、3 0 3 は、一方が光を透過する場合、他方が光を遮蔽するように駆動する。よって、発光パネル 3 0 1 の発光素子 3 0 4 から発せられた光は、それぞれ白抜きの矢印で示すように、一方の面側においてのみ透過する。上記構成によって、外光が透過することで、人の目に発光パネル 3 0 1 の向こう側が透けて見えるという事態を防ぐことができ、コントラストを高めることができる。また、液晶パネル 3 0 2、3 0 3 の透過率の切り替えに同期して、ビデオ信号の切り替えを行なっても良い。具体的には、光を透過するのがどちらの液晶パネルであっても、必ず、光が透過する側の画像情報を有するビデオ信号を、発光パネル 3 0 1 に入力するようにする。上記構成によって、発光パネル 3 0 1 の両面に、異なる画像を並行して表示することができる。

20

## 【 0 0 2 9 】

なお、図 1 ( A )、図 1 ( B ) のいずれの場合においてもカラーフィルタを発光パネルの両面に設けているが、一方の面側にのみ設けるようにしても良い。この場合、発光パネルのカラーフィルタを設けない面側では、モノクロの画像が表示される。フルカラーの表示の場合、例えば赤 ( R )、緑 ( G )、青 ( B ) の三原色に対応した 3 つの画素で間色を表現するが、モノクロの表示の場合は、無彩色であるので基本的には 1 つの画素で表示を行なうことができる。しかし三原色それぞれに対応する発光素子を用いてフルカラー化を行なう方式や、CCM方式では、無彩色を 1 つの画素で表現することができない。したがってこれら 2 つの方式では、フルカラー表示を行なう面と同様に、モノクロ表示を行なう面でも 3 つの画素を一単位として画像を表示する。一方本発明では、白色発光の発光素子を用いているので、一方の面側にカラーフィルタを設けずにおくことで、1つの画素でモノクロの表示を行なうことができる。

30

## 【 0 0 3 0 】

なお本実施の形態において、発光パネルはアクティブマトリクス型であっても、パッシブマトリクス型であっても、どちらでも良い。

40

## 【 0 0 3 1 】

本実施の形態で示したように本発明の発光装置は、発光パネルの両面に画像を表示することができるので、発光装置の小型化、軽量化を進めつつ、画像を表示できる領域を広げることができる。本発明の構成は、小型化、軽量化に重点が置かれている携帯用電子機器に特に有効である。

## 【 0 0 3 2 】

( 実施の形態 2 )

図 4 ( A ) に、本発明の発光装置が有する画素の一形態を示す。図 4 ( A ) に示す画素

50

は、発光素子401と、画素へのビデオ信号の入力を制御するためのスイッチング素子として用いるトランジスタ（スイッチング用トランジスタ）402と、発光素子401に流れる電流値を制御する駆動用トランジスタ403と、発光素子401への電流の供給の有無を選択する電流制御用トランジスタ404とを有している。さらに本実施の形態のように、ビデオ信号の電位を保持するための容量素子405を画素に設けても良い。

#### 【0033】

駆動用トランジスタ403及び電流制御用トランジスタ404は同じ極性を有する。図4(A)では共にp型としたが、共にn型であっても良い。また本発明では、駆動用トランジスタ403を飽和領域で、電流制御用トランジスタ404を線形領域で動作させる。また、駆動用トランジスタ403のチャネル長Lをチャネル幅Wより長く、電流制御用トランジスタ404のLをWと同じか、それより短くてもよい。より望ましくは、駆動用トランジスタ403のWに対するLの比が5以上にするとよい。また、駆動用トランジスタ403にはエンハンスメント型トランジスタを用いてもよいし、ディプリーション型トランジスタを用いてもよい。

10

#### 【0034】

スイッチング用トランジスタ402のゲートは、走査線 $G_j$  ( $j = 1 \sim y$ ) に接続されている。スイッチング用トランジスタ402のソースとドレインは、一方が信号線 $S_i$  ( $i = 1 \sim x$ ) に、もう一方が電流制御用トランジスタ404のゲートに接続されている。駆動用トランジスタ403のゲートは第2の電源線 $W_i$  ( $i = 1 \sim x$ ) に接続されている。そして駆動用トランジスタ403及び電流制御用トランジスタ404は、第1の電源線 $V_i$  ( $i = 1 \sim x$ ) から供給される電流が、駆動用トランジスタ403及び電流制御用トランジスタ404のドレイン電流として発光素子401に供給されるように、第1の電源線 $V_i$  ( $i = 1 \sim x$ )、発光素子401と接続されている。本実施の形態では、電流制御用トランジスタ404のソースが第1の電源線 $V_i$  ( $i = 1 \sim x$ ) に接続され、駆動用トランジスタ403のドレインが発光素子401の画素電極に接続される。

20

#### 【0035】

なお駆動用トランジスタ403のソースを第1の電源線 $V_i$  ( $i = 1 \sim x$ ) に接続し、電流制御用トランジスタ404のドレインを発光素子401の画素電極に接続してもよい。この場合駆動用トランジスタ403はディプリーション型トランジスタとする。

#### 【0036】

発光素子401は陽極と陰極と、陽極と陰極との間に設けられた電界発光層とからなる。図4(A)のように、陽極が駆動用トランジスタ403と接続している場合、陽極が画素電極、陰極が対向電極となる。発光素子401の対向電極と、第1の電源線 $V_i$  ( $i = 1 \sim x$ ) のそれぞれには、発光素子401に順バイアス方向の電流が供給されるように、電位差が設けられている。

30

#### 【0037】

容量素子405が有する2つの電極は、一方は第1の電源線 $V_i$  ( $i = 1 \sim x$ ) に接続されており、もう一方は電流制御用トランジスタ404のゲートに接続されている。容量素子405はスイッチング用トランジスタ402が非選択状態（オフ状態）にある時、容量素子405の電極間の電位差を保持するために設けられている。なお図4(A)では容量素子405を設ける構成を示したが、本発明はこの構成に限定されず、容量素子405を設けない構成にしても良い。

40

#### 【0038】

図4(A)では駆動用トランジスタ403および電流制御用トランジスタ404をpチャネル型トランジスタとし、駆動用トランジスタ403のドレインと発光素子401の陽極とを接続する。逆に駆動用トランジスタ403および電流制御用トランジスタ404をnチャネル型トランジスタとするならば、駆動用トランジスタ403のソースと発光素子401の陰極とを接続する。この場合、発光素子401の陰極が画素電極、陽極が対向電極となる。

#### 【0039】

50



次に、図4(A)に示した画素の駆動方法について説明する。図4(A)に示す画素は、その動作を書き込み期間、保持期間とに分けて説明することができる。まず書き込み期間において走査線 $G_j$  ( $j = 1 \sim y$ )が選択されると、走査線 $G_j$  ( $j = 1 \sim y$ )にゲートが接続されているスイッチング用トランジスタ402がオンになる。そして、信号線 $S_1 \sim S_x$ に入力されたビデオ信号が、スイッチング用トランジスタ402を介して電流制御用トランジスタ404のゲートに入力される。なお、駆動用トランジスタ403はゲートが第1の電源線 $V_i$  ( $i = 1 \sim x$ )に接続されているため、常にオン状態である。

#### 【0040】

ビデオ信号によって電流制御用トランジスタ404がオンになる場合は、第1の電源線 $V_i$  ( $i = 1 \sim x$ )を介して電流が発光素子401に供給される。このとき電流制御用トランジスタ404は線形領域で動作しているため、発光素子401に流れる電流は、飽和領域で動作する駆動用トランジスタ403と発光素子401の電圧電流特性によって決まる。そして発光素子401は、供給される電流に見合った高さの輝度で発光する。またビデオ信号によって電流制御用トランジスタ404がオフになる場合は、発光素子401への電流の供給は行なわれず、発光素子401は発光しない。

#### 【0041】

保持期間では、走査線 $G_j$  ( $j = 1 \sim y$ )の電位を制御することでスイッチング用トランジスタ402をオフにし、書き込み期間において書き込まれたビデオ信号の電位を保持する。書き込み期間において電流制御用トランジスタ404をオンにした場合、ビデオ信号の電位は容量素子405によって保持されているので、発光素子401への電流の供給は維持されている。逆に、書き込み期間において電流制御用トランジスタ404をオフにした場合、ビデオ信号の電位は容量素子405によって保持されているので、発光素子401への電流の供給は行なわれていない。

#### 【0042】

電流制御用トランジスタ404は線形領域で動作するため、そのソース・ドレイン間電圧(ドレイン電圧) $V_{ds}$ は発光素子に加わる電圧 $V_{el}$ に対して非常に小さく、ゲート・ソース間電圧(ゲート電圧) $V_{gs}$ の僅かな変動は、発光素子401に流れる電流に影響しない。そして駆動用トランジスタ403は飽和領域で動作するので、ドレイン電流がドレイン電圧 $V_{ds}$ によって変化せず、 $V_{gs}$ のみによって定まる。このため、電流制御用トランジスタ404は発光素子401への電流の供給の有無を選択するのみであって、発光素子401に流れる電流の値は、飽和領域で動作する駆動用トランジスタ403により決定される。よって、電流制御用トランジスタ404のゲート・ソース間に設けられた容量素子405の容量を大きくしたり、スイッチング用トランジスタ402のオフ電流を低く抑えたりしなくても、発光素子401に流れる電流の変化を抑えることができる。また駆動用トランジスタ403は飽和領域で動作させることで、発光素子401の劣化に伴って $V_{el}$ が大きくなる代わりに $V_{ds}$ が小さくなっても、ドレイン電流の値は比較的一定に保たれる。よって発光素子401が劣化しても輝度の低下を抑えることができる。

#### 【0043】

また、駆動用トランジスタの $L$ を $W$ より長く、電流制御用トランジスタの $L$ を $W$ と同じか、それより短くしてもよい。より望ましくは、駆動用トランジスタの $W$ に対する $L$ の比が5以上にするとよい。上記構成によって、駆動用トランジスタの特性の違いに起因する、画素間における発光素子の輝度のばらつきを抑えることができる。

#### 【0044】

なお白色のバランスを図るために、駆動用トランジスタ403のゲートの電位を、 $R$ 、 $G$ 、 $B$ ごとに变えても良い。また駆動用トランジスタ403のゲートの電位が全ての画素で同じであっても良い場合、第2の電源線を走査線と並列に形成し、走査線を共有している画素が第2の電源線をも共有するようにしても良い。

#### 【0045】

(実施の形態3)

本実施の形態では、本発明の発光装置が有する画素の、図4(A)とは異なる形態につ

10

20

30

40

50

いて説明する。

【0046】

図4(B)に示す画素は、発光素子411と、スイッチング用トランジスタ412と、駆動用トランジスタ413と、電流制御用トランジスタ414と、書き込まれたビデオ信号の電位を消去するためのトランジスタ(消去用トランジスタ)416とを有している。上記素子に加えて容量素子415を画素に設けても良い。駆動用トランジスタ413及び電流制御用トランジスタ414は同じ極性を有する。本発明では、駆動用トランジスタ413を飽和領域で、電流制御用トランジスタ414を線形領域で動作させる。また、駆動用トランジスタ413のLをWより長く、電流制御用トランジスタ414のLをWと同じか、それより短くてもよい。より望ましくは、駆動用トランジスタ413のWに対するLの比が5以上にするるとよい。

10

【0047】

また、駆動用トランジスタ413にはエンハンスメント型トランジスタを用いてもよいし、ディプリーション型トランジスタを用いてもよい。

【0048】

スイッチング用トランジスタ412のゲートは、第1走査線 $G_{aj}$  ( $j = 1 \sim y$ )に接続されている。スイッチング用トランジスタ412のソースとドレインは、一方が信号線 $S_i$  ( $i = 1 \sim x$ )に、もう一方が電流制御用トランジスタ414のゲートに接続されている。また消去用トランジスタ416のゲートは、第2走査線 $G_{bj}$  ( $j = 1 \sim y$ )に接続されており、ソースとドレインは、一方が第1の電源線 $V_i$  ( $i = 1 \sim x$ )に、他方が電流制御用トランジスタ414のゲートに接続されている。駆動用トランジスタ413のゲートは第2の電源線 $W_i$  ( $i = 1 \sim x$ )に接続されている。そして駆動用トランジスタ413及び電流制御用トランジスタ414は、第1の電源線 $V_i$  ( $i = 1 \sim x$ )から供給される電流が、駆動用トランジスタ413及び電流制御用トランジスタ414のドレイン電流として発光素子411に供給されるように、第1の電源線 $V_i$  ( $i = 1 \sim x$ )、発光素子411と接続されている。本実施の形態では、電流制御用トランジスタ414のソースが第1の電源線 $V_i$  ( $i = 1 \sim x$ )に接続され、駆動用トランジスタ413のドレインが発光素子411の画素電極に接続される。なお駆動用トランジスタ413のソースを第1の電源線 $V_i$  ( $i = 1 \sim x$ )に接続し、電流制御用トランジスタ414のドレインを発光素子411の画素電極に接続してもよい。

20

30

【0049】

発光素子411は陽極と陰極と、陽極と陰極との間に設けられた電界発光層とからなる。図4(B)のように陽極が駆動用トランジスタ413と接続している場合、陽極が画素電極、陰極が対向電極となる。発光素子411の対向電極と、第1の電源線 $V_i$  ( $i = 1 \sim x$ )のそれぞれには、発光素子411に順バイアス方向の電流が供給されるように、電位差が設けられている。

【0050】

容量素子415が有する2つの電極は、一方は第1の電源線 $V_i$  ( $i = 1 \sim x$ )に接続されており、もう一方は電流制御用トランジスタ414のゲートに接続されている。

【0051】

図4(B)では駆動用トランジスタ413および電流制御用トランジスタ414をpチャネル型トランジスタとし、駆動用トランジスタ413のドレインと発光素子411の陽極とを接続する。逆に駆動用トランジスタ413および電流制御用トランジスタ414をnチャネル型トランジスタとするならば、駆動用トランジスタ413のソースと発光素子411の陰極とを接続する。この場合、発光素子411の陰極が画素電極、陽極が対向電極となる。

40

【0052】

図4(B)に示す画素は、その動作を書き込み期間、保持期間、消去期間とに分けて説明することができる。書き込み期間と保持期間におけるスイッチング用トランジスタ412、駆動用トランジスタ413及び電流制御用トランジスタ414の動作については、図

50

4 ( A ) の場合と同様である。

【 0 0 5 3 】

消去期間では、第 2 走査線 G b j ( j = 1 ~ y ) が選択されて消去用トランジスタ 4 1 6 がオンになり、第 1 の電源線 V 1 ~ V x の電位が消去用トランジスタ 4 1 6 を介して電流制御用トランジスタ 4 1 4 のゲートに与えられる。よって、電流制御用トランジスタ 4 1 4 がオフになるため、発光素子 4 1 1 に強制的に電流が供給されない状態を作り出すことができる。

【 実施例 1 】

【 0 0 5 4 】

本実施例では、本発明の表示装置に用いる発光素子の構成の一例について説明する。

10

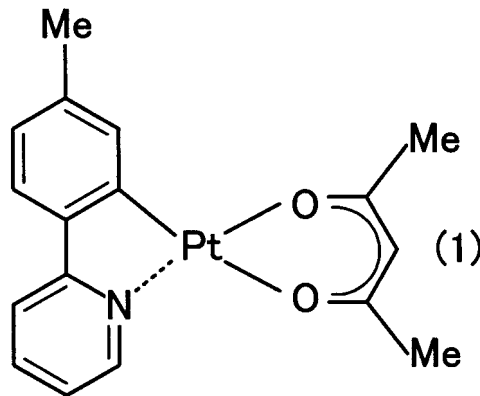
【 0 0 5 5 】

図 5 ( A ) に、本発明の発光装置が有する発光素子の断面構造を、模式的に示す。素子の構成としては、透明導電膜である I T O で形成された陽極 5 0 1 上に、ホール注入層 5 0 2 として銅フタロシアニン ( C u P c ) 、第 1 発光層 5 0 3 として 4 , 4 ' - ビス [ N - ( 1 - ナフチル ) - N - フェニル - アミノ ] - ビフェニル ( 略称 - N P D ) 、第 2 発光層 5 0 4 としてゲスト材料である 4 , 4 ' - N , N ' - ジカルバゾリル - ビフェニル ( 略称 C B P ) 、ホスト材料である P t ( p p y ) a c a c 、電子輸送層 5 0 5 として B C P 、電子注入層 5 0 6 として C a F <sub>2</sub> 、 A l からなる陰極 5 0 7 が順に積層されている。なお、P t ( p p y ) a c a c は以下の構造式 1 で表される。

【 0 0 5 6 】

20

【 化 1 】



30

【 0 0 5 7 】

本発明では、陰極 5 0 7 が光を透過する程度の薄い膜厚、具体的には 2 0 n m 程度の膜厚とすることで、両面発光を実現することができる。

【 0 0 5 8 】

図 5 ( A ) に示す発光素子の第 2 発光層 5 0 4 は、ホスト材料である P t ( p p y ) a c a c に燐光材料である C B P がゲスト材料として 1 0 w t % 以上の濃度で分散されており、燐光材料からの燐光発光と燐光材料のエキシマー状態からの発光とを共に発する。具体的に燐光材料は、5 0 0 n m 以上 7 0 0 n m 以下の領域に 2 つ以上のピークを有する発光を示し、かつ、前記 2 つ以上のピークのいずれかがエキシマー発光であることが好ましい。そして第 1 発光層 5 0 3 は、発光スペクトルの最大ピークが 4 0 0 n m 以上 5 0 0 n m 以下の領域に位置する青色発光を呈し、該青色発光が第 2 発光層からの発光と混ざること、色の純度がより 0 に近い白色光を得ることができる。また、ドーピング材料を一種類しか用いていないため、電流密度を変化させたときや、あるいは連続駆動した場合においても、発光スペクトルの形状が変化したりせず、安定な白色光を供給できる。なお第一発光層は、発光スペクトルの最大ピークが 4 0 0 n m 以上 5 0 0 n m 以下の領域に位置する、青色発光を呈するゲスト材料をホスト材料に分散させた構成でもよい。

40

【 0 0 5 9 】

50

次に図 5 ( B ) に、本発明の発光装置が有する発光素子の、図 5 ( A ) とは異なる断面構造を、模式的に示す。素子の構成としては、透明導電膜である I T O で形成された陽極 5 1 1 上に、ホール注入層 5 1 2 としてポリチオフェン、ホール輸送層 5 1 3 として N , N ' - ビス ( 3 - メチルフェニル ) - N , N ' - ジフェニル - 1 , 1 ' - ビフェニル - 4 , 4 ' - ジアミン ( 略称 T P D ) 、第 1 発光層 5 1 4 としてゲスト材料であるルブレノ、ホスト材料である T P D 、第 2 発光層 5 1 5 としてゲスト材料であるクマリン 6 、ホスト材料である A l q<sub>3</sub>、A l からなる陰極 5 1 6 が順に積層されている。

【 0 0 6 0 】

図 5 ( B ) においても、陰極 5 1 6 が光を透過する程度の薄い膜厚、具体的には 2 0 n m 程度の膜厚とすることで、白色の両面発光を実現することができる。

10

【 0 0 6 1 】

次に図 5 ( C ) に、本発明の発光装置が有する発光素子の、図 5 ( A ) とは異なる断面構造を、模式的に示す。素子の構成としては、透明導電膜である I T O で形成された陽極 5 2 1 上に、ホール注入層 5 2 2 として H I M 3 4 、ホール輸送層 5 2 3 としてテトラアリルベンジジン誘導体、第 1 発光層 5 2 4 としてゲスト材料であるナフタセン誘導体、ホスト材料であるテトラアリルベンジジン誘導体及びフェニルアントラセン誘導体、第 2 発光層 5 2 5 としてゲスト材料であるスチリルアミン誘導体、ホスト材料であるテトラアリルベンジジン誘導体及びフェニルアントラセン誘導体、電子輸送層 5 2 6 としてフェニルアントラセン誘導体、電子注入層 5 2 7 として A l q<sub>3</sub>、第 1 陰極 5 2 8 として C s I 、第 2 陰極 5 2 9 として M g A g が順に積層されている。

20

【 0 0 6 2 】

図 5 ( C ) においても、第 1 陰極 5 2 8 、第 2 陰極 5 2 9 のトータルの膜厚が光を透過する程度の薄さ、具体的には 2 0 n m 程度の膜厚とすることで、白色の両面発光を実現することができる。

【 0 0 6 3 】

なお本実施例における発光素子の積層構造は、図 5 に示した構成に限定されない。なお陰極側から光を得るためには、膜厚を薄くする方法の他に、L i を添加することで仕事関数が小さくなった I T O を用いる方法もある。本発明で用いる発光素子は、陽極側と陰極側の両方から光が発せられる構成であれば良い。

【 実施例 2 】

30

【 0 0 6 4 】

本実施例では、実施の形態 1 に示した本発明の発光装置の、画素の 1 実施例について説明する。

【 0 0 6 5 】

図 6 ( A ) に、本実施例の画素の回路図を示す。図 6 ( A ) において、6 0 1 はスイッチング用トランジスタである。スイッチング用トランジスタ 6 0 1 のゲートは、走査線 G<sub>j</sub> ( j = 1 ~ y ) に接続されている。スイッチング用トランジスタ 6 0 1 のソースとドレインは、一方が信号線 S<sub>i</sub> ( i = 1 ~ x ) に、もう一方が駆動用トランジスタ 6 0 2 のゲートに接続されている。駆動用トランジスタ 6 0 2 のソースとドレインは、一方が電源線 V<sub>i</sub> ( i = 1 ~ x ) に接続され、もう一方は発光素子 6 0 3 の画素電極に接続される。

40

【 0 0 6 6 】

発光素子 6 0 3 は陽極と陰極と、陽極と陰極との間に設けられた電界発光層とからなる。陽極が駆動用トランジスタ 6 0 2 のソースまたはドレインと接続している場合、陽極が画素電極、陰極が対向電極となる。逆に陰極が駆動用トランジスタ 6 0 2 のソースまたはドレインと接続している場合、陰極が画素電極、陽極が対向電極となる。なお、駆動用トランジスタ 6 0 2 のソースまたはドレインが発光素子 6 0 3 の陽極に接続されている場合、駆動用トランジスタ 6 0 2 は p チャネル型トランジスタであることが望ましい。また、駆動用トランジスタ 6 0 2 のソースまたはドレインが発光素子 6 0 3 の陰極と接続されている場合、駆動用トランジスタ 6 0 2 は n チャネル型トランジスタであることが望ましい。

50

## 【0067】

発光素子603の対向電極と、電源線Viには、それぞれ電源から電圧が与えられている。そして対向電極と電源線の電圧差は、駆動用トランジスタがオンになったときに発光素子に順方向バイアスの電圧が印加されるような値に保たれている。

## 【0068】

容量素子604が有する2つの電極は、一方は電源線Viに接続されており、もう一方は駆動用トランジスタ602のゲートに接続されている。容量素子604はスイッチング用トランジスタ601が非選択状態（オフ状態）にある時、駆動用トランジスタ602のゲート電圧を保持するために設けられている。なお図6（A）では容量素子604を設ける構成を示したが、本発明はこの構成に限定されず、容量素子604を設けない構成にし

10

## 【0069】

走査線Gjの電位によりスイッチング用トランジスタ601がオンになると、信号線Siに入力されたビデオ信号の電位が駆動用トランジスタ602のゲートに与えられる。この入力されたビデオ信号の電位に従って、駆動用トランジスタ602のゲート電圧（ゲートとソース間の電圧差）が定まる。そして、該ゲート電圧によって流れる駆動用トランジスタ602のドレイン電流は、発光素子603に供給され、発光素子603は供給された電流によって発光する。

## 【0070】

次に、図6（A）とは異なる画素の構成を図6（B）に示す。図6（B）において、611はスイッチング用トランジスタである。スイッチング用トランジスタ611のゲートは、第1走査線Gaj（j = 1 ~ y）に接続されている。スイッチング用トランジスタ611のソースとドレインは、一方が信号線Si（i = 1 ~ x）に、もう一方が駆動用トランジスタ612のゲートに接続されている。消去用トランジスタ614のゲートは、第2走査線Gbaj（j = 1 ~ y）に接続されている。消去用トランジスタ614のソースとドレインは、一方が電源線Vi（i = 1 ~ x）に、もう一方が駆動用トランジスタ612のゲートに接続されている。駆動用トランジスタ612のソースとドレインは、一方は電源線Viに、もう一方は発光素子613が有する画素電極に接続されている。

20

## 【0071】

発光素子613は陽極と、陰極と、陽極と陰極との間に設けられた電界発光層とからなる。陽極が駆動用トランジスタ612のソースまたはドレインと接続している場合、陽極が画素電極、陰極が対向電極となる。逆に陰極が駆動用トランジスタ612のソースまたはドレインと接続している場合、陰極が画素電極、陽極が対向電極となる。陽極が画素電極の場合、駆動用トランジスタ612はpチャネル型トランジスタであることが望ましい。また、陰極が画素電極の場合、駆動用トランジスタ612はnチャネル型トランジスタであることが望ましい。発光素子613の対向電極と電源線Viには、それぞれ電源から電圧が与えられている。そして対向電極と電源線の電圧差は、駆動用トランジスタがオンになったときに発光素子に順方向バイアスの電圧が印加されるような値に保たれている。

30

## 【0072】

容量素子615が有する2つの電極は、一方は電源線Viに接続されており、もう一方は駆動用トランジスタ612のゲートに接続されている。容量素子615はスイッチング用トランジスタ611が非選択状態（オフ状態）にある時、駆動用トランジスタ612のゲート電圧を保持するために設けられている。なお図6（B）では容量素子615を設ける構成を示したが、本発明はこの構成に限定されず、容量素子615を設けない構成にしても良い。

40

## 【0073】

第1走査線Gajの電位によりスイッチング用トランジスタ611がオンになると、信号線Siに入力されたビデオ信号の電位が駆動用トランジスタ612のゲートに与えられる。この入力されたビデオ信号の電位に従って、駆動用トランジスタ612のゲート電圧（ゲートとソース間の電圧差）が定まる。そして、該ゲート電圧によって流れる駆動用ト

50

ランジスタ 6 1 2 のドレイン電流は、発光素子 6 1 3 に供給され、発光素子 6 1 3 は供給された電流によって発光する。

【 0 0 7 4 】

さらに、第 2 走査線 G b j の電位により消去用トランジスタ 6 1 4 がオンになると、電源線 V i の電位が駆動用トランジスタ 6 1 2 のゲートとソースの両方に与えられ、よって駆動用トランジスタ 6 1 2 がオフし、発光素子 6 1 3 の発光が強制的に終了する。

【 0 0 7 5 】

なお図 6 に示した画素を用いた場合、ビデオ信号はアナログでもデジタルでも良い。デジタルの場合、発光素子の発光する期間（発光期間）を制御することで、階調を表示することが可能である。ただし、図 5（A）に示した発光素子は、電流密度を変化させた場合においても、発光スペクトルの形状が変化したりせず、安定な白色光を供給できるので、アナログ駆動に有利であるといえる。

【 0 0 7 6 】

なお本実施例で示した構成は、本発明の発光装置の一例であり、本発明はこの構成に限定されない。また、図 6 では、ビデオ信号を電圧で入力するタイプであるが、ビデオ信号を電流で入力するタイプの発光装置にも用いることが可能である。

【実施例 3】

【 0 0 7 7 】

図 7 を用いて、本発明の発光装置の、画素の断面構造について説明する。図 7 では、基板 6 0 0 0 上にトランジスタ 6 0 0 1 が形成されている。トランジスタ 6 0 0 1 は第 1 の層間絶縁膜 6 0 0 2 で覆われており、第 1 の層間絶縁膜 6 0 0 2 上には樹脂等で形成されたカラーフィルタ 6 0 0 3 と、コンタクトホールを介してトランジスタ 6 0 0 1 と電氣的に接続されている配線 6 0 0 4 が形成されている。

【 0 0 7 8 】

そしてカラーフィルタ 6 0 0 3 及び配線 6 0 0 4 を覆うように、第 1 の層間絶縁膜 6 0 0 2 上に、第 2 の層間絶縁膜 6 0 0 5 が形成されている。なお、第 1 の層間絶縁膜 6 0 0 2 または第 2 の層間絶縁膜 6 0 0 5 は、プラズマ C V D 法またはスパッタ法を用い、酸化珪素、窒化珪素または酸化窒化珪素膜を単層でまたは積層して用いることができる。また酸素よりも窒素のモル比率が高い酸化窒化珪素膜上に、窒素よりも酸素のモル比率が高い酸化窒化珪素膜を積層した膜を第 1 の層間絶縁膜 6 0 0 2 または第 2 の層間絶縁膜 6 0 0 5 として用いても良い。或いは第 1 の層間絶縁膜 6 0 0 2 または第 2 の層間絶縁膜 6 0 0 5 として、有機樹脂膜を用いても良いし、シロキサン系材料を出発材料として形成された Si - O - Si 結合を含む絶縁膜（以下、シロキサン系絶縁膜と呼ぶ）等を用いても良い。シロキサン系絶縁膜は、置換基に水素の他、フッ素、アルキル基、または芳香族炭化水素のうち少なくとも 1 種を有していても良い。

【 0 0 7 9 】

第 2 の層間絶縁膜 6 0 0 5 上には、コンタクトホールを介して配線 6 0 0 4 に電氣的に接続されている配線 6 0 0 6 と、該配線 6 0 0 6 と電氣的に接続されている陽極 6 0 0 7 が形成されている。陽極 6 0 0 7 は、第 2 の層間絶縁膜 6 0 0 5 を間に挟んで、カラーフィルタ 6 0 0 3 と重なる位置に形成する。

【 0 0 8 0 】

また第 2 の層間絶縁膜 6 0 0 5 上には隔壁として用いる有機樹脂膜 6 0 0 8 が形成されている。有機樹脂膜 6 0 0 8 は開口部を有しており、該開口部において陽極 6 0 0 7 と電界発光層 6 0 0 9 と陰極 6 0 1 0 が重なり合うことで発光素子 6 0 1 1 が形成されている。電界発光層 6 0 0 9 は、発光層単独かもしくは発光層を含む複数の層が積層された構成を有している。なお、有機樹脂膜 6 0 0 8 及び陰極 6 0 1 0 上に、保護膜を成膜しても良い。この場合、保護膜は水分や酸素などの発光素子の劣化を促進させる原因となる物質を、他の絶縁膜と比較して透過させにくい膜を用いる。代表的には、例えば DLC 膜、窒化炭素膜、RF スパッタ法で形成された窒化珪素膜等を用いるのが望ましい。また上述した水分や酸素などの物質を透過させにくい膜と、該膜に比べて水分や酸素などの物質を透過

10

20

30

40

50

させやすい膜とを積層させて、保護膜として用いることも可能である。

【0081】

また有機樹脂膜6008は、電界発光層6009が成膜される前に、吸着した水分や酸素等を除去するために真空雰囲気下で加熱しておく。具体的には、100～200、0.5～1時間程度、真空雰囲気下で加熱処理を行なう。望ましくは $3 \times 10^{-7}$  Torr以下とし、可能であるならば $3 \times 10^{-8}$  Torr以下とするのが最も望ましい。そして、有機樹脂膜に真空雰囲気下で加熱処理を施した後に電界発光層を成膜する場合、成膜直前まで真空雰囲気下に保つことで、信頼性をより高めることができる。

【0082】

また有機樹脂膜6008の開口部における端部は、有機樹脂膜6008上に一部重なって形成されている電界発光層6009に、該端部において穴があかないように、丸みを帯びさせることが望ましい。具体的には、開口部における有機樹脂膜の断面が描いている曲線の曲率半径が、0.2～2 μm程度であることが望ましい。

【0083】

上記構成により、後に形成される電界発光層や陰極のカバレッジを良好とすることができ、陽極6007と陰極6010が電界発光層6009に形成された穴においてショートするのを防ぐことができる。また電界発光層6009の応力を緩和させることで、発光領域が減少するシュリンクとよばれる不良を低減させることができ、信頼性を高めることができる。

【0084】

なお図7では、有機樹脂膜6008として、ポジ型の感光性のアクリル樹脂を用いた例を示している。感光性の有機樹脂には、光、電子、イオンなどのエネルギー線が露光された箇所が除去されるポジ型と、露光された箇所が残るネガ型とがある。本発明ではネガ型の有機樹脂膜を用いても良い。また感光性のポリイミドを用いて有機樹脂膜6008を形成しても良い。ネガ型のアクリルを用いて有機樹脂膜6008を形成した場合、開口部における端部が、S字状の断面形状となる。このとき開口部の上端部及び下端部における曲率半径は、0.2～2 μmとすることが望ましい。

【0085】

陽極6007は透明導電膜を用いることができる。ITOの他、酸化インジウムに2～20%の酸化亜鉛(ZnO)を混合した透明導電膜、ITO及び酸化珪素を含む酸化インジウムスズなどを用いても良い。図7では陽極6007としITOを用いている。陽極6007は、その表面が平坦化されるように、CMP法、ポリビニルアルコール系の多孔質体を用いた拭淨で研磨しても良い。またCMP法を用いた研磨後に、陽極6007の表面に紫外線照射、酸素プラズマ処理などを行ってもよい。

【0086】

また陰極6010は、光が透過する程度の膜厚とし、仕事関数の小さい導電膜であれば公知の他の材料を用いる。例えば、Ca、Al、CaF、MgAg、AlLi等が望ましい。なお陰極側から光を得るためには、膜厚を薄くする方法の他に、Liを添加することで仕事関数が小さくなったITOを用いる方法もある。本発明で用いる発光素子は、陽極側と陰極側の両方から光が発せられる構成であれば良い。

【0087】

なお、実際には図7まで完成したら、さらに外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム(ラミネートフィルム、紫外線硬化樹脂フィルム等)や透光性のカバー材6012でパッケージング(封入)することが好ましい。その際、カバー材の内部を不活性雰囲気にしたり、内部に吸湿性材料(例えば酸化バリウム)を配置したりするとOLEDの信頼性が向上する。そして本発明では、カバー材6012にカラーフィルタ6013を設ける。

【0088】

なお、本発明は上述した作製方法に限定されず、公知の方法を用いて作製することが可能である。

10

20

30

40

50

## 【実施例 4】

## 【0089】

本実施例では、本発明の発光装置の構成について説明する。図8(A)に本実施例の発光装置のブロック図を示す。図8(A)に示す発光装置は、発光素子を備えた画素を複数有する画素部801と、各画素を選択する走査線駆動回路802と、選択された画素へのビデオ信号の入力を制御する信号線駆動回路803とを有する。

## 【0090】

図8(A)において信号線駆動回路803は、シフトレジスタ804、レベルシフタ805と、バッファ806とを有している。シフトレジスタ804には、クロック信号(CLK)、スタートパルス信号(SP)、切り替え信号(L/R)が入力されている。クロック信号(CLK)とスタートパルス信号(SP)が入力されると、シフトレジスタ804においてタイミング信号が生成され、レベルシフタ805に入力される。また切り替え信号(L/R)によって、タイミング信号のパルスの出現する順序が切り替わる。

## 【0091】

タイミング信号は、レベルシフタ805においてそのパルスの高さが調整され、バッファ806に入力される。バッファ806では、入力されたタイミング信号のパルスに同期して、ビデオ信号(video signal)をサンプリングし、信号線を介して画素部801に入力する。

## 【0092】

次に、走査線駆動回路802の構成について説明する。走査線駆動回路802は、シフトレジスタ807、バッファ808を有している。また場合によってはレベルシフタを有していても良い。走査線駆動回路802において、シフトレジスタ807にクロックCLK及びスタートパルス信号SPが入力されることによって、選択信号が生成される。生成された選択信号はバッファ808において緩衝増幅され、対応する走査線に供給される。走査線には、1ライン分の画素のトランジスタのゲートが接続されている。そして、1ライン分の画素のトランジスタを一斉にONにしなければならないので、バッファ808は大きな電流を流すことが可能なものが用いられる。

## 【0093】

なお、シフトレジスタ804、806の代わりに、例えばデコーダ回路のような信号線の選択ができる別の回路を用いても良い。

## 【0094】

本発明の発光装置を駆動する信号線駆動回路は、本実施例で示す構成に限定されない。

## 【実施例 5】

## 【0095】

本実施例では、本発明の発光装置の構成について説明する。図8(B)に本実施例の発光装置のブロック図を示す。図8(B)に示す発光装置は、発光素子を備えた画素を複数有する画素部811と、各画素を選択する走査線駆動回路812と、選択された画素へのビデオ信号の入力を制御する信号線駆動回路813とを有する。

## 【0096】

図8(B)において信号線駆動回路813は、シフトレジスタ814、ラッチA815、ラッチB816を有している。シフトレジスタ814には、クロック信号(CLK)、スタートパルス信号(SP)、切り替え信号(L/R)が入力されている。クロック信号(CLK)とスタートパルス信号(SP)が入力されると、シフトレジスタ814においてタイミング信号が生成される。また切り替え信号(L/R)によって、タイミング信号のパルスの出現する順序が切り替わる。生成したタイミング信号は、一段目のラッチA815に順に入力される。ラッチA815にタイミング信号が入力されると、該タイミング信号のパルスに同期して、ビデオ信号が順にラッチA815に書き込まれ、保持される。なお、本実施例ではラッチA815に順にビデオ信号を書き込んでいるが、本発明はこの構成に限定されない。複数のステージのラッチA815をいくつかのグループに分け、グループごとに並行してビデオ信号を入力する、いわゆる分割駆動を行っても良い。なおこ



のときのグループの数を分割数と呼ぶ。例えば4つのステージごとにラッチをグループに分けた場合、4分割で分割駆動と言う。

【0097】

ラッチA815の全てのステージのラッチへの、ビデオ信号の書き込みが一通り終了するまでの時間を、ライン期間と呼ぶ。実際には、上記ライン期間に水平帰線期間が加えられた期間をライン期間に含むことがある。

【0098】

1ライン期間が終了すると、2段目のラッチB816にラッチ信号(Latch Signal)が供給され、該ラッチ信号に同期してラッチA815に保持されているビデオ信号が、ラッチB816に一齐に書き込まれ、保持される。ビデオ信号をラッチB816に送出し終えたラッチA815には、再びシフトレジスタ814からのタイミング信号に同期して、次のビデオ信号の書き込みが順次行われる。この2順目の1ライン期間中には、ラッチB816に書き込まれ、保持されているビデオ信号が、信号線を介して画素部811に入力される。

【0099】

なお、シフトレジスタ814の代わりに、例えばデコーダ回路のような信号線の選択ができる別の回路を用いても良い。

【0100】

本発明の発光装置を駆動する信号線駆動回路は、本実施例に示す構成に限定されない。

【実施例6】

【0101】

次に、一方の面から他方の面へ表示を切り替える際の、走査方向とビデオ信号の切り替えについて説明する。

【0102】

一般的に、複数の画素がマトリックス状に配置された発光パネルでは、画素が1行ずつ選択されて、ビデオ信号が入力される。選択された1行の画素に順にビデオ信号を入力する駆動方法を、点順次駆動と呼ぶ。また、1行の画素の全てに同時にビデオ信号を入力する駆動方法を、線順次駆動と呼ぶ。いずれの駆動方法においても、各画素に入力されるビデオ信号は、必ず該画素に対応した画像情報を有している。

【0103】

図9(A)に、発光パネルにマトリックス状に設けられた複数の画素と、各画素に入力される画像情報(D1~D35)を示す。そして、図9(A)に示す発光パネルは点順次駆動をしているものと仮定し、走査線の走査方向を行走査方向として実線の矢印で、ビデオ信号が入力される画素の順番を列走査方向として破線の矢印で示す。

【0104】

そして、図9(A)に示す発光パネルを反対側の面から見た様子を、図9(B)に示す。図9(A)では列走査方向が右から左へ向かっているのに対し、反対側の面では図9(B)に示すように、列走査方向が左から右へと反対の方向に向かっている。よって、1行の画素においてビデオ信号の入力される順番が逆になる。

【0105】

従って、表示する画面を切り替える際には、列走査方向を反対に切り替えるか、または列走査方向に合わせてビデオ信号が有する画像情報を左右反転するように変更するか、いずれかの手段を講ずる必要がある。

【0106】

なお、画像情報を左右反転するように切り替える場合、駆動回路の構成を単純にすることができる。また、列走査方向を反対に切り替える場合は、発光パネルの走査方向に合わせてビデオ信号を処理するコントローラの構成をより単純にすることができ、また駆動の際のコントローラの負担をより軽減させることができる。

【0107】

なお、例えば発光パネルの反対側の面に画像を表示するために、発光パネルを行走査方

10

20

30

40

50

向において反転させたとする。このとき、反対側の面では図 9 ( C ) に示すように、行走査方向が図 9 ( A ) と反対の方向に向かっている。よって、1 行の画素においてビデオ信号が入力される順番が逆になる。この場合も図 9 ( B ) の場合と同様に、行走査方向を反対に切り替えるか、行走査方向に合わせてビデオ信号が有する画像情報を上下に反転するように変更するか、いずれかの手段を講ずる必要がある。

【 0 1 0 8 】

なお本実施の形態では点順次駆動の場合について説明したが、線順次駆動の場合も同様に、画面の切り替えの際に、走査方向を切り替えたり、またはビデオ信号が有する画像情報を左右または上下に反転させたりすれば良い。

【 実施例 7 】

【 0 1 0 9 】

本実施例では、走査方向を切り替える機能を有する信号線駆動回路と走査線駆動回路の具体的な構成について説明する。

【 0 1 1 0 】

図 1 0 に、本実施例の信号線駆動回路の回路図を示す。図 1 0 に示す信号線駆動回路はアナログのビデオ信号に対応している。図 1 0 において 1 2 0 1 はシフトレジスタであり、クロック信号 C K と、クロック信号 C K を反転させた反転クロック信号 C K b と、スタートパルス信号 S P によって、ビデオ信号をサンプリングするタイミングを決めるタイミング信号を生成している。

【 0 1 1 1 】

またシフトレジスタ 1 2 0 1 には、複数のフリップフロップ 1 2 1 0 と、各フリップフロップ 1 2 1 0 に 2 つずつ対応している複数のトランスミッションゲート 1 2 1 1、1 2 1 2 が設けられている。トランスミッションゲート 1 2 1 1、1 2 1 2 は、切り替え信号 L / R によってそのスイッチングが制御され、一方がオンのときに他方はオフとなる。

【 0 1 1 2 】

トランスミッションゲート 1 2 1 1 がオンのとき、スタートパルス信号は最も左側のフリップフロップ 1 2 1 0 に与えられるので、右シフト型のシフトレジスタとして機能する。逆にトランスミッションゲート 1 2 1 2 がオンのとき、スタートパルス信号は最も右側のフリップフロップ 1 2 1 0 に与えられるので、左シフト型のシフトレジスタとして機能する。

【 0 1 1 3 】

シフトレジスタ 1 2 0 1 で生成されたタイミング信号は複数のインバータ 1 2 0 2 によって緩衝増幅され、トランスミッションゲート 1 2 0 3 に送られる。なお図 1 0 では、シフトレジスタの出力の 1 つについてのみ、後段の回路（ここではインバータ 1 2 0 2、トランスミッションゲート 1 2 0 3）を示しているが、実際には他の出力に対応する後段の回路が複数設けられている。

【 0 1 1 4 】

トランスミッションゲート 1 2 0 3 は緩衝増幅されたタイミング信号によってスイッチングが制御される。そして、トランスミッションゲート 1 2 0 3 がオンのときにビデオ信号がサンプリングされて、画素部の各画素に供給される。シフトレジスタ 1 2 0 1 が右シフト型として機能している場合は、列走査方向は左から右に向かっており、シフトレジスタ 1 2 0 1 が左シフト型として機能している場合は、列走査方向は右から左に向かっている。

【 0 1 1 5 】

次に図 1 1 に、本実施例の信号線駆動回路の回路図を示す。図 1 1 に示す信号線駆動回路はデジタルのビデオ信号に対応している。図 1 1 において 1 3 0 1 はシフトレジスタであり、図 1 0 に示したシフトレジスタ 1 2 0 1 と同じ構成を有しており、走査方向の切り替えが、切り替え信号 L / R によって制御されている。

【 0 1 1 6 】

シフトレジスタ 1 3 0 1 において生成されたタイミング信号は、インバータ 1 3 0 2 に

10

20

30

40

50

において緩衝増幅された後、ラッチ 1303 に入力される。なお図 11 では、シフトレジスタ 1301 の出力の 1 つについてのみ、後段の回路（ここではインバータ 1302、ラッチ 1303、ラッチ 1304）を示しているが、実際には他の出力に対応する後段の回路が複数設けられている。

【0117】

ラッチ 1303 はタイミング信号に従ってビデオ信号をラッチする。図 11 ではラッチ 1303 を 1 つだけ示しているが、実際にはラッチ 1303 は複数設けられており、ビデオ信号のラッチはタイミング信号に従って順に行なわれる。そしてこのラッチの順番は切り替え信号 L/R によって、左から右のラッチ 1303 へ、または右から左のラッチ 1303 へ方向を切り替えることができる。

10

【0118】

全てのラッチ 1303 においてビデオ信号がラッチされたら、ラッチ信号 LAT とその反転信号 LATb に従って、ラッチ 1303 に保持されたビデオ信号が一斉に後段のラッチ 1304 に送出され、ラッチされる。そしてラッチ 1304 にラッチされているビデオ信号が、対応する画素に供給される。

【0119】

次に図 12 に、本実施例の走査線駆動回路の回路図を示す。図 12 において 1401 はシフトレジスタであり、図 10 に示したシフトレジスタ 1201 と同じ構成を有しており、走査方向の切り替えが、切り替え信号 L/R によって制御されている。ただしシフトレジスタ 1401 において生成されたタイミング信号は、各行の画素を選択するために用いられる。

20

【0120】

シフトレジスタ 1401 において生成されたタイミング信号は、インバータ 1402 において緩衝増幅された後、画素に入力される。なお図 12 では、シフトレジスタ 1401 の出力の 1 つについてのみ、後段の回路（ここではインバータ 1402）を示しているが、実際には他の出力に対応する後段の回路が複数設けられている。

【0121】

なお、本実施例で示す駆動回路は本発明の発光装置に用いることができる駆動回路の一実施例であり、本発明はこれに限定されない。

【実施例 8】

30

【0122】

図 13 (A) に、本発明の電子機器の 1 つである携帯電話の構成を示す。図 13 (A) に示す携帯電話のモジュールは、プリント配線基板 930 に、コントローラ 901、CPU 902、メモリ 911、電源回路 903、音声処理回路 929 及び送受信回路 904 や、その他、抵抗、パッファ、容量素子等の素子が実装されている。また、発光パネル 900 が FPC 908 によってプリント配線基板 930 に実装されている。発光パネル 900 には、発光素子が各画素に設けられた画素部 905 と、前記画素部 905 が有する画素を選択する走査線駆動回路 906 と、選択された画素にビデオ信号を供給する信号線駆動回路 907 とが設けられている。

【0123】

40

プリント配線基板 930 への電源電圧及びキーボードなどから入力された各種信号は、複数の入力端子が配置されたプリント配線基板用のインターフェース (I/F) 909 を介して供給される。また、アンテナとの間の信号の送受信を行なうためのアンテナ用ポート 910 が、プリント配線基板 930 に設けられている。

【0124】

なお、本実施例では発光パネル 900 にプリント配線基板 930 が FPC 908 を用いて実装されているが、必ずしもこの構成に限定されない。COG (Chip on Glass) 方式を用い、コントローラ 901、音声処理回路 929、メモリ 911、CPU 902 または電源回路 903 を発光パネル 900 に直接実装させるようにしても良い。

【0125】

50

また、プリント配線基板 930 において、引きまわしの配線間に形成される容量や配線自体が有する抵抗等によって、電源電圧や信号にノイズがのったり、信号の立ち上がりが鈍ったりすることがある。そこで、プリント配線基板 930 に容量素子、バッファ等の各種素子を設けることで、電源電圧や信号にノイズがのったり、信号の立ち上がりが鈍ったりするのを防ぐことができる。

【0126】

図13(B)に、図13(A)に示したモジュールのブロック図を示す。

【0127】

本実施例では、メモリ 911 として V R A M 932、D R A M 925、フラッシュメモリ 926 などが含まれている。V R A M 932 には発光パネル 900 に表示する画像のデータが、D R A M 925 には画像データまたは音声データが、フラッシュメモリ 926 には各種プログラムが記憶されている。

10

【0128】

電源回路 903 では、発光パネル 900、コントローラ 901、C P U 902、音声処理回路 929、メモリ 911、送受信回路 904 に与える電源電圧が生成される。また発光パネル 900 の仕様によっては、電源回路 903 に電流源が備えられている場合もある。

【0129】

C P U 902 は、制御信号生成回路 920、デコーダ 921、レジスタ 922、演算回路 923、R A M 924、C P U 用のインターフェース 935 などを有している。インターフェース 935 を介して C P U 902 に入力された各種信号は、一旦レジスタ 922 に保持された後、演算回路 923、デコーダ 921 などに入力される。演算回路 923 では、入力された信号に基づき演算を行ない、各種命令を送る場所を指定する。一方デコーダ 921 に入力された信号はデコードされ、制御信号生成回路 920 に入力される。制御信号生成回路 920 は入力された信号に基づき、各種命令を含む信号を生成し、演算回路 923 において指定された場所、具体的にはメモリ 911、送受信回路 904、音声処理回路 929、コントローラ 901 などに送る。

20

【0130】

メモリ 911、送受信回路 904、音声処理回路 929、コントローラ 901 は、それぞれ受けた命令に従って動作する。以下その動作について簡単に説明する。

30

【0131】

キーボード 931 から入力された信号は、インターフェース 909 を介してプリント配線基板 930 に実装された C P U 902 に送られる。制御信号生成回路 920 は、キーボード 931 から送られてきた信号に従い、V R A M 932 に格納してある画像データを所定のフォーマットに変換し、コントローラ 901 に送付する。

【0132】

コントローラ 901 は、発光パネル 900 の仕様に合わせて C P U 902 から送られてきた画像データを含む信号にデータ処理を施し、発光パネル 900 に供給する。またコントローラ 901 は、電源回路 903 から入力された電源電圧や C P U から入力された各種信号をもとに、H s y n c 信号、V s y n c 信号、クロック信号 C L K、交流電圧 ( A C C o n t )、切り替え信号 L / R を生成し、発光パネル 900 に供給する。

40

【0133】

送受信回路 904 では、アンテナ 933 において電波として送受信される信号が処理されており、具体的にはアイソレータ、バンドパスフィルタ、V C O ( V o l t a g e C o n t r o l l e d O s c i l l a t o r )、L P F ( L o w P a s s F i l t e r )、カプラ、バランなどの高周波回路を含んでいる。送受信回路 904 において送受信される信号のうち音声情報を含む信号が、C P U 902 からの命令に従って、音声処理回路 929 に送られる。

【0134】

C P U 902 の命令に従って送られてきた音声情報を含む信号は、音声処理回路 929 において音声信号に復調され、スピーカ 928 に送られる。またマイク 927 から送ら

50

れてきた音声信号は、音声処理回路 9 2 9 において変調され、CPU 9 0 2 からの命令に従って、送受信回路 9 0 4 に送られる。

【0 1 3 5】

コントローラ 9 0 1、CPU 9 0 2、電源回路 9 0 3、音声処理回路 9 2 9、メモリ 9 1 1 を、本発明のパッケージとして実装することができる。本発明は、アイソレータ、バンドパスフィルタ、VCO (Voltage Controlled Oscillator)、LPF (Low Pass Filter)、カプラ、バランなどの高周波回路以外であれば、どのような回路にも応用することができる。

【実施例 9】

【0 1 3 6】

本実施例では、可撓性を有する基板を用いた本発明の発光装置について説明する。可撓性を有する基板を用いた発光装置は、厚みが薄く軽量であるということに加えて、曲面を有するディスプレイや、ショーウィンドウ等などにも用いることができる。よって、その用途は携帯機器のみに限られず、応用範囲は多岐にわたる。

【0 1 3 7】

図 1 4 に、可撓性を有する基板を用いて形成された発光装置を、湾曲させた様子を示す。基板 5 0 0 1 には、画素部 5 0 0 2、走査線駆動回路 5 0 0 3 及び信号線駆動回路 5 0 0 4 が形成されている。基板 5 0 0 1 には、後の工程における処理温度に耐え得る素材を用いる。

【0 1 3 8】

なお直接基板 5 0 0 1 上に、画素部 5 0 0 2、走査線駆動回路 5 0 0 3 及び信号線駆動回路 5 0 0 4 に用いられる各種半導体素子を形成せずに、一旦、耐熱性を有する基板上に形成してから、別途用意した可撓性を有する基板上に転写しても良い。この場合転写は、基板と半導体素子の間に金属酸化膜を設け、該金属酸化膜を結晶化により脆弱化して半導体素子を剥離し、転写する方法、基板と半導体素子の間に水素を含む非晶質珪素膜を設け、レーザ光の照射またはエッチングにより該非晶質珪素膜を除去することで基板と半導体素子とを剥離し、転写する方法、半導体素子が形成された基板を機械的に削除または溶液やガスによるエッチングで除去することで半導体素子を基板から切り離し、転写する方法等、様々な方法を用いることができる。

【実施例 1 0】

【0 1 3 9】

本発明の発光装置は様々な電子機器に用いることが可能であるが、特に携帯用の電子機器の場合、軽量化、小型化を図りつつ大画面化することで使い勝手が飛躍的に良くなるため、本発明の発光装置を用いることは非常に有用である。図 1 5 に、本発明の電子機器の一例を示す。

【0 1 4 0】

図 1 5 ( A ) は携帯情報端末 ( P D A ) であり、本体 2 1 0 1、筐体 2 1 0 2、表示部 2 1 0 3、操作キー 2 1 0 4、アンテナ 2 1 0 5 等を含む。図 1 5 ( A ) に示すように、表示部 2 1 0 3 には本発明の両面発光の発光装置が用いられており、ヒンジ 2 1 0 6 を軸にして筐体 2 1 0 2 を回転させる事で、表示部 2 1 0 3 の裏側を露出させることができる。また本体 2 1 0 1 の筐体 2 1 0 2 と重なる部分に、別の発光装置を用いた表示部 2 1 0 7 を設けておいても良い。

【0 1 4 1】

図 1 5 ( B ) は携帯電話であり、本体 2 2 0 1、筐体 2 2 0 2、表示部 2 2 0 3、2 2 0 4、音声入力部 2 2 0 5、音声出力部 2 2 0 6、操作キー 2 2 0 7、アンテナ 2 2 0 8 等を含む。図 1 5 ( B ) では、表示部 2 2 0 3、2 2 0 4 に本発明の両面発光の発光装置を用いることができる。

【0 1 4 2】

図 1 5 ( C ) は電子ブックであり、本体 2 3 0 1、筐体 2 3 0 2、表示部 2 3 0 3、操作キー 2 3 0 4 等を含む。またモデムが本体 2 3 0 1 に内蔵されていても良い。表示部 2

10

20

30

40

50

303には本発明の両面発光の発光装置が用いられている。

【0143】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に用いることが可能である。また、本実施例の電子機器は実施例1～9に示したいずれの構成の発光装置を用いても良い。

【図面の簡単な説明】

【0144】

【図1】発光装置の断面構造を示す図。

【図2】偏光板を用いた発光装置の構造を示す図。

【図3】液晶パネルを用いた発光装置の構造を示す図。

10

【図4】発光装置の画素の回路図。

【図5】発光素子の断面構造を示す図。

【図6】発光装置の画素の回路図。

【図7】発光装置の画素の断面構造を示す図。

【図8】発光装置の構成を示すブロック図。

【図9】走査方向の切り替えを示す図。

【図10】信号線駆動回路の回路図。

【図11】信号線駆動回路の回路図。

【図12】走査線駆動回路の回路図。

【図13】携帯電話に備えられた発光装置のモジュールの構成を示す図。

20

【図14】可撓性を有する基板を用いた発光パネルの図。

【図15】本発明の電子機器の図。

【符号の説明】

【0145】

101 発光パネル

102 カラーフィルタ

103 カラーフィルタ

104 偏光板

105 偏光板

111 発光パネル

30

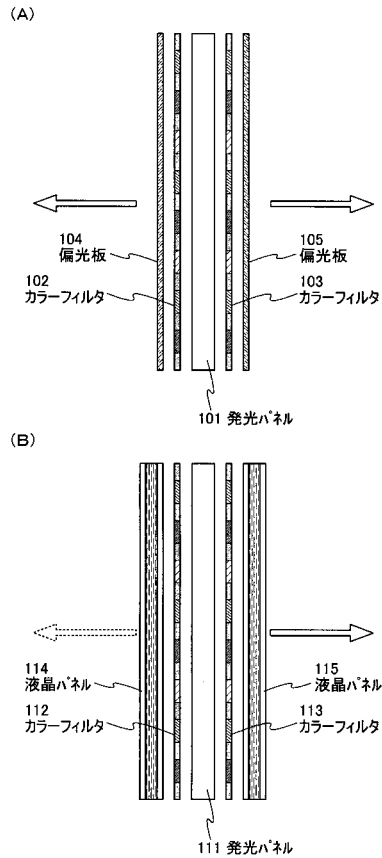
112 カラーフィルタ

113 カラーフィルタ

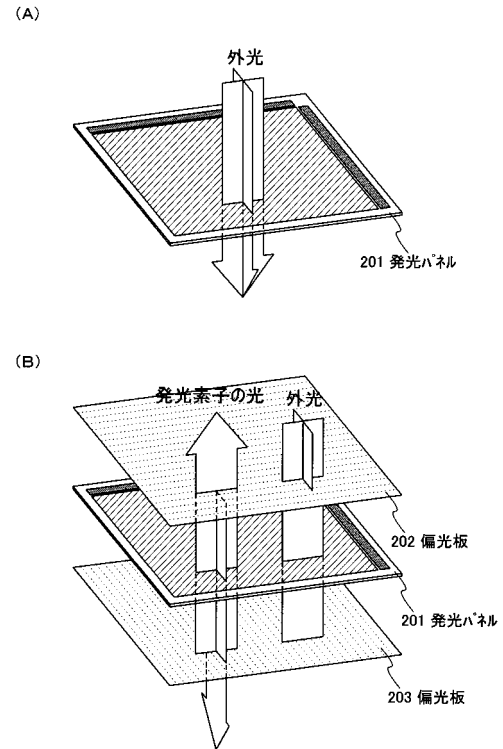
114 液晶パネル

115 液晶パネル

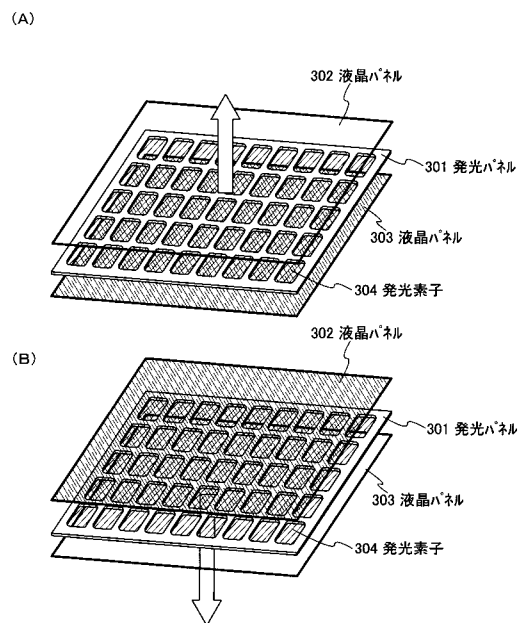
【図 1】



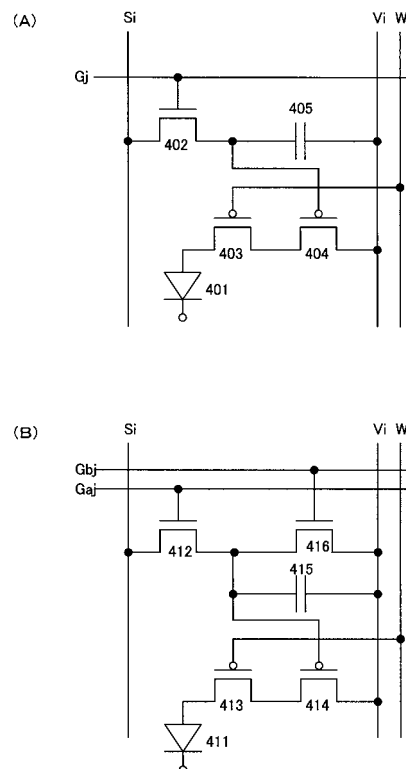
【図 2】



【図 3】

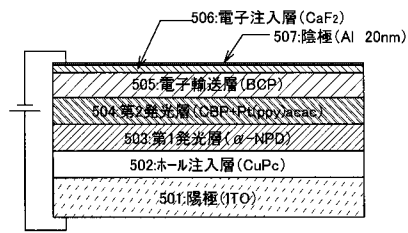


【図 4】

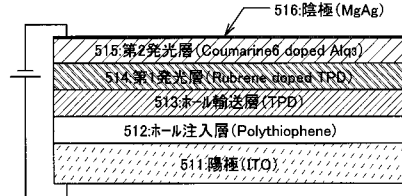


【 図 5 】

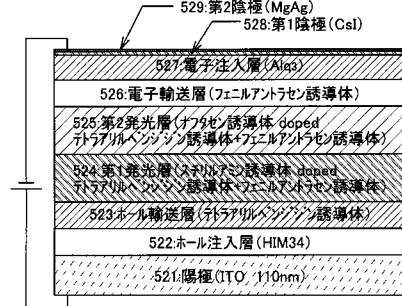
(A)



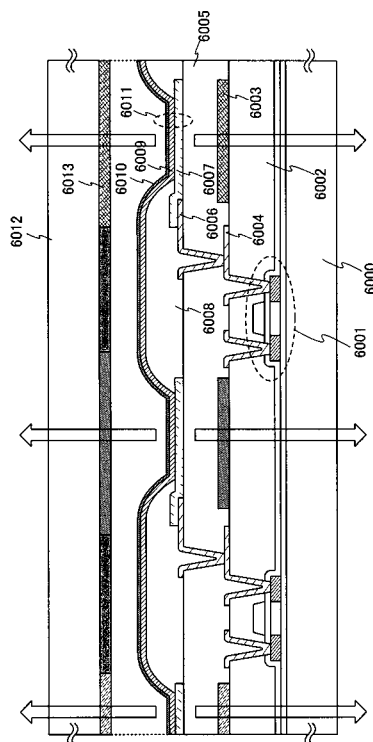
(B)



(C)

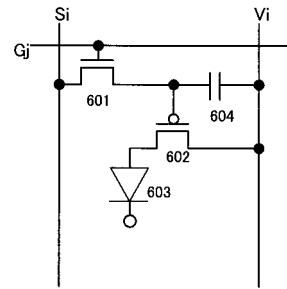


【 圖 7 】

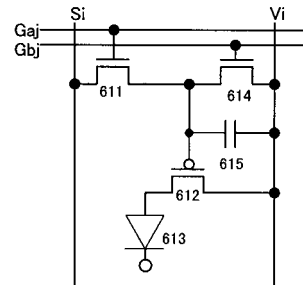


【 図 6 】

(A)

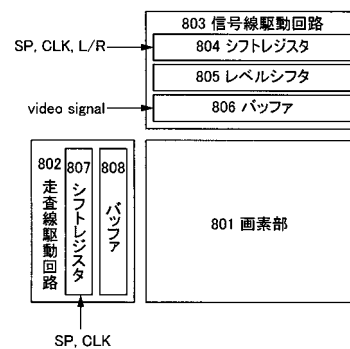


(B)

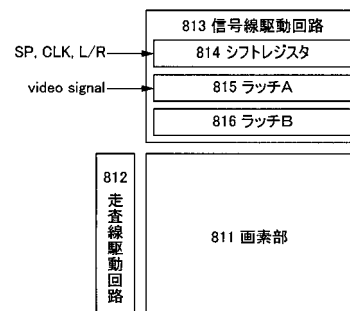


【 図 8 】

(A)



(B)

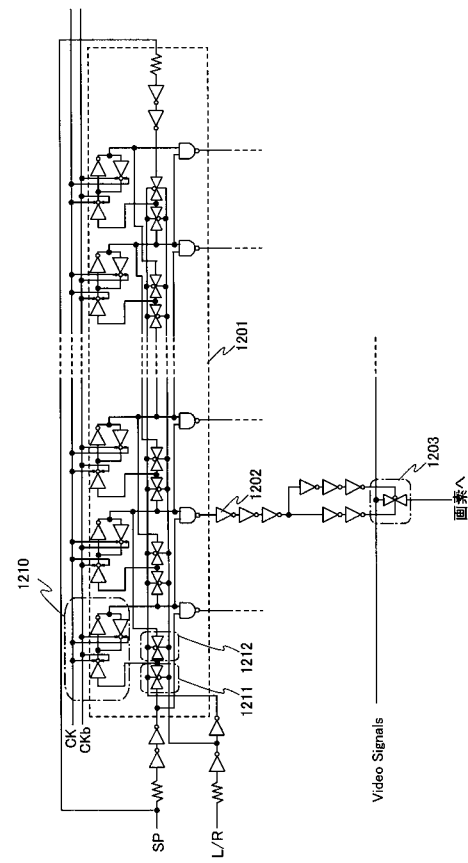




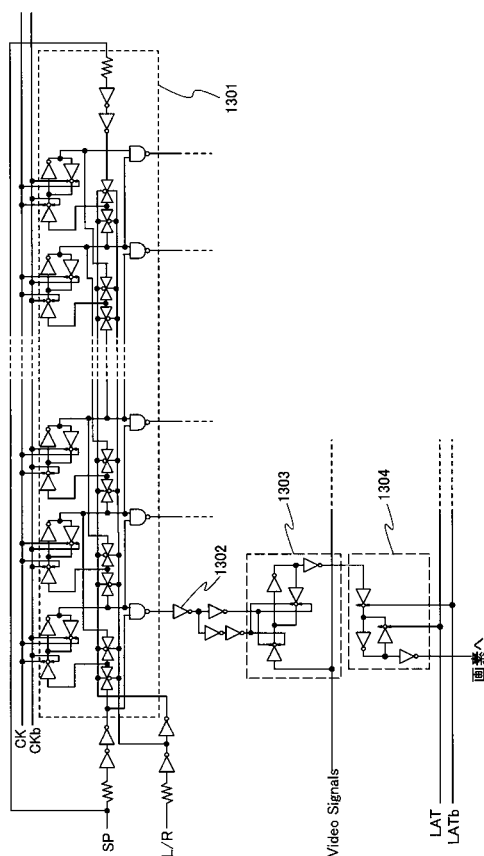
【図 9】



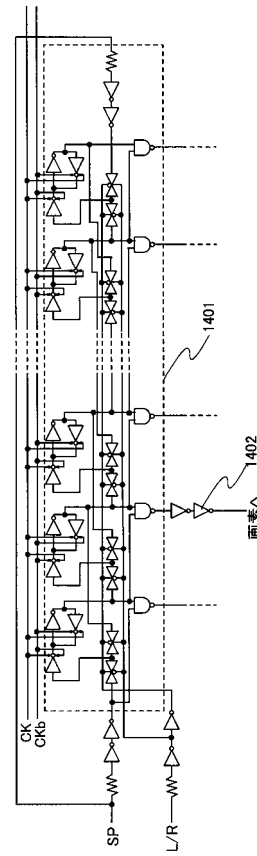
【図 10】



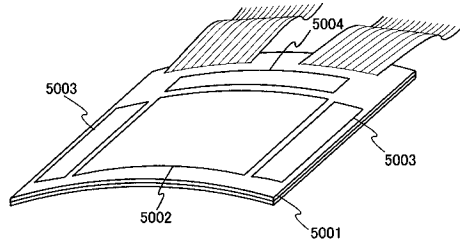
【図 11】



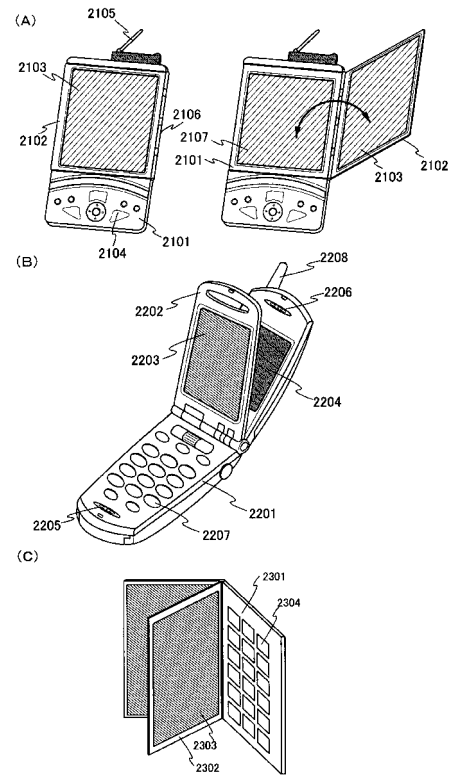
【図 12】



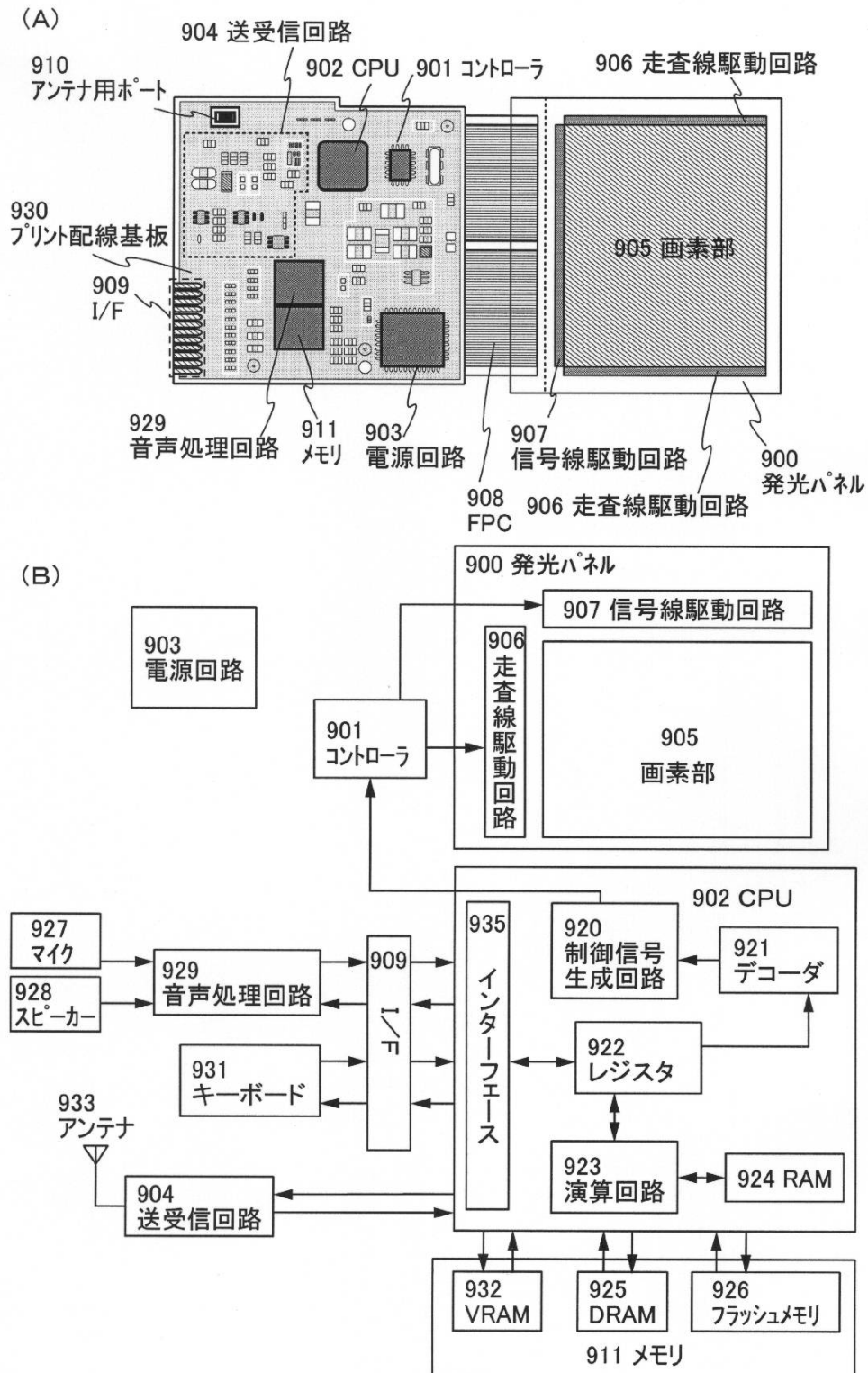
【図 14】



【図 15】



【図13】



## フロントページの続き

| (51)Int.Cl.    |              |                  | F I            |              |                |
|----------------|--------------|------------------|----------------|--------------|----------------|
| <b>G 0 9 G</b> | <b>3/30</b>  | <b>(2006.01)</b> | <b>G 0 9 F</b> | <b>9/40</b>  | <b>3 0 3</b>   |
| <b>G 0 9 G</b> | <b>3/36</b>  | <b>(2006.01)</b> | <b>G 0 9 G</b> | <b>3/20</b>  | <b>6 1 1 H</b> |
| <b>H 0 5 B</b> | <b>33/02</b> | <b>(2006.01)</b> | <b>G 0 9 G</b> | <b>3/20</b>  | <b>6 2 1 J</b> |
| <b>H 0 1 L</b> | <b>51/50</b> | <b>(2006.01)</b> | <b>G 0 9 G</b> | <b>3/20</b>  | <b>6 2 4 B</b> |
|                |              |                  | <b>G 0 9 G</b> | <b>3/20</b>  | <b>6 4 2 A</b> |
|                |              |                  | <b>G 0 9 G</b> | <b>3/20</b>  | <b>6 4 2 E</b> |
|                |              |                  | <b>G 0 9 G</b> | <b>3/20</b>  | <b>6 8 0 H</b> |
|                |              |                  | <b>G 0 9 G</b> | <b>3/30</b>  | <b>J</b>       |
|                |              |                  | <b>G 0 9 G</b> | <b>3/36</b>  |                |
|                |              |                  | <b>H 0 5 B</b> | <b>33/02</b> |                |
|                |              |                  | <b>H 0 5 B</b> | <b>33/14</b> | <b>B</b>       |

(72)発明者 棚田 好文  
神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

(72)発明者 山崎 舜平  
神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

審査官 井亀 諭

(56)参考文献 特開平 0 7 - 2 4 4 2 6 7 ( J P , A )  
特開 2 0 0 2 - 3 0 4 1 3 6 ( J P , A )  
特開 2 0 0 2 - 1 4 9 1 1 2 ( J P , A )  
特開 2 0 0 3 - 0 3 6 9 7 4 ( J P , A )  
特開 2 0 0 3 - 0 2 9 2 4 0 ( J P , A )  
特表 2 0 0 3 - 5 3 1 4 0 5 ( J P , A )  
国際公開第 0 1 / 0 8 0 2 0 4 ( W O , A 1 )  
特開 2 0 0 4 - 0 9 5 3 4 0 ( J P , A )  
ADVANCED MATERIALS , 2 0 0 2 年 , 1 4 , 1 5 , 1 0 3 2 - 1 0 3 6

(58)調査した分野(Int.Cl. , D B 名)  
H 0 1 L 2 7 / 3 2  
H 0 1 L 5 1 / 5 0 - 5 1 / 5 6