



PCT

WELTORGANISATION FÜR GEISTIGES EIGENTUM
Internationales Büro

INTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

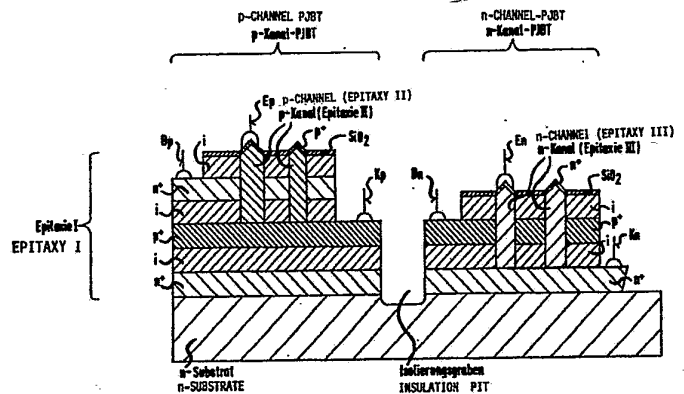
<p>(51) Internationale Patentklassifikation ⁵ : H01L 29/76, 27/06, 21/335</p>	<p>A1</p>	<p>(11) Internationale Veröffentlichungsnummer: WO 93/13560 (43) Internationales Veröffentlichungsdatum: 8. Juli 1993 (08.07.93)</p>
<p>(21) Internationales Aktenzeichen: PCT/DE92/01080 (22) Internationales Anmeldedatum: 19. Dezember 1992 (19.12.92) (30) Prioritätsdaten: P 41 42 654.1 23. Dezember 1991 (23.12.91) DE P 41 42 595.2 23. Dezember 1991 (23.12.91) DE (71) Anmelder (für alle Bestimmungsstaaten ausser US): FORSCHUNGSZENTRUM JÜLICH GMBH [DE/DE]; Wilhelm-Johnen-Strasse, D-5170 Jülich (DE). (72) Erfinder; und (75) Erfinder/Anmelder (nur für US) : GRÄBER, Jürgen [DE/DE]; Diemlingen 83, D-4995 Stemwede 2 (DE). (74) Gemeinsamer Vertreter: FORSCHUNGSZENTRUM JÜLICH GMBH; Rechts- und Patentabteilung, Postfach 1913, D-5170 Jülich (DE).</p>		<p>(81) Bestimmungsstaaten: CA, JP, US, europäisches Patent (AT, BE, CH, DE, DK, ES, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE). Veröffentlicht <i>Mit internationalem Recherchenbericht.</i></p>

(54) Title: ELECTRONIC COMPONENT AND PROCESS FOR MAKING IT

(54) Bezeichnung: ELEKTRONISCHES BAUELEMENT UND VERFAHREN ZU DESSEN HERSTELLUNG

(57) Abstract

The invention relates to an electronic component with a plurality of layers produced in the combination and with at least one laterally structured layer designed to control a space charge region. In addition, the invention relates to a process for producing such a component. The aim of the invention is such an electronic component having an enhanced switching speed. To this end, the component of the invention has a pn junction as a space charge region with a p and an n conducting layer. One of the two layers is the laterally structured base. Finally, in order to reduce parasitic space charge capacitances in the region of the lateral boundary surfaces, particularly not designed to control the space charge region at the base, the component has an additional layer having the same lateral structure at one of the two lateral boundary surfaces of the base.



(57) Zusammenfassung

Die Erfindung betrifft ein elektronisches Bauelement mit mehreren im Verbund hergestellten Schichten und mit wenigstens einer lateral strukturierten, zur Steuerung einer Raumladungszone vorgesehenen Schicht. Desweiteren betrifft die Erfindung ein Verfahren zur Herstellung eines solchen Bauelementes. Aufgabe der Erfindung ist ein solches elektronisches Bauelement, das eine erhöhte Schaltgeschwindigkeit aufweist. Das erfindungsgemäße Bauelement enthält dazu als Raumladungszone einen pn-Übergang mit einer p- und n-leitenden Schicht. Dabei ist als eine der beiden Schichten die lateral strukturierte Basis vorgesehen. Schliesslich weist das Bauelement zwecks Verringerung parasitärer Raumladungskapazitäten im Bereich der lateralen, insbesondere nicht zur Steuerung der Raumladungszone an der Basis vorgesehenen Grenzflächen wenigstens an einer der beiden lateralen Grenzflächen der Basis eine zusätzliche, die gleiche laterale Struktur aufweisende Schicht auf.

LEDIGLICH ZUR INFORMATION

Code, die zur Identifizierung von PCT-Vertragsstaaten auf den Kopfhögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AT	Österreich	FR	Frankreich	MR	Mauritanien
AU	Australien	GA	Gabon	MW	Malawi
BB	Barbados	GB	Vereinigtes Königreich	NL	Niederlande
BE	Belgien	GN	Guinea	NO	Norwegen
BF	Burkina Faso	GR	Griechenland	NZ	Neuseeland
BG	Bulgarien	HU	Ungarn	PL	Polen
BJ	Benin	IE	Irland	PT	Portugal
BR	Brasilien	IT	Italien	RO	Rumänien
CA	Kanada	JP	Japan	RU	Russische Föderation
CF	Zentrale Afrikanische Republik	KP	Demokratische Volksrepublik Korea	SD	Sudan
CG	Kongo	KR	Republik Korea	SE	Schweden
CH	Schweiz	KZ	Kasachstan	SK	Slowakischen Republik
CI	Côte d'Ivoire	LI	Liechtenstein	SN	Senegal
CM	Kamerun	LK	Sri Lanka	SU	Soviet Union
CS	Tschechoslowakei	LU	Luxemburg	TD	Tschad
CZ	Tschechischen Republik	MC	Monaco	TG	Togo
DE	Deutschland	MG	Madagaskar	UA	Ukraine
DK	Dänemark	MI	Mali	US	Vereinigte Staaten von Amerika
ES	Spanien	MN	Mongolei	VN	Vietnam
FI	Finnland				

B e s c h r e i b u n g

Elektronisches Bauelement und Verfahren zu dessen
Herstellung

- Die Erfindung betrifft ein elektronisches Bauelement, insbesondere ein p-Kanal- oder n-Kanal-Permeable Base Transistor, mit mehreren, im Verbund hergestellten Schichten und mit wenigstens einer lateral strukturierten, zur Steuerung einer Raumladungszone vorgesehenen Schicht, insbesondere einer Basis. Des weiteren betrifft die Erfindung ein Verfahren zur Herstellung eines solchen Bauelementes.
- 5
- Für die Verwendung in Supercomputern und schnellen Datennetzen im Rahmen der Informationstechnik sind integrierte Schaltungen als schnelle Mikrowellenbauelemente in der Entwicklung. Von hoher Bedeutung sind dabei integrierte Schaltungen auf GaAs-Chips.
- 10
- Bauelemente, die in diesem Rahmen bisher benutzt werden, sind der MESFET und der HEMT. Sie gehören beide zu den sogenannten Feldeffekttransistoren (FET), bei denen der Stromtransport parallel zur Oberfläche des Chips stattfindet. Eine wesentlich geschwindigkeitsbestimmende Größe, die sogenannte "Laufzeit unter dem Gate", ist hierbei durch die kleinste, lithographisch erreichbare laterale Strukturierung des Gates begrenzt.
- 15
- 20
- 25
- Auch bei dem schon 1979 vorgeschlagenen Permeable Base Transistor (PBT) handelt es sich im Prinzip um einen Feldeffekttransistor, jedoch mit Stromrichtung senkrecht zur Chip-Oberfläche, bei dem die

"Laufzeit unter dem Gate" erheblich reduziert wird. Dies hat seinen Grund darin, daß die Gate-Länge bei der vertikalen Strukturierung durch die Dicke der epitaktisch abzuschneidenden Basis-Schicht vorgegeben wird. Mit den modernen Epitaxiemethoden wie Molekularstrahl-Epitaxie (MBE), metallorganische Gasphasen-Epitaxie (MOCVD) oder metallorganische Molekularstrahl-Epitaxie (MOMBE, CBE, GSMBE) zur Herstellung der metallischen, strukturierten Basis herangezogen werden, können Schichtdicken im Bereich von einigen Atomlagen kontrolliert hergestellt werden.

Aus der deutschen Patentanmeldung DE 40 25 269.8 ist ein Permeable Base Transistor, insbesondere aus GaAs bekannt. Dabei sind mehrere, die aktiven Bauelementkomponenten, Emitter, Basis und Kollektor bildenden Schichten miteinander verbunden. Die lateral fingerartig strukturierte Basis bildet an ihrer Grenzfläche mit dem ihr umgebenden Material einen pn-Übergang. Dieses Bauelement wird deswegen gelegentlich auch als Permeable Junction Base Transistor (PJBT) bezeichnet. Die so ausgestaltete Raumladungszone ist über die hochdotierte, leitende Basis steuerbar. Als Grundmaterial für die die Basis umgebenden Bereiche, wozu auch die sich zwischen den "Fingern" der Basis befindlichen Stromkanäle gehören, wurde dabei GaAs mit einer n-Dotierung im Bereich von 10^{17} bis 10^{18} cm^{-3} vorgeschlagen. Die p-Dotierung der Basis im Bereich von 10^{20} bis 10^{21} cm^{-3} wurde mit Hilfe einer Kohlenstoffdotierung erreicht.

Die sich an der Grenzfläche der Basis ausbildende Raumladungszone wird mit Hilfe einer geeigneten Vorspannung an der Basis zur Steuerung des elektrischen Stroms im Bereich der Stromkanäle genutzt. Dabei

ist von Nachteil, daß die sich im Übrigen - im Bereich
der lateralen Grenzfläche der Basisschicht - ausbrei-
tende Raumladungszone eine parasitäre Raumladungs-
kapazität darstellt, die die Schaltgeschwindigkeit
5 des Bauelementes nachteilig begrenzt.

Aufgabe der Erfindung ist ein elektronisches Bau-
element der eingangs bezeichneten Art, bei dem die-
ser Effekt verringert wird und eine erhöhte Schalt-
geschwindigkeit ermöglicht. Aufgabe ist ferner ein
10 entsprechendes Verfahren zur Herstellung eines sol-
chen Bauelementes.

Diese Aufgabe wird durch ein elektronisches Bauele-
ment mit den kennzeichnenden Merkmalen des Anspruchs 1
15 gelöst.

Dabei stellt die lateral strukturierte Basis eine
der beiden den pn-Übergang als steuerbare Raumladungs-
zone bildende Schicht dar. Die Basis enthält an we-
nigstens einer ihrer beiden lateralen Grenzflächen
eine mit ihr gleich lateral strukturierte zusätzliche
Schicht, die zur Verringerung parasitärer Raumladungs-
kapazitäten im Bereich der lateralen Grenzfläche
20 der Basis führt.

Eine vorteilhaft weitere Verringerung dieser para-
sitären Raumladungskapazitäten wird dann erreicht,
wenn an beiden lateralen Grenzflächen der Basis eine
solche Schicht vorgesehen ist.
30

Es ist dabei zweckmäßig, halbleitendes Material mit
einer gegenüber der Ladungsträgerdotierung der Basis
um wenigstens den Faktor 10 geringeren Dotierung
als Material für diese zusätzliche Schicht vorzusehen.
35

5 Zweckmäßig kann es zudem sein, daß innerhalb der Schicht eine Variation der Dotierung gegeben ist, was beispielsweise während eines epitaktischen Aufwachsens durch gezielte Änderung der Dotierungsstoffe erreicht werden kann.

10 Eine besonders vorteilhafte Ausführungsform des erfindungsgemäßen Bauelementes liegt darin, daß als Material zur Ausfüllung der jeweiligen Bereiche in den Öffnungen der lateral strukturierten Basis, die als einzelne Stromkanäle vorgesehen sind, halbleitendes Material vorzusehen, das hinsichtlich der Ladungsträgerdotierung, aber auch durch die teilweise Ersetzung eines Elements des Halbleiters (z.B. 15 Al in GaAs zu $Al_xGa_{1-x}As$) und somit der Abscheidung halbleitender Heterostrukturen, eine zusätzliche Möglichkeit bietet, die Stromtransportmechanismen zu verbessern.

20 Eine weitere, besonders vorteilhafte Ausführungsform des elektronischen Bauelementes liegt darin, die Basis lateral siebförmig zu strukturieren.

25 Vorteilhaft ist es, daß dabei die Basis lateral kreisförmige und/oder ovale und/oder quadratische Öffnungen aufweist. Dies ist möglich, weil der PJBT homogen, also nur aus Halbleitermaterial (z.B. GaAs) aufgebaut ist. In diesem Falle reicht die Raumladungszone im wesentlichen von allen Seiten gleichmäßig 30 in den Stromkanal. Dadurch kann dieser bei Verbreiterung der Raumladungszone somit in zwei lateralen Richtungen, also zweidimensional abgeschnürt werden. Zugleich wird gegenüber einer fingerartigen Struktur der Basis bei dieser Siebstruktur bei gleicher Spannungsänderung eine größere Stromänderung im Kanal 35

und damit eine höhere Steilheit des Bauelementes erreicht. Darüber hinaus wird eine gegenüber der Ausdehnung der Raumladungszone an der lateralen Grenzfläche stärkere Ausdehnung der Raumladungszone zur Lochmitte des jeweiligen Kanals erzielt. Hierdurch vereinfachen sich die Anforderungen an die Lithografie, weil bereits für, insbesondere im Vergleich 1,4-fach größere Abmessungen gleiche Stromsteuerung gegeben ist. Wegen der Verringerung der RC-Zeitkonstanten führt dies zur Erhöhung der Schaltgeschwindigkeit des Bauelementes. Im übrigen kann es vorteilhaft sein, die lateralen Abmessungen der in der Siebform enthaltenden Öffnungen oder ihren lateralen Querschnitt von Öffnung zu Öffnung geeignet und ggf. unterschiedlich zu wählen. Damit erhält man Stromkanäle mit individuell einstellbarer lateraler Abmessung. Denkbar ist es, die geometrischen Abmessungen der Öffnungen der Siebform in mathematischem Zusammenhang zu der jeweilig anderen Öffnung der Siebform zu wählen, so daß bereits durch eine so definierte Siebform eine bestimmte sub- oder supra-lineare oder nicht-lineare Strom-Spannungskennlinie zum Bauelement erhalten wird. Beispielsweise könnte man an eine Siebform von kreisförmigen Öffnungen denken, bei der der Durchmesser der ersten zur benachbarten Öffnung sich um einen Faktor zwei unterscheidet.

Weitere vorteilhafte Ausführungsformen des erfindungsgemäßen Bauelementes finden sich in den übrigen Ansprüchen, bezüglich des erfindungsgemäßen Verfahrens in den darauf folgenden Ansprüchen.

In vorteilhafter Weise wird das erfindungsgemäße Verfahren ausgebildet, wenn als Material für die

Basis AlGaAs gewählt wird. Im Falle der Wahl des GaAs als Grundmaterial für die übrigen aktiven Bauelementschichten innerhalb der Schichtenfolge stellt eine Basis aus AlGaAs einen Ätzstopp bei geeigneter Wahl des Ätzstoffes dar. Folglich kann auch bei relativ geringer Schichtdicke der Basis z.B. der Kontaktierung der Basisschicht ein gezieltes Stoppen der Ätzung der über der Basis gelegenen Schichten bis auf die Oberfläche der aus dem von GaAs chemisch unterschiedlichen Basisoberfläche in der richtigen Tiefe erreicht werden. Selbstverständlich beschränkt sich die Wahl dieses Materials nicht nur auf die Basis. Vielmehr ergibt sich eine mögliche Lage solcher Ätzstopps einmal dort, wo der überwachsene Kanal beginnen soll und zum anderen direkt über den hochdotierten Schichten, die kontaktiert werden müssen.

Die Aufgabe wird ebenfalls durch ein elektronisches Bauelement mit dem kennzeichnenden Merkmal des Anspruchs 18 gelöst.

Vorteilhaft ist es, daß dabei die Basis lateral kreisförmige und/oder ovale und/oder quadratische Öffnungen aufweist. Dies ist möglich, weil der PBJT homogen, also nur aus Halbleitermaterial (z.B. GaAs) aufgebaut ist. In diesem Falle reicht die Raumladungszone im wesentlichen von allen Seiten gleichmäßig in den Stromkanal. Dadurch kann dieser bei Verbreiterung der Raumladungszone somit in zwei lateralen Richtungen, also zweidimensional abgeschnürt werden. Zugleich wird gegenüber einer fingerartigen Struktur der Basis bei dieser Siebstruktur bei gleicher Spannungsänderung eine größere Stromänderung im Kanal und damit eine höhere Steilheit des Bauelementes erreicht. Darüber hinaus wird eine gegenüber der

Ausdehnung der Raumladungszone an der lateralen Grenzfläche stärkere Ausdehnung der Raumladungszone zur Lochmitte des jeweiligen Kanals erzielt. Hierdurch vereinfachen sich die Anforderungen an die Lithografie, weil bereits für, insbesondere im Vergleich 1,4-fach größere Abmessungen gleiche Stromsteuerung gegeben ist. Wegen der Verringerung der RC-Zeitkonstanten führt dies zur Erhöhung der Schaltgeschwindigkeit des Bauelementes. Im übrigen kann es vorteilhaft sein, die lateralen Abmessungen der in der Siebform enthaltenden Öffnungen oder ihren lateralen Querschnitt von Öffnung zu Öffnung geeignet und ggf. unterschiedlich zu wählen. Damit erhält man Stromkanäle mit individuell einstellbarer lateraler Abmessung.

Die lateral strukturierte Basis stellt vorteilhafterweise eine der beiden den pn-Übergang als steuerbare Raumladungszone bildende Schicht dar. Die Basis enthält an wenigstens einer ihrer beiden lateralen Grenzflächen eine mit ihr gleich lateral strukturierte zusätzliche Schicht, die zur Verringerung parasitärer Raumladungskapazitäten im Bereich der lateralen Grenzfläche der Basis führt.

Eine vorteilhaft weitere Verringerung dieser parasitären Raumladungskapazitäten wird dann erreicht, wenn an beiden lateralen Grenzflächen der Basis eine solche Schicht vorgesehen ist.

Es ist dabei zweckmäßig, halbleitendes Material mit einer gegenüber der Ladungsträgerdotierung der Basis um wenigstens den Faktor 10 geringeren Dotierung als Material für diese zusätzliche Schicht vorzusehen.

Zweckmäßig kann es zudem sein, daß innerhalb der Schicht eine Variation der Dotierung gegeben ist, was beispielsweise während eines epitaktischen Aufwachsens durch gezielte Änderung der Dotierungsstoffe erreicht werden kann.

Eine besonders vorteilhafte Ausführungsform des erfindungsgemäßen Bauelementes liegt darin, daß als Material zur Ausfüllung der jeweiligen Bereiche in den Öffnungen der lateral strukturierten Basis, die als einzelne Stromkanäle vorgesehen sind, halbleitendes Material vorzusehen, das hinsichtlich der Ladungsträgerdotierung, aber auch durch die teilweise Ersetzung eines Elements des Halbleiters (z.B. Al in GaAs zu $\text{Al}_x\text{Ga}_{1-x}\text{As}$) und somit der Abscheidung halbleitender Heterostrukturen, eine zusätzliche Möglichkeit bietet, die Stromtransportmechanismen zu verbessern.

Weitere vorteilhafte Ausführungsformen des erfindungsgemäßen Bauelementes finden sich in den übrigen Ansprüchen, bezüglich des erfindungsgemäßen Verfahrens in den darauf folgenden Ansprüchen.

In der Figur 1 ist ein erfindungsgemäßes Bauelement, bestehend aus einem p-Kanal- und einem n-Kanal-PJBT, auf einem einzigen Chip, gezeigt und wird im folgenden erläutert:

Verfahrensgemäß wurde das Bauelement in Figur 1 wie folgt hergestellt:

In einem ersten Epitaxieverfahren wurde eine Schichtenfolge hergestellt, bei dem auf einem Substrat aus n-dotiertem GaAs eine $n^+ - i - p^+ - i - n^+ - i$ -Schichten-

folge in GaAs epitaktisch aufgewachsen ist. (n^+ / p^+ bedeuten dabei n- bzw. p-dotiertes GaAs, i bedeutet dabei intrinsisches GaAs). In einem nächsten Schritt wurde auf dieser Schichtenfolge eine SiO_2 -Schicht

5 aufgedampft. Im Anschluß daran wurde mit Hilfe einer geeigneten Maske die SiO_2 -Deckschicht zur Bildung einer Ätzmaske für die Herstellung der Stromkanäle des p-PJBTs geöffnet. Als nächstes wurde mit Hilfe eines reaktiven Ionenätzverfahrens und der als definiert strukturierten Ätzmaske ausgebildeten

10 SiO_2 -Deckschicht die zum Wachsen der Stromkanäle vorgesehenen Bereiche bis auf die p^+ -Schicht freigeätzt. In einem zweiten Epitaxieschritt wurden diese geätzten Bereiche mit p-dotiertem GaAs aufgefüllt.

15

Schließlich wurden auch diese gefüllten Kanäle mit einer SiO_2 -Schicht abgedeckt.

20

Zur Bildung des in der Figur im rechten Bereich dargestellten n-Permeable Base Transistors wurde die dort zunächst vorhandene SiO_2 -Deckschicht sowie die oberen i- und n^+ -Schichten mit Hilfe eines geeigneten Ätzverfahrens entfernt. Auf der nunmehr höchstgelegenen Ebene/Schicht wurde erneut SiO_2 aufgedampft

25 und in bekannter Weise zur Bildung der für die Stromkanäle des n-PJBTs vorgesehenen Bereiche in bekannter Weise mit Hilfe einer geeigneten Ätzmaske geöffnet. Anschließend wurden diese bis auf die n^+ -Schicht geätzten Bereiche in einem dritten Epitaxieschritt

30 mit n-dotiertem GaAs aufgefüllt und mit einer SiO_2 -Deckschicht verschlossen. Zur Kontaktierung wurden die hochdotierten n^+ - bzw. p^+ -Schichten durch Ätzung freigelegt und gleichzeitig zur Trennung der als p-Kanal-PJBT bzw. n-Kanal-PJBT vorgesehenen Bereiche

35 ein Isolierungsgraben auf das n-dotierte Substrat geätzt und die Kontakte hergestellt.

Das in der Figur 1 daragestellte Bauelement zeigt ein Beispiel für Integration mehrerer Bauelemente auf dem gleichen Chip. Selbstverständlich können weitere Bauelemente, wie z.B. aus PJBs aufgebaute Laser, Photodetektoren auf dem Chip zusätzlich untergebracht werden.

Durch entsprechende Verdrahtung, die vorteilhaft auch durch die vorhandenen p^+ -, n^+ -Schichten erfolgen kann, oder durch zusätzliche, tieferliegende Schichten, können beliebige Schaltungen, z.B. ein dem C-MOS-Inverter vergleichbarer Inverter oder eine Darlington-Schaltung hergestellt werden.

Hierzu ist von besonderer Bedeutung, daß die einzelnen Transistoren nach Fertigstellung der -insbesondere - epitaktischen Schichtenfolge mit einer SiO_2 -Schicht versehen werden. Vorteilhafterweise sind diese Schichtenfolgen damit konserviert, so daß an anderer Stelle auf dem gleichen Chip weitere Einzelbauelemente hergestellt werden können.

Eine solche Deckschicht kann zwar aus SiO_2 , aber auch aus Si_3N_4 oder einem anderen geeigneten Material hergestellt werden. Das Material soll dabei als Ätzmaske, insbesondere bei reaktivem Ionen-Ätzen (REI) geeignet sein. Zudem soll es im Halbleitermaterial der Schichtenfolge (z.B. GaAs) möglichst keine Diffusion zeigen, und schließlich soll selektive Epitaxie - mit genügend guter Eigenschaft - ermöglicht werden.

Durch die an sich schon relativ kleinen, platzsparenden erfindungsgemäßen PJBs und eine solche vorteilhafte, effektive Integrationsmethode, können sehr

5 hohe Integrationsdichten erreicht werden. Die oben erwähnten Deckschichten können dabei als "Substrat" für weitere darauf epitaktisch aufwachsende Schichtenfolgen eingesetzt werden, so daß damit eine dreidimensionale Vernetzung auf einem einzigen Chip realisiert werden kann.

10 In der Figur 2 ist das schematische Schnittbild eines erfindungsgemäßen PJBTs mit p-dotierter, lateral rechteckig, siebförmiger Basis dargestellt.

15 Auf einem mit Silicium dotierten GaAs-Wafer ($n = 3 \cdot 10^{18} \text{ cm}^{-3}$) wird mittels MOMBE eine Schichtenfolge: nip^{++}i abgeschieden, die 900 nm dick ist.

20 Nach der Epitaxie wird eine 60 nm dünne SiO_2 -Schicht aufgedampft und zur Verbesserung des Oxides einige Minuten bei 550°C getempert. Anschließend werden photolithographisch (UV) mit einem Umkehrlack (AZ 5206 IR) bis zu $0,5 \mu\text{m}$ feine Strukturen erzeugt.

25 Mit CHF_3 wird dann das Oxid durch reaktives Ionen-Ätzen (RIE) geöffnet, mit O_2 -Plasma der Lack entfernt und schließlich werden durch die so in das Oxid übertragene Maske Gräben durch alle Schichten bis in das n-GaAs geätzt. Das SiO_2 ist für H_2/CH_4 -RIE eine hervorragende Maske, die es ermöglicht, im wesentlichen senkrechte Flanken zu erzeugen. Bei diesem Prozeß bildet sich ein Polymid, das wieder mit O_2 -Plasma entfernt werden kann.

30

35 Vor dem erneuten Einbau in die Epitaxieanlage muß der strukturierte Wafer mit einer naßchemischen Ätze gereinigt werden, wodurch im Vergleich zu den Strukturen nur dünne Oberflächenschichten entfernt werden

und die SiO_2 -Schicht nicht angegriffen wird. Die Parameter für die zweite Epitaxie werden so gewählt, daß die Kanäle mit GaAs der gewünschten Dotierung gefüllt werden und gleichzeitig die SiO_2 -Oberfläche frei bleibt. Durch diese selektiv einfüllende Epitaxie werden nur die zuvor geätzten Gräben aufgefüllt und der Abstand zwischen Source und Gate kann bereits in der ersten Epitaxie durch die dort gewählte Schichtdicke der intrinsischen Deckschicht vorgegeben werden.

10

Abschließend werden mit einigen Maskenschritten im lift-off-Verfahren die Metallisierungen für die Kontakte aufgedampft. Für den Source-Kontakt wird Au-Ge/SiO_2 oder Ni/Au-Ge/Ni benutzt, das beim Einlegieren bei ca. 400°C einen Ohm'schen Kontakt bildet.

15

Danach wird das SiO_2 und mit $\text{H}_3\text{PO}_4 : \text{H}_2\text{O}_2 : \text{H}_2\text{O}$ das i-GaAs über dem Gate entfernt. Ti/Au wird aufgedampft, das einen Ohm'schen Kontakt zu dem p^{++} -GaAs ergibt und auch als Kontaktverstärkung für den Source-Kontakt dient. Der Drain-Kontakt wird über die Waferrückseite oder gleichzeitig mit dem Source-Kontakt ausgeführt. (Im übrigen entsprechen Drain, Source und Gate den Begriffen Kollektor, Emitter und Basis).

20

P a t e n t a n s p r ü c h e

1. Elektronisches Bauelement mit mehreren, im Verbund hergestellten Schichten und wenigstens einer lateral strukturierten, zur Steuerung einer Raumladungszone vorgesehenen Basis,
5 d a d u r c h g e k e n n z e i c h n e t ,
daß
- als Raumladungszone ein pn-Übergang mit einer p- und einer n-leitenden Schicht vorgesehen
10 ist,
 - als eine der beiden den pn-Übergang bildenden Schicht die lateral strukturierte Basis vorgesehen ist und
15
 - wenigstens an einer der beiden, insbesondere an beiden, lateralen Grenzflächen der Basis eine zusätzliche, die gleiche laterale Struktur aufweisende Schicht zwecks Verringerung
20 parasitärer Raumladungskapazitäten im Bereich der lateral, insbesondere nicht zur Steuerung der Raumladungszone an der Basis vorgesehenen Grenzflächen vorgesehen ist.
- 25 2. Elektronisches Bauelement nach Anspruch 1,
d a d u r c h g e k e n n z e i c h n e t ,
daß als Material für die zusätzliche an einer der
beiden Grenzflächen der Basis mit der Basis verbundene Schicht ein mit einer gegenüber der Basisdo-
30 tierung um wenigstens den Faktor 10 geringeren Dotierung versehenes, insbesondere intrinsisches halbleitendes Material vorgesehen ist.

3. Elektronisches Bauelement nach Anspruch 1 oder 2,
d a d u r c h g e k e n n z e i c h n e t ,
daß die Dotierung einer solchen weiteren, mit der
ersten lateral gleichstrukturierten Schicht innerhalb
5 der Schicht ein Dotierungsprofil aufweist.
4. Elektronisches Bauelement nach Anspruch 1, 2 oder 3,
d a d u r c h g e k e n n z e i c h n e t ,
daß als Material für die jeweiligen, in den Öffnun-
10 gen der lateral strukturierten Basis zwecks Bildung
einzelner Stromkanäle vorgesehenen Bereiche halbleitendes
Material mit im jeweiligen Kanal individuell abgestuftem
Dotierungs- und/oder Materialprofil, insbesondere durch
Zugabe von Aluminium in GaAs, vorgesehen ist.
15
5. Elektronisches Bauelement nach einem der vorhergehenden
Ansprüche,
d a d u r c h g e k e n n z e i c h n e t ,
daß die Basis lateral siebförmig strukturiert ist.
20
6. Elektronisches Bauelement nach einem der vorhergehenden
Ansprüche,
d a d u r c h g e k e n n z e i c h n e t ,
25 daß die lateral siebförmig strukturierte Basis
lateral kreisförmige und/oder ovale und/oder quadratische
Öffnungen aufweist.
7. Elektronisches Bauelement nach einem der vorhergehenden
Ansprüche,
30 d a d u r c h g e k e n n z e i c h n e t ,
daß als Bauelement ein p-Kanal- oder n-Kanal-
Permeable Base Transistor oder eine Kombination
einer oder mehrerer dieser Transistoren vorgesehen
35 ist.

8. Elektronisches Bauelement nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
daß als Material für wenigstens eine der aktiven Bauelementschichten, insbesondere für die Basis AlGaAs, insbesondere mit innerhalb der Schicht variierendem Aluminium-Anteil, vorgesehen ist.
9. Verfahren zur Herstellung eines elektronischen Bauelementes mit mehreren, im Verbund hergestellten Schichten und wenigstens einer lateral strukturierten, eine Raumladungszone steuernden Basis,
dadurch gekennzeichnet,
daß
- zur Bildung der Raumladungszone eine p-leitende Schicht mit einer n-leitenden Schicht zu einem pn-Übergang miteinander verbunden werden,
 - bei diesem pn-Übergang die lateral strukturierte Basis eine der beiden Schichten bildet und
 - wenigstens an einer der beiden, insbesondere an beiden, lateralen Grenzflächen der Basis eine zusätzliche, die mit der Basis gleiche, laterale Strukturierung aufweisende Schicht zwecks Verringerung parasitärer Raumladungskapazitäten im Bereich der lateralen, insbesondere der nicht zur Steuerung der Raumladungszone an der Basis vorgesehenen Grenzfläche mit der Basis verbunden wird.
10. Verfahren nach Anspruch 9,
dadurch gekennzeichnet,

- 5 daß als Material für die zusätzliche, an einer der beiden Grenzflächen der Basis mit der Basis verbundenen Schicht ein mit einer gegenüber der Basisdotierung um wenigstens den Faktor 10 geringeren Dotierung versehenes, insbesondere intrinsisches, halbleitendes Material gewählt wird.
- 10 11. Verfahren nach Anspruch 10,
d a d u r c h g e k e n n z e i c h n e t ,
daß eine solche mit der ersten lateral gleichstrukturierten Schicht so hergestellt wird, daß sie ein graduell abfallendes Dotierungsprofil aufweist.
- 15 12. Verfahren nach einem der Ansprüche 9 bis 11,
d a d u r c h g e k e n n z e i c h n e t ,
daß als Material für die jeweiligen, in den Öffnungen der lateral strukturierten Basis zwecks Bildung einzelner Stromkanäle vorgesehenen Bereiche halbleitendes Material mit im jeweiligen Kanal individuell abgestuftem Dotierungs- und/oder Materialprofil gewählt wird.
- 20 13. Verfahren nach einem der Ansprüche 9 bis 12,
d a d u r c h g e k e n n z e i c h n e t ,
daß die Basis lateral siebförmig strukturiert wird.
- 30 14. Verfahren nach Anspruch 13,
d a d u r c h g e k e n n z e i c h n e t ,
daß die lateral siebförmige Strukturierung der Basis durch lateral kreisförmige und/oder ovale und/oder quadratische Öffnungen in der Basis gebildet wird.
- 35 15. Verfahren nach einem der Ansprüche 9 bis 14,
d a d u r c h g e k e n n z e i c h n e t ,
daß die

- aus lateral strukturierter Basis,
- wenigstens einer zusätzlichen Schicht und
- 5 - diesen beiden, über den Stromkanälen miteinander verbundenen, benachbarten Schichten bestehende

10 Schichtenfolge unter Verwendung von Epitaxie-Verfahren hergestellt wird.

16. Verfahren nach einem der Ansprüche 9 bis 15, d a d u r c h g e k e n n z e i c h n e t , daß als Material für wenigstens eine der aktiven Bauelementschichten, insbesondere für die Basis AlGaAs, insbesondere mit innerhalb der Schicht variierendem Aluminium-Anteil, gewählt wird.
- 15
17. Verfahren nach einem der Ansprüche 9 bis 16, d a d u r c h g e k e n n z e i c h n e t , daß nach Fertigstellung einer epitaktischen Schichtenfolge eines einzelnen Transistors diese Schichtenfolge mit einer SiO₂- oder Si₃N₄-Schicht versehen wird.
- 20
- 25
18. Elektronisches Bauelement mit mehreren, im Verbund hergestellten Schichten und mit wenigstens einer lateral strukturierten, zur Steuerung einer Raumladungszone vorgesehenen Schicht, d a d u r c h g e k e n n z e i c h n e t , daß als laterale Strukturierung dieser Schicht eine Siebform vorgesehen ist.
- 30
19. Elektronisches Bauelement nach Anspruch 18, d a d u r c h g e k e n n z e i c h n e t ,
- 35

daß die siebförmig laterale Strukturierung lateral ovale und/oder kreisförmige und/oder quadratische Öffnungen enthält.

- 5 20. Elektronisches Bauelement nach Anspruch 18 oder 19,
 d a d u r c h g e k e n n z e i c h n e t ,
 daß als lateral strukturierte Schicht eine Basis
 vorgesehen ist.
- 10 21. Elektronisches Bauelement nach einem der vorhergehenden Ansprüche,
 d a d u r c h g e k e n n z e i c h n e t ,
 daß als steuerbare Raumladungszone ein pn-Übergang
15 mit einer p-leitenden und einer n-leitenden Schicht
 vorgesehen ist.
22. Elektronisches Bauelement nach Anspruch 21 oder
 einem der anderen vorhergehenden Ansprüche,
20 d a d u r c h g e k e n n z e i c h n e t ,
 daß die lateral strukturierte Schicht aus hoch p-dotiertem oder n-dotiertem Halbleitermaterial einer III-V-Verbindung, insbesondere aus p- oder n-dotiertem GaAs besteht.
- 25 23. Elektronisches Bauelement nach Anspruch 21 oder
 einem der anderen vorhergehenden Ansprüche,
 d a d u r c h g e k e n n z e i c h n e t ,
 daß die lateral strukturierte Schicht aus hoch p-dotiertem oder n-dotiertem Halbleitermaterial einer
30 II-VI-Verbindung besteht.
24. Elektronisches Bauelement nach einem der vorhergehenden Ansprüche,
35 d a d u r c h g e k e n n z e i c h n e t ,

daß die lateral strukturierte Schicht aus hoch p-dotiertem oder n-dotiertem Halbleitermaterial aus Si oder $\text{Si}_x\text{Ge}_{1-x}$ besteht.

- 5 25. Elektronisches Bauelement nach einem der Ansprüche
21 bis 24,
d a d u r c h g e k e n n z e i c h n e t ,
daß die lateral strukturierte Schicht wenigstens
einseitig, insbesondere beidseitig, mit einer wei-
10 teren mit ihr lateral gleichstrukturierten Schicht
aus mit einer gegenüber dem Material der ersten
Schicht aufweisenden, um wenigstens den Faktor 10
kleineren Dotierung bestehendem, insbesondere in-
trinsischem, halbleitendem Material an einem der
15 beiden lateralen Grenzflächen der ersten lateral
strukturierten Schicht verbunden ist.
26. Elektronisches Bauelement nach Anspruch 25,
d a d u r c h g e k e n n z e i c h n e t ,
20 daß die Dotierung einer solchen weiteren, mit der
ersten lateral gleichstrukturierten Schicht innerhalb
der Schicht ein Dotierungsprofil aufweist.
27. Elektronisches Bauelement nach einem der vorherge-
25 henden Ansprüche,
d a d u r c h g e k e n n z e i c h n e t ,
daß als Material für wenigstens eine der aktiven
Bauelementschichten, insbesondere für die erste la-
teral strukturierte Schicht, AlGaAs, insbesondere
30 mit innerhalb der Schicht variierendem Aluminium-
Anteil, vorgesehen ist.
28. Elektronisches Bauelement nach einem der vorherge-
henden Ansprüche,
35 d a d u r c h g e k e n n z e i c h n e t ,

daß als elektronisches Bauelement ein Permeable Base Transistor oder ein vertikaler Feldeffekttransistor oder eine Kombination dieser Transistoren vorgesehen ist.

5

29. Elektronisches Bauelement nach einem der vorhergehenden Ansprüche,
d a d u r c h g e k e n n z e i c h n e t ,
daß als Material für die jeweiligen, in den Öffnungen der ersten lateral strukturierten Schicht zwecks Bildung einzelner Stromkanäle vorgesehenen Bereiche halbleitendes Material mit im Kanal individuell abgestuftem Dotierungs-und/oder Materialprofil vorgesehen ist.

10

15

30. Verfahren zur Herstellung eines elektronischen Bauelementes mit mehreren, im Verbund hergestellten Schichten und mit wenigstens einer lateral strukturierten, zur Steuerung einer Raumladungszone vorgesehenen Schicht,
d a d u r c h g e k e n n z e i c h n e t ,
daß diese Schicht lateral siebförmig strukturiert wird.

20

25

31. Verfahren nach Anspruch 30,
d a d u r c h g e k e n n z e i c h n e t ,
daß die Schicht mit lateral kreisförmigen und/oder ovalen und/oder quadratischen Öffnungen siebförmig strukturiert wird.

30

32. Verfahren zur Herstellung eines elektronischen Bauelementes mit mehreren, unter Verwendung von Epitaxieverfahren im Verbund hergestellten Schichten und mit wenigstens einer lateral strukturierten, zur Steuerung einer Raumladungszone vorgesehenen Schicht,

35

d a d u r c h g e k e n n z e i c h n e t ,
daß diese Schicht lateral siebförmig strukturiert
wird.

- 5 33. Verfahren nach Anspruch 32,
d a d u r c h g e k e n n z e i c h n e t ,
daß die Schicht mit lateral kreisförmigen und/oder
ovalen und/oder quadratischen Öffnungen siebförmig
strukturiert wird.
- 10 34. Verfahren nach einem der Ansprüche 30 bis 33,
d a d u r c h g e k e n n z e i c h n e t ,
daß zur Bildung der Raumladungszone eine p-leitende
Schicht mit einer n-leitenden Schicht zu einem pn-
15 Übergang miteinander verbunden werden.
35. Verfahren nach Anspruch 34,
d a d u r c h g e k e n n z e i c h n e t ,
daß als Material für die lateral strukturierte
20 Schicht p-dotiertes oder n-dotiertes halbleitendes
Material einer III-V-Verbindung, insbesondere p-
oder n-dotiertes GaAs, gewählt wird.
- 25 36. Verfahren nach Anspruch 34,
d a d u r c h g e k e n n z e i c h n e t ,
daß als Material für die lateral strukturierte
Schicht p-dotiertes oder n-dotiertes halbleitendes
Material einer II-VI-Verbindung gewählt wird.
- 30 37. Verfahren nach Anspruch 34,
d a d u r c h g e k e n n z e i c h n e t ,
daß als Material für die lateral strukturierte
Schicht p-dotiertes oder n-dotiertes halbleitendes
Material aus Si oder $\text{Si}_x\text{Ge}_{1-x}$ gewählt wird.

38. Verfahren nach einem der Ansprüche 34 bis 37,
d a d u r c h g e k e n n z e i c h n e t ,
daß die lateral strukturierte Schicht wenigstens
einseitig, insbesondere beidseitig, mit einer wei-
5 teren, mit ihr lateral gleichstrukturierten Schicht
aus insbesondere intrinsischem, halbleitendem Mate-
rial an einen der beiden lateralen Grenzflächen der
ersten lateral strukturierten Schicht verbunden
wird, das eine gegenüber dem Material der ersten
10 Schicht eine um wenigstens den Faktor 10 kleineren
Dotierung aufweist.
39. Verfahren nach Anspruch 38,
d a d u r c h g e k e n n z e i c h n e t ,
15 daß eine solche mit der ersten lateral gleichstruk-
turierten Schicht so hergestellt wird, daß sie ein
graduell abfallendes Dotierungsprofil aufweist.
40. Verfahren nach einem der Ansprüche 30 bis 39,
20 d a d u r c h g e k e n n z e i c h n e t ,
daß als Material für wenigstens eine der aktiven
Bauelementschichten, insbesondere für die erste la-
teral strukturierte Schicht, AlGaAs, insbesondere
mit innerhalb der Schicht variierendem Aluminium-
25 Anteil, gewählt wird.
41. Verfahren nach Anspruch 38 bis 40,
d a d u r c h g e k e n n z e i c h n e t ,
daß als Grundmaterial für wenigstens eine der
30 weiteren Schichten das Grundmaterial der ersten
Schicht gewählt wird.
42. Verfahren nach einem der Ansprüche 30 bis 41,
35 d a d u r c h g e k e n n z e i c h n e t ,
daß als elektronisches Bauelement ein vertikaler

Feldeffekttransistor oder ein Permeable Base Transistor oder eine Kombination mehrerer dieser Transistoren gewählt wird.

- 5 43. Verfahren nach einem der Ansprüche 30 bis 42,
d a d u r c h g e k e n n z e i c h n e t ,
daß nach Fertigstellung einer epitaktischen Schichtenfolge eines einzelnen Transistors diese Schichtenfolge mit einer SiO_2 - oder einer Si_3N_4 -Schicht
10 versehen wird.

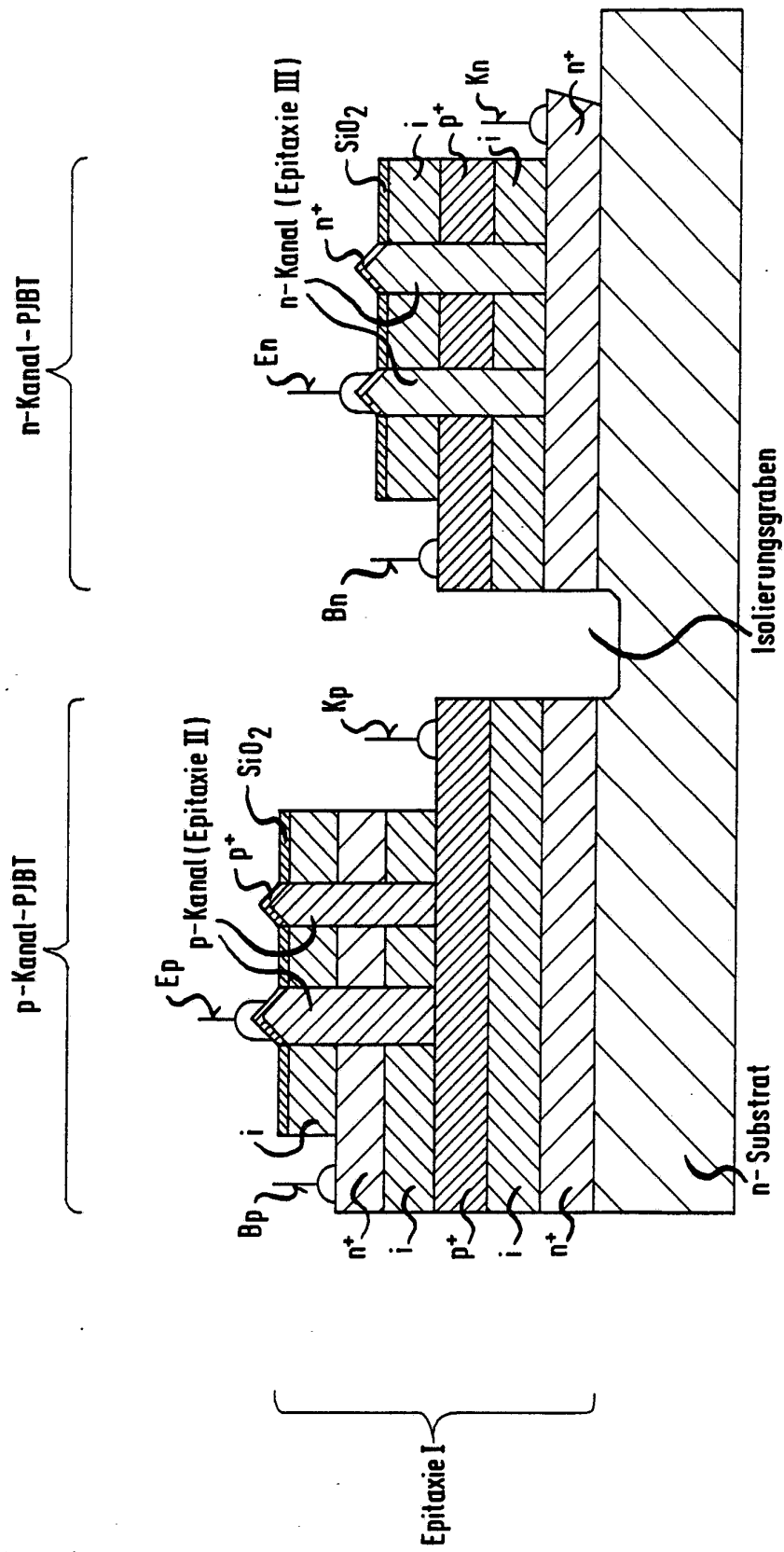


FIG. 1

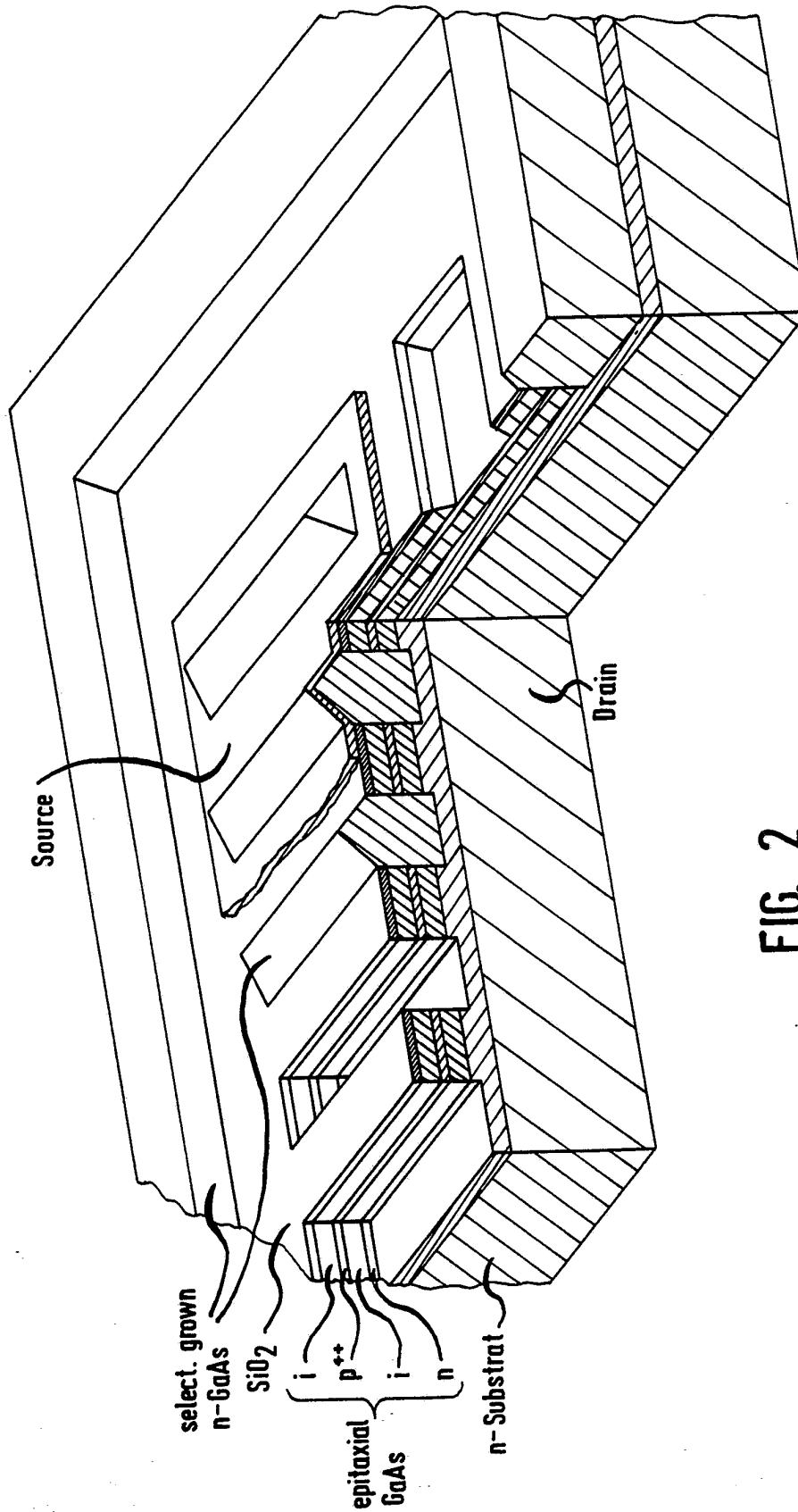


FIG. 2

INTERNATIONAL SEARCH REPORT

International application No.

PCT/DE 92/01080

<p>A. CLASSIFICATION OF SUBJECT MATTER</p> <p>Int. Cl.⁵ H01L29/76; H01L27/06; H01L21/335</p> <p>According to International Patent Classification (IPC) or to both national classification and IPC</p>														
<p>B. FIELDS SEARCHED</p> <p>Minimum documentation searched (classification system followed by classification symbols)</p> <p>Int. Cl.⁵ H01L</p> <p>Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched</p> <p>Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)</p>														
<p>C. DOCUMENTS CONSIDERED TO BE RELEVANT</p> <table border="1"> <thead> <tr> <th>Category*</th> <th>Citation of document, with indication, where appropriate, of the relevant passages</th> <th>Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>EP, A, 0 450 274 (FORSCHUNGSZENTRUM JULICH GMBH) 9 October 1991 (cited in the application) *the whole document*</td> <td>1,22</td> </tr> <tr> <td>A</td> <td>IEEE TRANSACTIONS ON ELECTRON DEVICES Vol. 37, No. 9, September 1990, NEW YORK US pages 2090- 2098 'Optimization of the Doping Profile in Si Permeable Base Transistors for High-Frequency, High-Voltage Operation' see page 2096, right-hand column, paragraph 3 -page 2098, left-hand column, paragraph 4; figures 1,8,10</td> <td>1,3-4</td> </tr> <tr> <td>A</td> <td>PATENT ABSTRACTS OF JAPAN Vol. 10, No.129 (E-403)(2186) 14 May 1986 & JP, A, 60 261 176 (HITACHI SEISAKUSHO K.K.) 24 December 1985 see abstract</td> <td>1,24</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	A	EP, A, 0 450 274 (FORSCHUNGSZENTRUM JULICH GMBH) 9 October 1991 (cited in the application) *the whole document*	1,22	A	IEEE TRANSACTIONS ON ELECTRON DEVICES Vol. 37, No. 9, September 1990, NEW YORK US pages 2090- 2098 'Optimization of the Doping Profile in Si Permeable Base Transistors for High-Frequency, High-Voltage Operation' see page 2096, right-hand column, paragraph 3 -page 2098, left-hand column, paragraph 4; figures 1,8,10	1,3-4	A	PATENT ABSTRACTS OF JAPAN Vol. 10, No.129 (E-403)(2186) 14 May 1986 & JP, A, 60 261 176 (HITACHI SEISAKUSHO K.K.) 24 December 1985 see abstract	1,24
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.												
A	EP, A, 0 450 274 (FORSCHUNGSZENTRUM JULICH GMBH) 9 October 1991 (cited in the application) *the whole document*	1,22												
A	IEEE TRANSACTIONS ON ELECTRON DEVICES Vol. 37, No. 9, September 1990, NEW YORK US pages 2090- 2098 'Optimization of the Doping Profile in Si Permeable Base Transistors for High-Frequency, High-Voltage Operation' see page 2096, right-hand column, paragraph 3 -page 2098, left-hand column, paragraph 4; figures 1,8,10	1,3-4												
A	PATENT ABSTRACTS OF JAPAN Vol. 10, No.129 (E-403)(2186) 14 May 1986 & JP, A, 60 261 176 (HITACHI SEISAKUSHO K.K.) 24 December 1985 see abstract	1,24												
<p><input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.</p>														
<p>* Special categories of cited documents:</p> <p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier document but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p> <p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>"&" document member of the same patent family</p>														
<p>Date of the actual completion of the international search</p> <p>02 April 1993 (02.04.93)</p>		<p>Date of mailing of the international search report</p> <p>13 April 1993 (13.04.93)</p>												
<p>Name and mailing address of the ISA/ European Patent Office</p> <p>Facsimile No.</p>		<p>Authorized officer</p> <p>Telephone No.</p>												

**ANNEX TO THE INTERNATIONAL SEARCH REPORT
ON INTERNATIONAL PATENT APPLICATION NO.**

DE 9201080
SA 68383

This annex lists the patent family members relating to the patent documents cited in the above-mentioned international search report.
The members are as contained in the European Patent Office EDP file on
The European Patent Office is in no way liable for these particulars which are merely given for the purpose of information. 02/04/93

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
EP-A-0450274	09-10-91	DE-A- 4025269	08-08-91
		JP-A- 4213874	04-08-92
		US-A- 5122853	16-06-92
		US-A- 5168070	01-12-92

I. KLASSIFIKATION DES ANMELDUNGSGEGENSTANDS (bei mehreren Klassifikationssymbolen sind alle anzugeben) ⁶		
Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC		
Int.Kl. 5 H01L29/76; H01L27/06; H01L21/335		
II. RECHERCHIERTE SACHGEBIETE		
Recherchierter Mindestprüfstoff ⁷		
Klassifikationssystem	Klassifikationssymbole	
Int.Kl. 5	H01L	
Recherchierte nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Sachgebiete fallen ⁸		
III. EINSCHLAGIGE VERÖFFENTLICHUNGEN ⁹		
Art. ⁹	Kennzeichnung der Veröffentlichung ¹¹ , soweit erforderlich unter Angabe der maßgeblichen Teile ¹²	Betr. Anspruch Nr. ¹³
A	EP,A,0 450 274 (FORSCHUNGSZENTRUM JULICH GMBH) 9. Oktober 1991 in der Anmeldung erwähnt * Das ganze Dokument *	1,22
A	IEEE TRANSACTIONS ON ELECTRON DEVICES Bd. 37, Nr. 9, September 1990, NEW YORK US Seiten 2090 - 2098 'Optimization of the Doping Profile in Si Permeable Base Transistors for High-Frequency, High-Voltage Operation' siehe Seite 2096, rechte Spalte, Absatz 3 - Seite 2098, linke Spalte, Absatz 4; Abbildungen 1,8,10	1,3-4
<p>¹⁰ Besondere Kategorien von angegebenen Veröffentlichungen:</p> <p>"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist</p> <p>"E" älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist</p> <p>"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)</p> <p>"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht</p> <p>"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist</p> <p>"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist</p> <p>"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden</p> <p>"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist</p> <p>"Δ" Veröffentlichung, die Mitglied derselben Patentfamilie ist</p>		
IV. BESCHEINIGUNG		
Datum des Abschlusses der internationalen Recherche		Absenddatum des internationalen Recherchenberichts
02.APRIL 1993		13.04.93
Internationale Recherchenbehörde		Unterschrift des bevollmächtigten Bediensteten
EUROPAISCHES PATENTAMT		FRANSEN L.J.L.

III. EINSCHLAGIGE VERÖFFENTLICHUNGEN (Fortsetzung von Blatt 2)		
Art °	Kennzeichnung der Veröffentlichung, soweit erforderlich unter Angabe der maßgeblichen Teile	Betr. Anspruch Nr.
A	<p>PATENT ABSTRACTS OF JAPAN vol. 10, no. 129 (E-403)(2186) 14. Mai 1986 & JP,A,60 261 176 (HITACHI SEISAKUSHO K.K.) 24. Dezember 1985 siehe Zusammenfassung -----</p>	1,24

**ANHANG ZUM INTERNATIONALEN RECHERCHENBERICHT
 ÜBER DIE INTERNATIONALE PATENTANMELDUNG NR.**

DE 9201080
 SA 68383

In diesem Anhang sind die Mitglieder der Patentfamilien der im obengenannten internationalen Recherchenbericht angeführten Patentedokumente angegeben.
 Die Angaben über die Familienmitglieder entsprechen dem Stand der Datei des Europäischen Patentamts am
 Diese Angaben dienen nur zur Unterrichtung und erfolgen ohne Gewähr.

02/04/93

Im Recherchenbericht angeführtes Patentedokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
EP-A-0450274	09-10-91	DE-A- 4025269	08-08-91
		JP-A- 4213874	04-08-92
		US-A- 5122853	16-06-92
		US-A- 5168070	01-12-92

EPO FORM P0473

Für nähere Einzelheiten zu diesem Anhang : siehe Amtsblatt des Europäischen Patentamts, Nr.12/82