

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4741343号  
(P4741343)

(45) 発行日 平成23年8月3日(2011.8.3)

(24) 登録日 平成23年5月13日(2011.5.13)

(51) Int.Cl.	F I
HO 1 L 21/3213 (2006.01)	HO 1 L 21/88 C
HO 1 L 29/786 (2006.01)	HO 1 L 29/78 6 1 7 U
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 6 1 6 U
HO 1 L 21/822 (2006.01)	HO 1 L 29/78 6 2 7 D
HO 1 L 27/04 (2006.01)	HO 1 L 27/04 L
請求項の数 13 (全 25 頁) 最終頁に続く	

(21) 出願番号	特願2005-321902 (P2005-321902)	(73) 特許権者	000153878
(22) 出願日	平成17年11月7日(2005.11.7)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2006-179871 (P2006-179871A)		神奈川県厚木市長谷398番地
(43) 公開日	平成18年7月6日(2006.7.6)	(72) 発明者	岡本 悟
審査請求日	平成20年8月20日(2008.8.20)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2004-343320 (P2004-343320)		半導体エネルギー研究所内
(32) 優先日	平成16年11月29日(2004.11.29)	(72) 発明者	藤井 照幸
(33) 優先権主張国	日本国(JP)		神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		(72) 発明者	大沼 英人
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		(72) 発明者	石塚 章広
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
			最終頁に続く

(54) 【発明の名称】 半導体装置の作製方法

(57) 【特許請求の範囲】

【請求項1】

絶縁表面上に接してモリブデンよりなる第1の導電層を形成し、  
 前記第1の導電層上に接して、前記第1の導電層より厚いアルミニウムを主成分とする第2の導電層を形成し、  
 前記第2の導電層上に接してレジストのマスクを形成し、  
 前記マスクを用いた第1のエッチングをドライエッチングによって行い、前記第2の導電層を加工し、  
 前記マスクを残したまま第2のエッチングをウエットエッチングによって行い、前記第1の導電層を加工し、  
 前記ドライエッチングにおいて、前記第2の導電層のエッチングレートは、前記第1の導電層のエッチングレートより大きく、  
 前記ウエットエッチングにおいて、前記第2の導電層のエッチングレートは、前記第1の導電層のエッチングレート以上であることを特徴とする半導体装置の作製方法。

【請求項2】

絶縁表面上に接してモリブデンよりなる第1の導電層を形成し、  
 前記第1の導電層上に接して、前記第1の導電層より厚いアルミニウムを主成分とする第2の導電層を形成し、  
 前記第2の導電層上に接してレジストのマスクを形成し、  
 前記マスクを用いた第1のエッチングをドライエッチングによって行い、前記第2の導

電層を加工し、

前記マスクを残したまま第2のエッチングをウエットエッチングによって行い、前記第1の導電層を加工し、

前記ドライエッチングにおいて、前記第2の導電層のエッチングレートは、前記第1の導電層のエッチングレートより大きく、

前記ウエットエッチングにおいて、前記第2の導電層のエッチングレートは、前記第1の導電層のエッチングレート以上であり、

前記ウエットエッチングは、燐酸と硝酸を含む混合溶液を用いて行い、前記硝酸に対する前記燐酸の濃度比は70%以上であることを特徴とする半導体装置の作製方法。

【請求項3】

絶縁表面上に接してモリブデンよりなる第1の導電層を形成し、

前記第1の導電層上に接して、前記第1の導電層より厚いアルミニウムを主成分とする第2の導電層を形成し、

前記第2の導電層上に接してレジストのマスクを形成し、

前記マスクを用いた第1のエッチングをドライエッチングによって行い、前記第2の導電層を加工し、

前記マスクを残したまま第2のエッチングをウエットエッチングによって行い、前記第1の導電層を加工し、

前記ドライエッチングにおいて、前記第2の導電層のエッチングレートは、前記第1の導電層のエッチングレートより大きく、

前記ウエットエッチングにおいて、前記第2の導電層のエッチングレートは、前記第1の導電層のエッチングレート以上であり、

前記ウエットエッチングは、燐酸と硝酸を含む混合溶液を用いて行い、

前記硝酸に対する前記燐酸の濃度比は70%以上であり、前記混合溶液の温度は40以上であることを特徴とする半導体装置の作製方法。

【請求項4】

請求項2または請求項3のいずれか一において、

前記硝酸に対する前記燐酸の濃度比は90%以下であることを特徴とする半導体装置の作製方法。

【請求項5】

絶縁表面上に接してモリブデンよりなる第1の導電層を形成し、

前記第1の導電層上に接して、アルミニウムを主成分とする第2の導電層を形成し、

前記第2の導電層上に接してレジストのマスクを形成し、

前記マスクを用いた第1のエッチングをドライエッチングによって行い、前記第2の導電層を加工し、

前記マスクを残したまま第2のエッチングをウエットエッチングによって行い、前記第1の導電層を加工し、

前記ドライエッチングにおいて、前記第2の導電層のエッチングレートは、前記第1の導電層のエッチングレートより大きく、

前記ウエットエッチングにおいて、前記第2の導電層のエッチングレートは、前記第1の導電層のエッチングレート以上であり、

前記第2の導電層の膜厚は、前記第1の導電層の膜厚の5倍以上であり、且つ300nm以上7μm以下であることを特徴とする半導体装置の作製方法。

【請求項6】

絶縁表面上に接してモリブデンよりなる第1の導電層を形成し、

前記第1の導電層上に接して、アルミニウムを主成分とする第2の導電層を形成し、

前記第2の導電層上に接してレジストのマスクを形成し、

前記マスクを用いた第1のエッチングをドライエッチングによって行い、前記第2の導電層を加工し、

前記マスクを残したまま第2のエッチングをウエットエッチングによって行い、前記第

10

20

30

40

50

1の導電層を加工し、

前記ドライエッチングにおいて、前記第2の導電層のエッチングレートは、前記第1の導電層のエッチングレートより大きく、

前記ウエットエッチングにおいて、前記第2の導電層のエッチングレートは、前記第1の導電層のエッチングレート以上であり、

前記ウエットエッチングは、燐酸と硝酸を含む混合溶液を用いて行い、前記硝酸に対する前記燐酸の濃度比は70%以上であり、

前記第2の導電層の膜厚は、前記第1の導電層の膜厚の5倍以上であり、且つ300nm以上7μm以下であることを特徴とする半導体装置の作製方法。

【請求項7】

絶縁表面上に接してモリブデンよりなる第1の導電層を形成し、

前記第1の導電層上に接して、アルミニウムを主成分とする第2の導電層を形成し、

前記第2の導電層上に接してレジストのマスクを形成し、

前記マスクを用いた第1のエッチングをドライエッチングによって行い、前記第2の導電層を加工し、

前記マスクを残したまま第2のエッチングをウエットエッチングによって行い、前記第1の導電層を加工し、

前記ドライエッチングにおいて、前記第2の導電層のエッチングレートは、前記第1の導電層のエッチングレートより大きく、

前記ウエットエッチングにおいて、前記第2の導電層のエッチングレートは、前記第1の導電層のエッチングレート以上であり、

前記ウエットエッチングは、燐酸と硝酸を含む混合溶液を用いて行い、

前記硝酸に対する前記燐酸の濃度比は70%以上であり、前記混合溶液の温度は40以上であり、

前記第2の導電層の膜厚は、前記第1の導電層の膜厚の5倍以上であり、且つ300nm以上7μm以下であることを特徴とする半導体装置の作製方法。

【請求項8】

請求項6または請求項7のいずれか一において、

前記硝酸に対する前記燐酸の濃度比は90%以下であることを特徴とする半導体装置の作製方法。

【請求項9】

請求項1乃至請求項8のいずれか一において、

前記第1の導電層の膜厚は、10nm以上300nm以下であることを特徴とする半導体装置の作製方法。

【請求項10】

請求項1乃至請求項9のいずれか一において、

前記第2の導電層は、シリコン、チタン、ネオジウム、スカンジウム、ニッケル、モリブデン及び炭素の1種または複数種が含まれたアルミニウムであることを特徴とする半導体装置の作製方法。

【請求項11】

請求項1乃至請求項10のいずれか一において、

前記ドライエッチングは、塩素系ガスを用いて行うことを特徴とする半導体装置の作製方法。

【請求項12】

請求項1乃至請求項11のいずれか一において、

前記ドライエッチングは、 $Cl_2$ ガス、 $BCl_3$ ガス、 $SiCl_4$ ガス及び $CCl_4$ ガスから少なくとも一種のガスを用いて行うことを特徴とする半導体装置の作製方法。

【請求項13】

請求項1乃至請求項12のいずれか一において、

前記第1の導電層はトランジスタと接続されることを特徴とする半導体装置の作製方法

10

20

30

40

50

。【発明の詳細な説明】

【技術分野】

【0001】

本発明は、複数の導電層を積層した構成の配線を有する半導体装置の作製方法に関する。複数の導電層が互いに異なる材料よりなる配線を有する半導体装置の作製方法に関する。特に、モリブデン（Mo）を主成分とする導電層の上にアルミニウム（Al）を主成分とする導電層を積層した配線を有する半導体装置の作製方法に関する。

【背景技術】

【0002】

絶縁表面上に複数の導電層を積層し、当該積層された複数の層をエッチングして配線を作製する方法が提案されている。（特許文献1参照）

【0003】

特許文献1に記載の配線の作製方法について、図6を用いて説明する。絶縁表面600上に、第1の導電層601と第1の導電層601上の第2の導電層602とを形成する。第2の導電層602上にレジストのマスク603を形成する（図6（a））。マスク603を用いて、第1の導電層601表面が露出するまで第2の導電層602をドライエッチングして、任意の形状に加工された第2の導電層612を形成する（図6（b））。マスクを残したまま第1の導電層601をウエットエッチングし、第1の導電層611を形成する。こうして、第1の導電層611と第2の導電層612が積層された構成の配線を形成する（図6（c））。

【0004】

特許文献1に記載の配線の作製方法では、第1の導電層601を加工するためのウエットエッチングにおいて、第2の導電層612のエッチングレートを第1の導電層601のエッチングレートより極めて小さく設定する。こうして、既に任意の形状に加工された第2の導電層612をウエットエッチングにおいてほとんどエッチングしないようにしている。

【特許文献1】特開平7-169837号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

特許文献1に記載の配線の作製方法では、ウエットエッチングにおいて、第2の導電層612のエッチングレートを第1の導電層601のエッチングレートより小さく設定している。そのため、ウエットエッチングにおいて、第1の導電層611が第2の導電層612の端部の内側までエッチングされて抉れる危険性や、第1の導電層611と第2の導電層612が積層された構成の配線が逆テーパ形状となる危険性がある（図6（c）参照）。このように形成された配線上に膜を形成すると、当該膜が段切れを起こすなどの不良が生じる。

【0006】

本発明は、複数の導電層が積層された配線が抉れたり逆テーパ形状となるのを防ぎ、配線上に形成される膜の段切れ等の不良を低減することを課題とする。

【課題を解決するための手段】

【0007】

本発明は、絶縁表面上に第1の導電層を形成し、第1の導電層上に第2の導電層を形成し、第2の導電層上にレジストのマスクを形成し、前記マスクを用いた第1のエッチングをドライエッチングによって行い、前記第2の導電層を任意の形状に加工し、前記マスクを残したまま第2のエッチングをウエットエッチングによって行い、前記第1の導電層を加工し配線を形成する半導体装置の作製方法において、

ドライエッチングにおいて、第2の導電層のエッチングレートを第1の導電層のエッチングレートより大きくすること（構成1）

10

20

30

40

50

ウエットエッチングにおいて、第2の導電層のエッチングレートを第1の導電層のエッチングレート以上とすること（構成2）を特徴とする。

【0008】

第1の導電層の材料としてモリブデンを用い、第2の導電層の材料としてアルミニウムを主成分とする材料を用いることができる。第1の導電層の材料としてモリブデンを用い、第2の導電層の材料としてアルミニウムを主成分とする材料を用いる場合には、以下の条件1により、「ウエットエッチングにおいて、第2の導電層のエッチングレートを第1の導電層のエッチングレート以上とすること」、即ち上記構成2を実現することができる。

10

ウエットエッチングは、燐酸と硝酸を含む混合溶液を用いて行い、前記硝酸に対する前記燐酸の濃度比は70%以上であること（条件1）

なお、条件1において、前記混合溶液の温度は40℃以上である。

【0009】

また、前記第1の導電層が薄膜トランジスタ等の素子と接続されていても良い。

【発明の効果】

【0010】

ドライエッチングは、異方性のエッチングであり、マスクに対応して正確に加工することができることが知られている。ドライエッチングによって、第2の導電層を加工するので、第2の導電層の加工精度を向上させることができる。

20

【0011】

構成1「ドライエッチングにおいて、第2の導電層のエッチングレートを第1の導電層のエッチングレートより大きくすること」を特徴とするので、ドライエッチングにおいて第2の導電層を加工する間、第1の導電層は絶縁表面上を覆って残存している。そのため、絶縁表面上に残存した第1の導電層を経路として、ドライエッチングにおいて発生した電荷を逃がすことができる。こうして、ドライエッチングにおいて発生した電荷が絶縁膜等に蓄積されることを防止し、蓄積された電荷によって起こる絶縁破壊等のダメージを低減することができる。

【0012】

ウエットエッチングは、ドライエッチングのようなプラズマは発生させないので、電荷が絶縁膜等に蓄積されることがなく、絶縁破壊等のダメージは問題とならない。第1の導電層の加工にウエットエッチングを用いるので、当該加工によって前述のドライエッチングの際に電荷を逃がしていた経路がなくなっても、絶縁破壊等のダメージは問題とならない。こうして、ウエットエッチングにより、絶縁表面の一部が露出するまで第1の導電層のエッチングを行うことができる。

30

【0013】

構成2「ウエットエッチングにおいて、第2の導電層のエッチングレートを第1の導電層のエッチングレート以上とすること」を特徴とするので、ウエットエッチングによって加工された第1の導電層の端部は、第2の導電層の端部と同じ位置または第2の導電層の端部の外側の位置となる。よって、第1の導電層と第2の導電層でなる積層の配線は、第1の導電層が第2の導電層の端部の内側までエッチングされて挟まれる危険性も無く、逆テーパ形状とならない。こうして、当該積層の配線上に形成される膜の段切れ等の不良を低減することができる。

40

【0014】

第1の導電層の材料としてモリブデンを用い、第2の導電層の材料としてアルミニウムを主成分とする材料を用いる場合に、条件1「ウエットエッチングは、燐酸と硝酸を含む混合溶液を用いて行い、前記硝酸に対する前記燐酸の濃度比は70%以上であること」を満たすようにウエットエッチングを行うことによって、構成2を実現できることを見出した。

【0015】

50

更に、ウエットエッチングは、ドライエッチングと比較して、エッチングする層の下地に与える物理的ダメージが少なく、また下地との選択比を高くとることができるので、露出した絶縁表面の凹凸を少なくすることができる。また、ウエットエッチングによって、前記ドライエッチングの際に発生したゴミや残渣、当該絶縁表面上に存在するゴミ等を洗い流すこともできる。

【0016】

以上のように、ドライエッチングとその後ウエットエッチングによって、積層の配線を形成することにより、ウエットエッチングのみを用いた場合よりも加工の精度を良くすることができる。また、ドライエッチングの際の絶縁破壊等のダメージを無くして、配線を形成することができる。積層の配線の形状を好適なものとし、積層の配線の側面と当該積層の配線上に形成される膜との間に隙間ができるのを防止できるので、当該膜の段切れ等の不良を低減することができる。更に、露出した絶縁表面の凹凸を少なくし、またゴミや残渣を低減することができるので、これらの凹凸やゴミ、残渣によって起こる欠陥を抑えることができる。

10

【0017】

特に、第1の導電層が素子と接続されている場合、ドライエッチングにおいて発生する電荷は、当該素子に甚大な悪影響を及ぼし、素子を破壊する危険性がある。本発明は、第1の導電層が素子と接続されている場合に、当該素子の破壊を防止することができるので有効である。

【発明を実施するための最良の形態】

20

【0018】

(第1の実施の形態)

第1の実施の形態について、図1を用いて説明する。

【0019】

絶縁表面100上に第1の導電層101を形成する。第1の導電層101は複数の層が積層された構成であっても良い。第1の導電層101上に第2の導電層102を形成する。第2の導電層102は複数の層が積層された構成であっても良い。第2の導電層102上にレジストのマスク103を形成する(図1(a))。

【0020】

マスク103を用いた第1のエッチングをドライエッチングによって行い、第2の導電層102を加工する。このドライエッチングにおいて、第2の導電層102のエッチングレートを第1の導電層101のエッチングレートより大きくする。こうして、第2の導電層112を形成する(図1(b))。

30

【0021】

マスク103を残したまま第2のエッチングをウエットエッチングによって行い、第1の導電層101を加工する。このウエットエッチングにおいて、第2の導電層112のエッチングレートを第1の導電層101のエッチングレート以上とする。こうして、第2の導電層122と第1の導電層111でなる積層の配線(図1(c))、または第2の導電層132と第1の導電層111でなる積層の配線(図1(d))を形成する。ウエットエッチングにおいて、第2の導電層112のエッチングレートと第1の導電層101のエッチングレートとが等しい場合、図1(c)の構成となる。ウエットエッチングにおいて、第2の導電層112のエッチングレートが第1の導電層101のエッチングレートより大きい場合、図1(d)の構成となる。

40

【0022】

その後、マスク103を除去する。

【0023】

また、第1の導電層101の厚さを第2の導電層102の厚さより薄くすることによって、前記ウエットエッチングにおいて絶縁表面に平行な方向にエッチングされる量を少なくすることができる。図1において、第1の導電層101の厚さが第2の導電層102の厚さより薄い場合の例を図8に示す。図8中、図1と同じ部分は同じ符号を用いて示し説

50

明は省略する。

【0024】

図8に示すように、第1の導電層101の厚さを第2の導電層102の厚さより薄くすることによって、配線の加工の精度をより向上させることができる。

【0025】

例えば第2の導電層102の厚さを、第1の導電層101の厚さの5倍以上、好ましくは10倍以上とすることによって、配線の加工の精度をより向上させることができる。また、第2の導電層102の膜厚を300nm~7μmとすることができる。

【0026】

(第2の実施の形態)

第2の実施の形態について、図2を用いて説明する。

【0027】

絶縁表面100上に第1の導電層201を形成する。第1の導電層201は複数の層が積層された構成であってもよい。第1の導電層201上に第2の導電層202を形成する。第2の導電層202は複数の層が積層された構成であってもよい。第2の導電層202上に第3の導電層203を形成する。第3の導電層203は複数の層が積層された構成であってもよい。第3の導電層203上にレジストのマスク204を形成する(図2(a))。

【0028】

マスク204を用いた第1のエッチングによって、第3の導電層203を加工する。このエッチングにおいて、第3の導電層203のエッチングレートを第2の導電層202のエッチングレートより大きくする。こうして、第3の導電層213を形成する(図2(b))。第1のエッチングとしては、ドライエッチングを用いても良いし、ウエットエッチングを用いても良い。

【0029】

マスク204を残したまま第2のエッチングをドライエッチングによって行い、第2の導電層202を加工する。このドライエッチングにおいて、第2の導電層202のエッチングレートを第1の導電層201のエッチングレートより大きくする。こうして、第2の導電層212を形成する(図2(c))。

【0030】

マスク204を残したまま第3のエッチングをウエットエッチングによって行い、第1の導電層201を加工する。このウエットエッチングにおいて、第2の導電層212のエッチングレートは、第1の導電層201のエッチングレート以上であり、第3の導電層213のエッチングレート以下とする。こうして、第3の導電層223と第2の導電層222と第1の導電層211とでなる積層の配線(図2(d))、または第3の導電層233と第2の導電層232と第1の導電層211とでなる積層の配線(図2(e))、または第3の導電層243と第2の導電層242と第1の導電層211とでなる積層の配線(図2(f))を形成する。ウエットエッチングにおいて、第3の導電層213と第2の導電層212と第1の導電層201のエッチングレートが等しい場合、図2(d)の構成となる。ウエットエッチングにおいて、第3の導電層213のエッチングレートが第2の導電層212のエッチングレートより大きく、且つ第2の導電層212と第1の導電層201のエッチングレートが等しい場合、図2(e)の構成となる。ウエットエッチングにおいて、第3の導電層213のエッチングレートが第2の導電層212のエッチングレートより大きく、且つ第2の導電層212のエッチングレートが第1の導電層201のエッチングレートより大きい場合、図2(f)の構成となる。

【0031】

その後、マスク204を除去する。

【0032】

また、第1の導電層201の厚さを第2の導電層202の厚さより薄くすることによって、前記ウエットエッチングにおいて絶縁表面に平行な方向にエッチングされる量を少な

10

20

30

40

50

くすることができる。こうして、配線の加工の精度をより向上させることができる。

【0033】

例えば第2の導電層202の厚さを、第1の導電層201の厚さの5倍以上、好ましくは10倍以上とすることによって、配線の加工の精度をより向上させることができる。また、第2の導電層202の膜厚を300nm~7μmとすることができる。

【0034】

第2の実施の形態では、第2のエッチング(ドライエッチング)及び第3のエッチング(ウエットエッチング)を行う前に、第3の導電層203をエッチングするための第1のエッチングを行う構成を示した。しかし、これに限定されず、第3の導電層203上に更に導電層を形成し、当該導電層をエッチング加工した後、第3の導電層をエッチング加工

10

【0035】

(第3の実施の形態)

第3の実施の形態では、第1の実施の形態及び第2の実施の形態において、第1の導電層と、第2の導電層の材料の具体例について説明する。

【0036】

第1の導電層として、チタン(Ti)、モリブデン(Mo)、タングステン(W)、タンタル(Ta)、またはそれらを含む合金の窒化膜を用いることができる。

【0037】

第2の導電層として、アルミニウムを主成分とする材料等を用いることができる。

20

【0038】

アルミニウムを主成分とする材料としては、純粋なアルミニウムであっても良いし、アルミニウムとシリコン(Si)、チタン(Ti)、ネオジウム(Nd)またはスカンジウム(Sc)との合金であっても良いし、アルミニウムにニッケル(Ni)、モリブデン(Mo)及び炭素(C)の1種または複数種の元素を添加した材料であっても良い。また、これらの材料が積層された構成であっても良い。

【0039】

第2の実施の形態における第3の導電層として、チタン(Ti)、モリブデン(Mo)、タングステン(W)、タンタル(Ta)、またはそれらを含む合金の窒化膜を用いることができる。

30

【0040】

(第4の実施の形態)

第4の実施の形態では、第1の実施の形態及び第2の実施の形態において、第1の導電層の材料としてモリブデンを用い、第2の導電層の材料としてアルミニウムを主成分とする材料を用いる場合について説明する。

【0041】

アルミニウムを主成分とする材料としては、純粋なアルミニウムであっても良いし、アルミニウムとシリコン(Si)、チタン(Ti)、ネオジウム(Nd)またはスカンジウム(Sc)との合金であっても良いし、アルミニウムにニッケル(Ni)、モリブデン(Mo)及び炭素(C)の1種または複数種の元素を添加した材料であっても良い。また、これらの材料が積層された構成であっても良い。

40

【0042】

第2の導電層のドライエッチング(第1の実施の形態においては第1のエッチングに相当、第2の実施の形態においては第2のエッチングに相当)には、塩素系ガスを用いることができる。塩素系のガスとしては、Cl<sub>2</sub>、BCl<sub>3</sub>、SiCl<sub>4</sub>及びCCl<sub>4</sub>ガスから少なくとも一種のガスを適宜選択して用いることができる。

【0043】

第1の導電層のウエットエッチング(第1の実施の形態においては第2のエッチングに相当、第2の実施の形態においては第3のエッチングに相当)には、燐酸と硝酸を含む混合溶液を用いて行い、前記硝酸に対する前記燐酸の濃度比、即ち、(燐酸濃度/硝酸濃度

50

) × 100 (%) を 70% 以上とすれば良いことを見出した。このウエットエッチングの条件について、図 3 のグラフを用いて説明する。

【0044】

図 3 は、モリブデン ( 図中、Mo と表記 ) 及びアルミニウムを主成分とする材料 ( 図中、Al と表記 ) について、燐酸と硝酸を含む混合溶液の硝酸に対する燐酸の濃度比、即ち ( 燐酸濃度 / 硝酸濃度 ) × 100 (%) とエッチングレート ( nm / min ) との関連を示したグラフである。なお、当該混合溶液の温度は 40 である。図 3 から明らかなように、硝酸に対する燐酸の濃度比が約 70% 以上の場合に、アルミニウムを主成分とする材料のエッチングレートをモリブデンのエッチングレートより大きくすることができる。

【0045】

従って、硝酸に対する燐酸の濃度比を 70% 以上とすることによって、第 2 の導電層のエッチングレートを第 1 の導電層のエッチングレート以上とすることができる。

【0046】

硝酸に対する燐酸の濃度比を一定にした場合における、混合溶液の温度とエッチングレートとの関係について、図 4 を用いて説明する。

【0047】

図 4 は、モリブデン ( 図中、Mo と表記 ) 及びアルミニウムを主成分とする材料 ( 図中、Al と表記 ) について、燐酸と硝酸を含む混合溶液の温度 ( ) とエッチングレート ( nm / min ) との関連を示したグラフである。図 4 から明らかなように、混合溶液の温度が約 40 以上の場合に、アルミニウムを主成分とする材料のエッチングレートをモリブデンのエッチングレートより大きくすることができる。

【0048】

従って、硝酸に対する燐酸の濃度比、即ち ( 燐酸濃度 / 硝酸濃度 ) × 100 (%) を 70% 以上とし、且つ混合溶液の温度を 40 以上とすることによって、第 1 の導電層のウエットエッチングにおいて、第 2 の導電層のエッチングレートを第 1 の導電層のエッチングレート以上とすることができる。

【0049】

( 第 5 の実施の形態 )

第 5 の実施の形態は、本発明を用いて作製される半導体装置の例について説明する。

【0050】

薄膜トランジスタに接続される配線は、微細に且つ精度良く形成する必要がある。また、薄膜トランジスタは絶縁表面上に形成されるので、その作製中に発生した電荷による絶縁破壊が特に問題となる。本発明は、絶縁破壊等のダメージを与えることなく、微細且つ好適な形状の配線を形成することができるので、薄膜トランジスタに接続される配線を形成する場合に特に有効である。

【0051】

図 5 を用いて、薄膜トランジスタに接続される配線の例について説明する。

【0052】

図 5 ( a ) において、500 は絶縁表面、501 は半導体層、502 は第 1 の絶縁膜、503 は第 1 の配線、504 は第 2 の絶縁膜、505 は第 2 の配線である。506 は薄膜トランジスタであり、半導体層 501 と、第 1 の配線 503 の半導体層 501 と重なる部分と、第 1 の絶縁膜 502 の第 1 の配線 503 と半導体層 501 に挟まれた部分とによって構成される。第 1 の配線 503 の半導体層 501 と重なる部分が薄膜トランジスタ 506 のゲート電極となり、第 1 の絶縁膜 502 の第 1 の配線 503 と半導体層 501 に挟まれた部分が薄膜トランジスタ 506 のゲート絶縁膜となる。第 2 の配線 505 は、第 2 の絶縁膜 504 に設けられたコンタクトホールによって、薄膜トランジスタ 506 の半導体層 501 と接続されている。

【0053】

絶縁表面 500 は、ガラスや石英、樹脂等の絶縁性の基板の表面であっても良いし、これらの絶縁性の基板上に設けられた下地膜の表面であっても良いし、導電性の基板上に設

10

20

30

40

50

けられた下地膜表面であっても良いし、半導体の基板上に設けられた絶縁膜表面であっても良い。

【0054】

第1の配線503や第2の配線505が薄膜トランジスタ506に接続される配線である。

【0055】

図5(a)では、第2の配線505として、2層が積層された構成でなる配線を示したが、これに限定されず多層でなる配線とすることができる。第2の配線505の第2の導電層(上の層)の膜厚は、300nm~7μmとすることができる。

【0056】

図5(b)では、第1の配線503として、2層が積層された構成でなる配線を示したが、これに限定されず多層でなる配線とすることができる。第1の配線503の第2の導電層(上の層)の膜厚は、300nm~2μmとすることができる。

【0057】

図5(c)において、図5(a)及び図5(b)と同じ部分は同じ符号を用いて示し、説明は省略する。515は第2の配線、516は第3の配線である。第2の配線515は、第2の絶縁膜504に設けられたコンタクトホールによって、薄膜トランジスタ506の半導体層501と接続されている。第3の配線516は第2の配線515と接続され、半導体層501と接続されている。なお、単に接続されているといった場合、電氣的に接続されている場合も含むとする。

【0058】

第1の配線503や、第2の配線515や、第3の配線516が薄膜トランジスタ506に接続される配線である。

【0059】

図5(c)では、第2の配線515として、2層が積層された構成でなる配線を示したが、これに限定されず多層でなる配線とすることができる。第2の配線515の第2の導電層(上の層)の膜厚は、300nm~7μmとすることができる。

【0060】

図5(d)では、第3の配線516として、2層が積層された構成でなる配線を示したが、これに限定されず多層でなる配線とすることができる。第3の配線516の第2の導電層(上の層)の膜厚は、300nm~2μmとすることができる。

【0061】

図5(e)において、図5(a)乃至図5(d)と同じ部分は同じ符号を用いて示し、説明は省略する。527は第3の配線である。526は第3の絶縁膜である。第2の配線515は、第2の絶縁膜504に設けられたコンタクトホールによって、薄膜トランジスタ506の半導体層501と接続されている。第3の配線527は、第3の絶縁膜526に設けられたコンタクトホールによって、第2の配線515と接続され、半導体層501と接続されている。なお、単に接続されているといった場合、電氣的に接続されている場合も含むとする。

【0062】

第1の配線503や、第2の配線515や、第3の配線527が薄膜トランジスタ506に接続される配線である。

【0063】

図5(e)では、第3の配線527として、2層が積層された構成でなる配線を示したが、これに限定されず多層でなる配線とすることができる。第3の配線527の第2の導電層(上の層)の膜厚は、300nm~7μmとすることができる。

【0064】

図5(f)において、500は絶縁表面、533は第1の配線、532は第1の絶縁膜、531は半導体層、535は第2の配線である。536は薄膜トランジスタであり、半導体層531と、第1の配線533の半導体層531と重なる部分と、第1の絶縁膜53

10

20

30

40

50

2の第1の配線533と半導体層531に挟まれた部分とによって構成される。第1の配線533の半導体層531と重なる部分が薄膜トランジスタ536のゲート電極となり、第1の絶縁膜532の第1の配線533と半導体層531に挟まれた部分が薄膜トランジスタ536のゲート絶縁膜となる。第2の配線535は、薄膜トランジスタ536の半導体層531と接続されている。

【0065】

第1の配線533や、第2の配線535が薄膜トランジスタ536に接続される配線である。

【0066】

図5(f)では、第1の配線533として、2層が積層された構成でなる配線を示したが、これに限定されず多層でなる配線とすることができる。第1の配線533の第2の導電層(上の層)の膜厚は、300nm~5 $\mu$ mとすることができる。

10

【0067】

図5(g)では、第2の配線535として、2層が積層された構成でなる配線を示したが、これに限定されず多層でなる配線とすることができる。第2の配線535の第2の導電層(上の層)の膜厚は、300nm~7 $\mu$ mとすることができる。

【0068】

本実施の形態は、第1の実施の形態乃至第4の実施の形態と自由に組み合わせて実施することができる。

【実施例1】

20

【0069】

本実施例では、第3の実施の形態及び第4の実施の形態において示した第1の導電層としてモリブデンを用い、第2の導電層としてアルミニウムを主成分とする材料を用いる場合の具体的な配線の作製方法について説明する。

【0070】

絶縁表面上に、第1の導電層のモリブデンを10~300nm、好ましくは50~150nmの膜厚で形成する。本実施例では、第1の導電層のモリブデンを100nmの膜厚で形成した。第1の導電層上に第2の導電層のアルミニウムを主成分とする材料を300nm~5 $\mu$ m、好ましくは500nm~1 $\mu$ mの膜厚で形成する。本実施例では、第2の導電層のアルミニウムを700nmの膜厚で形成した。

30

【0071】

第2の導電層上にレジストのマスクを形成し、BCl<sub>3</sub>ガスとCl<sub>2</sub>ガスを用いて、ドライエッチングを行った。ドライエッチングでは、モリブデンのエッチングレートに対するアルミニウムエッチングレートの比(選択比)を10以上とするのが好ましい。

【0072】

ドライエッチングには、ICP(Inductively Coupled Plasma:誘導結合型プラズマ)エッチング装置を使用した。ICPエッチング装置は、プラズマの制御が容易であり、処理基板の面積化にも対応できる。本実施例では、ICPエッチング装置として、松下電器産業(株)製E645を用いた。ガス流量比をBCl<sub>3</sub>/Cl<sub>2</sub>=60/20sccm、ガス圧を1.9Pa、ICPパワーを450W、バイASPワーを100Wとした。処理時間は、ジャストエッチング(147sec)に、オーバーエッチングを追加したエッチング時間(207sec)とした。

40

【0073】

上記条件でドライエッチングを行うことにより、モリブデンのエッチングレートに対するアルミニウムエッチングレートの比(選択比)を30以上とすることができた。

【0074】

次いで、マスクを残したまま磷酸と硝酸を含む混合溶液を用いてウエットエッチングを行った。前記混合溶液は、硝酸に対する磷酸の濃度比は70%とし、溶液の温度を40とした。ウエットエッチングは、30sec行った。

【0075】

50

上記条件でウエットエッチングを行うことにより、モリブデンを約220nm/minのエッチングレートでエッチングし、アルミニウムを約250nm/minのエッチングレートでエッチングすることができた。モリブデンでなる第1の導電層をエッチング加工する間に、アルミニウムでなる第2の導電層は、その端部がマスクの端部に対して125nm内側となるまでエッチングされた。

【0076】

こうして、モリブデンでなる第1の導電層とアルミニウムでなる第2の導電層とを積層した構成の配線を形成することができた。

【実施例2】

【0077】

本発明の半導体装置の作製方法を、無線チップ（無線プロセッサ、無線メモリ、無線タグともよぶ）として機能する半導体装置の作製方法に適用することができる。

【0078】

無線チップは、外部の装置と非接触で、データの読み出し及び書き込みが可能であることを特徴とし、データの伝送にはアンテナを用いる。

【0079】

無線チップの構造について図9を用いて説明する。無線チップは、薄膜集積回路701及びそれに接続されるアンテナ702とで形成される。

【0080】

薄膜集積回路701は、薄膜トランジスタ、記憶素子、ダイオード、光電変換素子、抵抗素子、コイル、容量素子等の素子を用いて構成される。これらの素子に接続される配線の作製方法として本発明を適用することができる。図9では、薄膜集積回路701の有する素子の例として薄膜トランジスタ703を示す。

【0081】

図9で示すように、薄膜集積回路701上には層間絶縁膜704が形成される。層間絶縁膜704にコンタクトホールを介して薄膜トランジスタ703と接続するアンテナ702が形成される。

【0082】

アンテナ702の作製方法として本発明を適用することができる。特に、薄膜集積回路701の素子（図9では薄膜トランジスタ703）と接続された導電層をエッチング加工してアンテナ702を形成する場合に本発明は有効である。

【0083】

図9では、アンテナ702として、2層が積層された構成でなる配線を示したが、これに限定されず多層でなる配線とすることができる。アンテナ702の第2の導電層（上の層）の膜厚は、3 $\mu$ m～7 $\mu$ mとすることができる。

【0084】

また、層間絶縁膜704及びアンテナ702上には、窒化珪素膜等からなるバリアを形成しても良い。本発明の配線の作製方法を用いることによって、アンテナ702の形状を好適なものとするので、アンテナ702とアンテナ702上に形成されるバリア膜との密着性を高め、半導体装置の信頼性を高めることができる。

【0085】

図9で示す構成では、層間絶縁膜704上にアンテナ702を設けている。この構成は、図5(a)に示す第2の配線505を用いてアンテナ702を形成した場合に相当する。しかしながら、本発明は上記構成に限定されない。例えば、図5(a)の第1の配線503や、図5(b)の第1の配線503や、図5(b)の第2の配線505や、図5(c)の第1の配線503や、図5(c)の第2の配線515や、図5(c)の第3の配線516や、図5(d)の第1の配線503や、図5(d)の第2の配線515や、図5(d)の第3の配線516や、図5(e)の第1の配線503や、図5(e)の第2の配線515や、図5(e)の第3の配線527や、図5(f)の第1の配線533や、図5(f)の第2の配線535や、図5(g)の第1の配線533や、図5(g)の第2の配線5

10

20

30

40

50

35を用いてアンテナを形成することも可能である。

【0086】

無線チップの用途は広範にわたるが、例えば、紙幣、硬貨、有価証券類、無記名債券類、証券類（運転免許証や住民票等）、包装用品類（包装紙やボトル等）、記録媒体（DVDソフトやビデオテープ等）、乗物類（自転車等）、身の回り品（鞆や眼鏡等）、食品類、植物類、動物類、人体、衣類、生活用品類、電子機器等の商品や荷物の荷札等の物品に設けて使用することができる。

【0087】

本実施例は、発明を実施するための最良の形態、実施例1と自由に組み合わせて実施することができる。

10

【実施例3】

【0088】

本発明の半導体装置の作製方法を、表示装置の作製方法に適用することができる。本発明を用いて作製した表示装置の有する画素の断面図を図10(a)及び図10(b)に示す。

【0089】

図10(a)及び図10(b)において、1000は基板、1001は下地膜、1002は半導体層、1003は第1の絶縁膜、1004はゲート電極、1005は第2の絶縁膜、1006は電極、1007は第1の電極、1008は第3の絶縁膜、1009は発光層、1010は第2の電極である。1100は薄膜トランジスタ、1011は発光素子である。

20

【0090】

基板1000としては、例えばバリウムホウケイ酸ガラスや、アルミノホウケイ酸ガラスなどのガラス基板、石英基板、セラミック基板等を用いることができる。また、ステンレスを含む金属基板または半導体基板の表面に絶縁膜を形成したものをを用いても良い。プラスチック等の可撓性を有する合成樹脂からなる基板を用いても良い。基板1000の表面を、CMP法などの研磨により平坦化しておいても良い。

【0091】

下地膜1001としては、酸化珪素や、窒化珪素または窒化酸化珪素などの絶縁膜を用いることができる。下地膜1001によって、基板1000に含まれるNaなどのアルカリ金属やアルカリ土類金属が半導体層1002に拡散し薄膜トランジスタ1100の特性に悪影響をおよぼすのを防ぐことができる。図10では、下地膜1001を単層の構造としているが、2層あるいはそれ以上の複数層で形成してもよい。なお、不純物の拡散がさして問題とならない石英基板などの場合は、下地膜1001を必ずしも設ける必要はない。

30

【0092】

半導体層1002としては、任意の形状にエッチング加工された結晶性半導体膜や非晶質半導体膜を用いることができる。結晶性半導体膜は非晶質半導体膜を結晶化して得ることができる。結晶化方法としては、レーザ結晶化法、RTA又はファーネスアニール炉を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法等を用いることができる。半導体層1002は、チャネル形成領域と、導電性を付与する不純物元素が添加された一対の不純物領域とを有する。なお、チャネル形成領域と一対の不純物領域との間に、前記不純物元素が低濃度で添加された不純物領域を有していてもよい。

40

【0093】

第1の絶縁膜1003としては、酸化珪素、窒化珪素または窒化酸化珪素等を用い、単層または複数の膜を積層させて形成することができる。

【0094】

ゲート電極1004としては、Ta、W、Ti、Mo、Al、Cu、Cr、Ndから選ばれた一種の元素または該元素を複数含む合金若しくは化合物からなる単層または積層構造を用いることができる。

50

## 【0095】

図10(b)に示すように、本発明の配線の作製方法をゲート電極1004及びゲート電極1004と同時に形成される配線に用いる場合、ゲート電極1004は2層以上の積層構造を用いる必要がある。

## 【0096】

薄膜トランジスタ1100は、半導体層1002と、ゲート電極1004と、半導体層1002とゲート電極1004との間の第1の絶縁膜1003とによって構成される。図10では、画素を構成する薄膜トランジスタとして、発光素子1011の第1の電極1007に接続された薄膜トランジスタ1100のみを示したが、複数の薄膜トランジスタを有する構成としてもよい。また、本実施例では、薄膜トランジスタ1100をトップゲート型のトランジスタとして示したが、半導体層の下方にゲート電極を有するボトムゲート型のトランジスタであっても良いし、半導体層の上下にゲート電極を有するデュアルゲート型のトランジスタであっても良い。

10

## 【0097】

第2の絶縁膜1005としては、無機絶縁膜や有機絶縁膜の単層またはこれらの膜を積層した構成を用いることができる。無機絶縁膜としては、CVD法により形成された酸化シリコン膜や、SOG(Spin On Glass)法により塗布された酸化シリコン膜などを用いることができ、有機絶縁膜としてはポリイミド、ポリアミド、BCB(ベンゾシクロブテン)、アクリルまたはポジ型感光性有機樹脂、ネガ型感光性有機樹脂等の膜を用いることができる。

20

## 【0098】

また、第2の絶縁膜1005として、シリコン(Si)と酸素(O)との結合で骨格構造が構成される材料を用いることもできる。置換基として、少なくとも水素を含む有機基(例えばアルキル基、芳香族炭化水素)を用いることができる。さらには、置換基としてフルオロ基を用いてもよい。または置換基として、少なくとも水素を含む有機基と、フルオロ基とを用いてもよい。

## 【0099】

電極1006としては、Al、W、Mo、Ti、Pt、Cu、Ta、Auから選ばれた一種の元素からなる膜や該元素を複数含む合金からなる膜からなる、単層または積層構造を用いることができる。更に、電極1006としては、該元素を一種または複数と、Ni、C、Mnから選ばれた一種の元素または該元素を複数とを含む合金からなる膜からなる、単層または積層構造を用いることができる。

30

## 【0100】

図10(a)に示すように、本発明の配線の作製方法を電極1006及び電極1006と同時に形成される配線に用いる場合、電極1006は2層以上の積層構造を用いる必要がある。例えば、電極1006として、MoとMo上のAlとを積層した構成や、MoとMo上のAlとAl上のMoとを積層した構成等を用いることができる。

## 【0101】

第1の電極1007及び第2の電極1010の一方もしくは両方を透明電極とすることができる。透明電極としては、酸化インジウムスズ(ITO)、酸化亜鉛(ZnO)、酸化インジウム亜鉛(IZO)、ガリウムを添加した酸化亜鉛(GZO)など、その他の透光性酸化物導電材料を用いることができる。透光性酸化物導電材料として、ITO及び酸化珪素を含む酸化インジウムスズ(以下、ITSOと記す)や、ITO及び酸化チタンを含む酸化インジウムスズ(以下、ITTOと記す)や、ITO及び酸化モリブデンを含む酸化インジウムスズ(以下、ITMOと記す)や、ITOにチタン、モリブデン又はガリウムを添加したものや、酸化珪素を含んだ酸化インジウムにさらに2~20wt%の酸化亜鉛(ZnO)を添加したターゲットを用いて形成された材料を用いても良い。

40

## 【0102】

第1の電極1007及び第2の電極1010の他方は、透光性を有さない材料で形成されていてもよい。例えば、LiやCs等のアルカリ金属、およびMg、Ca、Sr等のア

50

ルカリ土類金属、これらを含む合金（Mg：Ag、Al：Li、Mg：Inなど）、およびこれらの化合物（CaF<sub>2</sub>等のフッ化カルシウム、窒化カルシウム）の他、YbやEr等の希土類金属を用いることができる。

#### 【0103】

第3の絶縁膜1008としては、第2の絶縁膜1005と同様の材料を用いて形成することができる。第3の絶縁膜1008は、第1の電極1007の端部を覆うように第1の電極1007の周辺に形成され、隣り合う画素において発光層1009を分離する機能を有する。

#### 【0104】

発光層1009は、単数または複数の層で構成されている。複数の層で構成されている場合、これらの層は、キャリア輸送特性の観点から正孔注入層、正孔輸送層、発光層、電子輸送層、電子注入層などに分類することができる。なお各層の境目は必ずしも明確である必要はなく、互いの層を構成している材料が一部混合し、界面が不明瞭になっている場合もある。各層には、有機系の材料、無機系の材料を用いることが可能である。有機系の材料として、高分子系、低分子系のいずれの材料も用いることが可能である。

10

#### 【0105】

発光素子1011は、発光層1009と、発光層1009を介して重なる第1の電極1007及び第2の電極1010とによって構成される。第1の電極1007及び第2の電極1010の一方が陽極に相当し、他方が陰極に相当する。発光素子1011は、陽極と陰極の間にしきい値電圧より大きい電圧が順バイアスで印加されると、陽極から陰極に電流が流れて発光する。

20

#### 【0106】

本実施例は、発明を実施する最良の形態や、実施例1と自由に組み合わせて実施することができる。

#### 【実施例4】

#### 【0107】

本発明の半導体装置の作製方法を、表示装置の作製方法に適用することができる。実施例3において示した構成とは別の例を示す。本発明を用いて作製した表示装置の有する画素の断面図を図11(a)及び図11(b)に示す。なお、図10と同じ部分は同じ符号を用いて示し、説明は省略する。

30

#### 【0108】

図11(a)は、本発明の配線の作製方法を電極1006及び電極1006と同時に形成される配線に用いた場合の例である。図11(b)は、本発明の配線の作製方法をゲート電極1004及びゲート電極1004と同時に形成される配線に用いた場合の例である。

#### 【0109】

図11において、1107は第1の電極、1108は液晶、1109は第2の電極、1111は基板である。基板1000と基板1111によって、液晶1108が挟持された構成を有する。第1の電極1107と液晶1108との間に配向膜を設けても良い。第2の電極1109と液晶1108との間に配向膜を設けても良い。

40

#### 【0110】

基板1111としては、例えばバリウムホウケイ酸ガラスや、アルミノホウケイ酸ガラスなどのガラス基板、石英基板等の基板を用いることができる。また、プラスチック等の可撓性を有する合成樹脂からなる基板を用いても良い。基板1000の表面を、CMP法などの研磨により平坦化しておいても良い。

#### 【0111】

第1の電極1107及び第2の電極1109の一方もしくは両方を透明電極とすることができる。透明電極としては、酸化インジウムスズ（ITO）、酸化亜鉛（ZnO）、酸化インジウム亜鉛（IZO）、ガリウムを添加した酸化亜鉛（GZO）などその他の透光性酸化物導電材料を用いることができる。透光性酸化物導電材料としては、ITSOや、

50

ITOや、ITMOを用いることもできる。更に、透光性酸化導電材料として、ITOにチタン、モリブデン又はガリウムを添加したものや、酸化珪素を含んだ酸化インジウムにさらに2~20wt%の酸化亜鉛(ZnO)を添加したターゲットを用いて形成された材料を用いても良い。

【0112】

反射型の液晶表示装置の場合には、第1の電極1107及び第2の電極1109の他方は、透光性を有さない材料で形成されていてもよい。例えば、LiやCs等のアルカリ金属、およびMg、Ca、Sr等のアルカリ土類金属、これらを含む合金(Mg:Ag、Al:Li、Mg:Inなど)、およびこれらの化合物(CaF<sub>2</sub>等のフッ化カルシウム、窒化カルシウム)の他、YbやEr等の希土類金属を用いることができる。

10

【0113】

液晶1108としては、公知の液晶を用いることができる。また、表示装置のモードとしては、TN(Twisted Nematic)モード、MVA(Multi-domain Vertical Alignment)モード、OCB(Optical Compensated Bend)モード等を自由に用いることができる。

【0114】

なお、図11では、第1の電極1107を基板1000上に配置し、第2の電極1109を基板1111上に配置した例を示した。しかし、これに限定されず、基板1000上に第1の電極1107と第2の電極1109の両方を設け、液晶をIPS(In-Plane-Switching)モードで駆動する構成としても良い。

20

【0115】

第1の電極1107と第2の電極1109とによって形成される電界により、液晶1108の配向状態が制御され、液晶1108の透過率が変化して表示を行う。

【0116】

本実施例は、発明を実施するための最良の形態、実施例1、実施例3と自由に組み合わせて実施することができる。

【実施例5】

【0117】

本発明の半導体装置の作製方法を、記憶回路の作製方法に適用することができる。

【0118】

図12に、本発明を利用し作製した記憶回路の一部の例を示す。記憶回路として、フリップフロップ(双安定回路)を用いた例を示す。

30

【0119】

図12(a)は、2つのインバータ回路(インバータ回路1221及びインバータ回路1222)によって構成されるフリップフロップ1220の回路図である。図12(b)及び図12(c)はそれぞれ、本発明を用いて図12(a)の回路を作製した例である。

【0120】

図12(b)及び図12(c)において、1200は基板、1201は下地膜、1202は半導体層、1203は第1の絶縁膜、1204はゲート電極、1205は第2の絶縁膜、1206は電極、1208a及び1208cはNチャネル型の薄膜トランジスタ、1208b及び1208dはPチャネル型の薄膜トランジスタである。

40

【0121】

Nチャネル型の薄膜トランジスタ1208aとPチャネル型の薄膜トランジスタ1208bによって、インバータ回路1221が構成される。Nチャネル型の薄膜トランジスタ1208cとPチャネル型の薄膜トランジスタ1208dによって、インバータ回路1222が構成される。インバータ回路1221とインバータ回路1222によって、フリップフロップ1220が構成される。

【0122】

基板1200は、図10や図11における基板1000と同様の構成とすることができる。下地膜1201は、図10や図11における下地膜1001と同様の構成とすること

50

ができる。半導体層 1202 は、図 10 や図 11 における半導体層 1002 と同様の構成とすることができる。第 1 の絶縁膜 1203 は、図 10 や図 11 における第 1 の絶縁膜 1003 と同様の構成とすることができる。ゲート電極 1204 は、図 10 や図 11 におけるゲート電極 1004 と同様の構成とすることができる。第 2 の絶縁膜 1205 は、図 10 や図 11 における第 2 の絶縁膜 1005 と同様の構成とすることができる。電極 1206 は、図 10 や図 11 における電極 1006 と同様の構成とすることができる。

【0123】

図 12 (b) は、本発明の配線の作製方法を電極 1206 及び電極 1206 と同時に形成される配線に用いた場合の例である。図 12 (c) は、本発明の配線の作製方法をゲート電極 1204 及びゲート電極 1204 と同時に形成される配線に用いた場合の例である。

10

【0124】

本実施例で示したフリップフロップを用いた記憶回路は、実施例 3 や実施例 4 で示した表示装置の駆動回路として用いることもできる。

【0125】

本実施例では、フリップフロップを用いた記憶回路の例を示したが、本発明の半導体装置の作製方法は、様々な構成の記憶回路の作製に適用することができる。本発明の半導体装置の作製方法は、SRAM (Static Random Access Memory)、DRAM (Dynamic Random Access Memory)、フラッシュメモリ等の作製方法に適用することができる。

20

【0126】

本実施例は、発明を実施するための最良の形態、実施例 1、実施例 2、実施例 3、実施例 4 等と自由に組み合わせて実施することができる。

【実施例 6】

【0127】

本発明の実施例について、図 13 を用いて説明する。図 13 (a) は、表示装置を封止することによって形成された表示パネルの上面図であり、図 13 (b)、図 13 (c) はそれぞれ図 13 (a) の A - A' における断面図である。図 13 (b) と図 13 (c) とは、異なる方法で封止を行った例である。

【0128】

図 13 (a) ~ (c) において、基板 1301 上には、複数の画素を有する表示部 1302 が配置され、これらを囲むようにしてシール材 1306 が設けられシリング材 1307 が貼り付けられている。基板 1301 上に、表示部 1302 の他に表示部 1302 に信号を入力する駆動回路が形成されていても良い。画素の構造については、上述の実施例 3 で示した図 10 に示す構成等を用いることが可能である。

30

【0129】

図 13 (b) の表示パネルでは、図 13 (a) のシリング材 1307 は、対向基板 1321 に相当する。シール材 1306 を接着層として用いて透明な対向基板 1321 が貼り付けられ、基板 1301、対向基板 1321 及びシール材 1306 によって密閉空間 1322 が形成される。対向基板 1321 には、カラーフィルタ 1320 と該カラーフィルタを保護する保護膜 1323 が設けられる。表示部 1302 に配置された発光素子から発せられる光は、該カラーフィルタ 1320 を介して外部に放出される。密閉空間 1322 は、不活性な樹脂もしくは液体などで充填される。なお、密閉空間 1322 に充填する樹脂として、吸湿材を分散させた透光性を有する樹脂を用いても良い。また、シール材 1306 と密閉空間 1322 に充填される材料とを同一の材料として、対向基板 1321 の接着と表示部 1302 の封止とを同時に行っても良い。

40

【0130】

図 13 (c) に示した表示パネルでは、図 13 (a) のシリング材 1307 は、シリング材 1324 に相当する。シール材 1306 を接着層として用いてシリング材 1324 が貼り付けられ、基板 1301、シール材 1306 及びシリング材 1324 によ

50

て密閉空間 1308 が形成される。シーリング材 1324 には予め凹部の中に吸湿剤 1309 が設けられ、上記密閉空間 1308 の内部において、水分や酸素等を吸着して清浄な雰囲気を保ち、発光素子の劣化を抑制する役割を果たす。この凹部は目の細かいメッシュ状のカバー材 1310 で覆われている。カバー材 1310 は空気や水分は通すが、吸湿剤 1309 は通さない。なお、密閉空間 1308 は、窒素もしくはアルゴン等の希ガスで充填しておけばよく、不活性な樹脂もしくは液体で充填することも可能である。

#### 【0131】

基板 1301 上には、表示部 1302 等に信号を伝達するための入力端子部 1311 が設けられ、該入力端子部 1311 へは FPC (フレキシブルプリントサーキット) 1312 を介してビデオ信号等のデータ信号が伝達される。入力端子部 1311 では、基板 1301 上に形成された配線と FPC 1312 に設けられた配線とを、導電体を分散させた樹脂 (異方性導電膜: ACF) を用いて電氣的に接続してある。

10

#### 【0132】

本実施例では、発光素子を用いた発光パネルに本発明を適用した例を示した。しかしこれに限定されず、液晶素子を用いた液晶パネルに本発明を適用してもよい。例えば、実施例 4 の図 11 で示した表示装置を用いた液晶パネルに本発明を適用することができる。

#### 【0133】

本実施例は、発明を実施するための最良の形態、実施例 1、実施例 3、実施例 4 や実施例 5 と自由に組み合わせる実施することができる。

#### 【実施例 7】

20

#### 【0134】

本発明の半導体装置の作製方法は、様々な電子機器の作製に適用することができる。電子機器としては、カメラ (ビデオカメラ、デジタルカメラ等)、プロジェクター、ヘッドマウントディスプレイ (ゴーグル型ディスプレイ)、ナビゲーションシステム、ステレオ、パーソナルコンピュータ、ゲーム機器、携帯情報端末 (モバイルコンピュータ、携帯電話または電子書籍等)、記録媒体を備えた画像再生装置 (具体的には Digital Versatile Disc (DVD) 等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置)、テレビなどが挙げられる。電子機器の例を図 7 に示す。

#### 【0135】

図 7 (a) は、ノート型パーソナルコンピュータであり、本体 911、筐体 912、表示部 913、キーボード 914、外部接続ポート 915、ポインティングパッド 916 等を含む。本発明の半導体装置の作製方法は、表示部 913 等の作製に適用することができる。表示部 913 は、ガラスや樹脂等の絶縁基板上に微細に画素等が作り込まれた構成を有する。本発明は、ドライエッチングによるプラズマダメージを回避し、且つ好適な形状の配線を形成することができるので、表示部 913 の微細な配線を作製するのに特に有効である。

30

#### 【0136】

図 7 (b) は記録媒体を備えた画像再生装置 (具体的には DVD 再生装置) であり、本体 921、筐体 922、第 1 の表示部 923、第 2 の表示部 924、記録媒体 (DVD 等) 読み込み部 925、操作キー 926、スピーカー部 927 等を含む。第 1 の表示部 923 は主として画像情報を表示し、第 2 の表示部 924 は主として文字情報を表示する。本発明の半導体装置の作製方法は、第 1 の表示部 923 や第 2 の表示部 924 等の作製に適用することができる。特に、第 1 の表示部 923 は主として画像情報を表示するので、ガラスや樹脂等の絶縁基板上に微細に画素等が作り込まれた構成を有する。本発明は、ドライエッチングによるプラズマダメージを回避し、且つ好適な形状の配線を形成することができるので、第 1 の表示部 923 の微細な配線を作製するのに特に有効である。

40

#### 【0137】

図 7 (c) は携帯電話であり、本体 931、音声出力部 932、音声入力部 933、表示部 934、操作スイッチ 935、アンテナ 936 等を含む。本発明の半導体装置の作製方法は、表示部 934 等の作製に適用することができる。表示部 934 は、ガラスや樹脂

50

等の絶縁基板上に微細に画素等が作り込まれた構成を有する。本発明は、ドライエッチングによるプラズマダメージを回避し、且つ好適な形状の配線を形成することができるので、表示部 934 の微細な配線を形成するのに特に有効である。

【0138】

図7(d)はカメラであり、本体941、表示部942、筐体943、外部接続ポート944、リモコン受信部945、受像部946、バッテリー947、音声入力部948、操作キー949等を含む。本発明の半導体装置の作製方法は、表示部934等の作製に適用することができる。表示部942は、ガラスや樹脂等の絶縁基板上に微細に画素等が作り込まれた構成を有する。本発明は、ドライエッチングによるプラズマダメージを回避し、且つ好適な形状の配線を形成することができるので、表示部942の微細な配線を作製するの

10

【0139】

本実施例は、発明を実施するための最良の形態、実施例1乃至実施例6と自由に組み合わせる

【図面の簡単な説明】

【0140】

【図1】第1の実施の形態を示す図。

【図2】第2の実施の形態を示す図。

【図3】第4の実施の形態を示す図。

【図4】第4の実施の形態を示す図。

20

【図5】第5の実施の形態を示す図。

【図6】従来例を示す図。

【図7】本発明を用いた電子機器を示す図。

【図8】第1の実施の形態を示す図。

【図9】実施例2を示す図。

【図10】実施例3を示す図。

【図11】実施例4を示す図。

【図12】実施例5を示す図。

【図13】実施例6を示す図。

【符号の説明】

30

【0141】

100 絶縁表面

101 第1の導電層

102 第2の導電層

103 マスク

111 第1の導電層

112 第2の導電層

122 第2の導電層

132 第2の導電層

201 第1の導電層

40

202 第2の導電層

203 第3の導電層

204 マスク

211 第1の導電層

212 第2の導電層

213 第3の導電層

222 第2の導電層

223 第3の導電層

232 第2の導電層

233 第3の導電層

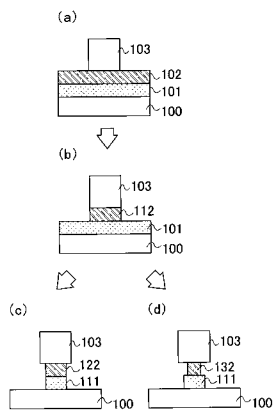
50

2 4 2	第 2 の導電層	
2 4 3	第 3 の導電層	
5 0 0	絶縁表面	
5 0 1	半導体層	
5 0 2	第 1 の絶縁膜	
5 0 3	第 1 の配線	
5 0 4	第 2 の絶縁膜	
5 0 5	第 2 の配線	
5 0 6	薄膜トランジスタ	
5 1 5	第 2 の配線	10
5 1 6	第 3 の配線	
5 2 6	第 3 の絶縁膜	
5 2 7	第 3 の配線	
5 3 1	半導体層	
5 3 2	第 1 の絶縁膜	
5 3 3	第 1 の配線	
5 3 5	第 2 の配線	
5 3 6	薄膜トランジスタ	
6 0 0	絶縁表面	
6 0 1	第 1 の導電層	20
6 0 2	第 2 の導電層	
6 0 3	マスク	
6 1 1	第 1 の導電層	
6 1 2	第 2 の導電層	
7 0 1	薄膜集積回路	
7 0 2	アンテナ	
7 0 3	薄膜トランジスタ	
7 0 4	層間絶縁膜	
9 1 1	本体	
9 1 2	筐体	30
9 1 3	表示部	
9 1 4	キーボード	
9 1 5	外部接続ポート	
9 1 6	ポインティングパッド	
9 2 1	本体	
9 2 2	筐体	
9 2 3	第 1 の表示部	
9 2 4	第 2 の表示部	
9 2 5	記録媒体 ( D V D 等 ) 読み込み部	
9 2 6	操作キー	40
9 2 7	スピーカー部	
9 3 1	本体	
9 3 2	音声出力部	
9 3 3	音声入力部	
9 3 4	表示部	
9 3 5	操作スイッチ	
9 3 6	アンテナ	
9 4 1	本体	
9 4 2	表示部	
9 4 3	筐体	50

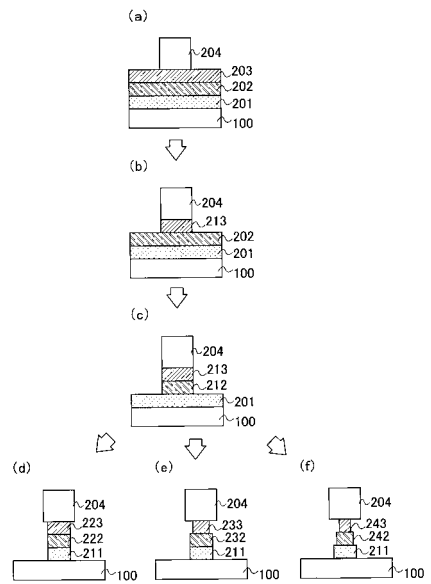
9 4 4	外部接続ポート	
9 4 5	リモコン受信部	
9 4 6	受像部	
9 4 7	バッテリー	
9 4 8	音声入力部	
9 4 9	操作キー	
1 0 0 0	基板	
1 0 0 1	下地膜	
1 0 0 2	半導体層	
1 0 0 3	第1の絶縁膜	10
1 0 0 4	ゲート電極	
1 0 0 5	第2の絶縁膜	
1 0 0 6	電極	
1 0 0 7	第1の電極	
1 0 0 8	第3の絶縁膜	
1 0 0 9	発光層	
1 0 1 0	第2の電極	
1 0 1 1	発光素子	
1 1 0 0	薄膜トランジスタ	
1 1 0 7	第1の電極	20
1 1 0 8	液晶	
1 1 0 9	第2の電極	
1 1 1 1	基板	
1 2 0 0	基板	
1 2 0 1	下地膜	
1 2 0 2	半導体層	
1 2 0 3	第1の絶縁膜	
1 2 0 4	ゲート電極	
1 2 0 5	第2の絶縁膜	
1 2 0 6	電極	30
1 2 0 8 a	Nチャネル型の薄膜トランジスタ	
1 2 0 8 b	Pチャネル型の薄膜トランジスタ	
1 2 0 8 c	Nチャネル型の薄膜トランジスタ	
1 2 0 8 d	Pチャネル型の薄膜トランジスタ	
1 2 2 0	フリップフロップ	
1 2 2 1	インバータ回路	
1 2 2 2	インバータ回路	
1 3 0 1	基板	
1 3 0 2	表示部	
1 3 0 6	シール材	40
1 3 0 7	シーリング材	
1 3 0 8	密閉空間	
1 3 0 9	吸湿剤	
1 3 1 0	カバー材	
1 3 1 1	入力端子部	
1 3 1 2	F P C	
1 3 2 0	カラーフィルタ	
1 3 2 1	対向基板	
1 3 2 2	密閉空間	
1 3 2 3	保護膜	50

1 3 2 4 シーリング材

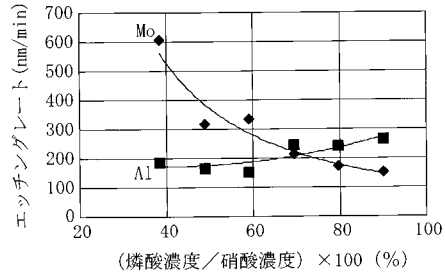
【図 1】



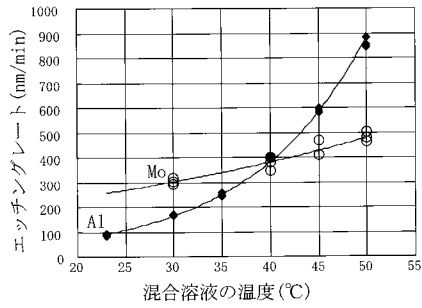
【図 2】



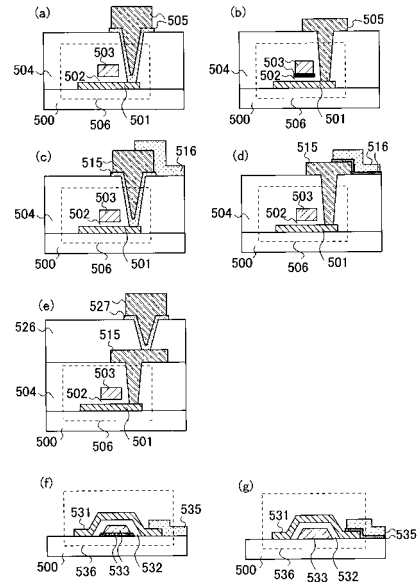
【図3】



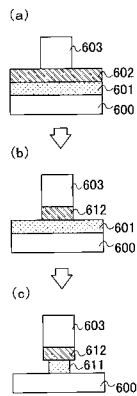
【図4】



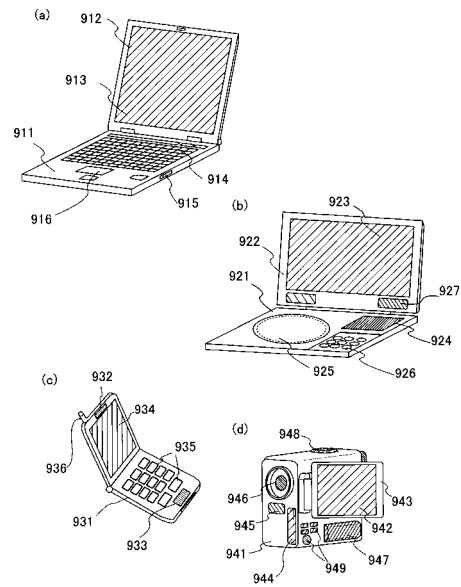
【図5】



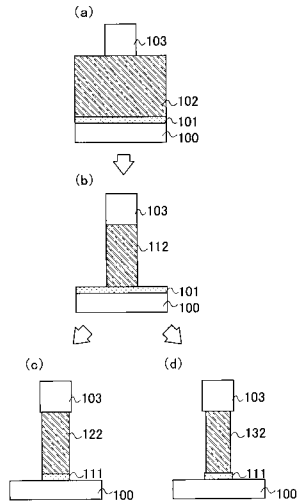
【図6】



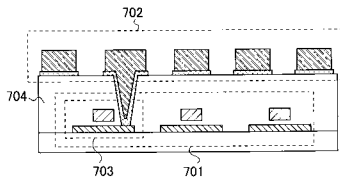
【図7】



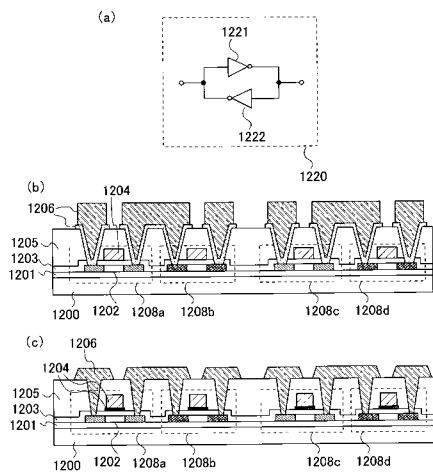
【図 8】



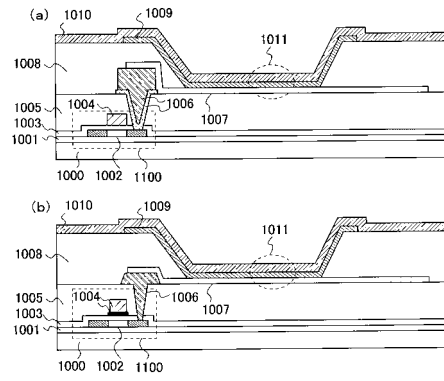
【図 9】



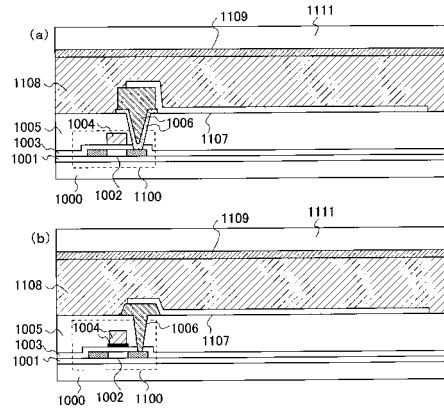
【図 12】



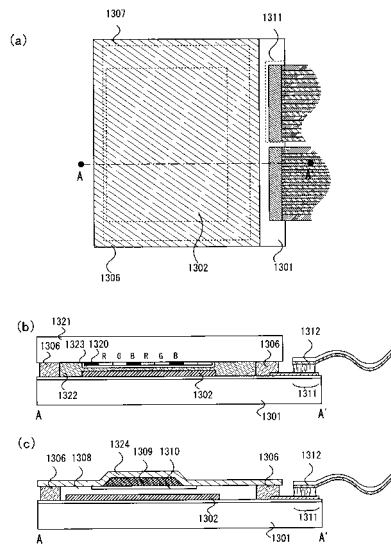
【図 10】



【図 11】



【図 13】



## フロントページの続き

(51)Int.Cl.		F I	
H 0 1 L 21/28	(2006.01)	H 0 1 L 21/28	3 0 1 R
H 0 1 L 29/423	(2006.01)	H 0 1 L 29/58	G
H 0 1 L 29/49	(2006.01)	H 0 1 L 21/88	R
H 0 1 L 21/3205	(2006.01)	H 0 1 L 29/50	M
H 0 1 L 23/52	(2006.01)	H 0 1 L 21/302	3 0 1 M
H 0 1 L 29/417	(2006.01)	H 0 1 L 21/306	S
H 0 1 L 21/3065	(2006.01)	H 0 1 L 21/306	F
H 0 1 L 21/306	(2006.01)		

審査官 吉田 安子

- (56)参考文献 特開2003-149674(JP,A)  
 特開平01-255830(JP,A)  
 国際公開第03/036707(WO,A1)  
 特開平05-216070(JP,A)  
 特開2002-111004(JP,A)  
 特開2004-297075(JP,A)  
 特開2002-341367(JP,A)  
 特開2000-148042(JP,A)

## (58)調査した分野(Int.Cl., DB名)

H 0 1 L 2 1 / 3 2 1 3  
 H 0 1 L 2 1 / 2 8  
 H 0 1 L 2 1 / 3 0 6  
 H 0 1 L 2 1 / 3 0 6 5  
 H 0 1 L 2 1 / 3 2 0 5  
 H 0 1 L 2 1 / 3 3 6  
 H 0 1 L 2 1 / 8 2 2  
 H 0 1 L 2 3 / 5 2  
 H 0 1 L 2 7 / 0 4  
 H 0 1 L 2 9 / 4 1 7  
 H 0 1 L 2 9 / 4 2 3  
 H 0 1 L 2 9 / 4 9  
 H 0 1 L 2 9 / 7 8 6