

(19)日本国特許庁(JP)

## (12)特許公報(B2)

(11)特許番号

特許第7044495号

(P7044495)

(45)発行日 令和4年3月30日(2022.3.30)

(24)登録日 令和4年3月22日(2022.3.22)

(51)国際特許分類

F I

G 0 9 G	3/20 (2006.01)	G 0 9 G	3/20	6 4 1 P
G 0 9 G	3/36 (2006.01)	G 0 9 G	3/36	
G 0 9 G	3/3225(2016.01)	G 0 9 G	3/3225	
G 0 9 G	3/3275(2016.01)	G 0 9 G	3/3275	
		G 0 9 G	3/20	6 4 1 Q

請求項の数 4 (全38頁) 最終頁に続く

(21)出願番号 特願2017-140431(P2017-140431)  
 (22)出願日 平成29年7月20日(2017.7.20)  
 (65)公開番号 特開2018-25774(P2018-25774A)  
 (43)公開日 平成30年2月15日(2018.2.15)  
 審査請求日 令和2年7月17日(2020.7.17)  
 (31)優先権主張番号 特願2016-147070(P2016-147070)  
 (32)優先日 平成28年7月27日(2016.7.27)  
 (33)優先権主張国・地域又は機関  
 日本国(JP)

(73)特許権者 000153878  
 株式会社半導体エネルギー研究所  
 神奈川県厚木市長谷 3 9 8 番地  
 (72)発明者 米田 誠一  
 神奈川県厚木市長谷 3 9 8 番地 株式会  
 社半導体エネルギー研究所内  
 (72)発明者 岡本 佑樹  
 神奈川県厚木市長谷 3 9 8 番地 株式会  
 社半導体エネルギー研究所内  
 (72)発明者 黒川 義元  
 神奈川県厚木市長谷 3 9 8 番地 株式会  
 社半導体エネルギー研究所内  
 審査官 西島 篤宏

最終頁に続く

(54)【発明の名称】 半導体装置

(57)【特許請求の範囲】

【請求項 1】

画像データを補正する機能を有する第1の機能回路及び第2の機能回路と、  
 前記第1の機能回路に電氣的に接続された第1のスキランチェーンと、  
 前記第2の機能回路に電氣的に接続された第2のスキランチェーンと、  
 前記第1のスキランチェーンに電氣的に接続された第1のセレクトと、  
 前記第2のスキランチェーンに電氣的に接続された第2のセレクトと、  
出力が前記第1のスキランチェーンに電氣的に接続され、入力がクロック線とコントローラに電氣的に接続された第1の論理回路と、  
出力が前記第2のスキランチェーンに電氣的に接続され、入力が前記クロック線と前記コントローラに電氣的に接続された第2の論理回路と、  
 前記第1のスキランチェーンと電氣的に接続された入力端子と、を有し、  
 前記第2のスキランチェーンは、前記第1のセレクトを介して前記入力端子又は前記第1のスキランチェーンと電氣的に接続され、  
 前記コントローラは、前記第1のセレクトと前記第2のセレクトに制御データを供給し、  
 前記コントローラが前記制御データにより前記第1の論理回路及び前記第2の論理回路を制御することにより、前記第1のスキランチェーンが動作し、前記第2のスキランチェーンが動作しないようにし、前記入力端子から前記第1のスキランチェーンを介して前記第1の機能回路にパラメータのデータが出力されることを特徴とする半導体装置。

【請求項 2】

画像データを補正する機能を有する第 1 の機能回路及び第 2 の機能回路と、  
前記第 1 の機能回路に電氣的に接続された第 1 のスキャンチェーンと、  
前記第 2 の機能回路に電氣的に接続された第 2 のスキャンチェーンと、  
前記第 1 のスキャンチェーンに電氣的に接続された第 1 のセレクトと、  
前記第 2 のスキャンチェーンに電氣的に接続された第 2 のセレクトと、  
出力が前記第 1 のスキャンチェーンに電氣的に接続され、入力がクロック線とコントローラに電氣的に接続された第 1 の論理回路と、  
出力が前記第 2 のスキャンチェーンに電氣的に接続され、入力が前記クロック線と前記コントローラに電氣的に接続された第 2 の論理回路と、  
前記第 1 のスキャンチェーンと電氣的に接続された入力端子と、  
前記第 1 のスキャンチェーンと前記コントローラの間に設けられ、前記第 1 のスキャンチェーンと前記コントローラの間のオンとオフの動作を制御する第 1 のトランジスタと、  
前記第 2 のスキャンチェーンと前記コントローラの間に設けられ、前記第 2 のスキャンチェーンと前記コントローラの間のオンとオフの動作を制御する第 2 のトランジスタと、を有し、  
前記第 2 のスキャンチェーンは、前記第 1 のセレクトを介して前記入力端子又は前記第 1 のスキャンチェーンと電氣的に接続され、  
前記コントローラは、前記第 1 のセレクトと前記第 2 のセレクトに制御データを供給し、  
前記第 1 のトランジスタと前記第 2 のトランジスタのそれぞれのチャネル形成領域は酸化物半導体を有し、  
前記コントローラが前記制御データにより前記第 1 の論理回路及び前記第 2 の論理回路を制御することにより、前記第 1 のスキャンチェーンが動作し、前記第 2 のスキャンチェーンが動作しないようにし、前記入力端子から前記第 1 のスキャンチェーンを介して前記第 1 の機能回路にパラメータのデータが出力されることを特徴とする半導体装置。

【請求項 3】

請求項 1 又は請求項 2 において、  
前記コントローラは、前記第 1 の論理回路と前記第 2 の論理回路に前記制御データを供給し、  
前記コントローラが前記制御データにより前記第 1 の論理回路及び前記第 2 の論理回路を制御することにより、前記クロック線から前記第 1 のスキャンチェーンにクロック信号が出力されることで、前記第 1 のスキャンチェーンが動作し、前記第 2 のスキャンチェーンに前記クロック信号が出力されないようにすることで、前記第 2 のスキャンチェーンが動作しないようにすることを特徴とする半導体装置。

【請求項 4】

請求項 1 乃至請求項 3 のいずれか一において、  
前記第 1 の機能回路及び前記第 2 の機能回路は、調色又は調光のパラメータが保持され、  
前記第 1 の機能回路又は前記第 2 の機能回路は、前記調色又は調光のパラメータを用いて前記画像データを補正する調色回路または調光回路であることを特徴とする半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の一形態は、半導体装置に関する。

【0002】

なお本発明の一形態は、上記の技術分野に限定されない。本明細書等で開示する本発明の一形態の技術分野としては、半導体装置、表示装置、電子機器、それらの駆動方法、または、それらの製造方法を一例としてあげることができる。なお、本明細書等において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指す。

【背景技術】

【0003】

反射型素子と発光型素子を組み合わせた表示装置が提案されている（特許文献 1）。明る

10

20

30

40

50

い環境では反射型素子、暗い環境では発光型素子を用いることで、外光環境に依存しない良好な表示品質と、消費電力が少ないことを特徴とする。

【先行技術文献】

【特許文献】

【0004】

【文献】米国特許第7248235号明細書

【発明の概要】

【発明が解決しようとする課題】

【0005】

反射型素子と発光型素子を組み合わせた表示装置の表示は、コントローラICにより制御される。当該コントローラICは、周辺環境に応じた最適な視認性の実現のため、調色、調光等の各パラメータを用いて画像データの補正を行う機能を有する。このような機能を有するコントローラICは、例えば、スキャンチェーン300と画像処理部301を有する(図3参照)。スキャンチェーン300は、パラメータのデータが入力されるパラメータ入力ピン(Scan In)、クロック信号が入力されるクロックピン(Scan Clock)、データを出力する出力ピン(Scan Out)に接続されている。

【0006】

画像処理部301は、モジュールコネクタ302と、該モジュールコネクタ302に接続された複数の機能回路303乃至306を有する。モジュールコネクタ302には画像データ(Data X)が入力される。調色、調光等の各パラメータは、パラメータ入力ピンから、スキャンチェーン300を介して、機能回路303乃至306に供給される。機能回路303乃至306は、モジュールコネクタ302を介して入力された画像データ(Data Xa乃至Xd、図3ではXa、Xb、Xc、Xdと表記)をパラメータを用いて補正し、補正された画像データ(Data Ya乃至Yd、図3ではYa、Yb、Yc、Ydと表記)をモジュールコネクタ302に出力する。補正された画像データは、モジュールコネクタ302により、画像データ(Data Y)として、外部(例えばソースドライバ)に出力される。画像データ(Data X)は、少なくとも一つの画像データXa乃至Xdを含み、画像データ(Data Y)は、少なくとも一つの画像データYa乃至Ydを含む。

【0007】

パラメータ入力ピンと各機能回路303乃至306との距離はそれぞれ異なる。図3のコントローラICの場合、パラメータ入力ピンに対して、機能回路303が一番近い場所に位置し、機能回路306が一番遠い場所に位置する。パラメータ入力ピンから一番遠い機能回路306のパラメータを変更する場合、パラメータ入力ピンから機能回路306までデータが到達するのに時間がかかってしまう。つまり、書き換えデータ量が少ないに関わらず、書き換え時間がかかってしまう。また、スキャンチェーン300全体にクロックが共有されるため消費電力が大きい。

【0008】

そこで、本発明の一形態は、調色、調光等のパラメータ変更に必要な書き換え時間と消費電力を削減したコントローラICを提供することを課題とする。

【0009】

なお、コントローラICは、少なくともチャンネル形成領域に半導体を有するトランジスタを含む半導体装置である。従って、コントローラICのことを半導体装置とよぶことがある。

【0010】

なお、本発明の一形態は、必ずしも上記の課題の全てを解決する必要はなく、少なくとも一つの課題を解決できるものであればよい。また、上記の課題の記載は、他の課題の存在を妨げるものではない。これら以外の課題は、明細書、特許請求の範囲、図面などの記載から自ずと明らかになるものであり、明細書、特許請求の範囲、図面などの記載から、これら以外の課題を抽出することが可能である。

10

20

30

40

50

**【課題を解決するための手段】****【0011】**

本発明の半導体装置の一形態は、画像データを補正する機能回路を複数有する画像処理部と、複数の機能回路に対応する複数のスキャンチェーンと、複数のスキャンチェーンの動作を制御するコントローラと、を有する。コントローラにより、複数のスキャンチェーンから選択された一つ以上が動作し、当該一つ以上のスキャンチェーンを除く複数のスキャンチェーンが動作しないように制御された状態で、当該一つ以上のスキャンチェーンに接続された一つ以上の機能回路が保持するパラメータの書き換えが行われる。

**【0012】**

上記一形態の半導体装置において、複数のスキャンチェーンとコントローラの間に設けられた複数のトランジスタを有し、複数のトランジスタはそれぞれ、そのチャネル形成領域に酸化物半導体を有する。

10

**【0013】**

上記一形態の半導体装置において、反射素子と発光素子を含む画素を複数有する画素アレイをさらに有する。

**【0014】**

上記一形態の半導体装置において、複数の機能回路のうちの一つは、反射素子と発光素子の少なくとも一方の色調を調整するパラメータを保持し、保持しているパラメータを用いて画像データを補正する調色回路である。

**【0015】**

上記一形態の半導体装置において、複数の機能回路のうちの一つは、反射素子の反射強度と発光素子の発光強度を調整するパラメータを保持し、保持しているパラメータを用いて画像データを補正する調光回路である。

20

**【0016】**

上記一形態の半導体装置において、複数の機能回路のうちの一つは、パラメータとしてガンマ値を保持し、ガンマ値を用いて画像データを補正するガンマ補正回路である。

**【発明の効果】****【0017】**

本発明の一形態は、調色、調光等のパラメータ変更に必要な書き換え時間と消費電力を削減した半導体装置を提供することができる。

30

**【0018】**

なお本発明の一形態の効果は、上記列挙した効果に限定されない。上記列挙した効果は、他の効果の存在を妨げるものではない。なお他の効果は、以下の記載で述べる、本項目で言及していない効果である。本項目で言及していない効果は、当業者であれば明細書又は図面等の記載から導き出せるものであり、これらの記載から適宜抽出することができる。なお、本発明の一形態は、上記列挙した効果、および他の効果のうち、少なくとも一つの効果を有するものである。従って本発明の一形態は、場合によっては、上記列挙した効果を有さない場合もある。

**【図面の簡単な説明】****【0019】**

40

【図1】コントローラICの構成を説明する図。

【図2】コントローラICの構成を説明する図。

【図3】コントローラICの構成を説明する図。

【図4】スキャンチェーンの構成を説明する図。

【図5】スキャンチェーンの構成を説明する図。

【図6】表示装置の構成を説明する図。

【図7】コントローラICの構成例を示すブロック図。

【図8】コントローラICの構成例を示すブロック図。

【図9】表示ユニットの構成例を示すブロック図。

【図10】画素の構成例を示す回路図。

50

- 【図 1 1】表示ユニットおよび画素の構成例を示す上面図。  
【図 1 2】表示ユニットの構成例を示す断面図。  
【図 1 3】表示ユニットの構成例を示す断面図。  
【図 1 4】反射膜の形状を説明する模式図。  
【図 1 5】表示ユニットの画素の一部を説明する下面図。  
【図 1 6】表示装置の構成例を示すブロック図。  
【図 1 7】表示装置を説明する上面図、および表示装置の入力部の一部を説明する模式図。  
【図 1 8】表示装置の構成例を示す断面図。  
【図 1 9】表示装置の構成例を示す断面図。  
【図 2 0】電子機器の例を示す斜視図。  
【図 2 1】パラメータを用いた画像データの補正を説明する図。  
【発明を実施するための形態】

10

#### 【0020】

以下、実施の形態について図面を参照しながら説明する。但し、実施の形態は多くの異なる形態で実施することが可能であり、趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは、当業者であれば容易に理解される。従って、本発明は、以下の実施の形態の記載内容に限定して解釈されるものではない。また、以下に示される複数の実施の形態は、適宜組み合わせることが可能である。

#### 【0021】

本明細書等において、金属酸化物 (metal oxide) とは、広い表現での金属の酸化物である。金属酸化物は、酸化物絶縁体、酸化物導電体 (透明酸化物導電体を含む)、酸化物半導体 (Oxide Semiconductor または単に OS ともいう) などに分類される。例えば、トランジスタのチャネル形成領域に金属酸化物を用いた場合、当該金属酸化物を酸化物半導体と呼称する場合がある。つまり、金属酸化物が増幅作用、整流作用、及びスイッチング作用の少なくとも 1 つを有する場合、当該金属酸化物を、金属酸化物半導体 (metal oxide semiconductor)、略して OS と呼ぶことができる。チャネル形成領域に酸化物半導体を有するトランジスタを、OS トランジスタと表記することがある。一方、シリコンを用いたトランジスタは Si トランジスタと表記することがある。

20

#### 【0022】

また、本明細書等において、窒素を有する金属酸化物も金属酸化物 (metal oxide) と総称する場合がある。また、窒素を有する金属酸化物を、金属酸窒化物 (metal oxynitride) と呼称してもよい。

30

#### 【0023】

また、本明細書等において、CAAC (c-axis aligned crystal)、及び CAC (Cloud-Aligned Composite) と記載する場合がある。なお、CAAC は結晶構造の一例を表し、CAC は機能、または材料の構成の一例を表す。

#### 【0024】

また、本明細書等において、CAC-OS または CAC-metal oxide とは、材料の一部では導電性の機能と、材料の一部では絶縁性の機能とを有し、材料の全体では半導体としての機能を有する。なお、CAC-OS または CAC-metal oxide を、トランジスタのチャネル形成領域に用いる場合、導電性の機能は、キャリアとなる電子 (またはホール) を流す機能であり、絶縁性の機能は、キャリアとなる電子を流さない機能である。導電性の機能と、絶縁性の機能とを、それぞれ相補的に作用させることで、スイッチングさせる機能 (On/Off させる機能) を CAC-OS または CAC-metal oxide に付与することができる。CAC-OS または CAC-metal oxide において、それぞれの機能を分離させることで、双方の機能を最大限に高めることができる。

40

#### 【0025】

50

また、本明細書等において、CAC - OSまたはCAC - metal oxideは、導電性領域、及び絶縁性領域を有する。導電性領域は、上述の導電性の機能を有し、絶縁性領域は、上述の絶縁性の機能を有する。また、材料中において、導電性領域と、絶縁性領域とは、ナノ粒子レベルで分離している場合がある。また、導電性領域と、絶縁性領域とは、それぞれ材料中に偏在する場合がある。また、導電性領域は、周辺がぼけてクラウド状に連結して観察される場合がある。

【0026】

また、CAC - OSまたはCAC - metal oxideにおいて、導電性領域と、絶縁性領域とは、それぞれ0.5 nm以上10 nm以下、好ましくは0.5 nm以上3 nm以下のサイズで材料中に分散している場合がある。

10

【0027】

また、CAC - OSまたはCAC - metal oxideは、異なるバンドギャップを有する成分により構成される。例えば、CAC - OSまたはCAC - metal oxideは、絶縁性領域に起因するワイドギャップを有する成分と、導電性領域に起因するナローギャップを有する成分と、により構成される。当該構成の場合、キャリアを流す際に、ナローギャップを有する成分において、主にキャリアが流れる。また、ナローギャップを有する成分が、ワイドギャップを有する成分に相補的に作用し、ナローギャップを有する成分に連動してワイドギャップを有する成分にもキャリアが流れる。このため、上記CAC - OSまたはCAC - metal oxideをトランジスタのチャネル領域に用いる場合、トランジスタのオン状態において高い電流駆動力、つまり大きなオン電流、及び高い電界効果移動度を得ることができる。

20

【0028】

すなわち、CAC - OSまたはCAC - metal oxideは、マトリックス複合材(matrix composite)、または金属マトリックス複合材(metal matrix composite)と呼称することもできる。

【0029】

また、図面等において、大きさ、層の厚さ、領域等は、明瞭化のため誇張されている場合がある。よって、必ずしもそのスケールに限定されない。図面は、理想的な例を模式的に示したものであり、図面に示す形状又は値などに限定されない。

【0030】

30

また、図面等において、同一の要素または同様な機能を有する要素、同一の材質の要素、あるいは同時に形成される要素等には同一の符号を付す場合があり、その繰り返しの説明は省略する場合がある。

【0031】

また、本明細書等において、「膜」という用語と、「層」という用語とは、互いに入れ替えることが可能である。例えば、「導電層」という用語を、「導電膜」という用語に変更することが可能な場合がある。または、例えば、「絶縁膜」という用語を、「絶縁層」という用語に変更することが可能な場合がある。

【0032】

また、本明細書等において、「上」や「下」などの配置を示す用語は、構成要素の位置関係が、「直上」または「直下」であることを限定するものではない。例えば、「ゲート絶縁層上のゲート電極」の表現であれば、ゲート絶縁層とゲート電極との間に他の構成要素を含むものを除外しない。

40

【0033】

また、本明細書等において、「第1」、「第2」、「第3」などの序数詞は、構成要素の混同を避けるために付したものであり、数的に限定するものではない。

【0034】

また、本明細書等において、「電氣的に接続」とは、「何らかの電氣的作用を有するもの」を介して接続されている場合が含まれる。ここで、「何らかの電氣的作用を有するもの」は、接続対象間での電気信号の授受を可能とするものであれば、特に制限を受けない。

50

例えば、「何らかの電気的作用を有するもの」には、電極や配線をはじめ、トランジスタなどのスイッチング素子、抵抗素子、インダクタ、キャパシタ、その他の各種機能を有する素子などが含まれる。

【 0 0 3 5 】

また、本明細書等において、「電圧」とは、ある電位と基準の電位（例えば、グラウンド電位）との電位差のことを示す場合が多い。よって、電圧、電位、電位差を、各々、電位、電圧、電圧差と言い換えることが可能である。

【 0 0 3 6 】

また、本明細書等において、トランジスタとは、ゲートと、ドレインと、ソースとを含む、少なくとも三つの端子を有する素子である。そして、ドレイン（ドレイン端子、ドレイン領域、またはドレイン電極）とソース（ソース端子、ソース領域、またはソース電極）の間にチャンネル領域を有しており、チャンネル領域を介して、ソースとドレインの間に電流を流すことができるものである。なお、本明細書等において、チャンネル領域とは、電流が主として流れる領域をいう。

【 0 0 3 7 】

また、ソースやドレインの機能は、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合などには入れ替わることがある。このため、本明細書等においては、ソースやドレインの用語は、入れ替えて用いることができるものとする。

【 0 0 3 8 】

また、本明細書等において、特に断りがない場合、オフ電流とは、トランジスタがオフ状態（非導通状態、遮断状態、ともいう）にあるときのドレイン電流をいう。オフ状態とは、特に断りがない場合、 $n$ チャネル型トランジスタでは、ゲートとソースの間の電圧  $V_{gs}$  がしきい値電圧  $V_{th}$  よりも低い状態、 $p$ チャネル型トランジスタでは、ゲートとソースの間の電圧  $V_{gs}$  がしきい値電圧  $V_{th}$  よりも高い状態をいう。つまり、 $n$ チャネル型のトランジスタのオフ電流とは、ゲートとソースの間の電圧  $V_{gs}$  がしきい値電圧  $V_{th}$  よりも低いときのドレイン電流、という場合がある。

【 0 0 3 9 】

上記オフ電流の説明において、ドレインをソースと読み替えてもよい。つまり、オフ電流は、トランジスタがオフ状態にあるときのソースを流れる電流を言う場合がある。

【 0 0 4 0 】

また、本明細書等では、オフ電流と同じ意味で、リーク電流と記載する場合がある。また、本明細書等において、オフ電流とは、トランジスタがオフ状態にあるときに、ソースとドレインの間に流れる電流を指す場合がある。

【 0 0 4 1 】

（実施の形態 1）

本実施の形態のコントローラ IC の構成について、図 1、2 を用いて説明する。

【 0 0 4 2 】

本実施の形態のコントローラ IC は、画像処理部 160 とレジスタ 175 を有する（図 1 参照）。画像処理部 160 は、モジュールコネクタ 51 と、該モジュールコネクタ 51 に接続され、調色、調光等の各パラメータが保持された複数の機能回路 161 乃至 164 を有する。モジュールコネクタ 51 には画像データ（Data X）が入力される。機能回路 161 乃至 164 は、モジュールコネクタ 51 を介して入力された画像データ（Data X 1 乃至 X 4、図 1 では X 1、X 2、X 3、X 4 と表記）をパラメータを用いて補正し、補正された画像データ（Data Y 1 乃至 Y 4、図 1 では Y 1、Y 2、Y 3、Y 4 と表記）をモジュールコネクタ 51 に出力する。補正された画像データは、モジュールコネクタ 51 により、画像データ（Data Y）として、外部（例えばソースドライバ）に出力される。画像データ（Data X）は、少なくとも一つの画像データ X 1 乃至 X 4 を含み、画像データ（Data Y）は、少なくとも一つの画像データ Y 1 乃至 Y 4 を含む。

【 0 0 4 3 】

10

20

30

40

50

レジスタ175は、制御データ( Control data )が供給されるコントローラ52と、スキャンチェーン55乃至58と、AND回路59乃至62と、セクタ63乃至66とを有する。なお本形態ではAND回路を有する場合を例に示す。AND回路ではなく、他の公知の論理回路を用いてもよい。

【0044】

スキャンチェーン55乃至58は、パラメータ入力ピン( Scan In、入力端子とよぶことがある )と出力ピン( Scan out、出力端子ともよぶことがある )に接続される。また、スキャンチェーン55乃至58は、AND回路59乃至62を介してクロックピン( Scan Clock、クロック線とよぶことがある )に接続され、セクタ63乃至66を介してコントローラ52に接続されている。スキャンチェーン55は機能回路161に、スキャンチェーン56は機能回路162に、スキャンチェーン57は機能回路163に、スキャンチェーン58は機能回路164にそれぞれ対応して設けられている。スキャンチェーン55乃至58は、パラメータ入力ピンから供給されるパラメータを対応する各機能回路161乃至164に出力する機能を有し、その動作はコントローラ52により制御される。

【0045】

本実施の形態のコントローラICは、パラメータの変更が必要な機能回路に対応したスキャンチェーンのみを動作させ、それ以外のスキャンチェーンは動作させないことにより、データ書き換え時間と消費電力の削減を実現させることを特徴とする。

【0046】

以下では、スキャンチェーン56を動作させ、スキャンチェーン55、57及び58を動作させない場合を例に挙げて説明する。また、コントローラ52とスキャンチェーン55の間のノードをSel A、コントローラ52とスキャンチェーン56の間のノードをSel B、コントローラ52とスキャンチェーン57の間のノードをSel C、コントローラ52とスキャンチェーン58の間のノードをSel Dとして説明する。

【0047】

最初に、コントローラ52に対して、制御データが供給される。制御データは、スキャンチェーン56のみを動作させる情報を含むデータである。制御データは、セクタ63乃至66とAND回路59乃至62に供給され、該制御データに伴い、ノードSel Aが0、ノードSel Bが1、ノードSel Cが0、ノードSel Dが0となる。そうすると、セクタ63乃至66の動作に伴い、パラメータ入力ピンから供給されるパラメータのデータは、スキャンチェーン55を通過せず、スキャンチェーン56を通過し、スキャンチェーン57及びスキャンチェーン58を通過しない。同様に、制御データによるAND回路59乃至62の動作に伴い、クロックピンから供給されるクロック信号はスキャンチェーン56のみに供給される。

【0048】

この状態において、パラメータ入力ピンから、機能回路162に対する書き換え用のパラメータのデータが供給される。そうすると、該データは、スキャンチェーン56に到達して、機能回路162のパラメータが変更され、機能回路162に対するパラメータの書き換えを速やかに行うことができる。さらに、クロックピンから供給されるクロック信号はスキャンチェーン56のみに供給される。よって、低消費電力化を実現することができる。

【0049】

上記の説明では、一つのスキャンチェーンを動作させ、該一つを除くスキャンチェーンを動作させない場合を説明したが、本発明はこの場合に限定されない。動作させるスキャンチェーンは、該スキャンチェーンが対応する機能回路が保持するパラメータの変更が必要か否かに応じて決定される。例えば、2つの機能回路に保持された各パラメータの変更が必要である場合、該2つの機能回路に対応する2つのスキャンチェーンを動作させ、該2つのスキャンチェーンを除く残りのスキャンチェーンは動作させないように制御される。

【0050】

次に、図1に示すコントローラICの変形例について、図2を用いて説明する。図2に示

10

20

30

40

50



すコントローラ IC は、トランジスタ 67 乃至 70 が新たに追加されている点で、図 1 に示すコントローラ IC と異なる。トランジスタ 67 はコントローラ 52 とスキャンチェーン 55 の間に、トランジスタ 68 はコントローラ 52 とスキャンチェーン 56 の間に、トランジスタ 69 はコントローラ 52 とスキャンチェーン 57 の間に、トランジスタ 70 はコントローラ 52 とスキャンチェーン 58 の間に設けられる。トランジスタ 67 乃至 70 の全てのゲートは、コントローラ 52 に接続される。コントローラ 52 は、トランジスタ 67 乃至 70 のオンとオフの動作を制御する機能を有する。

#### 【0051】

トランジスタ 67 乃至 70 には、チャネル形成領域に酸化物半導体を有するトランジスタ（OS トランジスタ）を用いることが好ましい。OS トランジスタは、酸化物半導体中の不純物濃度を低減し、酸化物半導体を真性または実質的に真性にすることで、オフ電流を極めて低くすることができる。トランジスタ 67 乃至 70 として、オフ電流が極めて小さい OS トランジスタを用いることで、コントローラ 52 から供給される制御データがノード Sel A、Sel B、Sel C 及び Sel D に出力された後、トランジスタ 67 乃至 70 をオフにすると、これらのノードに出力された制御データを長時間保持することができる。よって、コントローラ 52 が制御データを出力した後、コントローラ 52 の電源をオフにすることができる。従って、消費電力をさらに削減したコントローラ IC を提供することができる。

#### 【0052】

次に、スキャンチェーン 55 乃至 58 の具体的な構成について、図 4、5 を用いて説明する。以下には、スキャンチェーン 55 乃至 58 の内、スキャンチェーン 55 を例に挙げてついて説明する。スキャンチェーン 56 乃至 58 は、スキャンチェーン 55 の構成と同様の構成を有する。

#### 【0053】

図 4（A）に示すスキャンチェーン 55 は、インバータ 71、72 を含むフリップフロップ回路を 1 段有する。図 4（B）に示すスキャンチェーン 55 は、インバータ 71、72 を含むフリップフロップ回路を 3 段有する。図 4（A）、（B）に示すように、フリップフロップ回路の段の個数は特に制約されないが、対応する機能回路が扱うパラメータのビット数と一致させることが好ましい。例えば、1 ビットのデータを扱う機能回路の場合は、図 4（A）に示すように 1 段のフリップフロップ回路を用いることが好ましく、3 ビットのデータを扱う機能回路の場合は、図 4（B）に示すように 3 段のフリップフロップ回路を用いることが好ましい。スキャンチェーン 55 が有するフリップフロップ回路が有するトランジスタには、OS トランジスタ又は Si トランジスタが用いられる。

#### 【0054】

図 5 に示すスキャンチェーン 55 は、保持回路 17、セクタ 18、フリップフロップ回路 19 及びレジスタ 26 を有する。図 5 に示すスキャンチェーン 55 は一段分のフリップフロップ回路を設けた場合を示すが、対応する機能回路が扱うパラメータのデータに応じて、複数段設けてもよい。

#### 【0055】

保持回路 17 は、トランジスタ T1 乃至 T6、容量素子 C4、C6 を有する。トランジスタ T1、T3、T4 及び容量素子 C4 により、3 トランジスタ型のゲインセルが構成され、トランジスタ T2、T5、T6 及び容量素子 C6 により、3 トランジスタ型のゲインセルが構成される。保持回路 17 は、信号 S AVE 2 に従い、2 個のゲインセルを用いてフリップフロップ回路 19 が保持する相補データを格納し、信号 L O A D 2 に従い、保持しているデータをフリップフロップ回路 19 にロードする。

#### 【0056】

セクタ 18 は、2 個の入力端子の一方がレジスタ 26 に接続され、他方は入力ピン（Scan In）に接続されている。セクタ 18 の出力端子は、フリップフロップ回路 19 に接続されている。

#### 【0057】

10

20

30

40

50

フリップフロップ回路 19 は、インバータ 20 乃至 25、アナログスイッチ 27、28 を有する。フリップフロップ回路 19 のデータ出力端子には、レジスタ 26 の入力端子が接続されている。アナログスイッチ 27、28 の導通状態は、AND 回路 59 を介して供給されるクロック信号により制御される。

【0058】

レジスタ 26 は、インバータ 31 乃至 33、クロックドインバータ 34、アナログスイッチ 35 及びバッファ 36 を有する。レジスタ 26 は信号 LOAD 1 に従い、フリップフロップ回路 19 のデータをロードする。レジスタ 26 は揮発性レジスタであり、図示した回路構成に限定されず、公知のラッチ回路、フリップフロップ回路などで構成すればよい。

【0059】

保持回路 17、セクタ 18、フリップフロップ回路 19 及びレジスタ 26 を構成するトランジスタとして、Si トランジスタ又は OS トランジスタを用いるとよい。但し、保持回路 17 が有するトランジスタ T1、T2 には、OS トランジスタを用いることが好ましい。トランジスタ T1、T2 として OS トランジスタを用いると、保持回路 17 は電源が遮断された状態でも長時間データを保持することが可能である。よって、消費電力をさらに削減したコントローラ IC を提供することができる。

【0060】

次に、機能回路 161 乃至 164 に保持されるパラメータについて、図 21 を用いて説明する。機能回路 161 乃至 164 に保持されるパラメータは、画像データ X1 乃至 X4 (図 21 では画像データ X と表記) を、補正された画像データ Y1 乃至 Y4 (図 21 では画像データ Y と表記) に変換するためのパラメータである。パラメータとしては、調色、調光、ガンマ補正、EL 補正、省エネルギー設定 (例えば、表示を暗くするまでの所要時間、非表示にするまでの所要時間)、表示装置が有するタッチセンサの感度、任意のユーザー設定などが挙げられる。

【0061】

パラメータの設定方式には、テーブル方式、関数近似方式がある。テーブル方式は、画像データ Xn に対して、補正された画像データ Yn をパラメータとしてテーブルに格納した方式である (図 21 (A) 参照)。テーブル方式では、当該テーブルに対応するパラメータを格納するレジスタを多数必要とするが、補正の自由度が高い。関数近似方式は、あらかじめ経験的に画像データ X に対する画像データ Y を決められる場合に用いることが好ましい (図 21 (B) 参照)。図 21 (B) では、a1、a2、b2 等がパラメータに相当する。図 21 (B) では、区間毎に線形近似する方法を示しているが、非線形関数で近似する方法を用いてもよい。関数近似方式では、補正の自由度は低い、関数を定義するパラメータを格納するレジスタが少なく済む。

【0062】

機能回路 161 乃至 164 はそれぞれパラメータを保持しており、保持しているパラメータの内容に基づく機能を有し、例えば、調色回路、調光回路、ガンマ補正回路、EL 補正回路に相当する。調色回路は、光センサを用いて測定した外光の色調に応じて、反射型素子と発光型素子の少なくとも一方の色調を調整するためのパラメータを用いて画像データを補正する回路である。調光回路は、光センサを用いて測定した外光の強度に応じて、反射型素子の反射強度と発光型素子の発光強度を調整するためのパラメータを用いて画像データを補正する回路である。ガンマ補正回路は、ガンマ補正を行うためのパラメータを保持し、該パラメータを用いて画像データをガンマ補正する回路である。EL 補正回路は、ソースドライバに設けられた発光型素子を流れる電流を検出する電流検出回路から供給される情報に基づいて、発光型素子の輝度を調節する回路である。

【0063】

(実施の形態 2)

本実施の形態では、本発明のコントローラ IC が適用される表示装置であって、1 つの画素に反射型素子 (以下反射素子とよぶ) と発光型素子 (以下発光素子とよぶ) が含まれる表示装置について、図 6 乃至 8 を用いて説明する。

10

20

30

40

50

## 【0064】

表示装置100は、表示ユニット110、タッチセンサユニット120を有する（図6（A）参照）。表示ユニット110は、画素アレイ111、ゲートドライバ113、ゲートドライバ114及びコントローラIC115を有する。

## 【0065】

画素アレイ111は、複数の画素10を有し、各画素10は、反射素子10aと発光素子10bを有する。ゲートドライバ113は、反射素子10aを駆動する機能を有し、ゲートドライバ114は、発光素子10bを駆動する機能を有する。コントローラIC115は、表示装置100の動作を統括的に制御する機能を有する。コントローラIC115の数は、画素アレイの画素10の個数に応じて決定される。

10

## 【0066】

図6（A）に示す表示装置では、画素アレイ111とゲートドライバ113、114が同一基板上に集積されている例を示すが、ゲートドライバ113、114として専用のICを用いてもよい。また、コントローラIC115内に、ゲートドライバ113、114を集積してもよい。

## 【0067】

また、図6（A）に示す表示装置では、コントローラIC115の実装方式として、COG（Chip on Glass）方式を用いた例を示すが、COF（Chip on Flexible）方式、TAB（Tape Automated Bonding）方式等を用いてもよい。タッチセンサユニット120のICの実装方式についても同様である。

20

## 【0068】

画素10に使用されるトランジスタとして、チャネル形成領域に酸化物半導体を有するトランジスタを用いることが好ましい。OSトランジスタは、酸化物半導体中の不純物濃度を低減し、酸化物半導体を真性または実質的に真性にすることで、オフ電流を極めて低くすることができる。

## 【0069】

画素10に、オフ電流が低いトランジスタを用いることで、表示画面を書き換える必要がない場合（例えば静止画を表示する場合）、一時的にゲートドライバ113、114及びソースドライバを停止することができる（以下、アイドルングストップ駆動と表記することがある）。アイドルングストップ駆動によって、表示装置100の消費電力を低減することができる。

30

## 【0070】

タッチセンサユニット120は、センサアレイ121、および周辺回路125を有する。周辺回路125は、タッチセンサドライバ（以下TSドライバと表記する）126及びセンス回路127を有する。周辺回路125は専用ICで構成することができる。

## 【0071】

続いて、タッチセンサユニット120の具体例として、タッチセンサユニット120が相互容量タッチセンサユニットである場合について説明する（図6（B）参照）。

## 【0072】

センサアレイ121は、m本の配線DRLとn本の配線SNLを有する（m、nは1以上の整数）。配線DRLはドライブ線であり、配線SNLはセンス線である。以下では、第i番の配線DRLを配線DRL<i>と表記し、第j番の配線SNLを配線SNL<j>と表記する。容量CTは、配線DRL<i>と配線SNL<j>との間に形成される容量である。

40

## 【0073】

m本の配線DRLはTSドライバ126に接続されている。TSドライバ126は配線DRLを駆動する機能を有する。n本の配線SNLはセンス回路127に接続されている。センス回路127は、配線SNLの信号を検出する機能を有する。TSドライバ126によって配線DRL<i>が駆動されているときの配線SNL<j>の信号は、容量CTの容量値の変化量の情報を有する。n本の配線SNLの信号を解析することで、タッチ

50

の有無、タッチ位置などの情報を得ることができる。

【 0 0 7 4 】

続いて、コントローラ IC 115 の構成について、図 7 のブロック図を用いて説明する。コントローラ IC 115 は、クロック生成回路 155、センサコントローラ 153、コントローラ 154、デコーダ 152、フレームメモリ 151、タイミングコントローラ 173、タッチセンサコントローラ 184、ソースドライバ 180、レジスタ 175 及び画像処理部 160 を有する。コントローラ IC 115 は、ホスト 140 と、外光 145 を検知する光センサ 143 に接続する。

【 0 0 7 5 】

クロック生成回路 155 は、コントローラ IC 115 で使用されるクロック信号を生成する機能を有する。

10

【 0 0 7 6 】

センサコントローラ 153 は、光センサ 143 に接続されている。光センサ 143 は外光 145 を検知し、検知信号を生成する機能を有する。センサコントローラ 153 は検知信号を基に、制御信号を生成する機能を有する。センサコントローラ 153 で生成される制御信号は、コントローラ 154 に出力される。

【 0 0 7 7 】

コントローラ 154 は、インターフェース 150 を介してホスト 140 から供給される各種制御信号を処理し、コントローラ IC 115 内の各種回路を制御する機能を有する。また、コントローラ 154 は、コントローラ IC 115 内の各種回路への電源供給を制御する機能を有する。

20

【 0 0 7 8 】

デコーダ 152 は、圧縮された画像データを伸長する機能を有する。図 7 では、コントローラ 154 と画像処理部 160 の間にデコーダ 152 を配置する場合を示したが、フレームメモリ 151 とインターフェース 150 との間に配置してもよい。

【 0 0 7 9 】

フレームメモリ 151 は、コントローラ IC 115 に入力された画像データを保存する機能を有する。ホスト 140 から圧縮された画像データが送られる場合、フレームメモリ 151 は、圧縮された画像データを格納することができる。

【 0 0 8 0 】

30

タイミングコントローラ 173 は、ソースドライバ 180、タッチセンサコントローラ 184、表示ユニット 110 のゲートドライバ 113、114 で使用されるタイミング信号を生成する機能を有する。

【 0 0 8 1 】

タッチセンサコントローラ 184 は、タッチセンサユニット 120 が有する TS ドライバ 126 とセンス回路 127 を制御する機能を有する。センス回路 127 で読み出されたタッチ情報を含む信号は、タッチセンサコントローラ 184 で処理され、インターフェース 150 を介して、ホスト 140 に出力される。ホスト 140 は、タッチ情報を反映した画像データを生成し、コントローラ IC 115 に出力する。なお、ホスト 140 を用いず、コントローラ IC 115 の内部で、画像データにタッチ情報を反映してもよい。

40

【 0 0 8 2 】

ソースドライバ 180 は、ソースドライバ 181、182 を有する。ソースドライバ 181 は、反射素子 10a (例えば液晶 (LC) 素子) を駆動する機能を有し、ソースドライバ 182 は、発光素子 10b (例えばエレクトロルミネッセンス (有機 EL) 素子) を駆動する機能を有する。

【 0 0 8 3 】

ホスト 140 は、インターフェース 150 を介して、コントローラ IC 115 と交信する機能を有する。ホスト 140 は、画像データ、各種制御信号等を、コントローラ IC 115 に供給する。ホスト 140 には、コントローラ IC 115 から、タッチセンサコントローラ 184 が取得したタッチ位置などの情報が供給される。なお、コントローラ IC 11

50

5 が有する各回路は、ホスト 140 の規格、表示装置 100 の仕様等によって、適宜取捨される。

【0084】

レジスタ 175 は、コントローラ IC 115 の動作に用いられるデータを格納する機能を有する。レジスタ 175 が格納するデータとしては、画像処理部 160 が補正処理を行うために使用するパラメータ、タイミングコントローラ 173 が各種タイミング信号の波形生成に用いるパラメータなどがある。レジスタ 175 には、図 1、2 に示す構成が適用される。

【0085】

画像処理部 160 は、モジュールコネクタ 51 と機能回路 161 乃至 164 を有し、図 1、2 に示す構成が適用される。画像処理部 160 は、画像データに対して各種画像処理を行う機能を有し、具体的には、外光の明るさや色調などに応じて、反射素子 10a のみで表示を行うための画像データ、発光素子 10b のみで表示を行うための画像データ、又は反射素子 10a と発光素子 10b の両者を用いて表示を行うための画像データのいずれかを作成する。例えば、晴れの日に外で表示装置 100 を使用する場合、反射素子 10a のみで十分な輝度を得ることができる。よって、この場合は発光素子 10b を光らせる必要はないため、反射素子 10a のみで表示を行うための画像データを作成する。また、夜間や暗所で表示装置 100 を使用する場合は、反射素子 10a のみでは十分な輝度を得られないため、反射素子 10a と発光素子 10b の両者を用いて表示を行うための画像データを作成する。

【0086】

画像処理部 160 で処理された画像データは、画像データを一時的に格納するメモリ 170 を経て、ソースドライバ 180 に出力される。ソースドライバ 181、182 は、入力された画像データを画素アレイ 111 のソース線に出力する機能を有する。

【0087】

機能回路 161 乃至 164 はそれぞれパラメータを保持している。ここでは、機能回路 161 をガンマ補正回路、機能回路 162 を調色回路、機能回路 163 を調光回路、機能回路 164 を EL 補正回路とする。調色回路は、光センサ 143 とセンサコントローラ 153 を用いて測定した外光 145 の色調に応じて、反射素子 10a と発光素子 10b の少なくとも一方の色調を調整するパラメータを用いて画像データを補正する回路である。例えば、夕暮れ時の赤みがかった環境において表示装置 100 を使用する場合、反射素子 10a による表示のみでは青成分が足りない場合がある。このような場合は、青の発光素子 10b を発光させるように画像データを補正することで、色調を補正することができる。調光回路は光センサ 143 とセンサコントローラ 153 を用いて測定した外光 145 の明るさに応じて、反射素子 10a の反射強度と発光素子 10b の発光強度とを調整するパラメータを用いて画像データを補正する回路である。EL 補正回路は、ソースドライバ 182 に設けられた発光素子 10b を流れる電流を検出する電流検出回路から供給される情報に基づいて、発光素子 10b の輝度を調節する機能を有する。

【0088】

画像処理部 160 は、表示装置 100 の仕様によって、RGB - RGBW 変換回路などの他の処理回路を有していてもよい。RGB - RGBW 変換回路は、RGB (赤、緑、青) 画像データを、RGBW (赤、緑、青、白) 画像信号に変換する機能を有する回路である。表示装置 100 が RGBW 4 色の画素を有する場合、画像データ内の W (白) 成分を、W (白) 画素を用いて表示することで、消費電力を低減することができる。なお、RGB - RGBW 変換回路ではなく、例えば、RGB - RGBY (赤、緑、青、黄) 変換回路を有していてもよい。

【0089】

また、画像処理部 160 は、反射素子 10a と発光素子 10b が異なる表示を行う画像データを出力してもよい。一般に、反射型素子として適用できる液晶や電子ペーパー等は、動作速度が遅いものが多く、画像を表示するまでに時間を要する。そのため、反射素子 1

0 aに背景となる静止画を表示し、発光素子10 bに動きのあるマウスポインタ等を表示してもよい。静止画に対しては、アイドルングストップ駆動を行い、動画に対しては、発光素子10 bを光らせることで、表示装置100は、なめらかな動画表示と低消費電力を両立することができる。この場合、フレームメモリ151には、反射素子10 aと発光素子10 b、それぞれを用いて表示する画像データを保存する領域を設ければよい。

#### 【0090】

コントローラ154は、ホスト140から送られる画像データに変化がない場合、コントローラIC115内の一部回路をパワーゲーティングすることができる。一部回路とは、例えば、領域190内の回路（フレームメモリ151、デコード152、画像処理部160、メモリ170、タイミングコントローラ173、レジスタ175、ソースドライバ180）を指す。パワーゲーティングは、ホスト140から画像データに変化がないことを示す制御信号をコントローラIC115に送信され、当該制御信号をコントローラ154で検出した場合に行うとよい。

#### 【0091】

領域190内の回路は、画像データに関する回路と、表示ユニット110を駆動するための回路であるため、画像データに変化がない場合は、一時的に領域190内の回路を停止することができる。なお、画像データに変化がない場合でも、画素10に使用されるトランジスタがデータを保持できる時間（アイドルングストップが可能な時間）と、反射素子10 aとして適用した液晶素子が焼き付き防止のため行う反転駆動の時間を考慮してもよい。考慮する場合は、例えば、コントローラ154にタイマー機能を組み込むことで、タイマーで測定した時間に基づいて、領域190内の回路への電源供給を再開するタイミングを決定してもよい。

#### 【0092】

なお、フレームメモリ151又はメモリ170に画像データを保存しておき、当該画像データを反転駆動時に表示ユニット110に供給する画像データとする構成としてもよい。このような構成とすることで、ホスト140から画像データを送信することなく反転駆動が実行できる。したがって、ホスト140からのデータ送信量を低減でき、コントローラIC115の消費電力を低減することができる。

#### 【0093】

続いて、図7とは異なる構成のコントローラICについて、図8を用いて説明する。図8に示すコントローラICは、ソースドライバを内蔵しない点で、図7の構成と異なる。図8に示すコントローラIC117は、コントローラIC115の変形例であり、領域191を有する。コントローラ154は、領域191内の回路への電源供給を制御する。

#### 【0094】

領域191には、ソースドライバが設けられていない代わりに、表示ユニット110がソースドライバIC186を有する。ソースドライバIC186の数は、画素アレイ111の画素数に応じて決定される。

#### 【0095】

ソースドライバIC186は、反射素子10 a、および発光素子10 bの双方を駆動する機能を有する。そのため、ここでは1種類のソースドライバIC186でソースドライバを構成しているが、ソースドライバの構成はこれに限定されない。例えば、反射素子10 aを駆動するためのソースドライバICと、発光素子10 bを駆動するためのソースドライバICとで、ソースドライバを構成してもよい。

#### 【0096】

ゲートドライバ113、114と同様に、画素アレイ111の基板上にソースドライバを設けてもよい。

#### 【0097】

#### （実施の形態3）

表示ユニット110の具体的な構成について、図9乃至図15を用いて説明する。表示ユニット110は、画素アレイ111、ゲートドライバGD及びソースドライバSDを有す

10

20

30

40

50

る（図 9 参照）。

【 0 0 9 8 】

画素アレイ 1 1 1 は、一群の複数の画素 7 0 2 ( i , 1 ) 乃至画素 7 0 2 ( i , n ) と、他の一群の複数の画素 7 0 2 ( 1 , j ) 乃至画素 7 0 2 ( m , j ) と、走査線 G 1 ( i ) と、走査線 G 2 ( i ) と、配線 C S C O M と、配線 A N O と、信号線 S 2 ( j ) とを有する。なお、i は 1 以上 m 以下の整数であり、j は 1 以上 n 以下の整数であり、m および n は 1 以上の整数である。

【 0 0 9 9 】

一群の複数の画素 7 0 2 ( i , 1 ) 乃至画素 7 0 2 ( i , n ) は、画素 7 0 2 ( i , j ) を含み、一群の複数の画素 7 0 2 ( i , 1 ) 乃至画素 7 0 2 ( i , n ) は行方向（図中、矢印 R 1 で示す）に配置される。他の一群の複数の画素 7 0 2 ( 1 , j ) 乃至画素 7 0 2 ( m , j ) は、画素 7 0 2 ( i , j ) を含み、行方向と交差する列方向（図中、矢印 C 1 で示す）に配置される。

10

【 0 1 0 0 】

走査線 G 1 ( i ) と走査線 G 2 ( i ) は、行方向に配置される一群の複数の画素 7 0 2 ( i , 1 ) 乃至画素 7 0 2 ( i , n ) に接続される。列方向に配置される他の一群の複数の画素 7 0 2 ( 1 , j ) 乃至画素 7 0 2 ( m , j ) は、信号線 S 1 ( j ) と信号線 S 2 ( j ) に接続される。

【 0 1 0 1 】

ゲートドライバ G D は、制御情報に基づいて、画素アレイ 1 1 1 に選択信号を供給する機能を有する。例えば、制御情報に基づいて、3 0 H z 以上、好ましくは 6 0 H z 以上の頻度で一の走査線に選択信号を供給する機能を有する。この機能により、動画像をなめらかに表示することができる。また、制御情報に基づいて、3 0 H z 未満、好ましくは 1 H z 未満より好ましくは一分に一回未満の頻度で一の走査線に選択信号を供給する機能を有する。この機能により、フリッカーが抑制された状態で静止画像を表示することができる。

20

【 0 1 0 2 】

ソースドライバ S D は、ソースドライバ S D 1 とソースドライバ S D 2 を有する。ソースドライバ S D 1 とソースドライバ S D 2 は、コントローラ I C 1 1 5 からの信号に基づいて、画素アレイ 1 1 1 にデータ信号を供給する機能を有する。

【 0 1 0 3 】

ソースドライバ S D 1 は、一の表示素子に接続される画素回路に供給するデータ信号を生成する機能を有する。具体的には、極性が反転する信号を生成する機能を有する。この機能により、例えば、液晶表示素子を駆動することができる。ソースドライバ S D 2 は、一の表示素子とは異なる方法を用いて表示をする他の表示素子に接続される画素回路に供給するデータ信号を生成する機能を有する。この機能により、例えば、有機 E L 素子を駆動することができる。

30

【 0 1 0 4 】

ソースドライバ S D には、シフトレジスタ等のさまざまな順序回路等を用いることができる。また、ソースドライバ S D には、ソースドライバ S D 1 とソースドライバ S D 2 が集積された集積回路を用いることができる。また、ソースドライバ S D は、コントローラ I C 1 1 5 と同じ集積回路に設けてもよい。具体的には、シリコン基板上に形成された集積回路を、コントローラ I C 1 1 5 とソースドライバ S D に用いることができる。

40

【 0 1 0 5 】

画素 7 0 2 ( i , j ) は、反射素子 1 0 a ( i , j ) と発光素子 1 0 b ( i , j ) を有する（図 1 0 参照）。反射素子 1 0 a を用いて表示を行うことで、消費電力を低減することができる。または、外光が明るい環境下において高いコントラストで画像を良好に表示することができる。光を射出する発光素子 1 0 b を用いて表示を行うことで、暗い環境下で画像を良好に表示することができる。

【 0 1 0 6 】

画素 7 0 2 ( i , j ) は、スイッチ S W 1、容量素子 C 1 1、スイッチ S W 2、トランジ

50

スタM及び容量素子C12を有し、信号線S1(j)、信号線S2(j)、走査線G1(i)、走査線G2(i)、配線CSCOM及び配線ANOに接続される。

【0107】

スイッチSW1として、走査線G1(i)に接続するゲート電極と、信号線S1(j)に接続する第1の電極を有するトランジスタを用いることができる。容量素子C11は、スイッチSW1に用いるトランジスタの第2の電極に接続された第1の電極と、配線CSCOMに接続された第2の電極を有する。

【0108】

スイッチSW2として、走査線G2(i)に接続するゲート電極と、信号線S2(j)に接続する第1の電極を有するトランジスタを用いることができる。トランジスタMは、スイッチSW2として用いられるトランジスタの第2の電極に接続されるゲート電極と、配線ANOに接続される第1の電極を有する。なお、トランジスタMは、第1のゲート電極と第2のゲート電極を有していてもよく、該第1のゲート電極と該第2のゲート電極は、接続されていてもよい。第1のゲート電極と第2のゲート電極は、半導体膜を間に介して互いに重なる領域を有する。容量素子C12は、スイッチSW2として用いられるトランジスタの第2の電極に接続される第1の電極と、トランジスタMの第1の電極に接続される第2の電極を有する。

10

【0109】

反射素子10a(i,j)の第1の電極は、スイッチSW1として用いられるトランジスタの第2の電極に接続される。反射素子10a(i,j)の第2の電極は、配線VCOM1に接続される。発光素子10b(i,j)の第1の電極は、トランジスタMの第2の電極に接続される。発光素子10b(i,j)の第2の電極は配線VCOM2に接続される。

20

【0110】

次に、表示ユニット110の上面構造について、図11を用いて説明する。図11(A)は、表示ユニット110の上面図であり、図11(B)は、図11(A)に示す表示ユニット110の画素の一部を説明する上面図である。図11(C)は、図11(B)に示す画素の構成を説明する模式図である。

【0111】

表示ユニット110は、フレキシブルプリント基板FPC1上に、ソースドライバSDと端子519Bが配置された構造を有する(図11(A)参照)。画素702(i,j)は、反射素子10a(i,j)および発光素子10b(i,j)を有する(図11(C)参照)。

30

【0112】

次に、表示ユニット110の断面構造とその構成要素について、図12、13を用いて説明する。図12(A)は、図11(A)の切断線X1-X2、切断線X3-X4、切断線X5-X6における断面図であり、図12(B)は、図12(A)の一部を説明する図である。図13(A)は、図11(B)の切断線X7-X8、切断線X9-X10における断面図であり、図13(B)は、図13(A)の一部を説明する図である。

【0113】

基板570には、作製工程中の熱処理に耐えうる程度の耐熱性を有する材料を用いることができる。例えば、厚さ0.7mm以下厚さ0.1mm以上の材料を基板570に用いることができる。具体的には、厚さ0.1mm程度まで研磨した材料を用いることができる。

40

【0114】

例えば、第6世代(1500mm×1850mm)、第7世代(1870mm×2200mm)、第8世代(2200mm×2400mm)、第9世代(2400mm×2800mm)、第10世代(2950mm×3400mm)等の面積が大きなガラス基板を基板570等に用いることができる。これにより、大型の表示装置を作製することができる。

【0115】

有機材料、無機材料または有機材料と無機材料等の複合材料等を基板570等に用いることができる。例えば、ガラス、セラミックス、金属等の無機材料を基板570等に用いる

50



ことができる。具体的には、無アルカリガラス、ソーダ石灰ガラス、カリガラス、クリスタルガラス、アルミノ珪酸ガラス、強化ガラス、化学強化ガラス、石英またはサファイア等を、基板 570 等に用いることができる。具体的には、無機酸化物膜、無機窒化物膜または無機酸窒化物膜等を、基板 570 等に用いることができる。例えば、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜等を、基板 570 等に用いることができる。ステンレス・スチールまたはアルミニウム等を、基板 570 等に用いることができる。

【0116】

例えば、シリコンや炭化シリコンからなる単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウム等の化合物半導体基板、SOI 基板等を基板 570 等に用いることができる。これにより、半導体素子を基板 570 等に形成することができる。

10

【0117】

例えば、樹脂、樹脂フィルムまたはプラスチック等の有機材料を基板 570 等に用いることができる。具体的には、ポリエステル、ポリオレフィン、ポリアミド、ポリイミド、ポリカーボネートまたはアクリル樹脂等の樹脂フィルムまたは樹脂板を、基板 570 等に用いることができる。

【0118】

例えば、金属板、薄板状のガラス板または無機材料等の膜を樹脂フィルム等に貼り合わせた複合材料を基板 570 等に用いることができる。例えば、繊維状または粒子状の金属、ガラスもしくは無機材料等を樹脂フィルムに分散した複合材料を、基板 570 等に用いることができる。例えば、繊維状または粒子状の樹脂もしくは有機材料等を無機材料に分散した複合材料を、基板 570 等に用いることができる。

20

【0119】

また、単層の材料または複数の層が積層された材料を、基板 570 等に用いることができる。例えば、基材と基材に含まれる不純物の拡散を防ぐ絶縁膜等が積層された材料を、基板 570 等に用いることができる。具体的には、ガラスとガラスに含まれる不純物の拡散を防ぐ酸化シリコン層、窒化シリコン層または酸化窒化シリコン層等から選ばれた一または複数の膜が積層された材料を、基板 570 等に用いることができる。または、樹脂と樹脂を透過する不純物の拡散を防ぐ酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜等が積層された材料を、基板 570 等に用いることができる。

30

【0120】

具体的には、ポリエステル、ポリオレフィン、ポリアミド、ポリイミド、ポリカーボネート若しくはアクリル樹脂等の樹脂フィルム、樹脂板または積層材料等を基板 570 等に用いることができる。また、具体的には、ポリエステル、ポリオレフィン、ポリアミド（ナイロン、アラミド等）、ポリイミド、ポリカーボネート、ポリウレタン、アクリル樹脂、エポキシ樹脂もしくはシリコーン等のシロキサン結合を有する樹脂を含む材料を基板 570 等に用いることができる。さらに、具体的には、ポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）、ポリエーテルサルホン（PES）またはアクリル等を基板 570 等に用いることができる。または、シクロオレフィンポリマー（COP）、シクロオレフィンコポリマー（COC）等を用いることができる。また、紙または木材などを基板 570 等に用いることができる。例えば、可撓性を有する基板を基板 570 等に用いることができる。

40

【0121】

なお、トランジスタまたは容量素子等を基板に直接形成する方法を用いることができる。また、例えば作製工程に加わる熱に耐熱性を有する工程用の基板にトランジスタまたは容量素子等を形成し、形成されたトランジスタまたは容量素子等を基板 570 等に転置する方法を用いることができる。これにより、例えば可撓性を有する基板にトランジスタまたは容量素子等を形成できる。

【0122】

基板 770 には、透光性を有する材料を用いることができる。具体的には、基板 570 に

50

用いることができる材料から選択された材料を基板 770 に用いることができる。例えば、アルミノ珪酸ガラス、強化ガラス、化学強化ガラスまたはサファイア等を、表示パネルの使用者に近い側に配置される基板 770 に好適に用いることができる。これにより、使用に伴う表示パネルの破損や傷付きを防止することができる。また、例えば、厚さ 0.7 mm 以下厚さ 0.1 mm 以上の材料を基板 770 に用いることができる。具体的には、厚さを薄くするために研磨した基板を用いることができる。これにより、機能膜 770D を反射素子 10a(i, j) に近づけて配置することができる。その結果、画像のボケを低減し、画像を鮮明に表示することができる。

#### 【0123】

構造体 KB1 には、有機材料、無機材料または有機材料と無機材料の複合材料を用いることができる。これにより、所定の間隔を、構造体 KB1 等を挟む構成の間に設けることができる。具体的には、ポリエステル、ポリオレフィン、ポリアミド、ポリイミド、ポリカーボネート、ポリシロキサン若しくはアクリル樹脂等またはこれらから選択された複数の樹脂の複合材料などを構造体 KB1 に用いることができる。また、感光性を有する材料を用いて形成してもよい。

10

#### 【0124】

封止材 705 には、無機材料、有機材料または無機材料と有機材料の複合材料等を用いることができる。例えば、熱溶解性の樹脂または硬化性の樹脂等の有機材料を、封止材 705 等に用いることができる。また、例えば、反応硬化型接着剤、光硬化型接着剤、熱硬化型接着剤またはノボック型接着剤等の有機材料を、封止材 705 等に用いることができる。具体的には、エポキシ樹脂、アクリル樹脂、シリコン樹脂、フェノール樹脂、ポリイミド樹脂、イミド樹脂、PVC (ポリビニルクロライド) 樹脂、PVB (ポリビニルブチラル) 樹脂、EVA (エチレンビニルアセテート) 樹脂等を含む接着剤を、封止材 705 等に用いることができる。

20

#### 【0125】

接合層 505 には、封止材 705 に用いることができる材料を用いることができる。

#### 【0126】

絶縁膜 518、521 には、絶縁性の無機材料、絶縁性の有機材料または無機材料と有機材料を含む絶縁性の複合材料を用いることができる。具体的には、無機酸化物膜、無機窒化物膜または無機酸化窒化物膜等またはこれらから選ばれた複数を積層した積層材料を、絶縁膜 521 等に用いることができる。例えば、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜等、またはこれらから選ばれた複数を積層した積層材料を含む膜を、絶縁膜 521 等に用いることができる。具体的には、ポリエステル、ポリオレフィン、ポリアミド、ポリイミド、ポリカーボネート、ポリシロキサン若しくはアクリル樹脂等、またはこれらから選択された複数の樹脂の積層材料もしくは複合材料などを、絶縁膜 521 等に用いることができる。また、感光性を有する材料を用いて形成してもよい。これにより、例えば絶縁膜 521 と重なるさまざまな構造に由来する段差を平坦化することができる。

30

#### 【0127】

絶縁膜 528 には、絶縁膜 521 に用いることができる材料を用いることができる。具体的には、厚さ 1 μm のポリイミドを含む膜を絶縁膜 528 に用いることができる。

40

#### 【0128】

絶縁膜 501A には、絶縁膜 521 に用いることができる材料を用いることができる。また、例えば、水素を供給する機能を有する材料を、絶縁膜 501A に用いることができる。具体的には、シリコンおよび酸素を含む材料と、シリコンおよび窒素を含む材料を積層した材料を、絶縁膜 501A に用いることができる。例えば、加熱等により水素を放出し、放出した水素を他の構成に供給する機能を有する材料を、絶縁膜 501A に用いることができる。具体的には、作製工程中に取り込まれた水素を加熱等により放出し、他の構成部分に供給する機能を有する材料を絶縁膜 501A に用いることができる。例えば、原料ガスにシラン等を用いる化学気相成長法により形成されたシリコンおよび酸素を含む膜を

50

、絶縁膜 5 0 1 A に用いることができる。具体的には、シリコンおよび酸素を含む厚さ 2 0 0 n m 以上 6 0 0 n m 以下の材料と、シリコンおよび窒素を含む厚さ 2 0 0 n m 程度の材料を積層した材料を絶縁膜 5 0 1 A に用いることができる。

【 0 1 2 9 】

絶縁膜 5 0 1 C には、絶縁膜 5 2 1 に用いることができる材料を用いることができる。具体的には、シリコンおよび酸素を含む材料を、絶縁膜 5 0 1 C に用いることができる。これにより、画素回路または第 2 の表示素子等への不純物の拡散を抑制することができる。例えば、シリコン、酸素および窒素を含む厚さ 2 0 0 n m の膜を絶縁膜 5 0 1 C に用いることができる。

【 0 1 3 0 】

中間膜 7 5 4 A、中間膜 7 5 4 B、中間膜 7 5 4 C には、1 0 n m 以上 5 0 0 n m 以下、好ましくは 1 0 n m 以上 1 0 0 n m 以下の厚さを有する膜を用いることができる。例えば、水素を透過または供給する機能を有する材料を、中間膜 7 5 4 A 乃至 7 5 4 C に用いることができる。また、例えば、導電性を有する材料を中間膜 7 5 4 A 乃至 7 5 4 C に用いることができる。さらに、例えば、透光性を有する材料を中間膜 7 5 4 A 乃至 7 5 4 C に用いることができる。

【 0 1 3 1 】

具体的には、インジウムおよび酸素を含む材料、インジウム、ガリウム、亜鉛および酸素を含む材料、またはインジウム、スズおよび酸素を含む材料等を中間膜に用いることができる。なお、これらの材料は水素を透過する機能を有する。さらに具体的には、インジウム、ガリウム、亜鉛および酸素を含む厚さ 5 0 n m の膜または厚さ 1 0 0 n m の膜を中間膜に用いることができる。なお、エッチングストッパーとして機能する膜が積層された材料を中間膜に用いることができる。具体的には、インジウム、ガリウム、亜鉛および酸素を含む厚さ 5 0 n m の膜と、インジウム、スズおよび酸素を含む厚さ 2 0 n m の膜をこの順で積層した積層材料を中間膜に用いることができる。

【 0 1 3 2 】

配線、端子、導電膜として、導電性を有する材料を用いることができる。具体的には、導電性を有する材料を、信号線 S 1 ( j )、信号線 S 2 ( j )、走査線 G 1 ( i )、走査線 G 2 ( i )、配線 C S C O M、配線 A N O、端子 5 1 9 B、端子 5 1 9 C、導電膜 5 1 1 B、導電膜 5 1 1 C に用いることができる。

【 0 1 3 3 】

例えば、無機導電性材料、有機導電性材料、金属または導電性セラミックスなどを配線等に用いることができる。具体的には、アルミニウム、金、白金、銀、銅、クロム、タンタル、チタン、モリブデン、タングステン、ニッケル、鉄、コバルト、パラジウム、またはマンガンから選ばれた金属元素などを、配線等に用いることができる。または、上述した金属元素を含む合金などを、配線等に用いることができる。特に、銅とマンガンの合金がウエットエッチング法を用いた微細加工に好適である。

【 0 1 3 4 】

具体的には、アルミニウム膜上にチタン膜を積層する二層構造、窒化チタン膜上にチタン膜を積層する二層構造、窒化チタン膜上にタングステン膜を積層する二層構造、窒化タンタル膜または窒化タングステン膜上にタングステン膜を積層する二層構造、チタン膜と、そのチタン膜上にアルミニウム膜を積層し、さらにその上にチタン膜を形成する三層構造等を配線等に用いることができる。また、具体的には、酸化インジウム、インジウム錫酸化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛などの導電性酸化物を、配線等に用いることができる。さらに具体的には、グラフェンまたはグラファイトを含む膜を配線等に用いることができる。

【 0 1 3 5 】

例えば、酸化グラフェンを含む膜を形成し、酸化グラフェンを含む膜を還元することにより、グラフェンを含む膜を形成することができる。還元する方法としては、熱を加える方法や還元剤を用いる方法等を挙げることができる。

10

20

30

40

50

## 【0136】

例えば、金属ナノワイヤーを含む膜を配線等に用いることができる。具体的には、銀を含むナノワイヤーを用いることができる。具体的には、導電性高分子を配線等に用いることができる。なお、例えば、導電材料ACF1を用いて、端子519Bとフレキシブルプリント基板FPC1を電氣的に接続することができる。

## 【0137】

反射素子10a(i, j)は、光の反射を制御する機能を有する表示素子であり、例えば、液晶素子、電気泳動素子、またはMEMS表示素子等を用いることができる。具体的には、反射型の液晶表示素子を反射素子10a(i, j)に用いることができる。反射型の表示素子を用いることにより、表示パネルの消費電力を抑制することができる。

10

## 【0138】

例えば、IPS(In-Plane-Switching)モード、TN(Twisted Nematic)モード、FFS(Fringe Field Switching)モード、ASM(Axially Symmetric aligned Micro-cell)モード、OCB(Optically Compensated Birefringence)モード、FLC(Ferroelectric Liquid Crystal)モード、AFLC(AntiFerroelectric Liquid Crystal)モードなどの駆動方法を用いて駆動することができる液晶素子を用いることができる。

## 【0139】

20

また、例えば垂直配向(VA)モード、具体的には、MVA(Multi-Domain Vertical Alignment)モード、PVA(Patterned Vertical Alignment)モード、ECB(Electrically Controlled Birefringence)モード、CPA(Continuous Pinwheel Alignment)モード、ASV(Advanced Super-View)モードなどの駆動方法を用いて駆動することができる液晶素子を用いることができる。

## 【0140】

反射素子10a(i, j)は、電極751(i, j)と、電極752と、液晶材料を含む層753を有する。液晶材料を含む層753は、電極751(i, j)および電極752の間の電圧を用いて配向を制御することができる材料を含む。例えば、液晶材料を含む層753の厚さ方向(縦方向ともいう)、縦方向と交差する方向(横方向または斜め方向ともいう)の電界を、液晶材料の配向を制御する電界に用いることができる。

30

## 【0141】

例えば、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を、液晶材料を含む層753に用いることができる。または、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相等を示す液晶材料を用いることができる。または、ブルー相を示す液晶材料を用いることができる。

## 【0142】

40

電極751(i, j)として、例えば、配線等に用いる材料を用いることができる。具体的には、反射膜を電極751(i, j)に用いることができる。例えば、透光性を有する導電膜と、開口部を有する反射膜を積層した材料を電極751(i, j)に用いることができる。

## 【0143】

電極752として、例えば、導電性を有する材料を用いることができる。可視光について透光性を有する材料を、電極752に用いることができる。例えば、導電性酸化物、光が透過する程度に薄い金属膜または金属ナノワイヤーを、電極752に用いることができる。具体的には、インジウムを含む導電性酸化物を電極752に用いることができる。または、厚さ1nm以上10nm以下の金属薄膜を電極752に用いることができる。また、

50

銀を含む金属ナノワイヤーを電極 7 5 2 に用いることができる。具体的には、酸化インジウム、インジウム錫酸化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛、アルミニウムを添加した酸化亜鉛などを、電極 7 5 2 に用いることができる。

【 0 1 4 4 】

反射膜は、可視光を反射する材料を用いることができる。具体的には、銀を含む材料を反射膜に用いることができる。例えば、銀およびパラジウム等を含む材料または銀および銅等を含む材料を反射膜に用いることができる。反射膜は、例えば、液晶材料を含む層 7 5 3 を透過してくる光を反射する。これにより、反射素子 1 0 a を反射型の表示素子にすることができる。また、例えば、表面に凹凸を有する材料を、反射膜に用いることができる。これにより、入射する光をさまざまな方向に反射して、白色の表示をすることができる。

10

【 0 1 4 5 】

例えば、電極 7 5 1 ( i , j ) を反射膜に用いることができる。例えば、液晶材料を含む層 7 5 3 と電極 7 5 1 ( i , j ) の間に挟まれる領域を有する膜を、反射膜に用いることができる。または、電極 7 5 1 ( i , j ) が透光性を有する場合、電極 7 5 1 ( i , j ) を間に介して、液晶材料を含む層 7 5 3 と重なる領域を有する膜を、反射膜に用いることができる。

【 0 1 4 6 】

反射膜は、発光素子 1 0 b ( i , j ) が射出する光を遮らない領域を有することが好ましい。例えば、単数または複数の開口部 7 5 1 H を有する形状を反射膜に用いることが好ましい。多角形、四角形、楕円形、円形または十字等の形状を開口部 7 5 1 H に用いることができる。また、細長い筋状、スリット状、市松模様状の形状を開口部 7 5 1 H に用いることができる。非開口部の総面積に対する開口部 7 5 1 H の総面積の比の値が大きすぎると、反射素子 1 0 a ( i , j ) を用いた表示が暗くなってしまう。また、非開口部の総面積に対する開口部 7 5 1 H の総面積の比の値が小さすぎると、発光素子 1 0 b ( i , j ) を用いた表示が暗くなってしまう。

20

【 0 1 4 7 】

表示ユニット 1 1 0 の画素に用いることができる反射膜の形状について、図 1 4 を用いて説明する。

【 0 1 4 8 】

例えば、画素 7 0 2 ( i , j ) に隣接する画素 7 0 2 ( i , j + 1 ) の開口部 7 5 1 H は、画素 7 0 2 ( i , j ) の開口部 7 5 1 H を通る行方向 ( 図中、矢印 R 1 で示す ) に延びる直線上に配置されない ( 図 1 4 ( A ) 参照 )。または、例えば、画素 7 0 2 ( i , j ) に隣接する画素 7 0 2 ( i + 1 , j ) の開口部 7 5 1 H は、画素 7 0 2 ( i , j ) の開口部 7 5 1 H を通る、列方向 ( 図中、矢印 C 1 で示す ) に延びる直線上に配置されない ( 図 1 4 ( B ) 参照 )。

30

【 0 1 4 9 】

例えば、画素 7 0 2 ( i , j + 2 ) の開口部 7 5 1 H は、画素 7 0 2 ( i , j ) の開口部 7 5 1 H を通る、行方向に延びる直線上に配置される ( 図 1 4 ( A ) 参照 )。また、画素 7 0 2 ( i , j + 1 ) の開口部 7 5 1 H は、画素 7 0 2 ( i , j ) の開口部 7 5 1 H および画素 7 0 2 ( i , j + 2 ) の開口部 7 5 1 H の間において当該直線と直交する直線上に配置される。

40

【 0 1 5 0 】

または、例えば、画素 7 0 2 ( i + 2 , j ) の開口部 7 5 1 H は、画素 7 0 2 ( i , j ) の開口部 7 5 1 H を通る、列方向に延びる直線上に配置される ( 図 1 4 ( B ) 参照 )。また、例えば、画素 7 0 2 ( i + 1 , j ) の開口部 7 5 1 H は、画素 7 0 2 ( i , j ) の開口部 7 5 1 H および画素 7 0 2 ( i + 2 , j ) の開口部 7 5 1 H の間において、当該直線と直交する直線上に配置される。

【 0 1 5 1 】

これにより、一の画素に隣接する他の画素の開口部に重なる領域を有する第 2 の表示素子を、一の画素の開口部に重なる領域を有する第 2 の表示素子から遠ざけることができる。

50

または、一の画素に隣接する他の画素の第2の表示素子に、一の画素の第2の表示素子が表示する色とは異なる色を表示する表示素子を配置することができる。または、異なる色を表示する複数の表示素子を、隣接して配置する難易度を軽減することができる。

【0152】

なお、例えば、発光素子10b(i, j)が射出する光を遮らない領域751Eが形成されるように、端部が切除されたような形状を有する材料を、反射膜に用いることができる(図14(C)参照)。具体的には、列方向(図中、矢印C1で示す)が短くなるように端部が切除された電極751(i, j)を、反射膜に用いることができる。

【0153】

配向膜AF1、配向膜AF2は、例えば、ポリイミド等を含む材料を用いることができる。具体的には、液晶材料が所定の方向に配向するようにラビング処理または光配向技術を用いて形成された材料を用いることができる。例えば、可溶性のポリイミドを含む膜を配向膜AF1または配向膜AF2に用いることができる。これにより、配向膜AF1を形成する際に必要とされる温度を低くすることができる。その結果、配向膜AF1を形成する際に他の構成に与える損傷を軽減することができる。

10

【0154】

着色膜CF1、着色膜CF2は、所定の色の光が透過する材料を用いることができる。これにより、着色膜CF1または着色膜CF2を、例えばカラーフィルターとして、用いることができる。例えば、青色、緑色または赤色の光を透過する材料を、着色膜CF1または着色膜CF2に用いることができる。また、黄色の光または白色の光等を透過する材料を着色膜に用いることができる。なお、照射された光を所定の色の光に変換する機能を有する材料を着色膜CF2に用いることができる。具体的には、量子ドットを着色膜CF2に用いることができる。これにより、色純度の高い表示をすることができる。

20

【0155】

遮光膜BMは、光の透過を妨げる材料を用いることができる。これにより、遮光膜BMを例えばブラックマトリクスに用いることができる。

【0156】

絶縁膜771として、例えば、ポリイミド、エポキシ樹脂、アクリル樹脂等を用いることができる。

【0157】

機能膜770P、770Dとして、例えば、反射防止フィルム、偏光フィルム、位相差フィルム、光拡散フィルムまたは集光フィルム等を用いることができる。具体的には、2色性色素を含む膜を機能膜770Pまたは機能膜770Dに用いることができる。または、基材の表面と交差する方向に沿った軸を有する柱状構造を有する材料を、機能膜770Pまたは機能膜770Dに用いることができる。これにより、光を軸に沿った方向に透過し易く、他の方向に散乱し易くすることができる。また、ゴミの付着を抑制する帯電防止膜、汚れを付着しにくくする撥水性の膜、使用に伴う傷の発生を抑制するハードコート膜などを、機能膜770Pに用いることができる。具体的には、円偏光フィルムを機能膜770Pに用いることができる。また、光拡散フィルムを機能膜770Dに用いることができる。

30

40

【0158】

発光素子10b(i, j)として、例えば、有機エレクトロルミネッセンス素子、無機エレクトロルミネッセンス素子、または発光ダイオードなどを用いることができる。発光素子10b(i, j)は、電極551(i, j)と、電極552と、発光性の材料を含む層553(j)を有する。例えば、発光性の有機化合物を層553(j)に用いることができる。また、例えば、量子ドットを層553(j)に用いることができる。これにより、半値幅が狭く、鮮やかな色の光を発することができる。さらに、例えば、青色の光を射出するように積層された積層材料、緑色の光を射出するように積層された積層材料、または赤色の光を射出するように積層された積層材料等を、層553(j)に用いることができる。

50

## 【 0 1 5 9 】

例えば、信号線  $S2(j)$  に沿って列方向に長い帯状の積層材料を、層  $553(j)$  に用いることができる。また、例えば、白色の光を射出するように積層された積層材料を、層  $553(j)$  に用いることができる。具体的には、青色の光を射出する蛍光材料を含む発光性の材料を含む層と、緑色および赤色の光を射出する蛍光材料以外の材料を含む層または黄色の光を射出する蛍光材料以外の材料を含む層を積層した積層材料を、層  $553(j)$  に用いることができる。

## 【 0 1 6 0 】

電極  $551(i, j)$  には、配線等に用いることができる材料を用いることができる。例えば、配線等に用いることができる材料から選択された、可視光について透光性を有する材料を、電極  $551(i, j)$  に用いることができる。具体的には、導電性酸化物またはインジウムを含む導電性酸化物、酸化インジウム、インジウム錫酸化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛などを、電極  $551(i, j)$  に用いることができる。または、光が透過する程度に薄い金属膜を電極  $551(i, j)$  に用いることができる。または、光の一部を透過し、光の他の一部を反射する金属膜を電極  $551(i, j)$  に用いることができる。これにより、微小共振器構造を発光素子  $10b(i, j)$  に設けることができる。その結果、所定の波長の光を他の光より効率よく取り出すことができる。

10

## 【 0 1 6 1 】

電極  $552$  には、配線等に用いることができる材料を用いることができる。具体的には、可視光について反射性を有する材料を、電極  $552$  に用いることができる。

20

## 【 0 1 6 2 】

ゲートドライバ  $GD$  として、シフトレジスタ等のさまざまな順序回路等を用いることができる。例えば、トランジスタ  $MD$ 、容量素子等をゲートドライバ  $GD$  に用いることができる。

## 【 0 1 6 3 】

例えば、スイッチ  $SW1$  に用いることができるトランジスタと異なる構成をトランジスタ  $MD$  に用いることができる。具体的には、導電膜  $524$  を有するトランジスタをトランジスタ  $MD$  に用いることができる。また、トランジスタ  $M$  と同一の構成を、トランジスタ  $MD$  に用いることができる。

30

## 【 0 1 6 4 】

例えば、同一の工程で形成することができる半導体膜を、ゲートドライバ、ソースドライバ、および画素回路のトランジスタに用いることができる。例えば、ボトムゲート型のトランジスタまたはトップゲート型のトランジスタなどを、ゲートドライバ、ソースドライバのトランジスタ、または画素回路のトランジスタに用いることができる。また、トランジスタとして、 $OS$  トランジスタを用いてもよい。これにより、先述のアイドリングストップ駆動が可能になる。

## 【 0 1 6 5 】

例えば、酸化物半導体膜  $508$ 、導電膜  $504$ 、導電膜  $512A$  および導電膜  $512B$  を有するトランジスタをスイッチ  $SW1$  に用いることができる（図  $13(B)$  参照）。なお、絶縁膜  $506$  は、酸化物半導体膜  $508$  および導電膜  $504$  の間に挟まれる領域を有する。

40

## 【 0 1 6 6 】

導電膜  $504$  は、酸化物半導体膜  $508$  と重なる領域を有する。導電膜  $504$  はゲート電極の機能を有する。絶縁膜  $506$  はゲート絶縁膜の機能を有する。導電膜  $512A$  と導電膜  $512B$  は、酸化物半導体膜  $508$  に接続される。導電膜  $512A$  はソース電極の機能またはドレイン電極の機能の一方を有し、導電膜  $512B$  はソース電極の機能またはドレイン電極の機能の他方を有する。

## 【 0 1 6 7 】

導電膜  $524$  を有するトランジスタを、ゲートドライバ、ソースドライバ、または画素回

50

路のトランジスタに用いることができる。導電膜 5 2 4 は、導電膜 5 0 4 との間に酸化物半導体膜 5 0 8 を挟む領域を有する。絶縁膜 5 1 6 は、導電膜 5 2 4 と酸化物半導体膜 5 0 8 の間に挟まれる領域を有する。また、例えば、導電膜 5 0 4 と同じ電位を供給する配線に導電膜 5 2 4 は接続される。

【 0 1 6 8 】

例えば、タンタルおよび窒素を含む厚さ 1 0 n m の膜と、銅を含む厚さ 3 0 0 n m の膜を積層した導電膜を導電膜 5 0 4 に用いることができる。なお、銅を含む膜は、絶縁膜 5 0 6 との間に、タンタルおよび窒素を含む膜を挟む領域を有する。

【 0 1 6 9 】

例えば、シリコンおよび窒素を含む厚さ 4 0 0 n m の膜と、シリコン、酸素および窒素を含む厚さ 2 0 0 n m の膜を積層した材料を絶縁膜 5 0 6 に用いることができる。なお、シリコンおよび窒素を含む膜は、酸化物半導体膜 5 0 8 との間に、シリコン、酸素および窒素を含む膜を挟む領域を有する。

10

【 0 1 7 0 】

例えば、インジウム、ガリウムおよび亜鉛を含む厚さ 2 5 n m の膜を、酸化物半導体膜 5 0 8 に用いることができる。

【 0 1 7 1 】

例えば、タングステンを含む厚さ 5 0 n m の膜と、アルミニウムを含む厚さ 4 0 0 n m の膜と、チタンを含む厚さ 1 0 0 n m の膜をこの順で積層した導電膜を、導電膜 5 1 2 A または導電膜 5 1 2 B に用いることができる。なお、タングステンを含む膜は、酸化物半導体膜 5 0 8 に接する領域を有する。

20

【 0 1 7 2 】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【 0 1 7 3 】

図 1 5 ( A ) は、図 1 1 ( B ) に示す表示パネルの画素の一部を説明する下面図であり、図 1 5 ( B ) は、図 1 5 ( A ) に示す構成の一部を省略して説明する下面図である。

【 0 1 7 4 】

( 実施の形態 4 )

表示ユニットとタッチセンサユニットを有する表示装置について、図 1 6 乃至図 1 9 を用いて説明する。図 1 6 は、表示ユニット 1 1 0 とタッチセンサユニット 1 2 0 を有する表示装置 1 0 0 のブロック図を示し、図 1 7 ( A ) は表示装置 1 0 0 の上面図を示し、図 1 7 ( B ) は、表示装置 1 0 0 の入力部の一部を示す。図 1 8 ( A ) は、図 1 7 ( A ) の切断線 X 1 - X 2 、切断線 X 3 - X 4 、切断線 X 5 - X 6 における断面構造を示し、図 1 8 ( B ) は、図 1 8 ( A ) の一部の構成を示す。図 1 9 は、図 1 7 ( A ) の切断線 X 7 - X 8 、X 9 - X 1 0 、X 1 1 - X 1 2 における断面構造を示す。

30

【 0 1 7 5 】

タッチセンサユニット 1 2 0 は、センサアレイ 1 2 1 、 T S ドライバ 1 2 6 及びセンス回路 1 2 7 を有する ( 図 1 6 参照 ) 。

【 0 1 7 6 】

センサアレイ 1 2 1 は、表示ユニット 1 1 0 の画素アレイ 1 1 1 と重なるように配置され、センサアレイ 1 2 1 は、画素アレイ 1 1 1 と重なる領域に近接するものを検知する機能を有する。センサアレイ 1 2 1 は、一群の検知素子 7 7 5 ( g , 1 ) 乃至検知素子 7 7 5 ( g , q ) と、他の一群の検知素子 7 7 5 ( 1 , h ) 乃至検知素子 7 7 5 ( p , h ) を有する。なお、g は 1 以上 p 以下の整数であり、h は 1 以上 q 以下の整数であり、p および q は 1 以上の整数である。

40

【 0 1 7 7 】

一群の検知素子 7 7 5 ( g , 1 ) 乃至検知素子 7 7 5 ( g , q ) は、検知素子 7 7 5 ( g , h ) を有し、行方向 ( 図中、矢印 R 2 で示す ) に配置される。また、他の一群の検知素子 7 7 5 ( 1 , h ) 乃至検知素子 7 7 5 ( p , h ) は、検知素子 7 7 5 ( g , h ) を有し、行方向と交差する列方向 ( 図中、矢印 C 2 で示す ) に配置される。

50



## 【0178】

行方向に配置される一群の検知素子775(g, 1)乃至検知素子775(g, q)は、制御線SL(g)に接続する電極SE(g)を有する(図17(B)参照)。列方向に配置される他の一群の検知素子775(1, h)乃至検知素子775(p, h)は、検知信号線ML(h)に接続する電極ME(h)を有する(図17(B)参照)。

## 【0179】

電極SE(g)と電極ME(h)は、透光性を有することが好ましい。配線DRL(g)は、制御信号を供給する機能を有する。配線SNL(h)は、検知信号を供給される機能を有する。電極ME(h)は、電極SE(g)との間に電界を形成するように配置される。センサレイ121に、指などの物体が近接すると上記電界が遮蔽され、検知素子775(g, h)は、検知信号を供給する。

10

## 【0180】

TSドライバ126は、配線DRL(g)に接続され、制御信号を供給する機能を有する。例えば、矩形波、のこぎり波また三角波等を制御信号に用いることができる。

## 【0181】

センス回路127は、配線SNL(h)に接続され、配線SNL(h)の電位の変化に基づいて検知信号を供給する機能を有する。なお、検知信号は、例えば、位置情報を含む。検知信号は、コントローラIC115に供給される。コントローラIC115は、検知信号に対応じた情報をホスト140に供給し、画素レイ111に表示される画像が更新される。

20

## 【0182】

図18、19に示す表示装置100は、機能層720を有する点とトップゲート型のトランジスタを有する点が、図12、13に示す表示ユニット110とは異なる。以下には、異なる点について説明し、同様の構成を用いることができる部分については、上記説明を援用する。

## 【0183】

機能層720は、基板770、絶縁膜501C及び封止材705に囲まれる領域を有する(図18参照)。機能層720は、配線DRL(g)と、配線SNL(h)と、検知素子775(g, h)を有する。なお、配線DRL(g)と第2の電極752の間、又は、配線SNL(h)と第2の電極752の間に、0.2µm以上16µm以下、好ましくは1µm以上8µm以下、より好ましくは2.5µm以上4µm以下の間隔を有する。

30

## 【0184】

また、表示装置100は、導電膜511Dを有する(図19参照)。配線DRL(g)と導電膜511Dの間に導電材料CP等を配置し、配線DRL(g)と導電膜511Dを電氣的に接続させることができる。また、配線SNL(h)と導電膜511Dの間に導電材料CP等を配置し、配線SNL(h)と導電膜511Dを電氣的に接続させることができる。導電膜511Dには、配線等に用いることができる材料を用いることができる。

## 【0185】

また、表示装置100は、端子519Dを有する(図19参照)。端子519Dは、導電膜511Dと中間膜754Dを有する。中間膜754Dは、導電膜511Dに接する領域を有する。端子519Dには、配線等に用いることができる材料を用いることができる。具体的には、端子519B又は端子519Cと同じ構成を端子519Dに用いることができる。

40

## 【0186】

なお、導電材料ACF2を用いて、端子519Dとフレキシブルプリント基板FPC2を電氣的に接続することができる。これにより、例えば、端子519Dを用いて制御信号を配線DRL(g)に供給することができる。または、端子519Dを用いて検知信号を、配線SNL(h)から供給されることができる。

## 【0187】

スイッチSW1に用いることができるトランジスタ、トランジスタMおよびトランジスタ

50

M Dは、絶縁膜501Cと重なる領域を有する導電膜504と、絶縁膜501C及び導電膜504の間に挟まれる領域を有する酸化物半導体膜508を有する。なお、導電膜504はゲート電極の機能を有する(図18(B)参照)。

【0188】

酸化物半導体膜508は、導電膜504と重ならない第1の領域508A及び第2の領域508Bと、第1の領域508A及び第2の領域508Bの間に導電膜504と重なる第3の領域508Cを有する。

【0189】

トランジスタM Dは、第3の領域508Cと導電膜504の間に絶縁膜506を有する。なお、絶縁膜506はゲート絶縁膜の機能を有する。第1の領域508Aと第2の領域508Bは、第3の領域508Cに比べて抵抗率が低く、ソース領域の機能またはドレイン領域の機能を有する。

10

【0190】

例えば、酸化物半導体膜に希ガスを含むガスを用いるプラズマ処理を施して、第1の領域508Aと第2の領域508Bを酸化物半導体膜508に形成することができる。また、導電膜504をマスクとして用いることにより、第3の領域508Cの一部の形状を、導電膜504の端部の形状に自己整合させることができる。

【0191】

トランジスタM Dは、第1の領域508Aに接する導電膜512Aと、第2の領域508Bに接する導電膜512Bを有する。導電膜512Aと導電膜512Bは、ソース電極またはドレイン電極の機能を有する。トランジスタM Dと同一の工程で形成することができるトランジスタを、トランジスタMに用いることができる。

20

【0192】

(実施の形態5)

本実施の形態では、電子機器について、図20を用いて説明する。

【0193】

図20(A)乃至図20(G)は、電子機器を示す図である。これらの電子機器は、筐体5000、表示部5001、スピーカ5003、LEDランプ5004、操作キー5005(電源スイッチ、又は操作スイッチを含む)、接続端子5006、センサ5007(力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい、又は赤外線を測定する機能を含むもの)、マイクロフォン5008、等を有することができる。

30

【0194】

図20(A)はモバイルコンピュータであり、上述したものの他に、スイッチ5009、赤外線ポート5010、等を有することができる。図20(B)は記録媒体を有する携帯型の画像再生装置(例えばDVD再生装置)であり、上述したものの他に、第2表示部5002、記録媒体読込部5011、等を有することができる。図20(C)はゴーグル型ディスプレイであり、上述したものの他に、第2表示部5002、支持部5012、イヤホン5013、等を有することができる。図20(D)は携帯型遊技機であり、上述したものの他に、記録媒体読込部5011、等を有することができる。図20(E)はテレビ受像機能付きデジタルカメラであり、上述したものの他に、アンテナ5014、シャッターボタン5015、受像部5016、等を有することができる。図20(F)は携帯型遊技機であり、上述したものの他に、第2表示部5002、記録媒体読込部5011、等を有することができる。図20(G)は持ち運び型テレビ受像器であり、上述したものの他に、信号の送受信が可能な充電器5017、等を有することができる。

40

【0195】

図20(A)乃至図20(G)に示す電子機器は、様々な機能を有することができる。例えば、様々な情報(静止画、動画、テキスト画像など)を表示部に表示する機能、タッチパネル機能、カレンダー、日付又は時刻などを表示する機能、様々なソフトウェア(プロ

50

グラム)によって処理を制御する機能、無線通信機能、無線通信機能を用いて様々なコンピュータネットワークに接続する機能、無線通信機能を用いて様々なデータの送信又は受信を行う機能、記録媒体に記録されているプログラム又はデータを読み出して表示部に表示する機能、等を有することができる。さらに、複数の表示部を有する電子機器においては、一つの表示部を主として画像情報を表示し、別の一つの表示部を主として文字情報を表示する機能、または、複数の表示部に視差を考慮した画像を表示することで立体的な画像を表示する機能、等を有することができる。さらに、受像部を有する電子機器においては、静止画を撮影する機能、動画を撮影する機能、撮影した画像を自動または手動で補正する機能、撮影した画像を記録媒体(外部又はカメラに内蔵)に保存する機能、撮影した画像を表示部に表示する機能、等を有することができる。なお、図20(A)乃至図20(G)に示す電子機器が有することのできる機能はこれらに限定されず、様々な機能を有することができる。

10

#### 【0196】

図20(H)は、スマートウォッチであり、筐体7302、表示パネル7304、操作ボタン7311、7312、接続端子7313、バンド7321、留め金7322、等を有する。

#### 【0197】

ベゼル部分を兼ねる筐体7302に搭載された表示パネル7304は、非矩形状の表示領域を有している。なお、表示パネル7304としては、矩形状の表示領域としてもよい。表示パネル7304は、時刻を表すアイコン7305、その他のアイコン7306等を表示することができる。

20

#### 【0198】

なお、図20(H)に示すスマートウォッチは、様々な機能を有することができる。例えば、様々な情報(静止画、動画、テキスト画像など)を表示部に表示する機能、タッチパネル機能、カレンダー、日付又は時刻などを表示する機能、様々なソフトウェア(プログラム)によって処理を制御する機能、無線通信機能、無線通信機能を用いて様々なコンピュータネットワークに接続する機能、無線通信機能を用いて様々なデータの送信又は受信を行う機能、記録媒体に記録されているプログラム又はデータを読み出して表示部に表示する機能、等を有することができる。

#### 【0199】

また、筐体7302の内部に、スピーカ、センサ(力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい、又は赤外線を測定する機能を含むもの)、マイクロフォン等を有することができる。なお、スマートウォッチは、発光素子をその表示パネル7304に用いることにより作製することができる。

30

#### 【符号の説明】

#### 【0200】

A C F 1 導電材料  
A C F 2 導電材料  
A F 1 配向膜  
A F 2 配向膜  
C 1 矢印  
C 2 矢印  
C 4 容量素子  
C 6 容量素子  
C 1 1 容量素子  
C 1 2 容量素子  
C F 1 着色膜  
C F 2 着色膜  
D R L 配線

40

50

S N L	配線	
G D	ゲートドライバ	
S D	ソースドライバ	
A N O	配線	
C S C O M	配線	
M	トランジスタ	
M D	トランジスタ	
F P C 1	フレキシブルプリント基板	
F P C 2	フレキシブルプリント基板	
G 1	走査線	10
G 2	走査線	
K B 1	構造体	
L O A D 1	信号	
L O A D 2	信号	
R 1	矢印	
R 2	矢印	
S 1	信号線	
S 2	信号線	
S A V E 2	信号	
S D 1	ソースドライバ	20
S D 2	ソースドライバ	
S W 1	スイッチ	
S W 2	スイッチ	
T 1	トランジスタ	
T 2	トランジスタ	
T 3	トランジスタ	
T 4	トランジスタ	
T 5	トランジスタ	
T 6	トランジスタ	
V C O M 1	配線	30
V C O M 2	配線	
M L	検知信号線	
M E	電極	
S E	電極	
C P	導電材料	
1 0	画素	
1 0 a	反射素子	
1 0 b	発光素子	
1 7	保持回路	
1 8	セレクタ	40
1 9	フリップフロップ回路	
2 0	インバータ	
2 5	インバータ	
2 6	レジスタ	
2 7	アナログスイッチ	
2 8	アナログスイッチ	
3 1	インバータ	
3 3	インバータ	
3 4	クロックドインバータ	
3 5	アナログスイッチ	50

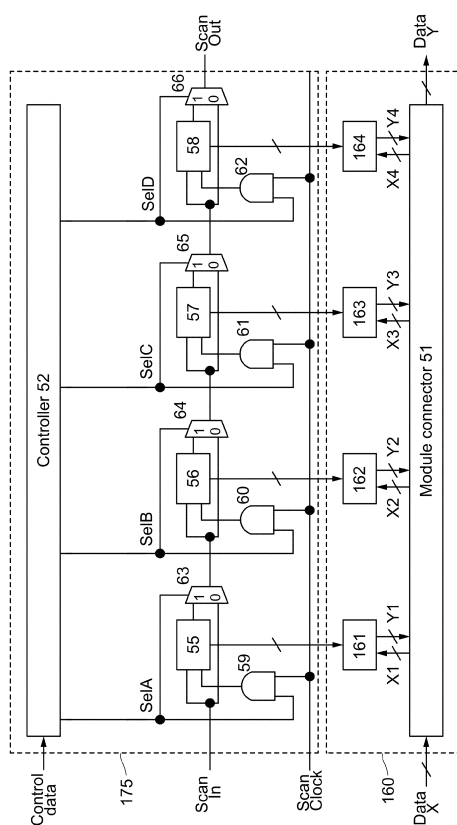
3 6	バッファ	
5 1	モジュールコネクタ	
5 2	コントローラ	
5 5	スキャンチェーン	
5 6	スキャンチェーン	
5 7	スキャンチェーン	
5 8	スキャンチェーン	
5 9	A N D 回路	
6 0	A N D 回路	
6 1	A N D 回路	10
6 2	A N D 回路	
6 3	セレクト	
6 4	セレクト	
6 5	セレクト	
6 6	セレクト	
6 7	トランジスタ	
6 8	トランジスタ	
6 9	トランジスタ	
7 0	トランジスタ	
7 1	インバータ	20
7 2	インバータ	
1 0 0	表示装置	
1 1 0	表示ユニット	
1 1 1	画素アレイ	
1 1 3	ゲートドライバ	
1 1 4	ゲートドライバ	
1 1 5	コントローラ I C	
1 1 7	コントローラ I C	
1 2 0	タッチセンサユニット	
1 2 1	センサアレイ	30
1 2 5	周辺回路	
1 2 6	T S ドライバ	
1 2 7	センス回路	
1 4 0	ホスト	
1 4 3	光センサ	
1 4 5	外光	
1 5 0	インターフェース	
1 5 1	フレームメモリ	
1 5 2	デコーダ	
1 5 3	センサコントローラ	40
1 5 4	コントローラ	
1 5 5	クロック生成回路	
1 6 0	画像処理部	
1 6 1	機能回路	
1 6 2	機能回路	
1 6 3	機能回路	
1 6 4	機能回路	
1 7 0	メモリ	
1 7 3	タイミングコントローラ	
1 7 5	レジスタ	50

1 8 0	ソースドライバ	
1 8 1	ソースドライバ	
1 8 2	ソースドライバ	
1 8 4	タッチセンサコントローラ	
1 8 6	ソースドライバ I C	
1 9 0	領域	
1 9 1	領域	
3 0 0	スキャンチェーン	
3 0 1	画像処理部	
3 0 2	モジュールコネクタ	10
3 0 3	機能回路	
3 0 4	機能回路	
3 0 5	機能回路	
3 0 6	機能回路	
5 0 1 A	絶縁膜	
5 0 1 C	絶縁膜	
5 0 4	導電膜	
5 0 5	接合層	
5 0 6	絶縁膜	
5 0 8	酸化物半導体膜	20
5 0 8 A	領域	
5 0 8 B	領域	
5 0 8 C	領域	
5 1 1 B	導電膜	
5 1 1 C	導電膜	
5 1 1 D	導電膜	
5 1 2 A	導電膜	
5 1 2 B	導電膜	
5 1 6	絶縁膜	
5 1 8	絶縁膜	30
5 1 9 B	端子	
5 1 9 C	端子	
5 1 9 D	端子	
5 2 1	絶縁膜	
5 2 4	導電膜	
5 2 8	絶縁膜	
5 5 1	電極	
5 5 2	電極	
5 5 3	層	
5 7 0	基板	40
7 0 2	画素	
7 0 5	封止材	
7 2 0	機能層	
7 5 1	電極	
7 5 1 E	領域	
7 5 1 H	開口部	
7 5 2	電極	
7 5 3	液晶材料を含む層	
7 5 4 A	中間膜	
7 5 4 B	中間膜	50

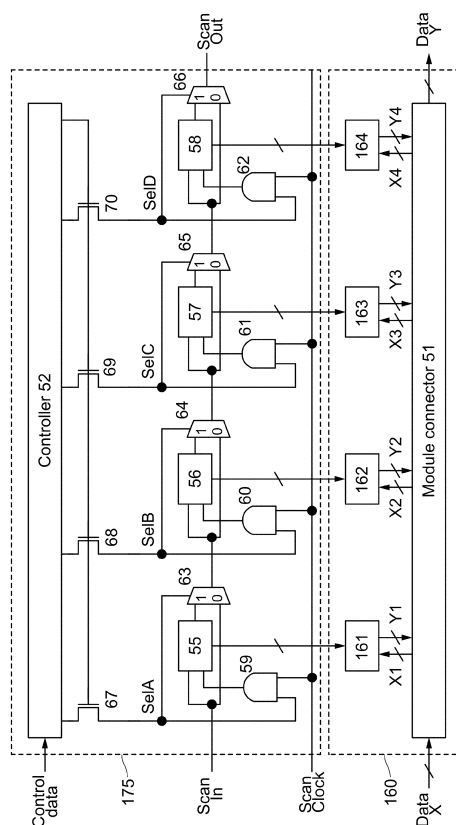
7 5 4 C	中間膜	
7 5 4 D	中間膜	
7 7 0	基板	
7 7 0 D	機能膜	
7 7 0 P	機能膜	
7 7 1	絶縁膜	
7 7 5	検知素子	
5 0 0 0	筐体	
5 0 0 1	表示部	
5 0 0 2	表示部	10
5 0 0 3	スピーカ	
5 0 0 4	L E Dランプ	
5 0 0 5	操作キー	
5 0 0 6	接続端子	
5 0 0 7	センサ	
5 0 0 8	マイクロフォン	
5 0 0 9	スイッチ	
5 0 1 0	赤外線ポート	
5 0 1 1	記録媒体読込部	
5 0 1 2	支持部	20
5 0 1 3	イヤホン	
5 0 1 4	アンテナ	
5 0 1 5	シャッターボタン	
5 0 1 6	受像部	
5 0 1 7	充電器	
7 3 0 2	筐体	
7 3 0 4	表示パネル	
7 3 0 5	アイコン	
7 3 0 6	アイコン	
7 3 1 1	操作ボタン	30
7 3 1 2	操作ボタン	
7 3 1 3	接続端子	
7 3 2 1	バンド	
7 3 2 2	留め金	

【図面】

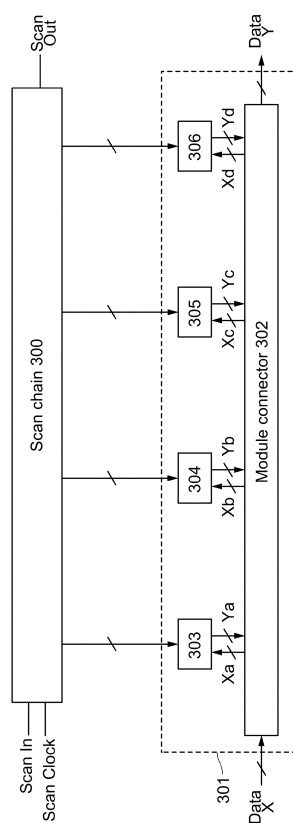
【 図 1 】



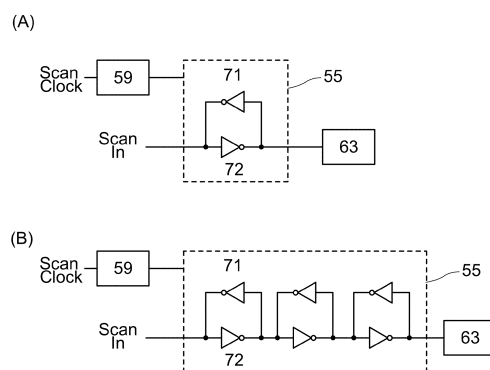
【圖 2】



【 図 3 】

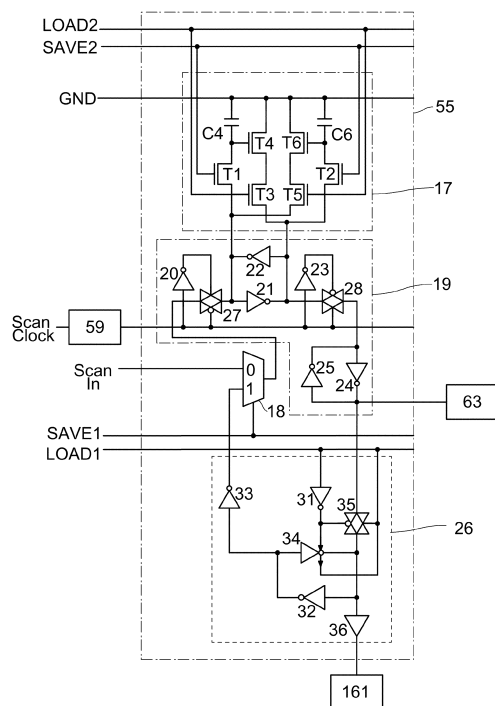


【 図 4 】

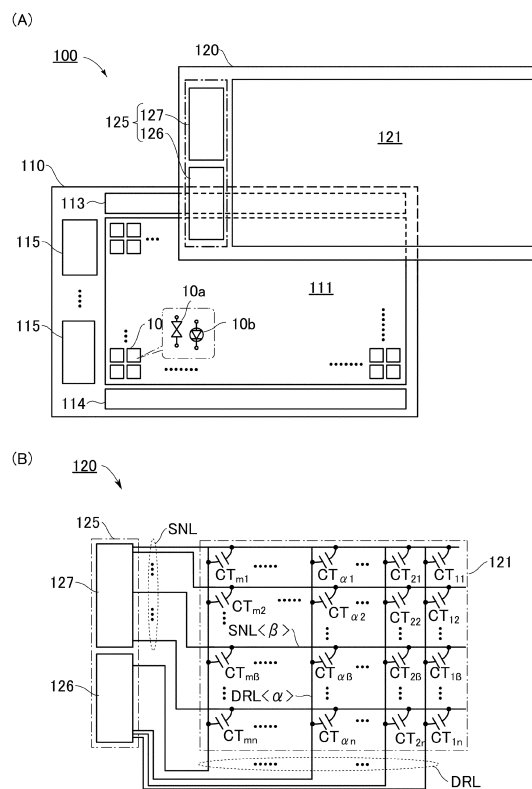




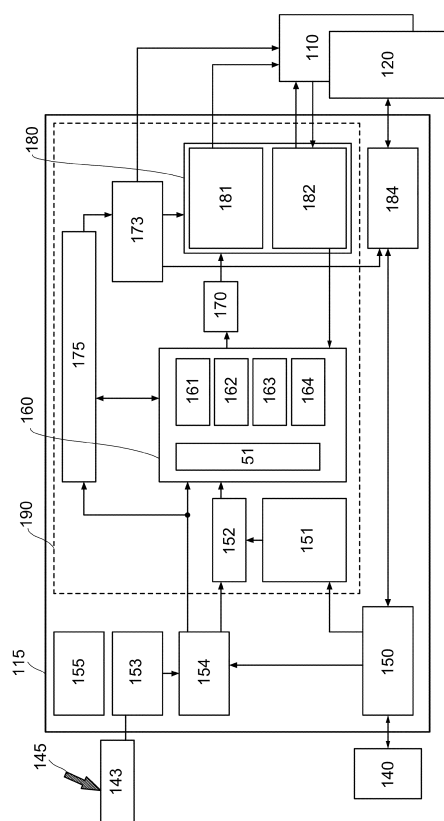
【 図 5 】



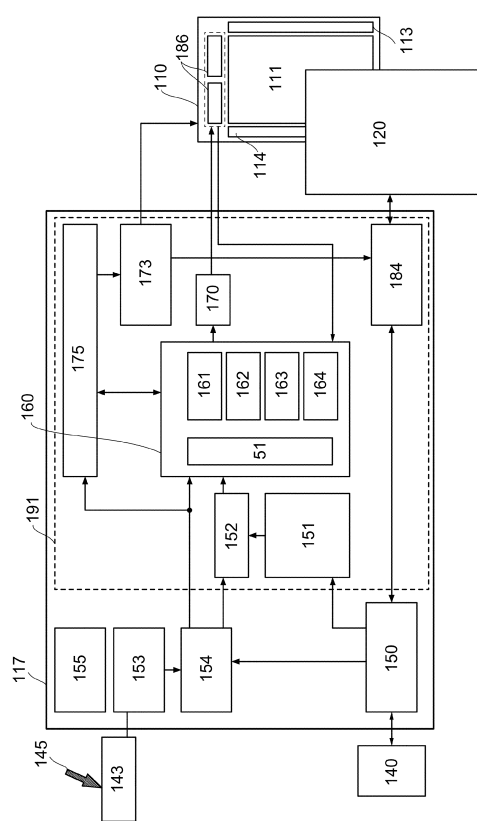
【 図 6 】



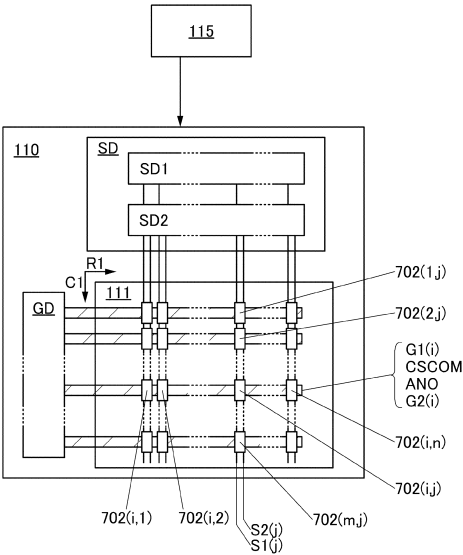
【圖 7】



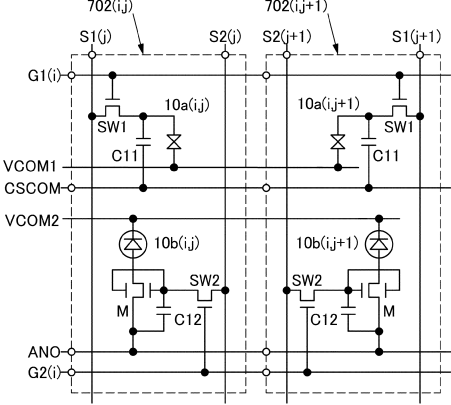
【圖 8】



【図 9】

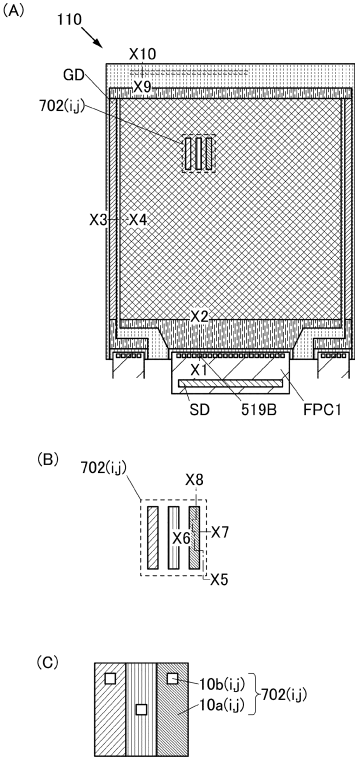


【図 10】

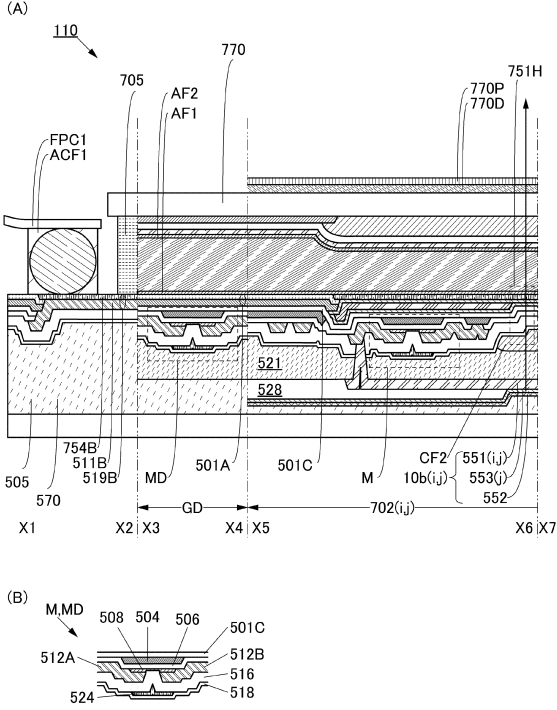


10

【図 11】



【図 12】



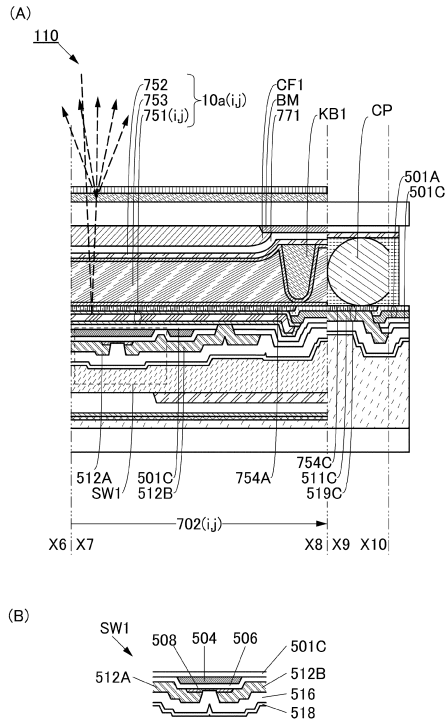
20

30

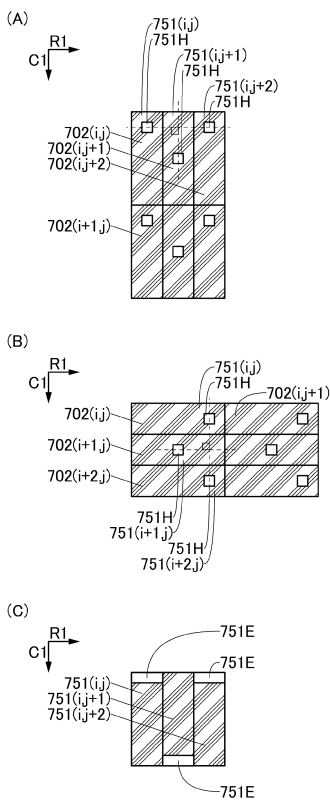
40

50

【図 1 3】



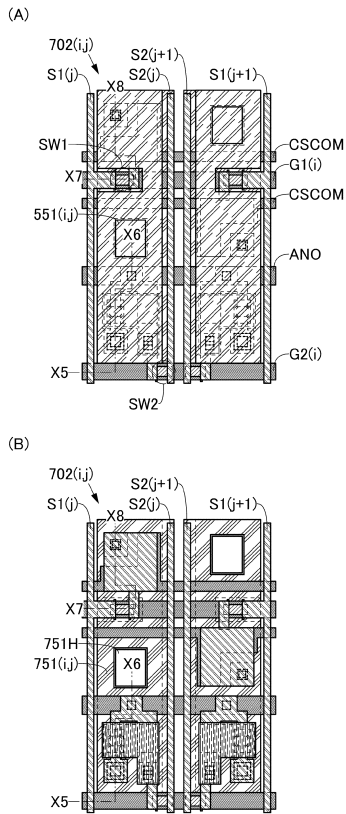
【図 1 4】



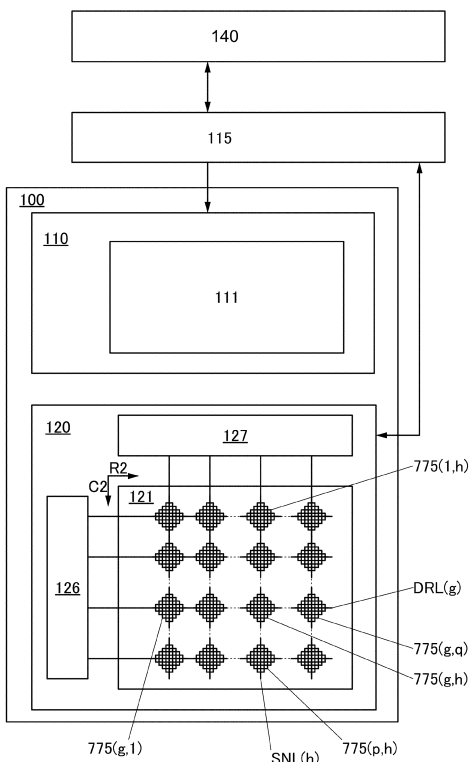
10

20

【図 1 5】



【図 1 6】

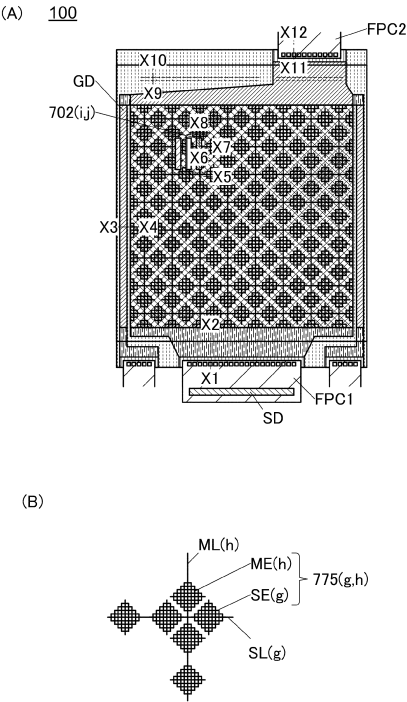


30

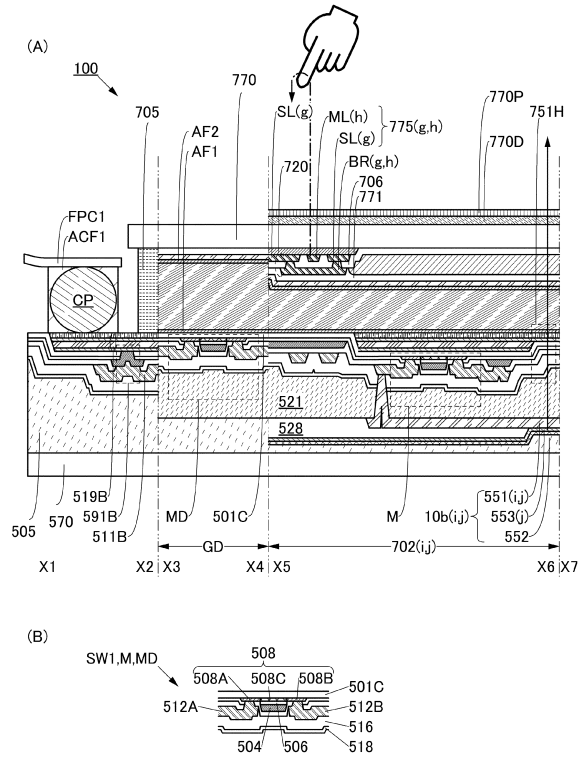
40

50

【図 17】



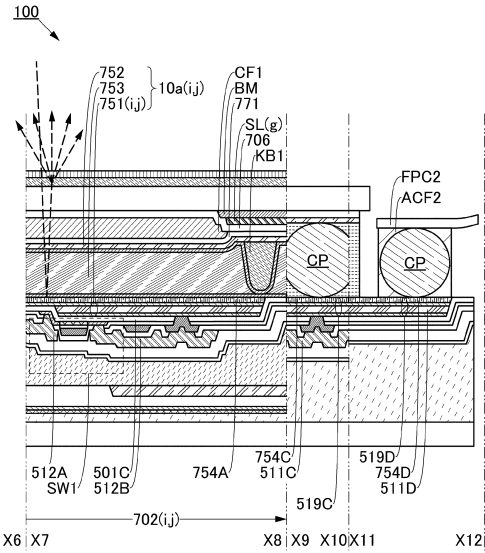
【図 18】



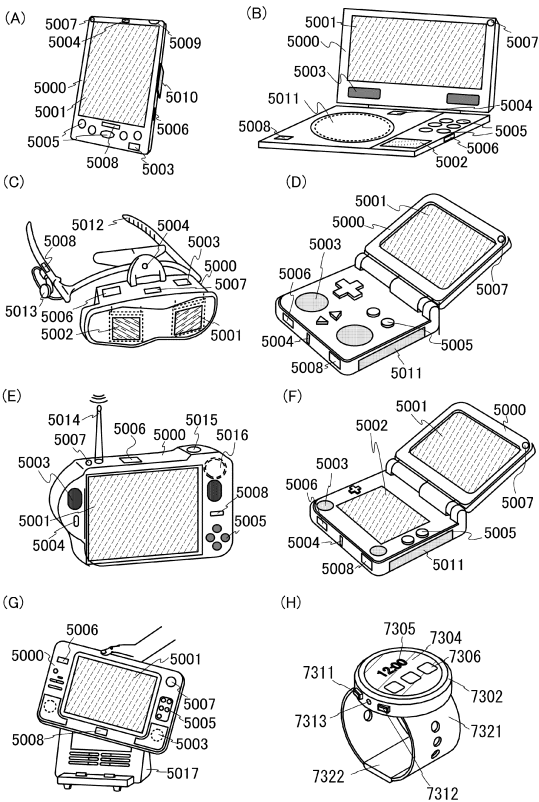
10

20

【図 19】



【図 20】

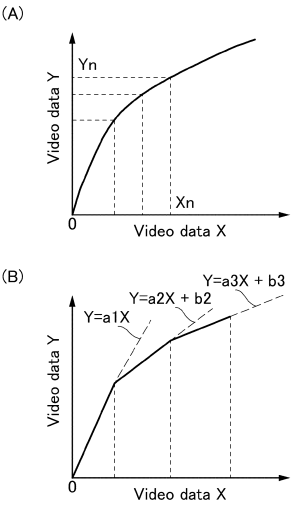


30

40

50

【 図 2 1 】



10

20

30

40

50

## フロントページの続き

## (51)国際特許分類

F I

G 0 9 G	3/20	6 3 1 V
G 0 9 G	3/20	6 4 2 J
G 0 9 G	3/20	6 5 0 M
G 0 9 G	3/20	6 2 1 M
G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 8 0 F

## (56)参考文献

特開 2 0 0 6 - 3 3 7 9 8 9 ( J P , A )  
特開平 1 1 - 1 7 5 0 2 7 ( J P , A )  
特開 2 0 0 5 - 0 1 0 6 6 0 ( J P , A )  
米国特許第 0 8 1 7 4 8 6 3 ( U S , B 1 )  
特開平 0 6 - 2 0 5 3 6 6 ( J P , A )  
特開 2 0 1 4 - 1 6 0 0 6 3 ( J P , A )

## (58)調査した分野 (Int.Cl. , D B 名)

G 0 9 G 3 / 0 0 - 5 / 4 2