

WO 2021/192551 A1

明 細 書

発明の名称：半導体層の形成方法

技術分野

[0001] 本発明は、半導体層の形成方法に関し、基板の上に基板とは格子定数が異なる半導体を結晶成長する半導体層の形成方法に関する。

背景技術

[0002] 半導体薄膜は、電子デバイスや光デバイスの材料として用いられている。デバイスとして利用される半導体の多くは層構造を取り、半導体やサファイアなどの基板上に、結晶成長装置を用いて結晶成長される。結晶成長は、基板に対して格子整合するように行われてきたが、量産性やデバイス特性向上のため、サファイア基板上へのGaNの結晶成長や、Si基板上への化合物半導体の結晶成長など、格子不整合系の成長（ヘテロエピタキシャル成長）も行われるようになってきている。

[0003] ヘテロエピタキシャル成長では、ヘテロ界面において各種結晶欠陥が導入され、これが半導体電子・光デバイスを構成する層（デバイス層）へ貫通する。この貫通欠陥は、デバイス特性を劣化させるため、貫通欠陥（貫通転位密度）の抑制が重要である。貫通転位密度を低減する技術はこれまでに幾つか提案されており、例えば、エピタキシャル横方向成長(epitaxial lateral overgrowth; ELO)、アスペクト比トラップ (Aspect Ratio Trapping: ART)、閉じ込め横方向成長 (Confined Epitaxial Lateral Overgrowth: CELO)、歪超格子(Strained Layer Superlattice: SLS) による転位フィルタなどがある。

[0004] 例えば、非特許文献1に記載のELOは、ヘテロエピタキシャル成長させる半導体基板上に、SiO₂などの材料を堆積させてマスクを形成し、このマスクの一部に開口を設け、この開口部の底面に露出する半導体基板の表面より結晶成長を行う。この結晶成長において、マスク開口部直上に加え、開口部の周囲のマスク上へ覆いかぶさるように半導体の結晶を成長（横方向成長

）させる成長条件を用いることで、マスク上に形成される半導体層では、基板からの転位の伝搬を抑制することが可能となる。しかし、E L Oではマスク上への横方向成長だけでなく、基板垂直方向への成長も同時に行われ、多くの成長条件においては横方向成長可能な量はわずかになってしまう。このため、無欠陥の領域を広い面積で得ることは困難であった。

[0005] 次に、非特許文献2に記載のA R Tについて説明する。A R Tは、平面方向の長さ（幅）に対する厚さの比（アスペクト比）を大きくしたストライプ構造の開口を備えるマスクを形成し、開口の箇所の基板表面に選択的に結晶成長を行うことで、開口内壁で転位を終端させる方法である。しかし、ストライプが延在する方向に直交する方向には、転位伝搬の抑制効果がある一方で、ストライプが延在する方向へは、内壁が存在しないために転位伝搬を抑制することはできない。また、アスペクト比を大きくして成長すると、成長可能な領域が小さくなるとともに、成長した表面が平坦ではなくなるという問題が発生する。

[0006] 次に、非特許文献3に記載のC E L Oについて説明する。C E L Oは、基板の上に形成した絶縁膜を加工することで、基板表面に細いチャネルを形成し、このチャネルを介して原料供給、成長を行うことで転位密度を大幅に低減する方法である。C E L Oでは、E L Oで課題であった基板垂直方向への成長は、上部の絶縁膜により抑制されるために、横方向成長が促進されて無欠陥な領域を形成しやすい。しかしながら、C E L Oでは、半導体層を結晶成長する前段階として、（１）下部絶縁膜の形成、（２）下部絶縁層の加工、（３）犠牲層の堆積、（４）上部絶縁層の堆積、（５）上部絶縁層の加工、（６）犠牲層の除去、という煩雑で複数回におよぶ工程が必要であった。

[0007] 次に、非特許文献4に記載のS L Sについて説明する。S L Sでは、転位フィルタを用いている。この転位フィルタは作製が容易なため、S L Sは、以前より広く用いられてきた。一方で、S L Sは、転位密度の低減効果は少なく、また、絶縁材料による層が形成されていないため、デバイス構造作製後において、転位が、基板側からデバイスが形成されている層の方向に上昇

することを必ずしも防ぐことはできない。

先行技術文献

非特許文献

[0008] 非特許文献1: H. Kataria et al., "Simple Epitaxial Lateral Overgrowth Process as a Strategy for Photonic Integration on Silicon", IEEE Journal of Selected Topics in Quantum Electronics, vol. 20, no. 4, 8201407, 2014.

非特許文献2: J. G. Fiorenza et al., "Aspect Ratio Trapping: a Unique Technology for Integrating Ge and III-Vs with Silicon CMOS", ECS Transactions, vol. 33, no. 6, pp. 963-976, 2010.

非特許文献3: L. Czornomaz et al., "Confined Epitaxial Lateral Overgrowth (CELO): A Novel Concept for Scalable Integration of CMOS-compatible InGaAs-on-insulator MOSFETs on Large-Area Si Substrates", Symposium on VLSI Technology Digest of Technical Papers, 13-3, pp. T172-T173, 2015.

非特許文献4: R. Hull et al., "Role of strained layer superlattices in misfit dislocation reduction in growth of epitaxial $\text{Ge}_{0.5}\text{Si}_{0.5}$ alloys on Si(100) substrates", Journal of Applied Physics, vol. 65, no. 12, pp. 4723-4729, 1989.

発明の概要

発明が解決しようとする課題

[0009] 上述したように、ヘテロエピタキシャル成長を行う際に転位密度を低減する方法は、種々提案されてきたが、これらの従来技術では、転位の抑制効果は大きい、作製が困難であったり、作製は容易な一方、転位の抑制効果が小さかったりと、作製の容易さと転位の低減効果の両立が困難であるという問題があった。

[0010] 本発明は、以上のような問題点を解消するためになされたものであり、転

位密度が低減できるとともに、簡便に作製が可能な半導体層の形成方法を提供することを目的とする。

課題を解決するための手段

[0011] 本発明に係る半導体層の形成方法は、基板の上に、基板の表面の面方向の格子定数が基板と異なる第1半導体層を結晶成長する第1工程と、第1半導体層の上に接して第2半導体層を結晶成長する第2工程と、第2半導体層の上に接して第3半導体層を結晶成長する第3工程と、第3半導体層の上に接して第4半導体層を結晶成長する第4工程と、第4半導体層および第3半導体層を貫通して第2半導体層に到達する溝を形成する第5工程と、溝を介して第2半導体層を酸化して第1酸化層を形成するとともに、第4半導体層を酸化して第2酸化層を形成する第6工程と、第2酸化層をマスクとし、溝を介して第3半導体層を選択的にエッチングし、第3半導体層の一部を除去し、第1酸化層と第2酸化層との間に第5半導体層を残す第6工程と、第5半導体層より結晶再成長することで、第1酸化層と第2酸化層との間に第6半導体層を形成する第7工程と、第5半導体層の上の第2酸化層を除去してマスク層を形成する第8工程と、マスク層をマスクとして第5半導体層を除去する第9工程と、第5半導体層を除去した後、マスク層を除去する第10工程とを備える。

[0012] 本発明に係る半導体層の形成方法は、基板の上に、基板の表面の面方向の格子定数が基板と異なる第1半導体層を結晶成長する第1工程と、第1半導体層の上に接して第2半導体層を結晶成長する第2工程と、第2半導体層の上に接して第3半導体層を結晶成長する第3工程と、第3半導体層の上に接して絶縁層を形成する第4工程と、絶縁層および第3半導体層を貫通して第2半導体層に到達する溝を形成する第5工程と、溝を介して第2半導体層を酸化して酸化層を形成する第6工程と、絶縁層をマスクとし、溝を介して第3半導体層を選択的にエッチングし、第3半導体層の一部を除去し、酸化層と絶縁層との間に第5半導体層を残す第6工程と、第5半導体層より結晶再成長することで、酸化層と絶縁層との間に第6半導体層を形成する第7工程

と、第5半導体層の上の絶縁層を除去してマスク層を形成する第8工程と、マスク層をマスクとして第5半導体層を除去する第9工程と、第5半導体層を除去した後、マスク層を除去する第10工程とを備える。

発明の効果

[0013] 以上説明したように、本発明によれば、溝を介して第2半導体層を酸化して第1酸化層とし、第3半導体層の一部を除去して形成した第5半導体層より横方向に結晶再成長して第6半導体層を形成するので、転位密度が低減できるとともに、簡便に作製が可能な半導体層の形成方法が提供できる。

図面の簡単な説明

[0014] [図1A]図1Aは、本発明の実施の形態1における半導体層の形成方法を説明するための途中工程における半導体層の状態を示す断面図である。

[図1B]図1Bは、本発明の実施の形態1における半導体層の形成方法を説明するための途中工程における半導体層の状態を示す断面図である。

[図1C]図1Cは、本発明の実施の形態1における半導体層の形成方法を説明するための途中工程における半導体層の状態を示す断面図である。

[図1D]図1Dは、本発明の実施の形態1における半導体層の形成方法を説明するための途中工程における半導体層の状態を示す断面図である。

[図1E]図1Eは、本発明の実施の形態1における半導体層の形成方法を説明するための途中工程における半導体層の状態を示す断面図である。

[図1F]図1Fは、本発明の実施の形態1における半導体層の形成方法を説明するための途中工程における半導体層の状態を示す断面図である。

[図1G]図1Gは、本発明の実施の形態1における半導体層の形成方法を説明するための途中工程における半導体層の状態を示す断面図である。

[図1H]図1Hは、本発明の実施の形態1における半導体層の形成方法を説明するための途中工程における半導体層の状態を示す断面図である。

[図2]図2は、本発明の実施の形態1における他の半導体層の形成方法を説明するための途中工程における半導体層の状態を示す断面図である。

[図3A]図3Aは、本発明の実施の形態2における半導体層の形成方法を説明

するための途中工程における半導体層の状態を示す断面図である。

[図3B]図3 Bは、本発明の実施の形態2における半導体層の形成方法を説明するための途中工程における半導体層の状態を示す断面図である。

[図3C]図3 Cは、本発明の実施の形態2における半導体層の形成方法を説明するための途中工程における半導体層の状態を示す断面図である。

[図3D]図3 Dは、本発明の実施の形態2における半導体層の形成方法を説明するための途中工程における半導体層の状態を示す断面図である。

[図3E]図3 Eは、本発明の実施の形態2における半導体層の形成方法を説明するための途中工程における半導体層の状態を示す断面図である。

[図3F]図3 Fは、本発明の実施の形態2における半導体層の形成方法を説明するための途中工程における半導体層の状態を示す断面図である。

[図3G]図3 Gは、本発明の実施の形態2における半導体層の形成方法を説明するための途中工程における半導体層の状態を示す断面図である。

[図3H]図3 Hは、本発明の実施の形態2における半導体層の形成方法を説明するための途中工程における半導体層の状態を示す断面図である。

[図3I]図3 Iは、本発明の実施の形態2における半導体層の形成方法を説明するための途中工程における半導体層の状態を示す断面図である。

発明を実施するための形態

[0015] 以下、本発明の実施の形態に係る半導体層の形成方法について説明する。

[0016] [実施の形態1]

はじめに、本発明の実施の形態1に係る半導体層の形成方法について図1 A～図1 Hを参照して説明する。まず、基板101の上に、基板101の表面の面方向の格子定数が基板101と異なる第1半導体層102を結晶成長する（第1工程）。引き続き、第1半導体層102の上に接して第2半導体層103を結晶成長し（第2工程）、第2半導体層103の上に接して第3半導体層104を結晶成長し（第3工程）、第3半導体層104の上に接して第4半導体層105を結晶成長する（第4工程）。

[0017] 基板101は、例えば、Siから構成し、第1半導体層102および第3

半導体層 104 は、GaAs などの化合物半導体から構成する。第 2 半導体層 103 および第 4 半導体層 105 は、AlGaAs から構成する。AlGaAs は、Al を含む化合物半導体である。また、第 1 半導体層 102 および第 3 半導体層 104 は、InP から構成し、第 2 半導体層 103 および第 4 半導体層 105 は、AlAsSb から構成することもできる。AlAsSb は、Al を含む化合物半導体である。各半導体層は、例えば、有機金属気相成長法、分子線エピタキシー法などにより形成できる。また、各半導体層は、同一の成長装置を用い、原料を変更することで、一度の連続的な結晶成長工程で結晶成長させることで形成できる。

[0018] GaAs から構成した第 1 半導体層 102、第 3 半導体層 104、AlGaAs から構成した第 2 半導体層 103、第 4 半導体層 105 は、基板 101 の表面の面方向の格子定数が、Si から構成した基板 101 とは異なっている。このため、基板 101 と第 1 半導体層 102 とのヘテロ界面において、貫通転位 121、貫通転位 122 が発生し、発生した貫通転位 121、貫通転位 122 は、第 4 半導体層 105 の表面まで伝搬する。

[0019] 次に、図 1B に示すように、第 4 半導体層 105 および第 3 半導体層 104 を貫通して第 2 半導体層 103 に到達する溝 106 を形成する（第 5 工程）。例えば、よく知られたリソグラフィー技術、およびエッチング技術により、第 4 半導体層 105、第 3 半導体層 104、および厚さ方向に一部の第 2 半導体層 103 をパターニングすることで、溝 106 が形成できる。リソグラフィーは、紫外線を光源としたステッパー露光装置や電子線描画装置などを用いることで実施することができる。また、エッチングは、ウェットエッチングやドライエッチングなどがあるが、これらの組み合わせを含めて適宜に選択して用いることができる。

[0020] 次に、溝 106 を介して第 2 半導体層 103 を酸化するとともに第 4 半導体層 105 を酸化して、図 1C に示すように、第 1 酸化層 107 を形成し、第 2 酸化層 108 を形成する（第 6 工程）。第 2 半導体層 103、第 4 半導体層 105 をすべて酸化することで、アモルファス状態の第 1 酸化層 107

、第2酸化層108を形成する。第1半導体層102、第2半導体層103を、Alを含まないなど、酸化されない（酸化されにくい）化合物半導体から構成すれば、第2半導体層103、第4半導体層105を選択的に酸化することができる。

[0021] 例えば、よく知られた水蒸気熱酸化によりAlGaAsを酸化させることで、第1酸化層107、第2酸化層108を形成する。Al組成比が80%以上のAlGaAsは、酸化可能となることが知られており、このような組成のAlGaAsより第2半導体層103、第4半導体層105を構成することが好ましい。

[0022] AlGaAsを水蒸気酸化すると、アモルファスの Al_2O_3 などのアルミ酸化物(AlO_x)を形成する。従って、第1酸化層107、第2酸化層108は、アモルファスの状態の層になるものと考えられる。このようなアモルファスの層は、結晶構造を有していないため、厚さ方向に隣接する半導体層の転位を終端する効果がある。

[0023] 次に、溝106が形成されている第2酸化層108をマスクとし、溝106を介して第3半導体層104を選択的にエッチングし、第3半導体層104の一部を除去する。このエッチング処理では、溝106の位置より、基板101の面方向に第3半導体層104が除去される。この処理により、図1Dに示すように、第1酸化層107と第2酸化層108との間に第5半導体層109を残す（第6工程）。溝106の位置から、基板101の面方向に、第3半導体層104を除去する幅は、最終的に半導体デバイスを形成する場合に必要な基板面方向の長さ以上とする。

[0024] ここまでの工程で、従来技術であるCEOでは、複数回の絶縁材料や犠牲層材料の堆積が必要とであったものとほぼ同様の構造が、一度の結晶成長工程と水蒸気酸化により得られる。

[0025] 次に、第5半導体層109より、GaAsを結晶再成長する。第1酸化層107と第2酸化層108とに挟まれた領域で、第5半導体層109の露出している側面より、GaAsを結晶再成長する。この、結晶再成長により、

図1 Eに示すように、厚さ方向で、第1酸化層107と第2酸化層108との間に、第6半導体層110を形成する（第7工程）。第6半導体層110は、基板101の面方向（いわゆる横方向）にエピタキシャル成長しているため、基板101からの転位（貫通転位121，貫通転位122）の伝搬が抑制され、第6半導体層110は、転位がない状態で形成できる。

[0026] また、この結晶再成長では、半導体表面が露出している部分は、前述したエッチングにより形成された第5半導体層109の側面のみとなる。また、結晶再成長させる領域は、厚さ方向に上下に、第1酸化層107と第2酸化層108とに覆われている。このため、この結晶再成長では、選択的に、横方向に、第6半導体層110を成長することができる。これは、従来技術であるELOの欠点を解消するものである。

[0027] 次に、第6半導体層110の上の第2酸化層108を除去することで、図1 Fに示すように、マスク層111を形成する（第8工程）。次に、マスク層111をマスクとして第5半導体層109を選択的に除去し、図1 Gに示すように、第1酸化層107の上に、第6半導体層110のみが形成された状態とする（第9工程）。このように第5半導体層109を除去した後、マスク層111を除去し、図1 Hに示すように、第6半導体層110の上部（上面）を露出させる（第10工程）。

[0028] 以上の形成方法により、結晶欠陥のほとんど無い（少ない）、転位密度の低い第6半導体層110が形成できる。

[0029] ところで、第5半導体層109の上の第2酸化層108を除去する工程では、同様の材料から構成される第1酸化層107の露出面も除去される。このため、第1酸化層107が薄いと、第1半導体層102の上面が露出する場合がある。第1半導体層102は、転位が存在しているため、この後の結晶成長によりデバイスの構造を形成する過程において、第1半導体層102の転位が上部方向へ伝搬する場合がある。

[0030] この問題を解消するために、第2半導体層103を、第4半導体層105より十分に厚く形成し、第1酸化層107が第2酸化層108より厚く形成

されるようにする。また、溝106を、厚さ方向に一部の第1酸化層107にまで形成する場合は、このエッチング深さも加算し、第2半導体層103を、第4半導体層105より十分に厚く形成することが望ましい。

[0031] なお、図2に示すように、第4半導体層105の上に、キャップ層112を形成することもできる。キャップ層112は、例えば、GaAsから構成する。第1半導体層102、第3半導体層104をInPから構成する場合、キャップ層112はInPから構成する。このように構成することで、第4半導体層105の意図しない自然酸化を抑制することができる。キャップ層112を十分薄くしておけば、溝106を介した選択エッチングによる一部の第3半導体層104の除去で第5半導体層109を形成する工程で、同時にキャップ層112が除去可能である。キャップ層112の厚さの目安としては、選択エッチングにより除去する第3半導体層104の体積よりも、除去したいキャップ層112の体積が小さくなるように設計する。

[0032] 以上に説明したように、実施の形態1によれば、溝を介して第2半導体層および第4半導体層を酸化して第1酸化層および第2酸化層とし、これらに挟まれた第5半導体層より横方向に結晶再成長して第6半導体層を形成するので、簡便な作製工程により、転位密度が低減された半導体層が形成できる。

[0033] [実施の形態2]

次に、本発明の実施の形態2に係る半導体層の形成方法について図3A～図3Iを参照して説明する。まず、図3Aに示すように、基板101の上に、基板101の表面の面方向の格子定数が基板101と異なる第1半導体層102を結晶成長する（第1工程）。引き続き、第1半導体層102の上に接して第2半導体層103を結晶成長し（第2工程）、第2半導体層103の上に接して第3半導体層104を結晶成長する（第3工程）。

[0034] 基板101は、例えば、Siから構成し、第1半導体層102および第3半導体層104は、GaAsなどの化合物半導体から構成する。第2半導体層103は、AlGaAsから構成する。AlGaAsは、Alを含む化

物半導体である。特に、A l 組成が0.8以上のA l G a A sは、水蒸気酸化法などにより容易に酸化させることが可能である。また、第1半導体層102および第3半導体層104は、I n Pから構成し、第2半導体層103は、A l A s S bから構成することもできる。A l A s S bは、A lを含む化合物半導体である。A l 組成を適切に制御することにより、I n Pと格子整合したA l A s S bを形成可能であるとともに、水蒸気酸化法などにより容易に酸化膜を形成可能である。

[0035] 各半導体層は、例えば、有機金属気相成長法、分子線エピタキシー法などにより形成できる。また、各半導体層は、同一の成長装置を用い、原料を変更することで、一度の連続的な結晶成長工程で結晶成長させることで形成できる。

[0036] G a A sから構成した第1半導体層102、第3半導体層104、A l G a A sから構成した第2半導体層103は、基板101の表面の面方向の格子定数が、S iから構成した基板101とは異なっている。このため、基板101と第1半導体層102とのヘテロ界面において、貫通転位121、貫通転位122が発生し、発生した貫通転位121、貫通転位122は、第3半導体層104の表面まで伝搬する。

[0037] 次に、図3Bに示すように、第3半導体層104の上に接して絶縁層205を形成する（第4工程）。例えば、化学気相成長（CVD）法やスパッタリング法などによりS i O₂などの誘電体（絶縁体）を堆積することで、絶縁層205を形成する。このように形成した絶縁層205は、アモルファス状態である。絶縁層205は、S i O₂に限らず、A l O_xやA l Nなどから構成することもできる。また、またこれらの材料の層を組み合わせた多層構造とすることもできる。実施の形態2では、実施の形態1の第2酸化層108（第4半導体層105）の代わりに、絶縁層205を用いる。

[0038] 次に、図3Cに示すように、絶縁層205および第3半導体層104を貫通して第2半導体層103に到達する溝206を形成する（第5工程）。例えば、よく知られたリソグラフィー技術、およびエッチング技術により、絶

縁層 205、第3半導体層 104、および厚さ方向に一部の第2半導体層 103をパターニングすることで、溝 206が形成できる。リソグラフィは、紫外線を光源としたステッパー露光装置や電子線描画装置などを用いることで実施することができる。また、エッチングは、ウェットエッチングやドライエッチングなどがあるが、これらの組み合わせを含めて適宜に選択して用いることができる。

[0039] 次に、溝 206を介して第2半導体層 103を酸化して、図 3Dに示すように、酸化層 207を形成する（第6工程）。第2半導体層 103をすべて酸化することで、アモルファス状態の酸化層 207を形成する。第1半導体層 102、第3半導体層 104を、Alを含まない、または極端にAl組成が低いなど、酸化されない（酸化されにくい）化合物半導体から構成すれば、第2半導体層 103を選択的に酸化することができる。

[0040] 例えば、よく知られた水蒸気熱酸化によりAlGaAsを酸化させることで、酸化層 207を形成する。Al組成比が80%以上のAlGaAsは、酸化可能となることが知られており、このような組成のAlGaAsより第2半導体層 103を構成することが好ましい。

[0041] AlGaAsを水蒸気酸化すると、アモルファスの Al_2O_3 などのアルミ酸化物（ AlO_x ）を形成する。従って、酸化層 207は、アモルファスの状態の層になるものと考えられる。このようなアモルファスの層は、結晶構造を有していないため、厚さ方向に隣接する半導体層の転位を終端する効果がある。

[0042] 次に、溝 206が形成されている絶縁層 205をマスクとし、溝 206を介して第3半導体層 104を選択的にエッチングし、第3半導体層 104の一部を除去する。このエッチング処理では、溝 206の位置より、基板 101の面方向に第3半導体層 104が除去される。この処理により、図 3Eに示すように、酸化層 207と絶縁層 205との間に第5半導体層 109を残す（第6工程）。溝 206の位置から、基板 101の面方向に、第3半導体層 104を除去する幅は、最終的に半導体デバイスを形成する場合に必要と

なる基板面方向の長さ以上とする。

[0043] ここまでの工程で、従来技術であるＣＥＬＯでは、複数回の絶縁材料や犠牲層材料の堆積が必要とであったものとほぼ同様の構造が、一度の結晶成長工程と、一度の絶縁層形成工程と、水蒸気酸化とにより得られる。

[0044] 次に、第５半導体層１０９より、ＧａＡｓを結晶再成長する。酸化層２０７と絶縁層２０５とに挟まれた領域で、第５半導体層１０９の露出している側面より、ＧａＡｓを結晶再成長する。この、結晶再成長により、図３Ｆに示すように、厚さ方向で、酸化層２０７と絶縁層２０５との間に、第６半導体層１１０を形成する（第７工程）。第６半導体層１１０は、基板１０１の面方向（いわゆる横方向）にエピタキシャル成長しているため、基板１０１からの転位（貫通転位１２１，貫通転位１２２）の伝搬が抑制され、第６半導体層１１０は、転位がない状態で形成できる。

[0045] また、この結晶再成長では、半導体表面が露出している部分は、前述したエッチングにより形成された第５半導体層１０９の側面のみとなる。また、結晶再成長させる領域は、厚さ方向に上下に、酸化層２０７と絶縁層２０５とに覆われている。このため、この結晶再成長では、選択的に、横方向に、第６半導体層１１０を成長することができる。これは、従来技術であるＥＬＯの欠点を解消するものである。

[0046] 次に、第６半導体層１１０の上の絶縁層２０５を除去することで、図３Ｇに示すように、マスク層２１１を形成する（第８工程）。次に、マスク層２１１をマスクとして第５半導体層１０９を選択的に除去し、図３Ｈに示すように、酸化層２０７の上に、第６半導体層１１０のみが形成された状態とする（第９工程）。このように第５半導体層１０９を除去した後、マスク層２１１を除去し、図３Ｈに示すように、第６半導体層１１０の上部（上面）を露出させる（第１０工程）。

[0047] 以上の形成方法により、実施の形態１と同様に、結晶欠陥のほとんど無い（少ない）、転位密度の低い第６半導体層１１０が形成できる。

[0048] ところで、第５半導体層１０９の上の絶縁層２０５を除去する工程では、

酸化層 207 の露出面も除去される場合が発生する。このため、酸化層 207 が薄いと、第 1 半導体層 102 の上面が露出する場合がある。第 1 半導体層 102 は、転位が存在しているため、この後の結晶成長によりデバイスの構造を形成する過程において、第 1 半導体層 102 の転位が上部方向へ伝搬する場合がある。

[0049] この問題を解消するために、第 2 半導体層 103 を、絶縁層 205 より十分に厚く形成する。また、溝 206 を、厚さ方向に一部の酸化層 207 にまで形成する場合は、このエッチング深さも加算し、第 2 半導体層 103 を、絶縁層 205 より十分に厚く形成することが望ましい。

[0050] 以上に説明したように、実施の形態 2 によれば、溝を介して第 2 半導体層を酸化して酸化層とし、絶縁層と酸化層とに挟まれた第 5 半導体層より横方向に結晶再成長して第 6 半導体層を形成するので、簡便な作製工程により、転位密度が低減された半導体層が形成できる。

[0051] 以上説明したように、本発明によれば、溝を介して第 2 半導体層を酸化して第 1 酸化層とし、第 3 半導体層の一部を除去して形成した第 5 半導体層より横方向に結晶再成長して第 6 半導体層を形成するので、転位密度が低減できるとともに、簡便に作製が可能な半導体層の形成方法が提供できる。

[0052] なお、本発明は以上に説明した実施の形態に限定されるものではなく、本発明の技術的思想内で、当分野において通常の知識を有する者により、多くの変形および組み合わせが実施可能であることは明白である。

符号の説明

[0053] 101…基板、102…第 1 半導体層、103…第 2 半導体層、104…第 3 半導体層、105…第 4 半導体層、106…溝、107…第 1 酸化層、108…第 2 酸化層、109…第 5 半導体層、110…第 6 半導体層、111…マスク層、112…キャップ層、121…貫通転位、122…貫通転位。

請求の範囲

[請求項1]

基板の上に、前記基板の表面の面方向の格子定数が前記基板と異なる第1半導体層を結晶成長する第1工程と、

前記第1半導体層の上に接して第2半導体層を結晶成長する第2工程と、

前記第2半導体層の上に接して第3半導体層を結晶成長する第3工程と、

前記第3半導体層の上に接して第4半導体層を結晶成長する第4工程と、

前記第4半導体層および前記第3半導体層を貫通して前記第2半導体層に到達する溝を形成する第5工程と、

前記溝を介して前記第2半導体層を酸化して第1酸化層を形成するとともに、前記第4半導体層を酸化して第2酸化層を形成する第6工程と、

前記第2酸化層をマスクとし、前記溝を介して前記第3半導体層を選択的にエッチングし、前記第3半導体層の一部を除去し、前記第1酸化層と前記第2酸化層との間に第5半導体層を残す第6工程と、

前記第5半導体層より結晶再成長することで、前記第1酸化層と前記第2酸化層との間に第6半導体層を形成する第7工程と、

前記第5半導体層の上の前記第2酸化層を除去してマスク層を形成する第8工程と、

前記マスク層をマスクとして前記第5半導体層を除去する第9工程と、

前記第5半導体層を除去した後、前記マスク層を除去する第10工程と

を備える半導体層の形成方法。

[請求項2]

請求項1記載の半導体層の形成方法において、

前記第2半導体層および前記第4半導体層は、Alを含む化合物半

導体から構成され、

前記第1半導体層および前記第3半導体層は、化合物半導体から構成されている

ことを特徴とする半導体層の形成方法。

[請求項3]

請求項1または2記載の半導体層の形成方法において、

前記第2半導体層は、前記第4半導体層より厚く形成することを特徴とする半導体層の形成方法。

[請求項4]

基板の上に、前記基板の表面の面方向の格子定数が前記基板と異なる第1半導体層を結晶成長する第1工程と、

前記第1半導体層の上に接して第2半導体層を結晶成長する第2工程と、

前記第2半導体層の上に接して第3半導体層を結晶成長する第3工程と、

前記第3半導体層の上に接して絶縁層を形成する第4工程と、

前記絶縁層および前記第3半導体層を貫通して前記第2半導体層に到達する溝を形成する第5工程と、

前記溝を介して前記第2半導体層を酸化して酸化層を形成する第6工程と、

前記絶縁層をマスクとし、前記溝を介して前記第3半導体層を選択的にエッチングし、前記第3半導体層の一部を除去し、前記酸化層と前記絶縁層との間に第5半導体層を残す第6工程と、

前記第5半導体層より結晶再成長することで、前記酸化層と前記絶縁層との間に第6半導体層を形成する第7工程と、

前記第5半導体層の上の前記絶縁層を除去してマスク層を形成する第8工程と、

前記マスク層をマスクとして前記第5半導体層を除去する第9工程と、

前記第5半導体層を除去した後、前記マスク層を除去する第10工

程と

を備える半導体層の形成方法。

[請求項5]

請求項4記載の半導体層の形成方法において、

前記第2半導体層は、AⅠを含む化合物半導体から構成され、

前記第1半導体層および前記第3半導体層は、化合物半導体から構成されている

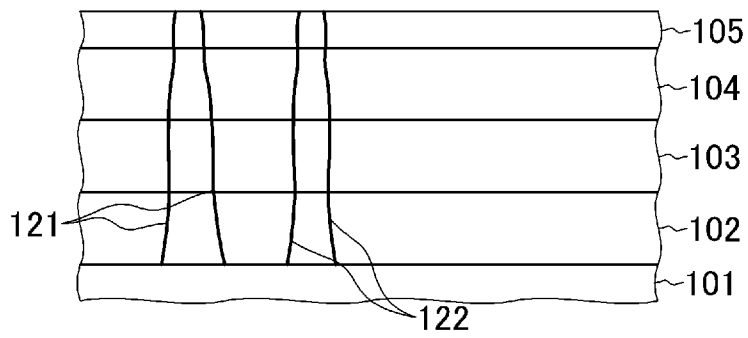
ことを特徴とする半導体層の形成方法。

[請求項6]

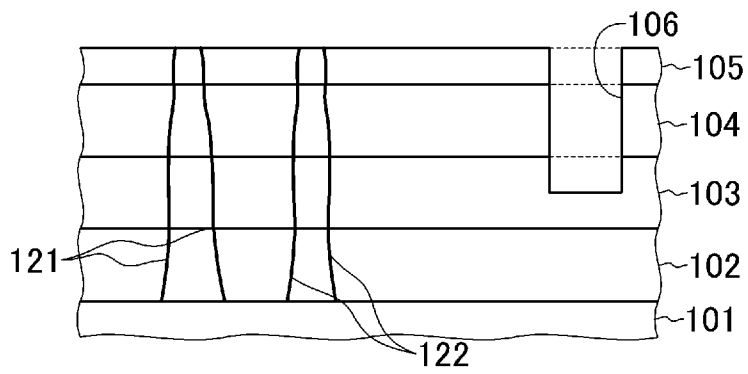
請求項4または5記載の半導体層の形成方法において、

前記第2半導体層は、前記絶縁層より厚く形成することを特徴とする半導体層の形成方法。

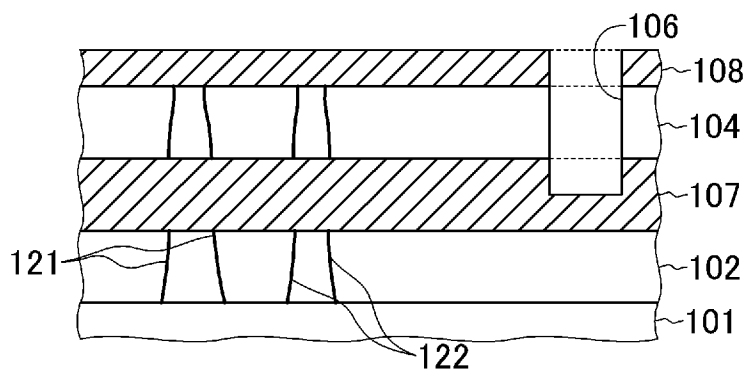
[図1A]



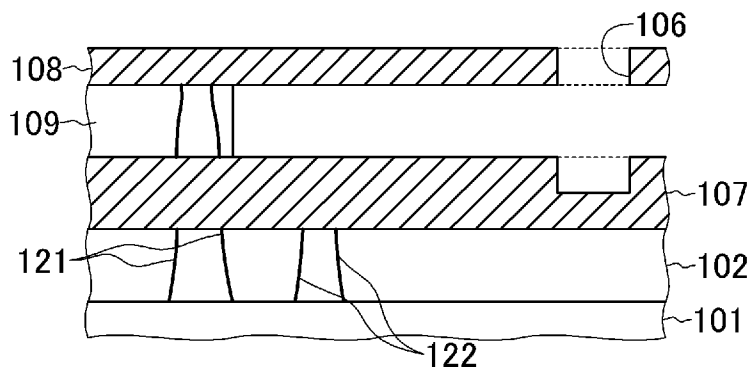
[図1B]



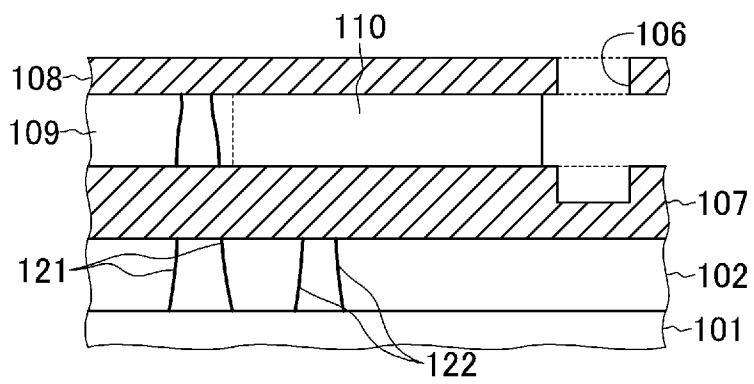
[図1C]



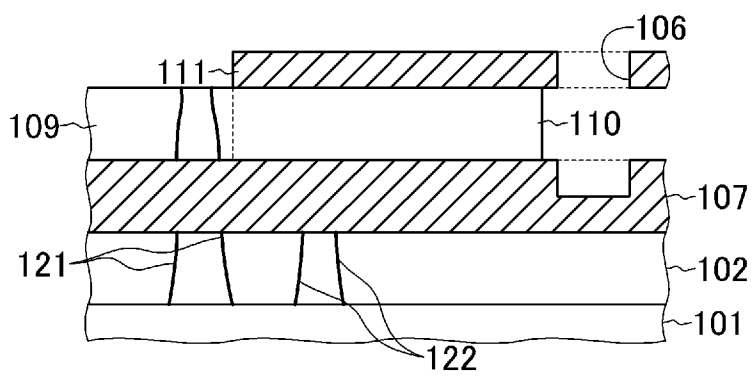
[図1D]



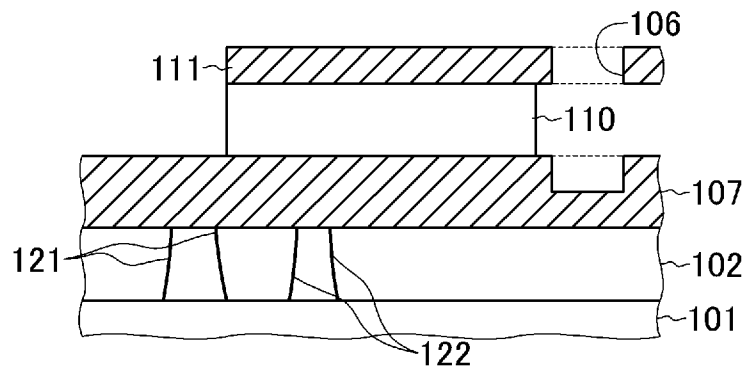
[図1E]



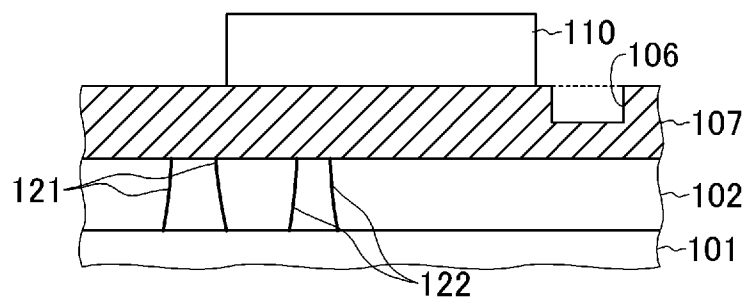
[図1F]



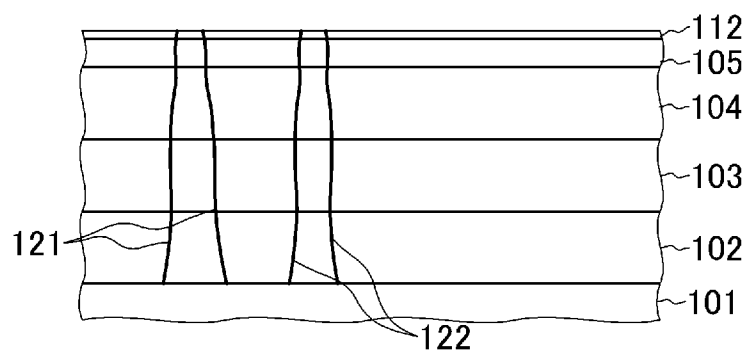
[図1G]



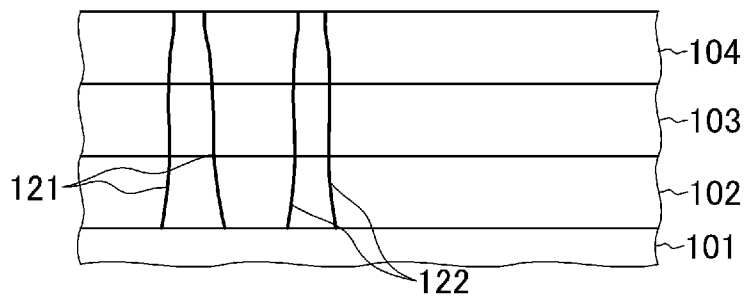
[図1H]



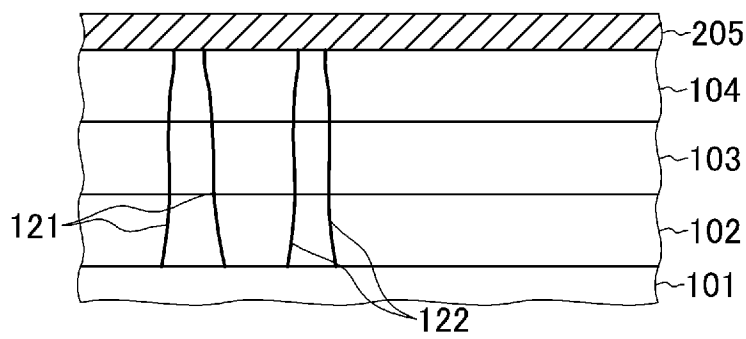
[図2]



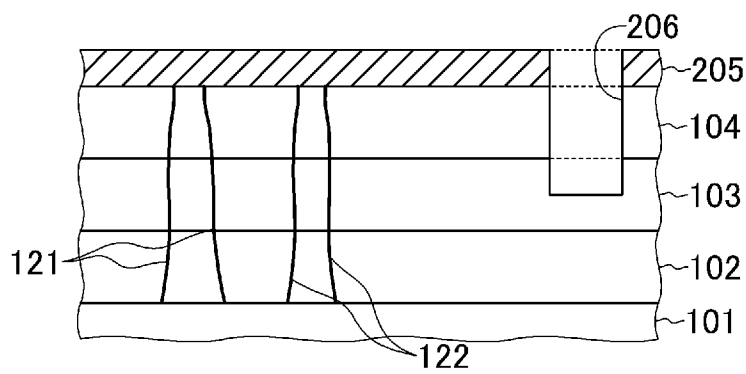
[図3A]



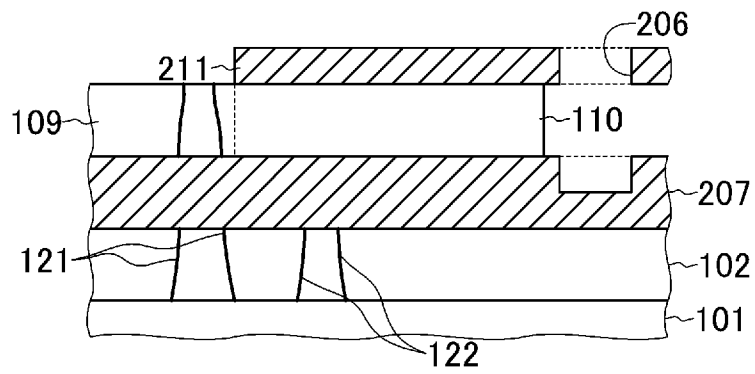
[図3B]



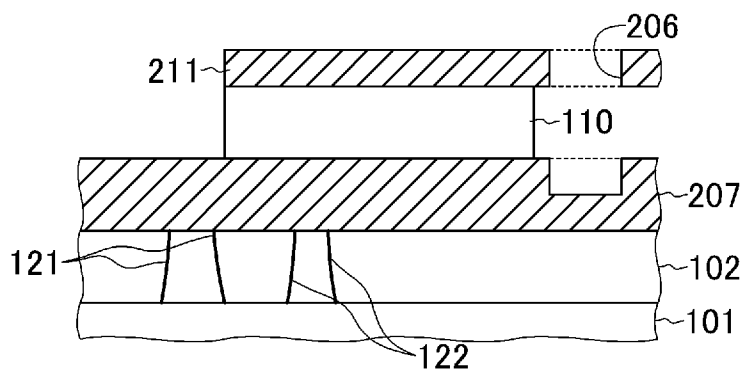
[図3C]



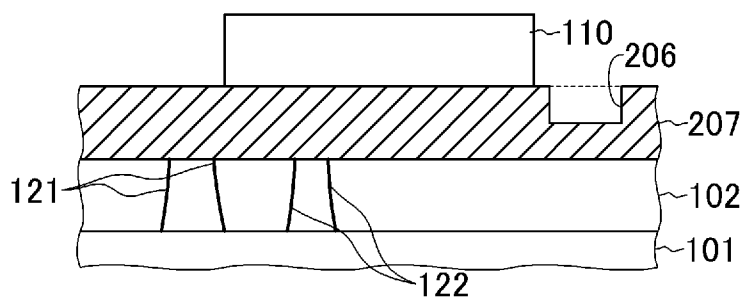
[図3G]



[図3H]



[図3I]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/001837

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H01L21/20 (2006.01) i

FI: H01L21/20

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H01L21/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2021

Registered utility model specifications of Japan 1996-2021

Published registered utility model applications of Japan 1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-542183 A (THE REGENTS OF THE UNIVERSITY OF CALIFORNIA) 27 November 2008 (2008-11-27), entire text, all drawings	1-6
A	JP 2-010825 A (THOMSON-CSF) 16 January 1990 (1990-01-16), entire text, all drawings	1-6
A	JP 10-321529 A (NIPPON TELEGRAPH AND TELEPHONE CORPORATION) 04 December 1998 (1998-12-04), entire text, all drawings	1-6
A	JP 2016-072631 A (GWANGJU INST OF SCIENCE & TECHNOLOGY) 09 May 2016 (2016-05-09), entire text, all drawings	1-6

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search

05 February 2021

Date of mailing of the international search report

16 February 2021

Name and mailing address of the ISA/

Japan Patent Office

3-4-3, Kasumigaseki, Chiyoda-ku,

Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2021/001837

JP 2008-542183 A	27 November 2008	US 2006/0270076 A1 entire text, all drawings WO 2006/130623 A2 EP 1897121 A2 KR 10-2008-0017056 A TW 200703463 A
JP 2-010825 A	16 January 1990	US 4999314 A entire text, all drawings EP 336831 A1
JP 10-321529 A	04 December 1998	(Family: none)
JP 2016-072631 A	09 May 2016	US 2016/0093492 A1 entire text, all drawings KR 10-1591677 B1

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 21/20(2006.01)i FI: H01L21/20														
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L21/20 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2021年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2021年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2021年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2021年	日本国実用新案登録公報	1996 - 2021年	日本国登録実用新案公報	1994 - 2021年				
日本国実用新案公報	1922 - 1996年													
日本国公開実用新案公報	1971 - 2021年													
日本国実用新案登録公報	1996 - 2021年													
日本国登録実用新案公報	1994 - 2021年													
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
A	JP 2008-542183 A (ザ リージェンツ オブ ザ ユニバーシティ オブ カリフォルニア) 27.11.2008 (2008 - 11 - 27) 全文, 全図	1-6												
A	JP 2-010825 A (トムソン・セエスエフ) 16.01.1990 (1990 - 01 - 16) 全文, 全図	1-6												
A	JP 10-321529 A (日本電信電話株式会社) 04.12.1998 (1998 - 12 - 04) 全文, 全図	1-6												
A	JP 2016-072631 A (クワンジュ・インスティテュート・オブ・サイエンス・アンド・テクノロジー) 09.05.2016 (2016 - 05 - 09) 全文, 全図	1-6												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献													
“O” 口頭による開示、使用、展示等に言及する文献														
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 05.02.2021		国際調査報告の発送日 16.02.2021												
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 鈴木 智之 50 1163 電話番号 03-3581-1101 内線 3559												

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2021/001837

引用文献			公表日	パテントファミリー文献	公表日
JP	2008-542183	A	27.11.2008	US 2006/0270076 A1 全文, 全図	
				WO 2006/130623 A2	
				EP 1897121 A2	
				KR 10-2008-0017056 A	
				TW 200703463 A	
JP	2-010825	A	16.01.1990	US 4999314 A 全文, 全図	
				EP 336831 A1	
JP	10-321529	A	04.12.1998	(ファミリーなし)	
JP	2016-072631	A	09.05.2016	US 2016/0093492 A1 全文, 全図	
				KR 10-1591677 B1	