



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

218974
(11) (B1)

(51) Int. Cl.³
G 05 B 19/18

(22) Přihlášeno 20 01 81
(21) (PV 387-81)

(40) Zveřejněno 30 07 82

(45) Vydáno 15 06 85

(75)

Autor vynálezu

MIČKALOVÁ LUDMILA ing., MOULIS JIŘÍ ing., PLZEŇ

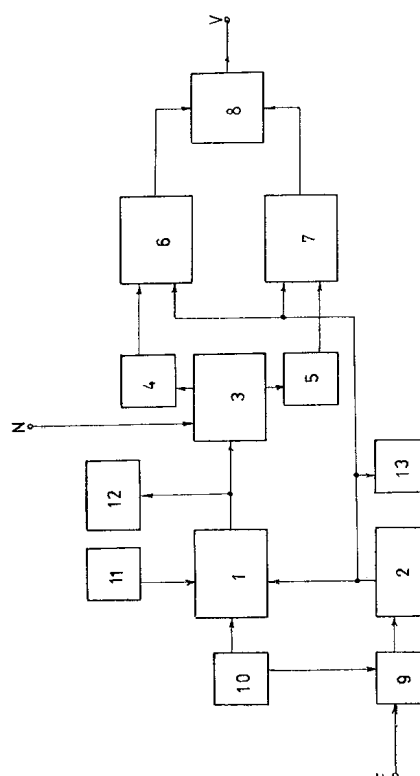
(54) **Zapojení pro programovatelné nastavení a indikaci překročení požadovaných hladin otáček**

1

Účelem vynálezu je snížení pracnosti a zjednodušení nastavení požadovaných hladin otáček. Zapojení se realizuje pomocí naprogramovaného paměťového členu, obvodů pro adresování, záznamu, čtení a indikace požadovaných hladin otáček, číslcového komparátoru, logických rozhodovacích obvodů, dvou demultiplexerů a výstupních klopných obvodů.

Zapojení umožňuje snadné a rychlé nastavení požadovaných hladin otáček s možností jejich libovolné změny bez zásahu do kabeláže a univerzálnost provedení umožňuje použití u každého stroje vybaveného číslcovým otáčkoměrem.

2



Vynález se týká zapojení pro programovatelné nastavení a indikaci překročení požadovaných hladin otáček, zejména u velkých vysokotáčkových strojů, například u parních turbin.

Dosud jsou známy systémy pro programovatelné nastavení a indikaci překročení hladin otáček, které indikují dosažení pevných, projektem zadaných hladin otáček, což je značně nevýhodné, neboť každá další nová hodnota požadované hladiny otáček vyžaduje zásah do zapojení a změnu v dokumentaci. Při zvýšení počtu požadovaných hladin otáček, pro účely výběru nejvhodnější hladiny při zkouškách stroje, vyžaduje realizace takového řešení velmi složitou kombinací sítí, která slouží vlastně jen výrobcí stroje po dobu zkoušek.

Přechod z jedné hladiny na druhou vyžaduje i v tomto případě zásah do kabeláže. Jelikož požadavky na počet požadovaných hladin se u jednotlivých strojů liší v závislosti na rozsahu vybaveností stroje řídicími automatikami jsou tato zařízení pojata jako jednoúčelová.

Podle vynálezu zapojení pro programovatelné nastavení a indikaci překročení požadovaných hladin otáček, jehož podstata spočívá v tom, že výstup paměťového obvodu je připojen na vstup pomocného displeje a současně na první vstup komparátoru, na jehož druhý vstup je připojen signál o skutečných otáčkách a jehož první výstup je připojen na vstup prvního vyhodnocovacího obvodu a jehož druhý výstup je připojen na vstup druhého vyhodnocovacího obvodu, a že výstup prvního vyhodnocovacího obvodu je připojen na první vstup prvního demultiplexu a výstup druhého vyhodnocovacího obvodu je připojen na první vstup druhého demultiplexu, přičemž výstup prvního demultiplexu je připojen na první vstup klopného obvodu a výstup druhého demultiplexu je připojen na druhý vstup klopného obvodu, a že první vstup paměťového obvodu je spojen s prvním výstupem bloku ovládání, jehož druhý výstup je připojen na první vstup hradla a na druhý vstup hradla je připojen signál s frekvencí, přičemž výstup hradla je připojen na vstup čítače adresy, jehož výstup je připojen na třetí vstup paměťového obvodu a současně je připojen na vstup displeje adresy a na druhý vstup prvního demultiplexu a na druhý vstup druhého demultiplexu, a že výstup řadiče je připojen na druhý vstup paměťového obvodu.

Systém podle vynálezu odstraňuje dosavadní nevýhody a nedostatky výše uvedené a má přednosti oproti dřívějším zapojením. Největší výhodou je, že požadované hladiny otáček jsou naprogramovány v paměťovém členu, k němuž jsou připojeny obvody pro adresování, záznam, čtení a indikaci požadovaných hladin otáček a dále je k němu připojen komparátor (pro srovnání okamžité hodnoty otáček s požadovanými hladina-

mi), na jehož výstupu jsou připojeny logické rozhodovací členy, jejichž výstupy jsou vedeny do multiplexerů, ke kterým je současně přiváděna informace o adresách požadovaných hladin a výstupy demultiplexerů ovládají klopné obvody odpovídající jednotlivým požadovaným hladinám.

Další výhodou je, že paměťový člen je výměnitelný, přičemž pro období zkoušek se používá programovatelný paměťový člen (například paměť RAM) a pro zjištění potřebných hodnot požadovaných hladin otáček se pro provoz vymění programovatelný člen za paměťový člen s pevně naprogramovanými experimentálně ověřenými hodnotami požadovaných hladin otáček (například integrovaná paměť PROM).

Další velkou výhodou je snadné a rychlé nastavení požadovaných hladin otáček s možností jejich libovolné změny bez zásahu do zařízení nebo do kabeláže. Tato skutečnost je zvláště významná v období zkoušek, kdy se vlastně nejvýhodnější hodnoty požadovaných hladin otáček zjišťují. Dále programovatelný paměťový člen používaný během zkoušek (RAM) nebo i záměnný pevně naprogramovaný paměťový člen (PROM) používaný za provozu realizují složitou kombinací sítí, která je součástí stávajícího řešení.

Další výhodou zařízení podle vynálezu je jeho univerzálnost, neboť zařízení jednoho typu může být použito u každého stroje vybaveného číslicovým otáčkoměrem bez ohledu na počet požadovaných hladin otáček až do maximálního počtu hladin daného velikostí použitého paměťového členu.

Řídicí systém podle vynálezu je zřejmý z blokového obrázku.

Systém podle vynálezu sestává z paměťového obvodu **1**, čítače adresy **2**, komparátoru **3**, vyhodnocovacích obvodů **4**, **5**, demultiplexů **6**, **7**, klopného obvodu **8**, hradla **9**, bloku ovládání **10**, řadiče **11**, pomocného displeje **12** a displeje adresy **13**.

Paměťový obvod **1** je spojen s blokem pomocného displeje **12** a s prvním vstupem komparátoru **3**, na jehož druhý vstup je připojen signál o skutečných otáčkách **N**. Komparátor **3** je spojen s vyhodnocovacím obvodem **4**, který je spojen s prvním vstupem demultiplexeru **6**, a s vyhodnocovacím obvodem **5**, který je spojen s prvním vstupem demultiplexeru **7**.

Druhý vstup demultiplexeru **6** a druhý vstup demultiplexeru **7** jsou spojeny s displejem adresy **13** a čítačem adresy **2**. Výstup čítače adresy **2** je současně propojen s třetím vstupem paměťového obvodu **1**. První vstup paměťového obvodu **1** je spojen s prvním výstupem ovládacího bloku **10**, jehož druhý výstup je spojen s prvním vstupem hradla **9**.

Na druhý vstup hradla **9** je připojen signál s frekvencí **F**. Výstup hradla **9** je spojen

s čítačem adresy 2. Řadič 11 je propojen s prvním vstupem paměťového obvodu 1.

Zařízení podle vynálezu pracuje tak, že pomocí bloku ovládání 10 se zvolí režim pro ruční zápis do paměťového obvodu 1 a přes hradlo 9 se nastaví na čítači adresy 2 požadovaná adresa podle displeje adresy 13. Na řadiči 11 se předvolí požadovaná hodnota otáček a signálem z bloku ovládání 10 se tato hodnota zapíše do paměti a zkontroluje se podle pomocného displeje 12.

Po naplnění celého obsahu paměťového obvodu 1 zvolí se na bloku ovládání 10 pracovní režim čtení a signál s frekvencí F přes hradlo 9 začne přepínat čítač adresy 2. Výstupní signál z paměťového členu 1 v BCD kódu působí na první vstup komparátoru 3 a porovnává se se signálem v BCD kódu o skutečných otáčkách N, připojeného na druhý vstup komparátoru 3.

Bude-li hodnota skutečných otáček N vět-

ší nebo rovná hodnotě požadovaných otáček objeví se řídicí signál na výstupu vyhodnocovacího obvodu 5, který působí na demultiplexeru 7. Vstupní signál demultiplexeru 7 překlápí klopný obvod 8 do pracovní polohy na výstupu V. Bude-li hodnota skutečných otáček menší než hodnota požadovaných otáček objeví se řídicí signál na výstupu vyhodnocovacího obvodu 4, který působí na vstup demultiplexeru 6. Výstup demultiplexeru 6 přepne klopný obvod 8 do klidového stavu na výstupu V.

Výše popsany řídicí systém podle vynálezu lze použít k indikaci překročení programovatelně nastavených požadovaných hladin otáček, dále pro programovatelné nastavení a indikaci překročení požadovaných hodnot libovolné sledované veličiny, která se do systému předá v číslicovém tvaru a kódu, jenž odpovídá použitému komparátoru.

PŘEDMĚT VYNÁLEZU

Zapojení pro programovatelné nastavení a indikaci překročení požadovaných hladin otáček, vyznačené tím, že výstup paměťového obvodu (1) je připojen na vstup pomocného displeje (12) a současně na první vstup komparátoru (3), na jehož druhý vstup je připojen signál o skutečných otáčkách (N) a jehož první výstup je připojen na vstup prvního vyhodnocovacího obvodu (4) a jehož druhý výstup je připojen na vstup druhého vyhodnocovacího obvodu (5), a že výstup prvního vyhodnocovacího obvodu (4) je připojen na první vstup prvního demultiplexeru (6) a výstup druhého vyhodnocovacího obvodu (5) je připojen na první vstup druhého demultiplexeru (7), přičemž výstup prvního demultiplexeru (6) je připojen na první vstup

klopného obvodu (8) s výstupem (V) a výstup druhého demultiplexeru (7) je připojen na druhý vstup klopného obvodu (8) s výstupem (V), a že první vstup paměťového obvodu (1) je spojen s prvním výstupem bloku ovládání (10), jehož druhý výstup je připojen na první vstup hradla (9) a na druhý vstup hradla (9) je připojen signál s frekvencí (F), přičemž výstup hradla (9) je připojen na vstup čítače adresy (2), jehož výstup je připojen na třetí vstup paměťového obvodu (1) a současně je připojen na vstup displeje adresy (13) a na druhý vstup prvního demultiplexeru (6) a na druhý vstup druhého demultiplexeru (7), a že výstup řadiče (11) je připojen na druhý vstup paměťového obvodu (1).

