(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2024년01월10일
(11) 등록번호 10-2623260
(24) 등록일자 2024년01월05일

(51) 국제특허분류(Int. Cl.)
H10N 10/01 (2023.01) *C23C 28/02* (2006.01)
H10N 10/17 (2023.01) *H10N 10/82* (2023.01)
(52) CPC특허분류
H10N 10/01 (2023.02)
C23C 28/02 (2013.01)
(21) 출원번호 10-2023-7032372(분할)
(22) 출원일자(국제) 2019년11월16일
심사청구일자 2023년09월21일
(85) 번역문제출일자 2023년09월21일
(65) 공개번호 10-2023-0142637
(43) 공개일자 2023년10월11일
(62) 원출원 특허 10-2021-7017838
원출원일자(국제) 2019년11월16일
심사청구일자 2022년11월09일
(86) 국제출원번호 PCT/US2019/061894
(87) 국제공개번호 WO 2020/102785
국제공개일자 2020년05월22일
(30) 우선권주장
62/768,679 2018년11월16일 미국(US)
(56) 선행기술조사문헌
US20110048489 A1

(73) 특허권자
버킨 에너지 엘엘씨
미국 콜로라도 80538 러브랜드 스위트 500 37번가 117 이
(72) 발명자
펫키 로날드
미국 콜로라도 80538 러브랜드 스위트 500 37번가 117 이. 버킨에너지 엘엘씨 내
뉴먼 존 비.
미국 콜로라도 80538 러브랜드 스위트 500 37번가 117 이. 버킨에너지 엘엘씨 내
바사 아이언 엠.
미국 콜로라도 80538 러브랜드 스위트 500 37번가 117 이. 버킨에너지 엘엘씨 내
(74) 대리인
특허법인와이에스장

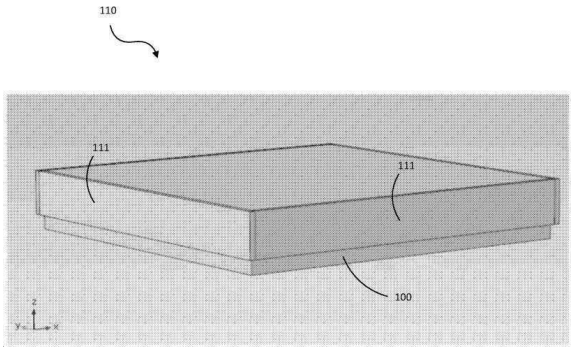
전체 청구항 수 : 총 9 항 심사관 : 박세웅

(54) 발명의 명칭 **개선된 성능을 갖는 열전기 발생기용 열 렌즈화 전극**

(57) 요 약

예시적인 열전 장치 및 방법이 본원에 개시된다. 열전기 발생기 성능은, 열전 펠릿의 벌크 내에서 등온선 필드의 형상화에 의해 증가되어, 열전기 발생기 모듈의 전력 출력을 증가시킨다. 일 구현예에서, 열전 장치는, 반도체 재료, 펠릿의 제1 부분을 둘러싸는 제1 금속 층, 및 펠릿의 제2 부분을 둘러싸는 제2 금속 층을 포함하는, 펠릿을 포함한다. 제1 및 제2 금속 층은 펠릿의 주변부 주위에서 서로 근접하게 구성된다. 펠릿은 주변부에서 노출된다. 그리고, 주변부는 펠릿 주위의 측벽 높이에 구성되어, 펠릿 내의 등온선 표면 곡률을 변형시킴으로써 열전 장치의 전력 출력에 비선형 효과를 제공한다. 장치는 또한 펠릿에 열적으로 및 전기적으로 접합된 금속 용기를 포함한다.

대 표 도 - 도1



(52) CPC특허분류
H10N 10/17 (2023.02)
H10N 10/82 (2023.02)

명 세 서

청구범위

청구항 1

열전 장치를 제조하는 방법으로서,

복수의 반도체 펠릿을 하나 이상의 금속 층으로 금속화하는 단계;

상기 반도체 펠릿의 주변부 주위에서 상기 금속 층의 일부를 제거하여 상기 반도체 펠릿을 노출하는 갭을 반도체 펠릿 각각에 생성하는 단계;

구리로부터 복수의 컵을 가진 기판을 형성하는 단계;

상기 컵을 니켈로 전기 도금하는 단계;

상기 컵의 일부를 솔더로 코팅하는 단계;

상기 펠릿 내의 등온선 표면 곡률을 변형시킴으로써 상기 열전 장치의 전력 출력에 비선형 효과를 제공하기 위해, 각각의 컵의 측벽 높이가 각각의 펠릿의 갭 위치와 일치하도록, 복수의 펠렛 중 각각의 펠릿을 상기 복수의 컵 중 각각의 컵에 배치하는 단계; 및

상기 열전 장치를 형성하기 위해 상기 펠릿을 상기 컵에 부착하기 위해 솔더를 경화시키는 단계;를 포함하는 것을 특징으로 하는 열전 장치를 제조하는 방법.

청구항 2

제1항에 있어서,

각각의 펠릿 내의 등온선 표면 곡률을, 각각의 펠릿의 측벽을 통한 열 주입을 통해 상기 각각의 펠릿의 부피 내에서 열전 효과의 유효 표면적을 증가시키도록 구성하는 것을 특징으로 하는 열전 장치를 제조하는 방법..

청구항 3

제1항에 있어서,

상기 반도체 펠릿의 주변부 주위에서 금소 층의 일부를 제거하여 생긴, 각각의 펠릿의 금속 층의 남은 부분을 서로 전기적으로 절연시키도록 구성하는 것을 특징으로 하는 열전 장치를 제조하는 방법.

청구항 4

제1항에 있어서,

상기 반도체 펠릿의 주변부 주위에서 금소 층의 일부를 제거하여 생긴, 각각의 펠릿의 금속 층의 남은 부분을 서로 전기적으로 절연시키도록 상기 펠릿의 주변부에 근접한 베벨형 에지를 각각의 펠릿에 구성하는 것을 특징으로 하는 열전 장치를 제조하는 방법.

청구항 5

제1항에 있어서,

상기 금속 층을 각각의 펠릿보다 더 높은 열 전도성을 가지도록 구성하는 것을 특징으로 하는 열전 장치를 제조하는 방법.

청구항 6

제5항에 있어서,

적어도 하나의 금속 층은 구리로 구성하는 것을 특징으로 하는 열전 장치를 제조하는 방법.

청구항 7

제1항에 있어서,

각각의 펠릿을 상기 열전 장치의 열 렌즈화 효과를 증가시키도록 작동 가능한 형상으로 구성하는 것을 특징으로 하는 열전 장치를 제조하는 방법.

청구항 8

제7항에 있어서,

상기 형상은 직육면체인 것을 특징으로 하는 열전 장치를 제조하는 방법.

청구항 9

제7항에 있어서,

상기 형상은 원통형인 것을 특징으로 하는 열전 장치를 제조하는 방법.

발명의 설명

기 술 분 야

[0001] 관련출원

[0002] 본 출원은 2018년 11월 16일에 출원되고 발명의 명칭이 "Thermal Focusing Advantages in Thermoelectric Devices for Improved Performance"인 미국 특허 가출원 제62/768,679호에 우선권을 35 U.S.C. 119 (e)로 주장하며, 본 개시 내용은 전체가 본원에 참조로서 본원에 포함된다.

[0003] 기술분야

[0004] 본원에서 구현예는 일반적으로 반도체 구성 요소로 만들어진 열전 장치에 관한 것이다. 보다 구체적으로, 이들 구현예는 반도체 펠릿과 직접 접촉하는 전극의 성질에 대한 설계 개선에 관한 것으로, 열전기 발생기의 전력 출력을 증가시킨다.

배 경 기 술

[0005] 열전 모듈은 수십 년 동안 대안적인 발전 연구 분야의 주제였으며, 몇몇 제품은 폐열로부터 전력 공급원에 사용된 열전기 발생기의 공간 내에 존재한다. 열전 모듈은, 열 플럭스를 전기 플럭스로 변환하기 위해 제백(Seebeck) 모드에서 대안적인 전력 발생에 사용될 수 있다. 역으로, 펠티에(Peltier) 모드에서, 전기 플럭스는 열 플럭스를 구동하는 데 사용하여 냉장을 제공할 수 있다. 발전용 열전 장치는 연구의 주요 동인 중 하나인데, 그 이유는 환경으로 손실되는 폐열이, 전기 에너지로 재순환되어 원격 위치에서 사용되거나 인버터를 통해 전기 그리드에 다시 공급될 수 있기 때문이다.

[0006] 그러나, 전력 생성을 위한 이러한 접근법은, 태양 기술과 같은 대안적인 전력 생성에서의 다른 방법과 비교하여, 기본 파라미터, 와트 당 비용의 관점에서 장벽을 만나고 있다. 이러한 비용 장벽의 주요 이유는, 열 에너지를 전기 에너지로 변환하는 데 필요한 고온 및 저온 표면을 제공하기 위해, 장치에서 반도체의 열전기 특성 및 열 교환기 시스템의 제조 비용에 내재되어 있다. 따라서, 열전기 에너지 생산 방법이, 특히 메가와트 전력 범위 이상에서 청정 에너지 변환의 생산에서 유비쿼터스하고 더 큰 전력 규모로 전개되는 경우에, 열전기 발생기(TEG)를 제조하는 모든 측면에서의 진전은 중요하다.

발명의 내용

해결하려는 과제

과제의 해결 수단

[0007] 본원에 제시된 시스템 및 방법은, 더 많은 면적의 반도체 표면 및 열전 펠릿의 펠릿 부피를 이용함으로써 클린

에너지의 대규모 생산에 대한 비용 효율적인 접근법을 제공한다. 일 구현예에서, 전기적 및 열적 특성의 양호한 일치성을 사용하는 열전기 발생기의 증가된 성능을 위해 새로운 유형의 전자 구성 요소가 제안된다. (예를 들어, 제백 및/또는 펠티어 모드에서 작동하는) 열전 모듈을 구축하는 하나의 방법은, 픽 앤 플레이스 장비를 이용한 구성 요소의 로봇 배치와 같은 자동화 기술을 사용하여, 순차적으로 계층화된 어셈블리에 기초한다. 열전 모듈은 대량 생산을 위해 이러한 방식으로 제조될 수 있다.

[0008] 일 구현예에서, TEG는, 일반적으로 직육면체 또는 원통 형상을 포함한 반도체로서 구성되지만, 상기 형상은 열 집속 효과를 허용하는 임의의 형태, 예컨대 직사각형의 병렬 파이프형, 구형, 절단된 원뿔형, 또는 열 에너지가 반도체 펠릿의 인접한 측면의 모서리 및 정점의 사용을 통해 유도될 수 있는 다른 이러한 다면체 형태를 가질 수 있다. 두 개의 금속 전극을 사용하여 각각의 펠릿을 전기 상호 연결부에 전기적으로 및 열적으로 결합시키고, 열 구배가 존재하면 열전 효과에 의해 발생된 전류를 전도시킬 수 있다. 따라서, 이러한 방식으로 배열된 펠릿의 어레이는 모듈, 통상적으로 평평한 패키지를 형성하도록 패키징될 수 있다.

[0009] 일반적으로, 펠릿의 평평한 두 금속 전극은 펠릿의 직접 대향하는 평행한 표면 상에 배치되고, 상호 연결부 상에 솔더 페이스트를 인쇄함으로써 상호 연결부에 쉽게 부착된다. 그 다음, 솔더를 리플로우하여 부품 사이의 접합 공정을 완료할 수 있다. 보다 구체적으로, 본 구현예는 펠릿에 친밀하게 결합된 전극의 기하학적 성질에 대한 설계 개선에 관한 것으로, 펠릿의 벌크 내에 열 에너지를 집속시킴으로써 열전 장치의 전반적인 성능을 증가시킨다. TEG의 전력 출력은, 펠릿 내의 등온 윤곽선의 성질로부터 상당히 증가될 수 있다.

[0010] 열전 효과를 위한 구성 요소는 반도체 재료의 펠릿이며, 상기 재료는 이들의 도펀트에 따라 적절한 열전 특성을 갖는다. 일반적으로 두 가지 유형의 재료가 열전 장치를 제조하는 데 필요하며, 하나는 다수 전하 캐리어(N형)로서 전자를 가지며, 하나는 다수 전하 캐리어(P형)로서 홀을 갖는다. 통상적으로, 각각의 펠릿은 직육면체 형상을 갖고 펠릿의 두 개의 표면의 평행한 평면 상에 두 개의 대향하는 평면형 전극, 하나는 고온 및 하나는 저온을 갖고, 이는 표준 회로 레이아웃에서 고온 측 상에 열 및 전류 주입을 위한 것이다. 따라서, 펠릿의 고온 및 저온 전극 사이의 펠릿 부피에서 생성된 등온선은 평면이고 전극에 평행하다. 따라서, 펠릿 내의 등온선에 법선인 열 구배 벡터는, 펠릿의 상단에서 하단으로 각각의 펠릿의 측벽의 평면에 평행하고, 열전 효과를 통해 생성된 전류의 벡터는 각각의 펠릿의 벌크 내의 열 구배 벡터와 일반적으로 평행하다. 이러한 기하학적 배열은 등온선의 영역을 펠릿의 전극의 영역에 고정시킨다.

[0011] 집합적으로, 모듈 내에서 펠릿 사이의 전류는, 열 전달 및 전기적 연속성을 제공하기 위해 패키지의 하단 및 상단 절반 상에 평면형 전기 상호 연결부를 배치함으로써 직렬로 연결된다. 전기 상호 연결부, 일반적으로 구리는 또한 모듈의 출력 전극도 제공한다. 따라서, 열전 모듈을 위한 레이아웃은, 표면 장착 기술 방법에 편리한 장치 기하학적 구조를 갖는다.

[0012] 또한, 펠릿은 통상적으로 직육면체 형상인데, 그 이유는 이것이 공간-충진 형상이기 때문이다(원통형 펠릿은 그렇지 않음). 활성 열전 펠릿의 패킹 밀도가 높을수록, 일반적으로 발전기에서 열을 전기 에너지로 변환하고/변환하거나 펠티에 모드에서 활성 냉각을 제공하기 위해 모듈 안에 더 많은 활성 부피를 생성한다. 본원에서, 직육면체는 사각형 펠릿으로서 지칭될 것이고, 여기서 두 개의 측면은 동일한 길이를 갖고 높이 또는 두께는 상이한 값을 갖는다.

[0013] 펠릿 내로의 열 전달은 일반적으로 직육면체(또는 원통형) 펠릿의 상단 및 하단 표면으로만 제한된다. 반도체 펠릿의 벌크로 열 전달의 변형이 본원에서 분석되고, 열전 효과에 대한 열 전달의 유효 면적을 향상시키는 방법이, 펠릿 측벽을 대부분의 측벽 면적으로부터의 열 전달을 위한 경로로 사용함으로써, 열 전달을 통해 제공된다. 이러한 새로운 종류의 구성 요소 전극으로부터의 모듈 출력 전력의 증가는, 펠릿의 벌크 내에서 등온선의 변형을 통해 열전 효과의 유효 면적을 증가시킴으로써 달성될 수 있다. 유효 면적 증가로 인한 열전 효과로부터, 전력 출력의 선형 및 비선형 효과가 모두 존재한다. 집속된 열 에너지를 전기 에너지로 열전 변환하는 것은, 일반적으로 열전기 발생기의 경우에 펠릿 부피당 더 많은 출력 전력을 초래한다.

[0014] 일 구현예에서, 열전 장치는, 반도체 재료, 펠릿의 제1 부분을 둘러싸는 제1 금속 층, 및 펠릿의 제2 부분을 둘러싸는 제2 금속 층을 포함하는, 펠릿을 포함한다. 제1 및 제2 금속 층은 펠릿의 주변부 주위에서 서로 근접하게 구성된다. 펠릿은 주변부에서 노출된다. 주변부는 펠릿 주위의 측벽 높이에 구성되어, 펠릿 내에서 등온선 표면 곡률을 변형시킴으로써 열전 장치의 전력 출력에 비선형 효과를 제공한다. 장치는 또한 펠릿에 열적으로 및 전기적으로 접합된 금속 용기를 포함한다.

[0015] 다른 구현예에서, 펠릿 내의 등온선 표면 곡률은, 측벽을 통한 열 주입을 통해 펠릿의 부피 내에서 열전 효과의

유효 표면적을 증가시키도록 작동 가능하다. 다른 구현예에서, 제1 및 제2 금속 층은 펠릿보다 높은 열 전도성을 포함한다. 예를 들어, 제1 및 제2 금속 층 중 적어도 하나는 구리를 포함한다. 다른 구현예에서, 적어도 펠릿 및 제2 금속 층은, 열전 장치의 열 렌즈화 효과를 증가시키도록 작동 가능한 형상(예, 직육면체 및/또는 원통형)으로 구성된다.

[0016] 일 구현예에서, 제1 및 제2 금속 층은 서로 전기적으로 절연된다. 이와 관련하여, 제1 금속 층 및 펠릿은 제1 및 제2 금속 층을 서로 전기적으로 절연하기 위해 펠릿의 주변부에 근접한 베벨형 에지를 포함할 수 있다.

[0017] 일 구현예에서, 열전 장치를 제조하는 방법은, 복수의 반도체 펠릿을 금속의 하나 이상의 층으로 금속화하는 단계, 및 반도체 펠릿의 주변부 주위에서 금속 층의 일부를 제거하여, 반도체 펠릿을 노출시키는 반도체 펠릿의 각각과 갭을 생성하는 단계를 포함한다. 상기 방법은 또한, 구리로부터 복수의 컵을 형성하는 단계, 컵을 니켈로 전기 도금하는 단계, 및 컵의 일부분을 솔더로 코팅하는 단계를 포함한다. 상기 방법은 또한, 펠릿 내의 등온선 표면 곡률을 변형시키고, 펠릿을 컵에 부착하기 위해 솔더를 경화시키고, 컵을 기판에 장착하여 열전 장치를 형성함으로써, 열전 장치의 전력 출력에 비선형 효과를 제공하기 위해 각각의 컵의 측벽 높이가 각각의 펠릿의 갭 위치와 일치하도록, 펠릿 중 하나를 각각의 컵에 배치하는 단계를 포함한다.

도면의 간단한 설명

[0018] 본 개시는 첨부된 도면과 함께 다음의 상세한 설명에 의해 쉽게 이해될 것이며, 여기서 유사한 참조 번호는 유사한 구조적 요소를 나타낸다.

첨부된 도면에서 교차-해칭 또는 음영의 사용은, 인접 요소 사이의 경계를 명확히 하고 또한 도면의 가독성을 용이하게 하기 위해 일반적으로 제공된다. 따라서, 교차-해칭 또는 음영의 존재 또는 부재는 특정 재료, 재료 특성, 요소 비율, 요소 치수, 유사하게 예시된 요소의 공통점, 또는 첨부 도면에 예시된 임의의 요소에 대한 임의의 다른 특징, 속성 또는 특성에 대한 임의의 선호도 또는 요건을 전달하거나 나타내지 않는다.

또한, 다양한 특징과 요소(및 이의 모음 및 그룹) 및 경계선의 비율과 치수(상대적 또는 절대적), 분리, 그리고 그 사이에 제공된 위치 상관 관계는 단지 본원에 설명된 다양한 구현예의 이해를 용이하게 하기 위해 첨부된 도면에 제공되며, 따라서 축척에 맞게 제공되거나 도시되지 않을 수 있고, 도시된 구현예에 대한 임의의 선호도 또는 요건을, 이에 참조하여 기술된 구현예의 배제로 의도하는 것은 아니다.

일부 구현예는, 첨부된 도면을 참조하여 단지 예시로서만 이제 설명된다. 동일한 참조 번호는 모든 도면에서 동일한 요소 또는 동일한 유형의 요소를 나타낸다.

도 1은, 네 개의 열 전도성 측벽(TEFP)을 갖는 사각형 반도체 펠릿 예시를 나타낸다.

도 2는, 열 렌즈화 전극(TLE) 구성 요소 예시를 나타낸다.

도 3은, 네 개의 열 전도성 측벽을 갖는 사각형 반도체 펠릿을 사용하는, 열적 개선 열전 구성 요소(TETC)를 나타낸다.

도 4는, 네 개의 구리 측벽을 갖는 두 개의 사각형 반도체 펠릿을 포함하는, 단일 열전대 쌍 장치 예시를 나타낸다.

도 5는, 네 개의 구리 측벽을 갖는 단일 열전대 쌍 장치 예시를 나타낸다.

도 6은, 투명 렌더링으로 열전대 장치의 하단 구성 요소 예시를 나타낸다.

도 7은, 펠릿의 상단부에서 시작하는 측벽의 경우에 대한 열전대 쌍 회로에서의 예시적인 계산 메시이다.

도 8은, 펠릿 장치의 전력 출력에 대해 정규화된 펠릿 두께와 열전대 쌍 회로의 장치 전력 사이의 관계를 나타낸다.

도 9는, 금속 측벽이 없는 펠릿에 대해 정규화된 선형 최대 전력 출력을 나타낸다.

도 10은, 1 ㎜ 두께의 펠릿에 대해 금속 측벽이 없는 것 대(vs) 니켈 금속 측벽 커버리지의 분율을 갖는 펠릿에 대해 정규화된 비선형 최대 전력 출력을 나타낸다.

도 11은, 0.5 ㎜의 펠릿 높이에 중심을 둔 0.05 ㎜ 애퍼처의 측벽 두께의 경우에 열 렌즈화를 유발하는 측벽 금속에 대해, 펠릿의 중심을 통한 열 구배의 단면 예시를 나타낸다(예, 열 렌즈화가 펠릿의 상부 및 하부 절반에 대칭적으로 존재함).

도 12는, 측벽 금속이 없는 경우에 펠릿의 중심을 통해 100° C의 열 구배의 단면 예시로 평면형 등온선을 생성하는 것을 나타낸다.

도 13은, 1 ㎜의 측벽 두께에 대해 펠릿의 상단에 위치한 0.1 ㎜ 폭의 애퍼처의 경우에 예시적인 열 집속을 나타낸다.

도 14는, 0.2 ㎜의 니켈 두께에 대해 펠릿의 하단에 위치한 0.05 ㎜ 폭의 애퍼처의 경우에 예시적인 열 집속을 나타낸다.

도 15a는 금속 애퍼처의 중심의 함수로서 열전대 쌍의 예시적인 저항 부하 손실을 나타낸다.

도 15b 는 동일한 열전대 쌍의 장치 전력 출력을 나타낸다.

도 16은, 니켈 금속 측벽 커버리지의 분율을 파라미터로 이용해, 최대 장치 전력 출력 대(vs.) 외부 저항 부하 인자의 예시를 나타낸다.

도 17은, 금속 두께를 파라미터로 이용해 열전대 쌍의 정규화된 최대 전력 출력 대(vs.) 금속 측벽 커버리지의 분율의 파라미터성 관계 예시를 나타낸다.

도 18은, 네 개의 측벽 모두에 금속 측벽 커버리지를 갖는 세 개의 열전대 쌍 장치의 예시적인 전류-전압 부하 라인을 나타낸다.

도 19는, 도 18에서 세 개의 열전대 쌍 장치의 예시적인 전력-전압 관계를 나타낸다.

도 20은, 1 ㎜ 두께인 세 개의 측벽의 경우에, 네 개의 온도(50° C, 100° C, 150° C, 200° C)에 대한 예시적인 전류-전압 부하 라인을 나타낸다.

도 21은, TLE 구성 요소와 접합할 준비가 된 얇은 금속화 펠릿 예시를 나타낸다.

도 22는, TETC의 하위 구성 요소 층 예시를 나타낸다(예, TETC를 집합적으로 구성하는 금속화 펠릿, 솔더 층, 및 TLE).

도 23은, TETC의 구성 요소 패키징 기하구조의 예시적인 방법을 나타낸다.

도 24는, TETC의 구성 요소 패키징 기하구조의 다른 예시적인 방법을 나타낸다.

도 25a 및 도 25b는 변수의 분리를 사용한 푸리에 방법에 의해 계산된, 등온선의 두 시각화의 비교 예시를 나타낸다.

발명을 실시하기 위한 구체적인 내용

[0019] 도면 및 다음의 설명은 본원에 개시된 특정 구현예를 예시한다. 따라서, 당업자는, 본원에 명시적으로 설명되거나 나타내지는 않았지만, 다양한 원리를 구현하고 청구범위의 범주 내에 포함된 다양한 배열을 고안할 수 있음을 이해할 것이다. 또한, 본원에 설명된 임의의 예시는 구현예의 원리를 이해하는 것을 돕기 위한 것이며, 이렇게 구체적으로 인용된 예시 및 조건에 제한되지 않는 것으로 해석되어야 한다. 그 결과, 구현예는 후술하는 특정 예시에 제한되지 않는다.

[0020] 본원에 개시된 예시적인 열전 장치 및 방법은, 열전 펠릿의 벌크 내에서 등온선 필드의 형상화에 의해 열전기 발생기의 성능을 증가시켜, 열전기 발생기 모듈의 전력 출력을 증가시킨다. 다음의 구현예에서, 펠릿의 측벽 상에서 금속 층의 존재를 통해 전력 생성에 뚜렷한 이점이 있음을 계산으로 나타낼 것이며, 전력 출력의 증가는, 일반적으로 금속 층의 두께, 측벽 상의 금속 커버리지의 분율, 및 펠릿 상의 금속 커버리지를 갖는 측벽의 수에 따라 달라진다. 측벽 상에 열 전도성 금속이 존재하면, 등온선의 3차원 곡률을 유도함으로써 열전 효과에 대한 등온선의 활성 영역을 효과적으로 증가시킨다.

[0021] 일 구현예에서, 열전 장치는, 반도체 재료, 펠릿의 제1 부분을 둘러싸는 제1 금속 막, 및 펠릿의 제2 부분을 둘러싸는 제2 금속 막을 포함하는, 펠릿을 포함한다. 제1 및 제2 금속 막은 펠릿의 주변부 주위에서 서로 근접하게 구성된다. 펠릿은 부변부에서 노출되고, 주변부는 펠릿 주위의 측벽 높이에 구성되어, 펠릿 내에서 등온선 표면 곡률을 변형시킴으로써 열전 장치의 전력 출력에 비선형 효과를 제공한다. 장치는 또한 펠릿에 열적으로 및 전기적으로 접합된 금속 용기를 포함한다.

[0022] **열전 제벡 효과에서의 기하학적 효과**

[0023] 반도체 펠릿의 열 전도도가 열 구배를 지지할 수 없는 포인트까지, 열전 펠릿 두께가 감소함에 따라, 열전기 발생기의 출력 전력이 증가하는 것으로 분석되었다. 당연히, 이 포인트에서 출력 전력은 펠릿 두께가 제로에 근접할 시 제로로 감소한다. 동일한 관계식이 계산으로 나타나고, 그 결과는 모든 접합 층을 포함하지 않으면서 이상적이고 기본적인 열전대 쌍 구성 요소 모델을 사용하여, 계산 모델의 확인으로서 본원에서 검증된다. 보다 구체적으로, 최대 열전력은 반도체의 물리적 특성에 따라, 약 80 내지 100 마이크론의 펠릿 두께에 대해 생성될 수 있다. 최대 전류는 최대 전력보다 다소 작은 두께 값으로 발생할 수 있는 반면, 전압은 펠릿 두께에 따라 단조 증가한다. 따라서, 최대 전력 포인트는 최대 전류에 대한 펠릿 두께보다 약간 크다.

[0024] 본원의 열전대 쌍 장치에 대한 연구는, 해석적인 방식을 통해 계산 모델에서 검증하였다. 여기서, 패키지 구성 요소의 온도 의존적 특성을 사용하였다. 반도체 상의 박막 금속 전극과 반도체 사이의 전기 접촉 저항이 없도록 하는 이상적인 조건이 사용되었고, 접촉 열 전달 계수가 모델링에 사용되지 않았다. 모델은, TLE와 펠릿 사이의 솔더 층을 제외하고, 구리, 알루미늄과 같은 관련 패키징 재료의 온도 의존적 특성을 포함한다. 솔더 층은, 층이 비교적 얇고 펠릿보다 훨씬 높은 열 전도성을 갖기 때문에, 포함되지 않았다. 일 구현예에서, 모델링은 반도체의 측정된 특성을 포함하였다. 일 구현예에서, 소결된 반도체의 반도체 막대로 측정하였고, 온도의 함수로서 제벡 계수, 전기 및 열 전도성에 대해 데이터를 수집하였다.

[0025] 본원에서 사용되는 계산 모델은, 이전의 해석 및 계산 결과와 일치하게, 약 100 마이크론에서 일반적으로 동일한 최대 전력 포인트를 나타낸다. 펠릿 두께의 함수로서의 열전 효과는 도 8에 나타나 있다. 열전 이론에서, 펠릿의 전력 출력은 펠릿 두께 및 펠릿의 단면적과 관련된다.

[0026] 주어진 물질에 대해 전력이 최대인 두께 범위의 경우, 펠릿은 약 100 마이크론 미만의 후막으로 간주된다. 열처리로 고온 가압 또는 저온 가압의 경우에, 일부 반도체성 재료는, 본원에서 사용된 비스무스 및 안티몬 텔루라이드와 같이, 부서지기 쉽고 소결 후 파손되기 쉽다. 따라서, 취급에 있어서의 취약성 때문에, 열전 후막에 대해 픽 앤 플레이스 자동화 기술을 사용하는 것이 실용적이지 않을 수 있다. 일반적으로, 후막은, 단결정로서 성장되고 웨이퍼 형태로 다이싱되지 않는 한, 인쇄, 디스펜싱, 또는 도금 방법에 의해 제조되어야 한다.

[0027] 최적의 펠릿 두께에 대한 상기 결과 및 이러한 열전 텔루라이드 기반 펠릿이 취성 결과를 갖는 사실에 따라, 펠릿을 더 얇게 만들어 펠릿 당 더 많은 전력을 획득하는 대신에 대안적인 방법이 제안된다. 이 방법은, 펠릿의 금속 측벽 층을 사용함으로써 더 두꺼운 펠릿 내에서 열 구배를 변형시키는 것을 포함한다. 금속은 일반적으로 열전 반도체에 비해 매우 열적이고 전기 전도성을 갖는다. 이들 물리적 특성은, 반도체 펠릿 벌크 내의 등온선 온도 필드를 제어하는 데 있어서 분명한 장점이며, 이는 차례로 열전 효과의 유효 부피를 증가시킨다. 금속의 후막에 인접한 펠릿의 측벽을 통해 열 및 전기 에너지를 주입함으로써, 열전력이 선형 및 비선형 방식으로 증가함이 계산적으로 나타난다.

[0028] 열 전도가 높은 열전 펠릿의 측벽에 대한 금속의 접합, 및 펠릿 내의 열 구배의 변형은 더 많은 전력을 획득하기 위해 열전 효과의 활성 부피를 효과적으로 증가시키는 대안적인 방법이 제안된다. 이 방법은, 열 집속을 제공하는 금속 측벽 층을 사용함으로써, 펠릿 내에서 열 구배를 변형시키는 것을 포함한다. 주어진 반도체 부피 내에서의 열전력 생성 증가를 호출하는 하나의 이유는, 열 구배의 제어를 고려한다. 특히, 열 구배의 형상의 제어는, 열전 효과의 유효 부피를 증가시키는 하나의 이유이다. 등온선에 삼차원 곡률을 도입함으로써, 열 및 전류를, 두꺼운 금속 층으로 코팅된 펠릿의 측벽을 통해 주입함으로써, 펠릿에 의한 증가된 유효 열전 부피에 의해 열전력이 증가함이 계산으로 나타난다. 열 렌즈화(집속) 효과로 인한 열 구배의 곡률은, 펠릿의 내부 부피에서 이들의 등온선의 형상을 변화시켰다.

[0029] 열전 모듈 내의 다른 구성 요소와 함께 금속화된 열전 반도체 펠릿을 조립하기 위한 표면 장착 기술 중 하나의 방법은, 펠릿의 재료, 크기 및 두께, 및 취급 용이성에 따라 달라진다. 예를 들어, 모듈 어셈블리에서의 자동화 기술은, 대량 제조를 위한 로봇 픽 앤 플레이스를 갖는 비용 효율적인 방법을 만들 수 있다. 에지 상에서 수 밀리미터의 크기 범위 및 약 0.5~1.5 ㎜ 두께의 금속화 펠릿은, 픽 앤 플레이스 로봇이 수 분 내에 수백 개의 펠릿으로 이루어진 열전 모듈(또는 카트리지)을 쉽게 쌓을 수 있는 트레이 내에 쉽게 배치된다. 이 크기 범위의 펠릿은, 특정 프로세스 운영(예, 프로세스가 완전히 자동화되지 않은 경우)에 필요한 작업자에 의해 쉽게 처리되고 추적되는 점에서, 분명한 이점을 갖는다.

[0030] 일부 금속화 방법은 또한 훨씬 더 비용 효과적이며, 특히 반자동화 기술이 합리적인 정도로 있는 경우에 더욱 효과적이다. 전기 도금은 이러한 방법 중 하나이며, 금속 전극 층의 두께는 전기 도금 또는 무전해 도금 공정 내에서 쉽게 제어된다.

[0031] 측벽으로부터의 열은, 금속과 같은 측벽 상의 비교적 높은 열 전도성 재료(들)의 층에 의해, 열전 반도체와 같이 열 전도성이 낮은 재료의 부피 내로 주입된다. 열 전도성의 비율은, 펠릿의 측벽을 통한 열의 열적 주입에 중요하다. 구리, 니켈 또는 은과 같은 금속을 전기 도금해서 이러한 층을 형성할 수 있다. 측벽 재료가 두꺼울수록 열 전도도가 높아질 수 있고, 더 많은 열이 전도도에 따라 측벽으로부터 펠릿의 내부로 전달될 수 있다. 이러한 열의 주입은 펠릿 내의 열 구배의 형상을 변형시킬 수 있다. 열 구배의 공간적 변형은, 펠릿의 상단 및 하단에서만 표준 전극을 사용하는 경우에 펠릿의 내부에 생성된 평면형 등온선과 비교했을 때, 열전 효과에 의해 제공된 전류의 공간적 생성의 변화를 초래할 수 있다.

[0032] 열전 효과에 의해 생성된 전력은, 열 구배의 영역에 직접적으로 의존할 수 있고, 이 영역은 펠릿의 부피를 변화시키지 않고 증가할 수 있다. 상단 및 하단 전극 표면 사이의 펠릿의 내부 부피는 또한 펠릿의 측벽을 통해 사용될 수 있다. 일단 열이 측벽 상의 전극 그리고 상단 및 하단 전극을 통해 주입되면, 열 구배에 의해 정의된 대로, 펠릿 내의 등온선은 측벽 상에 금속이 없는 경우에서와 같이 일반적으로 상단 및 하단 표면에 더 이상 평행하지 않다(예, 2차원 평행 등온선).

[0033] 측벽 내로의 열 주입은, 펠릿 내의 만곡된 표면(돔 형상)에 대한 등온선의 형상을 변화시킬 수 있으며, 이는 2차원 평면 형상보다는 3차원 형상을 갖고, 이에 따라 열 구배의 영역을 증가시킨다. 3D 표면에 대한 등온선 형상의 이러한 변화는, 펠릿의 부피 내에서 열전 효과의 유효 영역을 증가시키므로, 생성된 열전력을 증가시킨다. 측벽을 통한 전하 캐리어 주입이 또한 있기 때문에(예, 금속의 전기 전도성이 높기 때문에), 개선된 열 구배가 더 많은 전하 캐리어를 대향 전극으로 유도시킴으로써, 열전류가 또한 증가한다.

[0034] 열전 효과에서 생성된 열전류 및 따라서 전력은, 평행한 등온선으로 이루어진 열 구배의 유효 표면적에 비례한다. 이 전류는 일반적으로 온도 구배의 제2 공간 미분에 비례하므로, 열전 효과가 발생하는 부피 전체에 걸쳐 열 구배의 법선에 일반적으로 평행하다. 정상 상태에서, 온도 필드의 제2 공간 미분과 관련된 방정식은 다음과 같이 주울 가열 효과(~ I^2)에 비례한다:

[0035] $$\frac{d}{dx}\left(kA\frac{dT}{dx}\right)+\frac{I^2\rho}{A}=0$$

[0036] 여기서, I는 열전류이고, 열전류의 Thomson 기여분은 0에 균형을 이루기 때문에 J로 방치된다.

[0037] 변수의 제2 미분은 그의 곡률을 기술하며, 곡률의 역은 반경이다. 따라서, 열 렌즈화 전극 효과는, 펠릿 부피 내의 등온선의 곡률 반경을 감소시키고, 돔 형상의 등온선을 생성하여, 열전류를 증가시키고, 따라서 출력 전력을 증가시킨다. 펠릿의 크기 또는 형상을 증가시키지 않고 등온선의 표면적의 이러한 효과적인 증가에 의해, 펠릿 부피 내에서 더 많은 전력이 생성될 수 있다. 따라서, 더 많은 열 에너지가 반도체 부피당 열 수송을 유도하거나 집속시킴으로써 전력으로 변환될 수 있다. 열전 모듈의 전력 출력은, 열적으로 향상된 열전 펠릿을 사용하는 경우에 약 60%만큼 증가될 수 있다.

[0038] 요약하면, 열전 효과는 열 구배의 면적에 직접적으로 의존하기 때문에, TLE에 의한 펠릿 내의 열 구배의 변형은 출력 전력을 증가시킨다. 전력은, 일반적으로 펠릿 내부에 3D 곡률을 갖도록 등온선을 변형시킴으로써, 펠릿 내부의 열전 효과의 유효 면적을 증가시킴으로써 증가된다. 따라서, 반도체 부피 당 더 많은 등온 면적이 생성된다. 등온선의 표면적을 증가시킴으로써, 펠릿 내에서 더 많은 전류와 전력이 생성될 수 있다. 열전류는 펠릿 내에서 등온선의 유효 표면적에 비례하기 때문에, 더 많은 전력이 열 전달의 향상을 통해 변환될 수 있다.

[0039] **컴퓨터 해석 및 관련 이론**

[0040] 컴퓨터 해석은 다중물체 열전 모듈을 포함한, 콤솔(Comsol) 다중물체 프로그램을 사용하여 수행하였다. 모델링을 위한 스케일은, 편의상 작은 구성 요소를 메시화하고 기하학적인 종횡비를 높게 선택하였다. 이들 결과를 위해, 6x6x1 mm 펠릿 치수를 선택하였으며, 다른 모든 구성 요소는, 열전대 쌍의 기본 구성을 변경하지 않고 펠릿의 치수와 일치하도록 기하학적으로 자동 스케일링되었다. 모든 계산은, 시간에 대한 의존성이 없는 정상 상태 조건에 기초하였다. 즉, 각각의 계면에 대한 경계 조건은, 본질적으로 시간 의존성이 없는 온도에서 일정하다. 이들 정지 경계 조건으로 인해, 각각의 측벽 상의 열 주입이 선형 방식으로 추가될 수 있다.

[0041] 컴퓨터 해석에서, 일부 금속 층을 생략하여, 구성 요소 사이의 계면에서 메시화 정렬을 더욱 용이하게 하고 계산 시간을 감소시켰다. 대안적으로, 메시화를 수용하기 위한 구성 요소 두께의 증가는, 열 및 전기 전도도 둘 다를 효과적으로 유지하기 위해 물리적 특성의 적절한 감소를 수반할 것이다. 도 1은, 예를 들어 TLE(110)에 솔더링하는 데 필요한 펠릿의 금속 박막을 포함하지 않는데, 이는 둘 모두가 펠릿에 비해 비교적 매우 높은 열 및

전기 전도성을 갖기 때문이다. 도 1에서, 정사각형 반도체 펠릿(100)이 TLE(110)에 삽입된 것으로 나타나 있고, 네 개의 열 전도성 측벽(111)이 상단 전극으로부터 시작하고 측벽 금속화 갭이 펠릿의 하단에 0.25 ㎜로 남아 있다. 펠릿(100) 및 TLE(110)는 솔더와 함께 접합되어 열적으로 향상된 열전 부품(TETC)을 제공할 수 있다. 또한, 다중물체 솔루션의 수렴은, 그 두께의 높은 종횡비를 갖는 구성 요소를 제외하는 경우에 더욱 달성될 수 있다. 대부분의 경우, 고온에서 저온으로의 온도 차이는 100°C였다. 패키지가 펠릿의 중간 평면을 통해 대칭이고 열 응력의 응력 균형을 이루도록 작용하기 때문에, 구성 요소 사이에서 열적으로 유도된 응력은 무시되었다.

[0042] 도 2는, 펠릿(100)용으로 1 ㎜ 벽(111)을 갖는 TLE 구성 요소(110) 예시를 나타낸다. TLE 구성 요소(110)는, TLE(100) 내에 솔더 층으로 펠릿(100)을 부착하기 위한 TETC의 하위 구성 요소이다. 해석은 이 두께를 넘어서 연장되지 않았다. 일 구현예에서, 도 2에 나타낸 열 렌즈화 전극은 구리 또는 니켈이며, 여기서 열 렌즈화 효과의 성질을 확립하기 위해 이 구성 요소의 다양한 금속 두께 및 높이가 사용되었다.

[0043] 도 3에서, 정사각형 반도체 펠릿(100)은 TLE 구성 요소(110)의 네 개의 열 전도성 측벽(111) 내에 나타나 있다. 일 구현예에서, 펠릿(110)은, 0.25 ㎜의 펠릿의 바닥에 금속 갭(114)이 남은 상태로, 상부 전극으로부터 시작한다. 반도체 펠릿(100)은 상단 및 하단 전극을 전기적으로 절연시키기 위해 베벨형 기하 구조(112)로 예시된다.

[0044] 도 3의 구성 요소는, 전기 또는 열 장벽이 열전 장치의 어셈블리에 사용되는 재료에 따라 업계에서 매우 다양하기 때문에, 이상적인, 즉 전기적 또는 열적 장벽이 없는 모든 계면을 갖는 열전대 쌍을 위해, 콤솔의 기하 구조 내에 예시적으로 통합되었다. 따라서, 이상적인 장치를 사용하여 비이상적인 조건에 대해 더 낮은 성능이 기대될 수 있고, 비이상적인 결과가 전술한 방법에 의해 쉽게 포함될 수 있다는 예측을 이용해, 결과를 공식화하였다. 또한, 모델은 콤솔의 재료 라이브러리에 포함되거나 측정된 온도 의존적 재료(반도체)를 사용하였다.

[0045] 도 4는, 네 개의 구리 측벽을 열전대 쌍으로서 갖는 두 개의 사각형 반도체 펠릿, N 및 P 펠릿을 포함하는, 단일 열전대 쌍 장치(120)에 대한 컴퓨터 기하 구조 예시를 나타낸다. 이러한 구현예에서, 열전대 쌍 장치(120)의 측면도는, 각각의 펠릿 상의 하단 전극 상호 연결부에서 각각 시작하는 네 개의 구리 측벽을 갖는, 두 개의 사각형 반도체 펠릿으로 나타나 있다. 측벽은 두께가 1 ㎜이고, 상단 전극 상호 연결부에서 0.15 ㎜의 금속 갭을 갖는다.

[0046] 구리 금속 저항성 부하는 펠릿 위에 나타나 있으며, 이는 다양한 부하를 시뮬레이션하여 부하 라인을 생성하도록, 비저항 파라미터로 변형이 된다. 부하 라인은 다른 파라미터와 함께, 고온 측과 저온 측 사이의 금속 측벽 두께 및 온도 차이 각각과 함께, 도 18 및 도 20에 나타나 있다. 예상대로, 이들은 선형 관계이다.

[0047] 도 5는, 각각의 펠릿의 상단 전극으로부터 시작하여 높이가 0.65 ㎜이고 두께가 0.2 ㎜이고 하부 전극에서 0.35 ㎜의 금속 갭을 갖는, 네 개의 구리 측벽을 갖는 예시저적인 단일 열전대 쌍 장치(120)의 등각도이다.

[0048] 도 6은, 두 개의 펠릿(100)을 갖는 열전대 쌍 장치(120)의 다른 도면을 나타낸다. 도 6은, 하부 구성 요소로부터 상단 구성 요소까지, 즉 아노다이징된 알루미늄 기판, 구리 상호 연결부, N-형 및 P-형 펠릿, 그리고 열 및 전류 주입을 위한 각 펠릿의 세 개의 측면 상의 1 ㎜ 두께의 구리 측벽(투명한 렌더링)을 예시한다. 더 두꺼운 측벽 금속 두께는, 도 18에 나타낸 바와 같이 더 높은 열 및 전기 전도도를 초래하고, 여기서 1 ㎜의 측벽 두께가 최대 전력 출력을 갖는다. 또한, 더 높은 분율의 측벽 커버리지는 더 높은 출력을 갖고, 0.85 및 0.65 분율 커버리지에서 0.05 ㎜에 대한 케이스를 비교하는 것으로 나타낸 바와 같고, 파라미터로서 금속 측벽 커버리지의 분율을 갖는 0.2 ㎜ 두께의 니켈 측벽의 경우에 도 10에서 관찰된다.

[0049] 도 7은, 측벽의 상단부에 갭을 갖는 측벽의 경우에 대한 열전대 쌍 회로에서의 예시적인 계산 메시(140)이다. 메시화에 대한 제한은, 인접한 구성 요소의 두께 종횡비에 의해 결정된다. 전술한 바와 같이, 이들 제한을 보상하기 위한 수단은, 재료의 두께 및 물리적 특성을 조절함으로써 존재한다.

[0050] 도 8은, 1 ㎜ 두께의 펠릿 장치의 전력 출력에 대해 정규화된 펠릿 두께와 열전대 쌍 회로의 장치 전력 사이의 관계(150)를 나타낸다. 계산은 열전대 쌍에 대한 해석 솔루션을 제공하기 위해 유도되었다. 본원에서의 이들 계산은 이들 결과를 확인하고, 대안적인 방법, 즉 열전 모듈의 패키징에 측벽 금속 커버리지를 포함시킴으로써, 증가된 전력 출력을 위한 동인을 제공한다.

[0051] 도 9는, 1 ㎜ 두께의 펠릿(금속 측벽이 없음 대(vs.) 금속으로 덮인 측벽의 수)에 대해 정규화된 최대 전력 출력(160) 예시를 나타낸다. 즉, 도 9는 1 ㎜ 두께의 펠릿에 대해 금속 측벽이 없는 펠릿 대(vs.) 본 구현예에서의 니켈 금속 측벽 커버리지의 분율(사용된 각 측벽에 대한 금속 커버리지는 0.8 ㎜(80%)임)에 대해 정규화된 선형 최대 전력 출력을 나타낸다. 전력 출력 대(vs.) 펠릿 상에 존재하는 측벽의 수의 관계식은 선형(R^2 = 1)이

다. 이러한 관계식은, 고정 열 방정식의 해에 대해 2D 직사각형의 유사한 경계 조건을 갖는 해석 결과와 일치한다. 해석적인 경우에, 균질한(또는 비혼합된 경계) 조건이 사용된다. 모든 측벽은 서로 독립적으로 처리될 수 있는데, 이는 고정식 열 전달의 사례이고, 열 주입이 선형으로 추가되기 때문이다. 따라서, 열전 효과를 통해 생성된 전력은, 각각의 측벽에 대해 추가함으로써, 출력 전력 대(vs.) 펠릿 상에 존재한 측벽의 수에 대해 선형 관계를 초래한다. 컴퓨터 모델 결과는, 펠릿 전극의 상단과 하단 사이의 단락을 피하기 위해 측벽 금속에 갭이 있기 때문에, 모델의 경계 조건이 비록 균일하지 않더라도, 해석 결과와 일치함을 주목하는 것이 중요하다. 이는, 각 측벽뿐만 아니라 금속으로 코팅되지 않은 측벽의 각 부분의 해를 분리함으로써 온도 필드에 대한 분석해를 풀 수 있음을 의미한다. 이들 결과는 도 25a 및 도 25b에 요약되고, 해석 결과로부터의 등온선은 도 13의 계산 결과로부터의 등온선과 일치한다. 해석 및 계산 결과의 유사성을 주목하여, 등온선의 곡률을 확인한다. 등온선의 곡률은 열전 효과의 영역을 증가시키므로, 존재하는 측벽의 수에 대해 선형 방식으로 전력 출력을 증가시킨다.

[0052] 도 10은, 금속 측벽이 없는 펠릿 대(vs.) 1 ㎜ 두께의 펠릿에 대해 니켈 금속 측벽 커버리지의 분율에 대해, 최대 전력으로 정규화된 최대 장치 전력 출력(170) 예시를 나타낸다. 도 10은, 측벽이 없는 경우의 최대 전력 출력으로 정규화된 측벽 금속 커버리지를 갖는 열전대 쌍의 예시적인 최대 전력 출력을 나타내고, 측벽 금속 커버리지의 분율을 파라미터로 갖는다. 이 경우, 금속 두께는 0.2 ㎜이다. 이러한 비선형 거동은, 이전에 나타내지 않은 것, 측벽 커버리지의 분율에 대해 열 렌즈화 효과가 비선형임을 나타내는데, 그 이유는 열전 효과를 온도 필드의 해에 대한 이전의 분석 해가 사용하지 않았기 때문이다. 불균질한 경계 조건의 경우에 대한 해가 알려져 있다. 비선형 거동을 설명하는 데 사용되는 다항식은 R^2가 1인 측벽 커버리지 분율의 6번째 지수에 대한 것임을 주목한다.

[0053] 도 11은, 0.5 ㎜의 펠릿 높이에 중심을 둔 0.05 ㎜ 애퍼처의 측벽 두께의 경우에 열 렌즈화를 유발하는 측벽 금속에 대해, 펠릿의 중심을 통한 열 구배(180)의 단면 예시를 나타낸다. 열 렌즈화는 펠릿의 상부 및 하부 절반 모두에 대칭적으로 존재하고, 돔 형상의 등온선을 생성하며, 이는 차례로 열전 효과에 대한 활성 영역을 증가시킨다.

[0054] 도 12는, 측벽 금속이 없는 경우에 펠릿의 중심을 통해 100° C의 열 구배(190)의 단면 예시로 평면형 등온선을 생성하는 것을 나타낸다.

[0055] 도 13은, 1 ㎜의 측벽 두께에 대해 펠릿의 상단에 위치한 0.2 ㎜ 폭의 애퍼처의 경우에 예시적인 열 집속(200)을 나타낸다. 열 렌즈화 효과는 가장자리 근처에서 매우 강함을 주목한다.

[0056] 도 14는, 0.2 ㎜의 니켈 두께에 대해 펠릿의 하단에 위치한 0.05 ㎜ 폭의 애퍼처의 경우에 예시적인 열 집속(210)을 나타낸다. 등온선 곡률은 도 13의 것과 반대이며, 등온선 곡률은, 금속 갭이 펠릿의 고온 측 또는 저온 측에 위치하는지 여부와 본질적으로 무관하다.

[0057] 도 15a 및 도 15b는 금속 갭 위치의 예시적인 이점을 나타낸다. 예를 들어, 도 15a는 네 개의 펠릿 측벽 모두에서 0.05 ㎜ 폭 애퍼처의 중심 함수로서 열전 쌍의 저항성 부하 손실(220)을 비교한다. 도 15b는 열전력 출력(222)을 나타낸다. 본 구현예에서 펠릿 측벽은 0.2 ㎜ 두께에서 니켈 금속이다. 열전대 장치 전력 출력은 네 개의 측벽 모두에 대해 0.05 ㎜ 폭의 금속 애퍼처의 위치 중심 함수이다. 애퍼처가 펠릿의 상단 또는 하단 부근에 위치하는 경우에 최대 전력이 발생하는데, 이는 금속 갭이 펠릿 높이에 대해 중심에서 벗어날 경우에 열 렌즈화 효과가 가장 강함을 나타낸다. 일반적으로, 네 개의 펠릿 측벽 모두에서 0.05 ㎜ 폭 애퍼처의 중심 함수로서 열전대의 부하 손실이다.

[0058] 도 15a는 또한, 0.05 ㎜ 폭 갭의 중심이 네 개의 펠릿 측벽 모두의 측벽 상의 위치에서 변화함에 따라 실제 전력 출력의 변화를 나타낸다. 금속 갭이 하단 또는 상단 전극에 가깝게 위치하는 경우에, 전력 출력은 갭의 다른 위치에 대해 증가한다. 애퍼처가 펠릿의 상단 또는 하단 부근에 위치하는 경우에 최대 전력이 발생하는데, 이는 금속 갭이 펠릿 높이에 대해 중심에서 벗어날 경우에 열 렌즈화 효과가 가장 강함을 나타낸다. 양(+)인 저항성 전력 부하는 생산된 전력의 반대이며, 이는 전력 생성이 전력 손실의 반대인 것으로 간주되기 때문에 음이다. 온도 등온선의 곡률은 이들 위치에 대해 더 크고 어느 한 위치에서의 성능 측면에서 상당히 대칭이다. 갭이 작을수록, 일반적으로 열 및 전류 주입이 증가하여 전력 출력이 증가한다. 분명히, 갭 폭의 계산 한계는 메시화에 의해 결정되고,물리적으로는 펠릿의 측면 상에서 갭을 제조하는 실제적인 성질에 의해 결정되며, TLE를 접합하기 전에 펠릿 상의 금속 박막을 레이저 용발할 가능성이 있다.

[0059] 도 16은, 니켈 금속 측벽 커버리지의 분율을 파라미터로 이용해, 최대 장치 전력 출력 대(vs) 외부 저항성 부하

인자(230)의 예시를 나타낸다. 각 곡선의 피크는 저항성 부하가 열전대 장치의 내부 저항과 일치하는 곳에 있으며, 여기서 장치는 내부 저항의 일부로서 펠릿 및 전기 상호 연결부를 포함한다. 피크를 통한 직선(232)은, 내부 장치 저항이 측벽의 커버리지가 증가함에 따라 감소하기 때문에, 최대 장치 전력 출력 대(vs.) 외부 저항성 부하 인자 간의 역 선형 관계를 암시한다. 펠릿의 내부 저항과 일치하는 부하가 있는 경우에 최대 전력이 발생하기 때문에, 내부 장치 저항의 감소는 또한 외부 매칭이 감소할 것을 요구한다.

[0060] 도 17은, 금속 두께를 파라미터로 이용해 열전대 쌍의 정규화된 최대 전력 출력 대(vs.) 금속 측벽 커버리지의 분율의 파라미터성 관계(240) 예시를 나타낸다. 구리 금속 측벽 커버리지는, 0.05 내지 0.2 ㎜ 두께 범위의 파라미터로서 금속 측벽 두께를 갖는 열전대 쌍의 각 펠릿의 네 개의 측벽 모두에 있다. 0.20 ㎜ 두께에서, 열 렌즈화 효과가 가장 강하다. 금속 커버리지 및 두께의 증가는, 금속 측벽층을 통한 열 전도도의 증가를 수반하며, 따라서 열 주입의 증가를 수반하며, 이는 결과적으로 열 집속을 증가시킨다. 따라서, 금속 커버리지의 분율 또는 금속 두께의 증가는 장치 전력 출력을 증가시킨다.

[0061] 도 18은, 0.05 ㎜ 및 1 ㎜의 금속 측벽 두께와 펠릿 높이의 0.65 및 0.85 분율에서의 측벽 커버리지에 대해, 네 개의 모든 측벽에 대한 금속 측벽 커버리지를 갖는 세 개의 열전대 쌍 장치(251, 252 및 253)의 예시적인 전류-전압 부하 라인(250)을 나타낸다. 1 ㎜ 두께의 측벽은, 0.05 ㎜ 두께의 측벽에 비해, 증가된 열 전도도로 인해 더 많은 전력을 생성시킬 것으로 예상된다. 0.05 ㎜와 0.05 ㎜에서의 0.85 분율 부하 라인 간의 비교는, 더 높은 전압에서 교차점이 있음을 나타내는데, 그 이유는 0.85 ㎜ 사례의 증가된 금속 커버리지가 측벽을 따라 장치의 부분 단락을 통해 개방 회로 전압을 감소시키기 때문이다. 그러나, 더 높은 전류에서, 열 집속 효과는 더 많은 단락 전류를 초래하면서, (단락 회로 전류의 1/2 및 개방 회로 전압의 1/2에서 발생하는) 최대 전력은 0.65의 경우보다 0.85의 경우에 약간 더 크다. 이들 두 개의 부하 라인은, 금속 커버리지에 대한 최대 전력의 민감도를 나타낸다.

[0062] 도 19는, 0.05 및 1 ㎜의 금속 측벽 두께와 펠릿 높이의 0.65 및 0.85 분율에서의 측벽 커버리지에 대해, 네 개의 모든 측벽에 대한 금속 측벽 커버리지를 갖는, 도 18의 세 개의 열전대 쌍 장치(251, 252 및 253)의 예시적인 전류-전압 관계(260)를 나타낸다. 금속 측벽 커버리지를 갖는 장치 전력 대(vs.) 저항성 부하는 하나의 파라미터이다. 피크는, 저항성 부하가 열전대 장치의 내부 저항과 일치하는 위치이다. 출력 전력은, 0.85 커버리지가 0.5 커버리지보다 크고, 교차점은 0.25 볼트임을 나타낸다.

[0063] 도 20은, 1 ㎜ 두께인 세 개의 측벽의 경우에, 네 개의 온도(50° C, 100° C, 150° C, 200° C)에 대한 예시적인 전류-전압 부하 라인(270)을 나타낸다. 추세선이 예상되며, 컴퓨터 모델링을 추가로 확인한다.

[0064] 도 21은 TETC의 반도체 펠릿 하위 구성 요소(280) 예시를 나타낸다. 예를 들어, 도 21은, TLE 구성 요소와 접합할 준비가 된 얇은 금속화 펠릿(253) 예시를 나타낸다. 네 개의 특징부는, 열전 반도체 펠릿(281), 접착 및/또는 확산 장벽용 일차 금속 층(282)(티타늄, 텅스텐, Ni-P[20], 크롬, 활성 브레이징 합금 등), 솔더 가능하고 산화하기 쉽지 않은 금속 층(283)(금, 팔라듐, 및 Ni-P), 및 금속(282)으로부터 펠릿(281)의 반도체 재료까지 금속 층(283) 내의 갭(284)(예, 불연속부)이다. 금, 은, Ni-P 등과 같이, 솔더 가능한 표면을 제공하는 최종 층에 따라, 임의의 수의 박막 금속 층이 사용될 수 있다. 일반적으로, 금속 갭(284)은 상단 전극으로부터 하단 전극으로의 펠릿 측벽 상의 전기적 연속성을 파괴하기 위한 것이다.

[0065] 도 22는, 층의 세부 사항을 갖는 완료 TETC 구성 요소(290) 예시를 나타낸다. 특징부는, N형 또는 P형 반도체 펠릿(281), 펠릿(281)의 반도체 표면으로 통과하는 금속 표면(282/283)에 갭(284)을 생성하기 위해 다층 증착이 제거된 재료, 불연속 금속 갭(284)이 위치하는 곳을 제외하고 펠릿(281)의 외부 표면을 하위 구성 요소 TLE(292)의 내부 표면으로 열적 및 전기적으로 접합하는 솔더(Sn-Ag-Cu, In-Ag[21], In-Sn)와 같은 접합 재료(291)를 포함한다. 특징부(282 및 283)는 도 21에서 논의된 박막이지만, 사용될 수 있는 요건을 충족하는 임의의 수의 박막 층을 사용할 수 있다.

[0066] 도 23은, 열전 모듈(300)에 장착된 두 개의 TETC 구성 요소의 예시적인 상세한 단면을 응용의 예시로서 나타낸다. 이러한 패키징 옵션에서, 두 개의 별도의 금속 상호 연결부(서브-마운트)가 솔더 층(291)과 접합되며, 이는 또한 펠릿(281)을 기판(304)에 접합시키는 역할을 한다. 상부 금속 기판은, 금속화 반도체 펠릿 층을 위한 열 렌즈화를 제공하기 위한 정사각형 관통 구멍을 갖는다.

[0067] 도 24는, 열전 모듈(300)에 장착된 두 개의 TETC 구성 요소의 예시적인 상세한 단면을 응용의 예시로서 나타낸다. 이러한 패키징 옵션은 스탬핑된 금속 기판을 사용하여 펠릿(281)에 대한 열 렌즈화를 제공한다.

[0068] 도 25a 및 도 25b는 변수의 분리를 사용한 푸리에 방법에 의해 계산된, 등온선의 두 시각화의 비교 예시를 나타

내고 본원의 계산 방법에 의해 결정된 등온선과 동일하다.

[0069] **열적으로 개선된 열전기 구성 요소(TETC)의 제조 양태**

[0070] 본 명세서에는, 열전 모듈의 어셈블리에 사용되는 반도체 펠릿 구성 요소의 전극 기하 구조를 변형시킴으로써, 상당한 배수만큼 열전기 발생기 장치 출력 전력을 증가시키는 방법이 제공된다. 금속 측벽은, 별도의 제조 단계에 의해 하위 구성 요소로서 형성된 다음에 솔더 접합을 통해 사전 금속화된 반도체 펠릿과 결합되는 것으로 제안되었다. 이들 두 개의 결합된 하위 부품은, 고속 패키징 표면 장착 기술을 위해 새로운 전자 구성 요소를 함께 형성한다. 펠티에 효과 및 제벡 효과가 대향(버킹) 전류이기 때문에, 이 방법은 열전 모듈의 냉장 모드에는 적용되지 않는다. 펠티에 작동 모드에 대한 열 렌즈화 전극의 효과는, 냉장 모드에서 성능 계수의 감소를 약간 초래한다.

[0071] 측벽 상에 금속을 사용하는 경우에, 측벽은 애퍼처 또는 갭(284)을 갖고, 이는 펠릿(281)의 상단 전극과 하단 전극 사이의 전기적 연속성을 차단하여 전기적 단락을 방지한다. 이러한 애퍼처는 펠릿(281)의 박막 금속화 이후에 측벽을 따라 레이저 용발하는 것에 의해 제조될 수 있다. 애퍼처 폭은 50 μm 이하, 또는 실제 한계만큼 좁을 수 있다. 측벽 금속 상에 작은 애퍼처를 사용하는 경우에, 애퍼처의 위치에 따라 두 개의 집속 효과가 있을 수 있다. 측벽의 중심에서 펠릿 주위에 그리고 상단 표면에 평행하게 위치하는 좁은 애퍼처는, 두 개의 열 집속 효과를 생성하는데, 하나는 상단 측 근처이고 다른 하나는 펠릿의 하단 측 근처이다. 펠릿의 상단 또는 하단 근처에 위치한 애퍼처의 중심은, 애퍼처에 대한 다른 위치보다 높은 전력 출력을 초래한다.

[0072] 측벽의 전기적 연속성의 파괴는 또한, 펠릿의 상단 또는 하단 중 어느 하나의 네 개의 에지를 베벨형으로 함으로써 달성될 수 있다.

[0073] 열적으로 개선된 펠릿(TEP)의 제작은, 일반적으로 (1) 렌즈화 전극(TLE) 구성 요소, (2) 모든 측벽 상에서 전기적 연속성을 갖는 파단부(즉, 갭(284))를 갖는 금속화 펠릿(281, 282, 283), 및/또는 (3) TLE와 펠릿을 접합시키기 위한 솔더를 포함한다. 제작은, 두 단계 공정에 의해 실질적인 의미로 달성될 수 있다. 먼저, 각각의 하위 구성 요소 상에 솔더링 가능한 표면을 사용하여 솔더에 의해 결합된 접합부를 형성할 수 있다. 전기 도금 또는 무전해 도금과 같은 박막 방법을 사용해서 다양한 금속으로 펠릿을 코팅하여, 다양한 방법으로 접착 층, 확산 장벽, 및 솔더링 가능한 층을 형성할 수 있다. 최종 금속 층은 일반적으로 TLE에 접합하기 위해 솔더링 가능한 금속을 가지며, 이는 바람직하게는 구리, 니켈, 은, 또는 솔더링 가능한 마감재를 갖는 임의의 금속으로 만들어진다. 적절한 양의 솔더가 TLE 내로 분배되거나, 적절한 두께의 플럭스 없는 프리폼이 TLE의 하단 내로 삽입된 다음에, 펠릿을 TLE 내에 배치시킨다. 둘은, 펠릿(281)의 하단 및 측벽에서 솔더의 리플로우 이후에 함께 접합된다. 패키지 구성 요소의 나머지를 결합하기 위해 사용되는 솔더보다 더 높은 온도에서 용융되는, 솔더를 사용하는 것이 바람직하다. 이러한 방식으로, 전자 구성 요소는 어셈블리를 위해 제작되며, 고속 픽 앤 플레이스 방법을 사용할 수 있다.

[0074] 전력 생성 모드에서 단일 열전대 쌍의 경우, 펠릿의 측벽 상에 열 및 전기적 주입에 의해 장치에 대한 전력 출력의 증가가 달성되는 것으로 나타나 있다. 이러한 사례는, (1) 측벽이 동일한 두께를 갖는 금속을 가질 때까지 동일한 두께의 금속화 측벽을 점진적으로 추가하는 효과(측벽의 수에 선형 의존성), (2) 측벽 높이가 펠릿 두께의 0 높이에서 약 0.95까지 변화함(금속 측벽 높이에 따라 증가함에 따라 비선형 효과임), 및/또는 (3) 측벽 금속에서 0.050 ㎜ 갭의 위치를 변화시키는 경우에, 조사될 수 있다. 각각의 변동은 열 집속을 통해 장치 전력 출력을 증가시키는 데 고유한 효과를 갖는다. 실제로, (예를 들어, 장치 전력 출력을 감소시키는 측벽을 따라 부분적인 전기적 단락이 예상되는 경우에) 열전력 생성 장치용 제작 방법에서의 통상적인 관행에 반하여, 반도체 펠릿의 측벽을 부분적으로 금속화하는 이점이 있는 것으로 나타나 있다. 상단 및 하단 금속 전극 사이에 모든 측벽의 금속화에 좁은 갭 또는 슬릿을 남김으로써 전기적 단락을 피한다. 이는 열 집속, 또는 렌즈화를 통해 열전력 생성을 상당히 증가시킬 수 있다. 또한, 측정된 물리적 특성을 갖는 네 개의 측벽(예, 비스무스-셀레늄-텔루라이드 및 안티몬-비스무스-텔루라이드 열전 펠릿) 모두에 대해 50 마이크론의 금속화 갭 폭 두께 및 0.05 내지 1 ㎜의 균일한 금속화 두께에 대한 계산 분석에 기초하여 결과를 제공할 수 있다. 전기적 연속성을 파괴하는 갭(284)은 펠릿(281) 주위에 대칭으로 위치한다.

[0075] 상당한 배수만큼 열전기 발생기 장치 출력 전력을 증가시키는 방법 하나는, 열전 모듈의 구성 요소 어셈블리에 사용되는 반도체 펠릿(281) 옆에 인접한 전극 구조를 변형하는 단계를 포함한다. 열전 모듈의 표면 장착 구성 요소 어셈블리에 사용되는 새로운 구성 요소가 제안된다. 전력 출력의 증가는 펠릿(281)의 측벽을 통해 반도체 펠릿의 벌크 안으로 열 및 전기적 주입에 의해 달성된다. 실제로, 통상적인 제작 방법과 대조적으로, 반도체 펠릿(281)의 측벽을 부분적으로 금속화하는 이점이 있다. 또한, 상단 및 하단 금속 전극 간의 측벽의 금속화에 작

은 갭(284) 또는 슬릿을 남기면, 열 렌즈화 전극을 통한 열전력 생성이 상당히 증가한다. 결과는, 대칭적으로 위치하는 텔루라이드 계열 열전 펠릿의 네 개의 측벽 모두에 대해 50 마이크론의 금속화 갭 폭에 대한 계산 분석에 기초하여 제공된다.

[0076] 도 21은 TETC에 대한 펠릿(281) 하위 구성 요소의 단면도 예시를 나타낸다. 전형적으로, 펠릿은 전기 도금된 방법 또는 무전해 도금 방법일 수 있는데, 이는 이들 방법이 현대 도금 회사에서 많은 양으로 쉽게 수행될 수 있기 때문이다. 접착성, 확산 장벽, 및 다른 구성 요소에 결합하기 위한 솔더링 가능한 층을 만족시키기 위해, 여러 층(예, 층(282 및 283))이 순차적으로 도금될 수 있다. 층의 수는 이전 섹션에서 설명된 바와 같이 필요에 따라 일반적으로 3 내지 4개의 층일 수 있다. 이들 층을 증착하기 위한 방법은 물리적 기상 증착, 폭발성 라미네이션, 전기 도금, 무전해 도금, 고압축 라미네이션 또는 프레싱이다. 일단 금속 층이 N형 및 P형 펠릿 둘 다상에 증착되었으면, 금속 층 내의 갭(284)이 반도체 펠릿의 측벽(281) 네 개 모두에 생성되어 펠릿의 측벽 아래로 전기적 연속성을 파괴한다. 이러한 작업은 연삭기, 특수 톱, 레이저, 연마 와이어, 또는 EDM 기술을 포함할 수 있다. 전술한 바와 같이, 펠릿 측벽을 따라 적절한 높이에서 측벽 금속을 제거하는 것이 중요하며, 갭(284)은 모든 측벽을 따라 연속적이고 그리고 바람직하게는 네 개의 모든 측벽 상에서 동일한 높이이다.

[0077] 도 22는, 전술한 바와 같이, 층의 세부 사항을 갖는 완료 TETC 구성 요소 예시를 나타내고 도 21에 방금 설명된 바와 같은 반도체 펠릿의 동일한 양태를 사용한다. (예를 들어, 정사각형 금속 컵과 같은 형상의) 금속 TLE(292)의 제작 방법은, 다양한 기술에 의해 구현될 수 있다. 스탬핑, 성형, 전기 성형, 스텐실, 몰딩 및 주조와 같은 기술을 사용할 수 있다. TLE를 금속 기판에 부착하는 솔더(전기 상호 연결부)의 온도와 상이한 별개 온도에서 리플로우하는, 이전 섹션에서 언급한 바와 같이, 종래 또는 특별한 솔더에 의해, TLE는 N 펠릿 및 P 펠릿에 부착된다. 다단계 어셈블리를 허용하기 위해, 리플로우 온도의 차이가 일반적으로 요구된다. 솔더 후보는 일시적인 액상 합금을 포함한다. 이들 합금은 저온에서 용융되는 순수 금속(In, Sn), 및 고온에서 용융되는 금속(Ag, Cu)을 함유한다. 일단 용융이 시작되면, 공정에서 중간체가 형성되고 솔더의 동결이 시작된다. 일단 중간체 화합물이 형성되면, 다음 용융은 상대적으로 높다(In-Ag의 경우 650°C). 따라서, Sn-Ag-Cu(SAC)와 같이 보다 통상적인 합금이, 나머지 어셈블리에 사용되어 구성 요소를 결합할 수 있다. 이들 유형의 인시츄 합금의 경우에, 일 구현예는 재료 비용을 낮게 유지하기 위한 Ag-Sn의 사용을 포함한다. 또한, 종래의 솔더, 바람직하게는 무연 솔더 합금이 사용될 수 있다.

[0078] 도 22에서, N 또는 P형 반도체 펠릿 하위 구성 요소는, 반도체 표면으로 통하는 금속 표면에서 불연속부를 생성하도록 다층 증착을 통해 제거된 재료(283/284)를 갖는다. 위에서 논의된 솔더 층(291)(Sn-Ag-Cu, In-Ag[21], In-Sn, Ag-Sn)은 금속화된 펠릿 및 네 개의 모든 측벽 상의 펠릿 표면(예, 불연속적인 금속 갭의 높이 이하)을 둘러싸는 TLE(292)을 접합하기 위해 도포되고, 이는 펠릿의 외측 표면과 TLE 하위 구성 요소의 내측 표면에 열적 전기적으로 접합되는 접합 재료이다. 금속 층(282/283)은, 불연속 금속 갭(284)이 배치되는 경우를 제외하고, TLE(292)에서 다시 나타나 있다. 본 구현예에서, 금속 층(282/283)은 도 21에서 논의된 박막이지만, 사용될 수 있는 요건을 충족하는 임의의 수의 박막 층을 사용할 수 있다.

[0079] 도 23은, 두 개의 어셈블리(즉, TETC-2L)를 이용하는 TETC(300)의 한 가지 유형의 응용 단면을 나타내고, 여기서 두 기판은 하나를, 매칭된 기판 주변부를 갖는 다른 하나의 상단 위에 끼워맞춤하기 위해 측방향 치수가 일치된다. 즉, 기판은 일반적으로 동일한 부분이고, 수직으로 적층되는 경우에 두 개의 기판은 TETC 구성 요소 배치를 위한 단일 유닛으로 의도된다. 하단 기판(304)은 고체인 반면, 상단 기판(306)은 기판의 두께를 관통해 두 개의 정사각형 애퍼처(스루홀)를 갖는다. 상단 기판 내의 정사각형 구멍은 레이저 절단, 스탬핑, 주조, 몰딩, 기계 가공 및 수동 절단과 같은 공정을 통해 제조될 수 있다. 이들 정사각형 애퍼처는, 솔더(291)에 의해 기판에 결합된 이후에, N 및 P 펠릿(281)용 열 렌즈화를 위해, 열을 제공한다. 도 21 및 도 22에 설명된 바와 같은 이전의 특징부는, 두 개의 반도체 펠릿(281)에 대한 열 렌즈화를 제공하는, 이중 TLE 구성 요소를 제공하도록 변형되었다. 두 피스의 TLE의 하부 피스(304)는, TLE 구성 요소의 상부를 지지한다. 따라서, 구성 요소(306)를 이용해, 변형된 기판은 두 개의 기판 층, 또는 TETC-2L을 갖는 이중 열 렌즈화 전극 구성 요소를 갖는다.

[0080] 도 24는, 펠릿(281)용 열 렌즈화를 적용하는 또 다른 방법을 나타낸다. TECT-2L 의 경우에서와 같이, TLE 하위 구성 요소는 두 개의 펠릿(281)을 포함하도록 변형된다. 이러한 패키징 옵션의 경우, TLE는 레이저 절단, 스탬핑, 주조, 몰딩, 기계 가공 및 수동 절단과 같은 공정을 통해 TLEC-2L 과 동일한 방식으로 변형된다. 도 23에서와 같이, 도 21 및 도 22에 설명된 바와 같은 이전의 특징부가 도 24에 사용된다. 도 24에서, 특징부(306 및 304)의 일부는, 하나의 금속 기판을 사용하여 두 개의 반도체 펠릿에 대한 열 렌즈화를 제공하는 이중 TLE 구성 요소를 제공하도록, 변형되었다. 따라서, 이러한 구성 요소에서, 이렇게 변형된 기판은 한 개의 기판 층, 또는

TETC-1L을 갖는 이중 열 렌즈화 전극 구성 요소이다.

[0081] 전술한 예 중 어느 하나 또는 전부에서, TETC의 금속 하위 구성 요소는 비교적 높은 열 및 전기 전도성을 갖는다(예, 니켈로 도금된 구리).

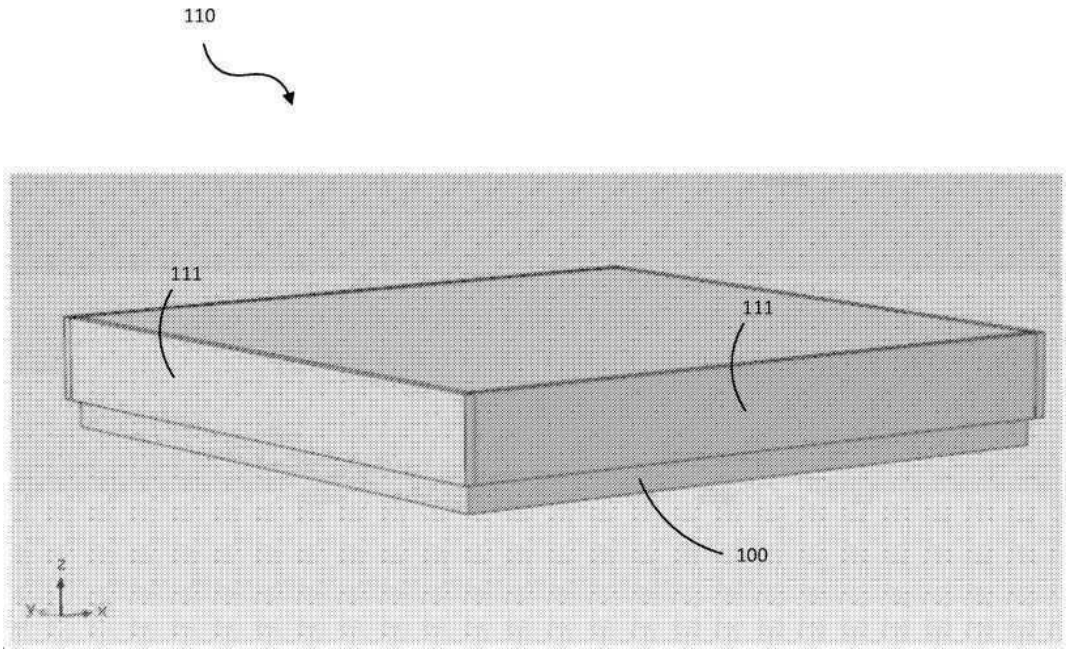
[0082] 도 23은, 제조에 사용될 수 있는 일부 예시적인 특징부를 나타낸다. 예를 들어, 일 구현예에서, 펠릿(281)은 특징부(282), 확산 장벽, 및 층(283)(예, 산화를 방지하기 위한 펠릿(281) 베이스 재료의 상단에 있는 귀금속)을 포함하는 다수의 층으로 금속화된 열전 반도체 구성 성분이다. 펠릿 상에 이러한 다층 증착을 제조하는 데 사용되는 제조 방법은. 물리적 기상 증착(PVD), 폭발성 라미네이션, 스퍼터링, 전기 도금, 무전해 도금, 및 고온 라미네이션을 포함할 수 있다.

[0083] 갭(284)은, 단락을 피하기 위해 펠릿의 주변부 에지에 열적 및 전기적 파단을 생성하기 위해 금속 제거가 일어난 슬릿을 포함한다. 이러한 파단은 전력 출력을 개선하기 위한 열 렌즈화 효과를 제공한다. 갭(284)에서 특징부를 생성하기 위해 사용되는 일부 제조 방법은, 와이어 전기 방전 기계 가공(EDM), 연마 와이어 절단, 금속화 공정 마스킹, 연마 톱 절단, 및 레이저 에칭을 포함한다. 그 다음, 금속화된 펠릿(281)은 고형 구성 요소(304) 및 구성 요소에 의해 구현된 쌍둥이 공동(306)으로 만들어진 두 피스 열 렌즈화 장치 내에 배치될 수 있다. 구성 요소(304 및 306)는 스탬핑, 3D 프린팅, 레이저 절단, 워터제트 절단, 와이어 EDM, CNC 가공, 또는 캐스팅에 의해 제조될 수 있다. 구성 요소(304 및 306)는 또한, 3D 프린팅, 스탬핑 및 CNC 기계 가공에 의해 하나의 조각으로 제작될 수 있다. 구성 요소(304 및 306)는 산화를 방지하기 위해 구리 및 니켈로 전기 도금된 것을 포함할 수 있다. 구성 요소(306) 내의 공동은, 일반적으로 펠릿(281)의 형상과 일치한다(예, 펠릿(281)보다 약간 더 커서 접합 재료(291)를 위한 공간을 제공함). 구성 요소(304)는 열 솔더링, 초음파 솔더링, 폭발성 라미네이션, 고온 가압, 및 열적 및 전기적 순응 접착제에 의해 고형 구성 요소(306)에 부착되는 공동을 포함할 수 있다. 따라서, 구성 요소(304 및 306)는 두 개의 공동을 갖는 단편식 구성 요소가 되어서, 갭(284)을 갖는 완성된 금속화 펠릿(281)은, 솔더 접합 재료의 접착 방법 전용의 경화 공정을 통해 구성 요소(304 및 306)에 배치되고 부착될 수 있다.

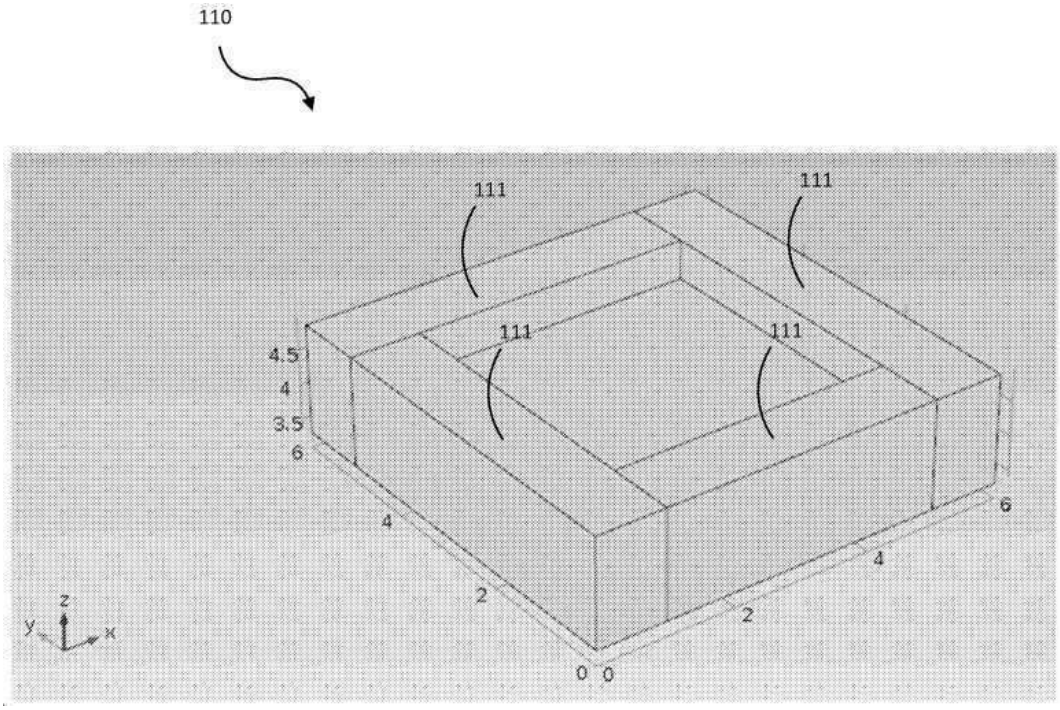
[0084] 구성 요소(306) 내의 애퍼처에 의해 형성된 내부 정사각형 공동은, 펠릿(281)(및 층(282 및 283))이 부착될 수 있도록 (예를 들어, 디스펜싱, 스텐실 인쇄, 및 마스크 분무에 의해) 솔더로 코팅될 수 있다. 임의의 또는 모든 구성 요소는 로봇 시스템에 의한 고속 배치를 이용하기 위해 테이프 및 릴, 진동 보울, 튜브, 또는 JEDEC(Joint Electron Device Engineering Council) 트레이에 배치될 수 있다. 적절한 열 접착제는, 고속 로봇 픽 앤 플레이스 동안에 구성 요소(304 및 306)를 유지하기 위한 스텐실을 사용하여 인쇄될 수 있다. 이 공정은 여러 번 반복되어 패키지 보드를 채우고 대형 산업용 모듈 또는 카트리지를 만들 수 있다. 그 다음, P형 및 N형 펠릿(281)이 이들 공동 내에 배치될 수 있으며, 여기서 구성 요소(306)의 측벽 높이는 고속 로봇 시스템을 사용하여 갭(284) 슬릿의 높이와 일치한다. 열 렌즈화 어셈블리(300)는 모듈 패키지 기판(예, 구리로 클래딩된 알루미나, 아노다이징된 알루미늄, 또는 다른 적절한 평평한 기판) 상에서 여러 번 반복될 수 있어서, 카트리지(또는 모듈)의 하단 절반부의 요소가 펠릿(281)을 둘러싸도록 한다. 장착된 금속 상호 연결부(예, 층(304))를 갖는 상단 기판은, 하단 기판 상의 구성 요소 사이의 직렬 회로를 완성하기 위해, 적절한 위치 및 수로 위치하고 접합될 수 있다. 솔더는 하단 기판 상의 펠릿(281)의 상단에 인쇄되어, 패키지 기판에 함께 접합할 수 있다. 그 다음, 이 클램쉘 유사 어셈블리를, 조립된 모듈에 약간의 압력을 가하는 알루미늄 리테이너에 장착할 수 있다. 그 다음, 어셈블리는 배치식 오븐, 분체이송식 리플로우 오븐, 자외선(UV) 경화, 및/또는 초음파 용접 시스템에 의해 열 처리되어, 재료를 경화시키고 솔더를 리플로우시키는 공정을 완료할 수 있다.

도면

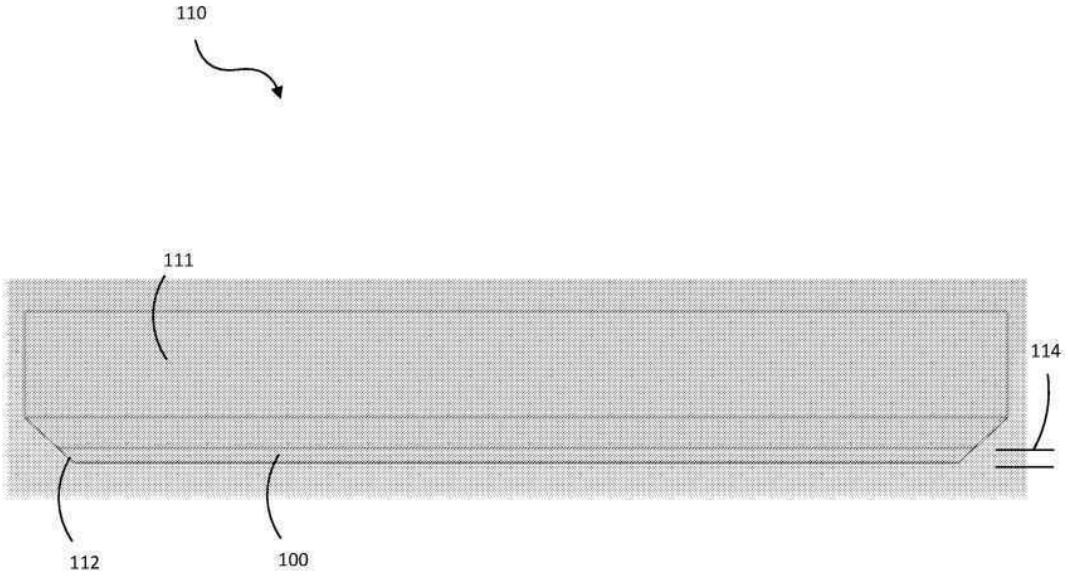
도면1



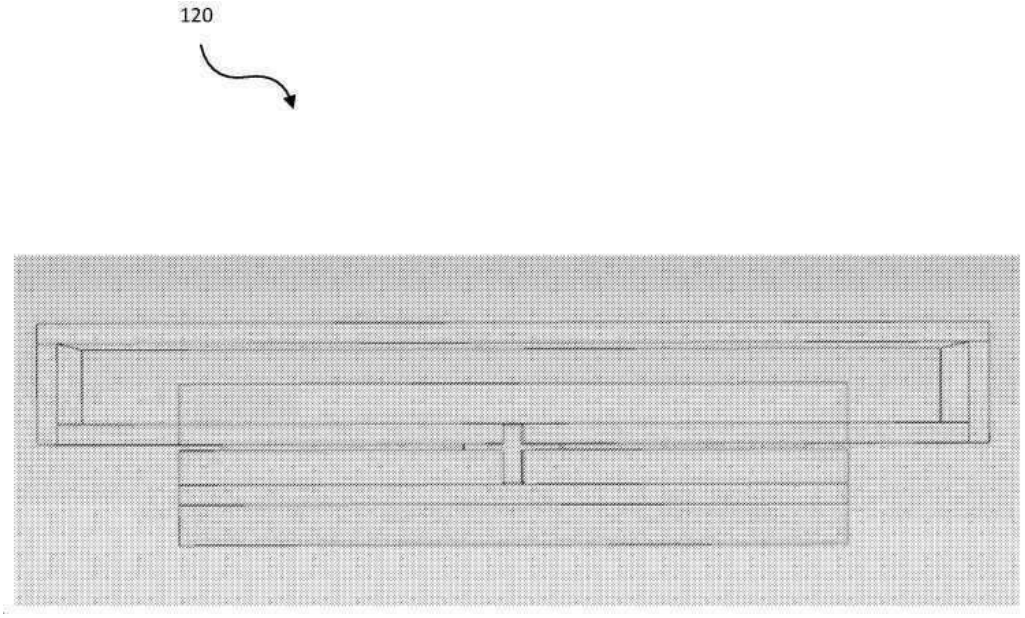
도면2



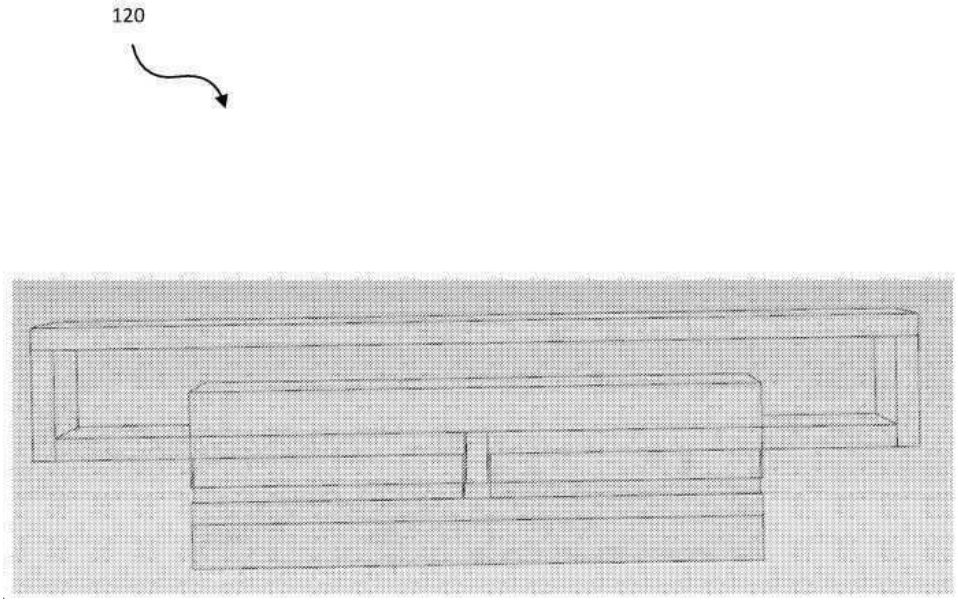
도면3



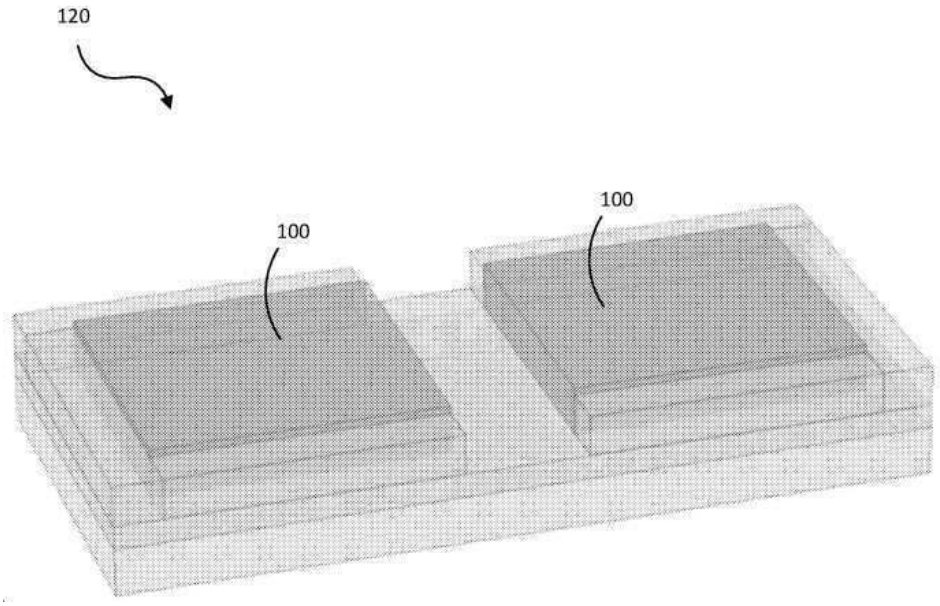
도면4



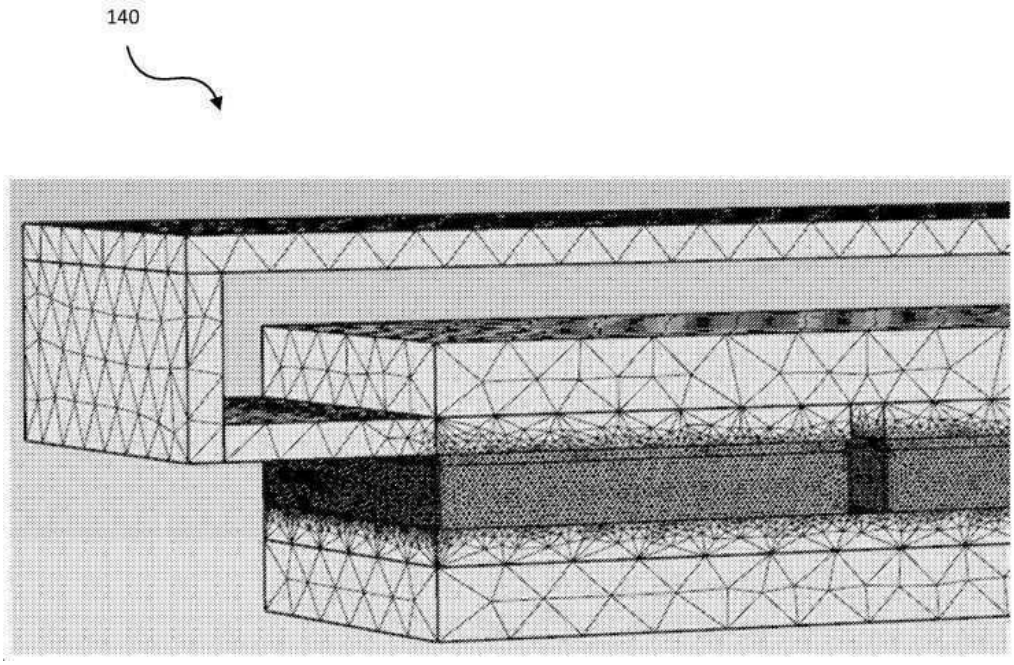
도면5



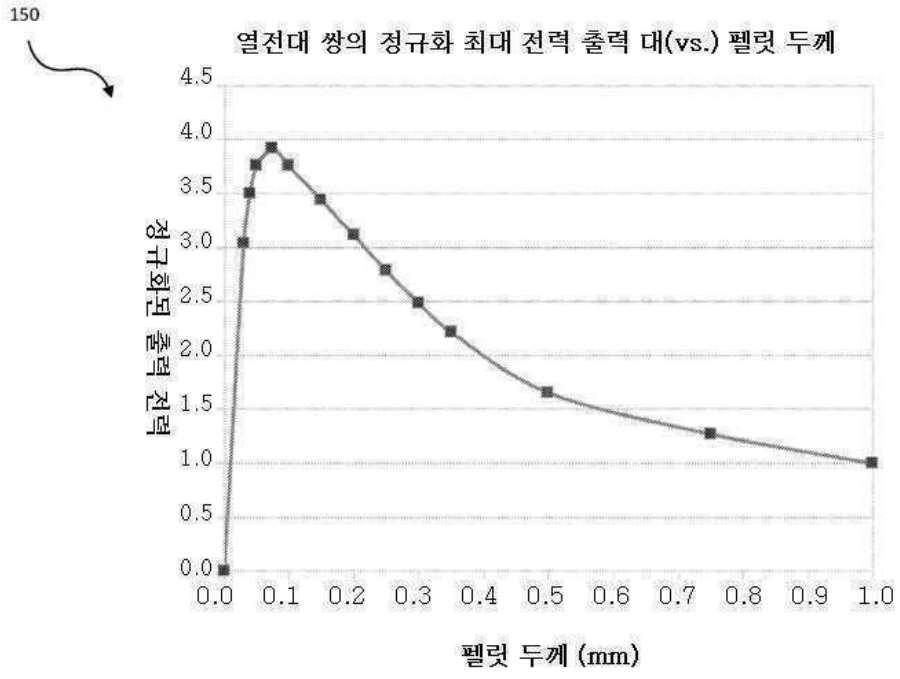
도면6



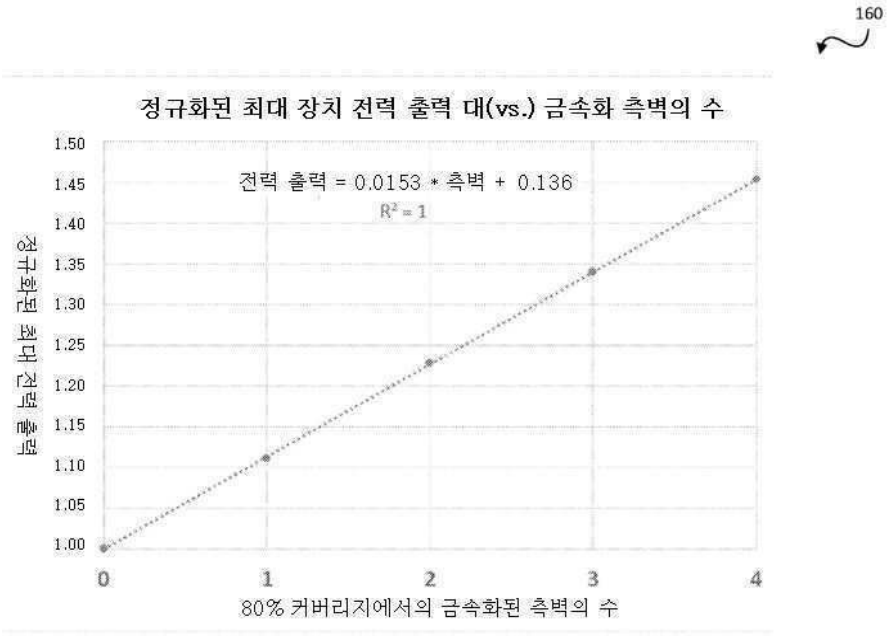
도면7


140

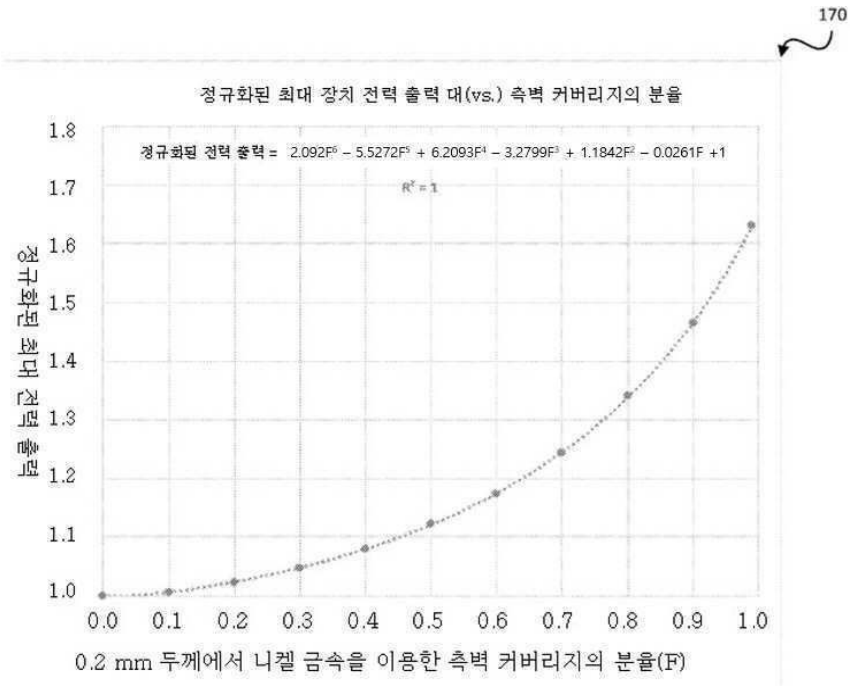
도면8


150
열전대 쌍의 정규화 최대 전력 출력 대(vs.) 펠릿 두께
정규화된 출력 전력
4.5
4.0
3.5
3.0
2.5
2.0
1.5
1.0
0.5
0.0
0.0
0.1
0.2
0.3
0.4
0.5
0.6
0.7
0.8
0.9
1.0
펠릿 두께 (mm)

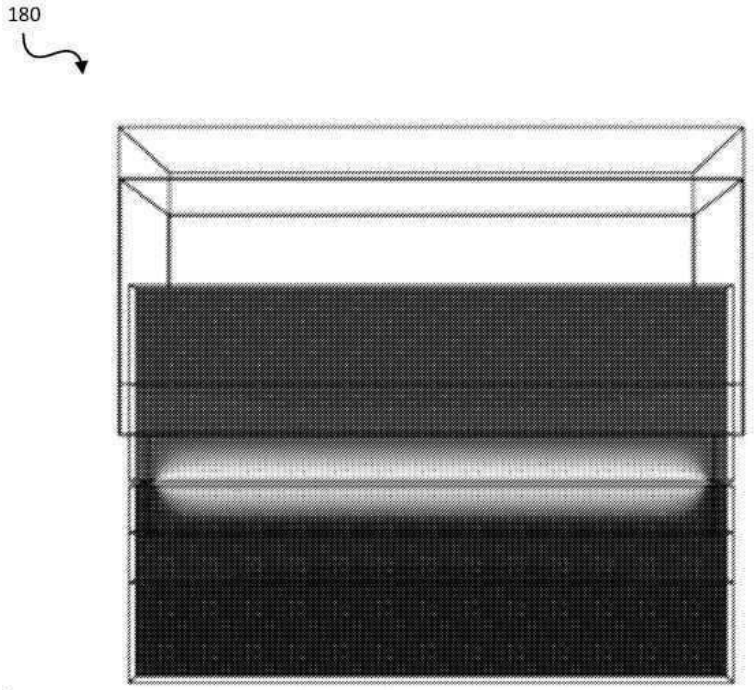
도면9


160
정규화된 최대 장치 전력 출력 대(vs.) 금속화 측벽의 수
전력 출력 = 0.0153 * 측벽 + 0.136
R² = 1
정규화된 최대 전력 출력
1.50
1.45
1.40
1.35
1.30
1.25
1.20
1.15
1.10
1.05
1.00
0
1
2
3
4
80% 커버리지에서의 금속화된 측벽의 수

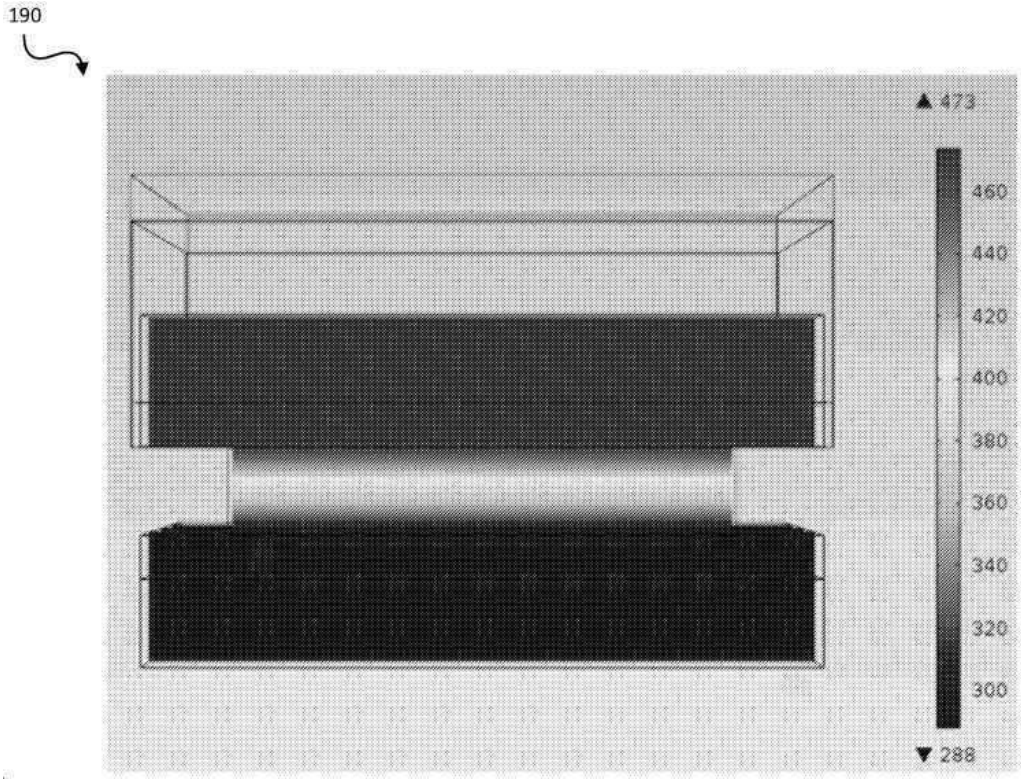
도면10


170
정규화된 최대 장치 전력 출력 대(vs.) 측벽 커버리지의 분율
정규화된 전력 출력 = 2.092F⁶ – 5.5272F⁵ + 6.2093F⁴ – 3.2799F³ + 1.1842F² – 0.0261F +1
R² = 1
정규화된 최대 전력 출력
1.8
1.7
1.6
1.5
1.4
1.3
1.2
1.1
1.0
0.0
0.1
0.2
0.3
0.4
0.5
0.6
0.7
0.8
0.9
1.0
0.2 mm 두께에서 니켈 금속을 이용한 측벽 커버리지의 분율(F)

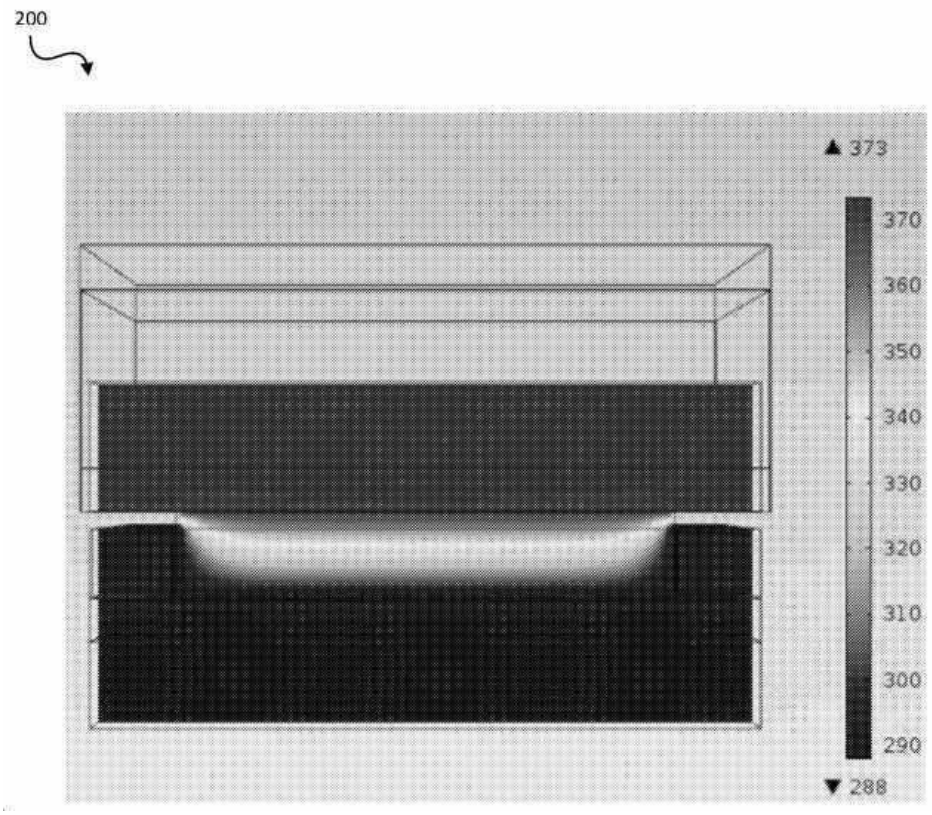
도면11



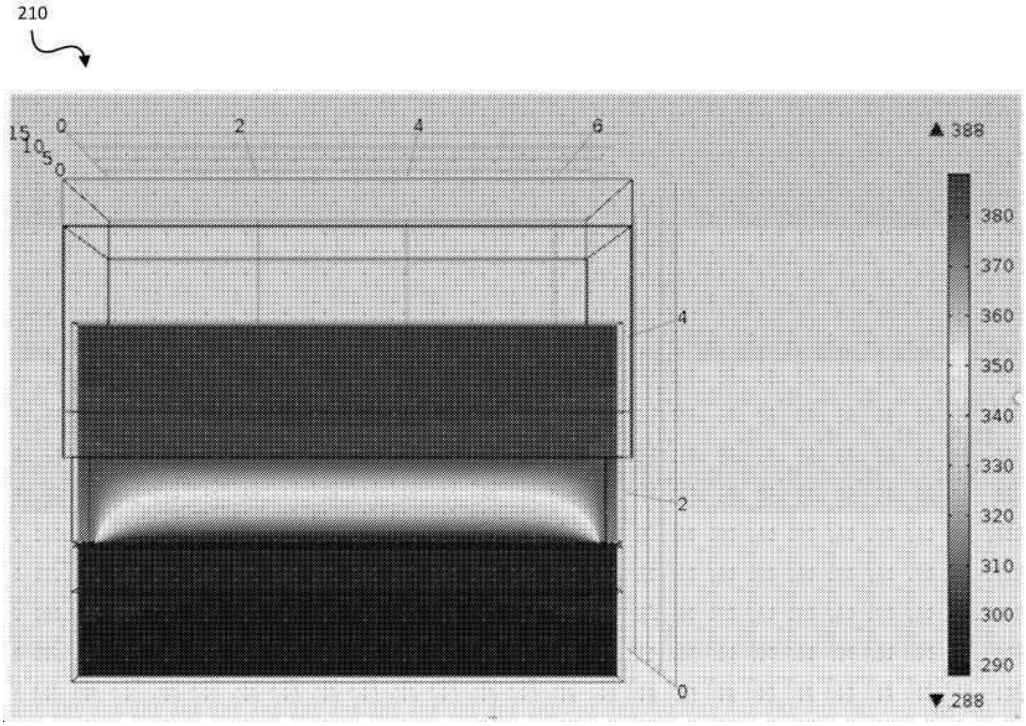
도면12



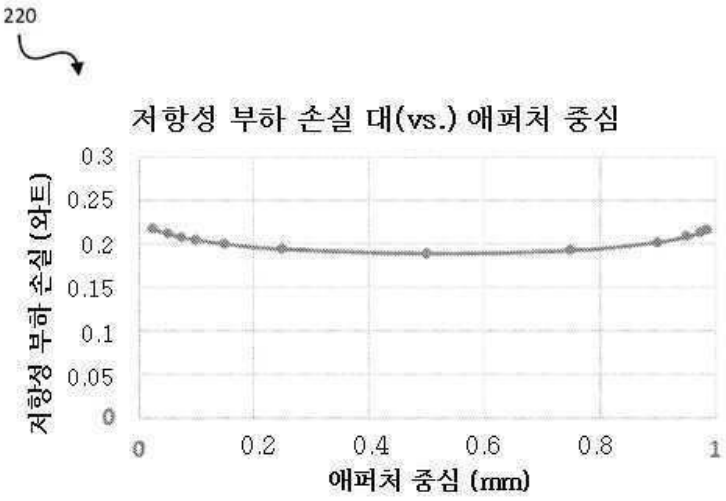
도면13


200
▲ 373
370
360
350
340
330
320
310
300
290
▼ 288

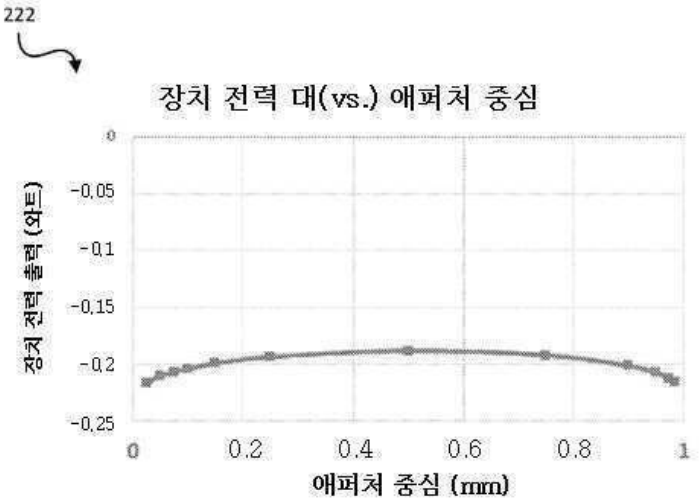
도면14


210
15
10
5
0
0
2
4
6
4
2
0
▲ 388
380
370
360
350
340
330
320
310
300
290
▼ 288

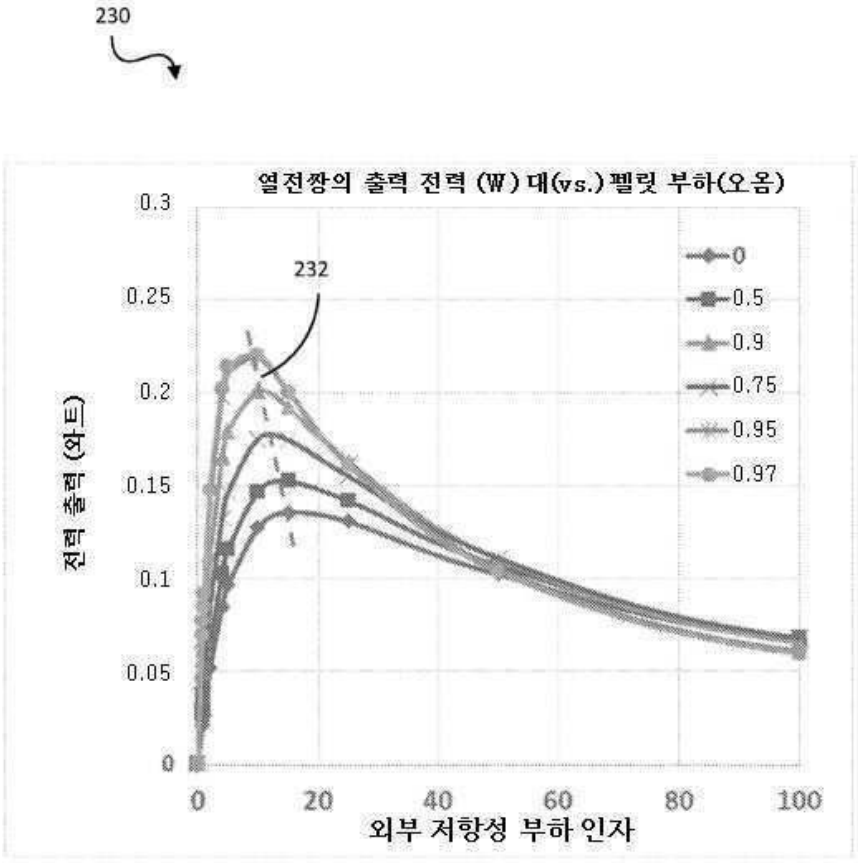
도면15a


220
저항성 부하 손실 대(vs.) 애퍼처 중심
저항성 부하 손실 (와트)
0.3
0.25
0.2
0.15
0.1
0.05
0
0
0.2
0.4
0.6
0.8
1
애퍼처 중심 (mm)

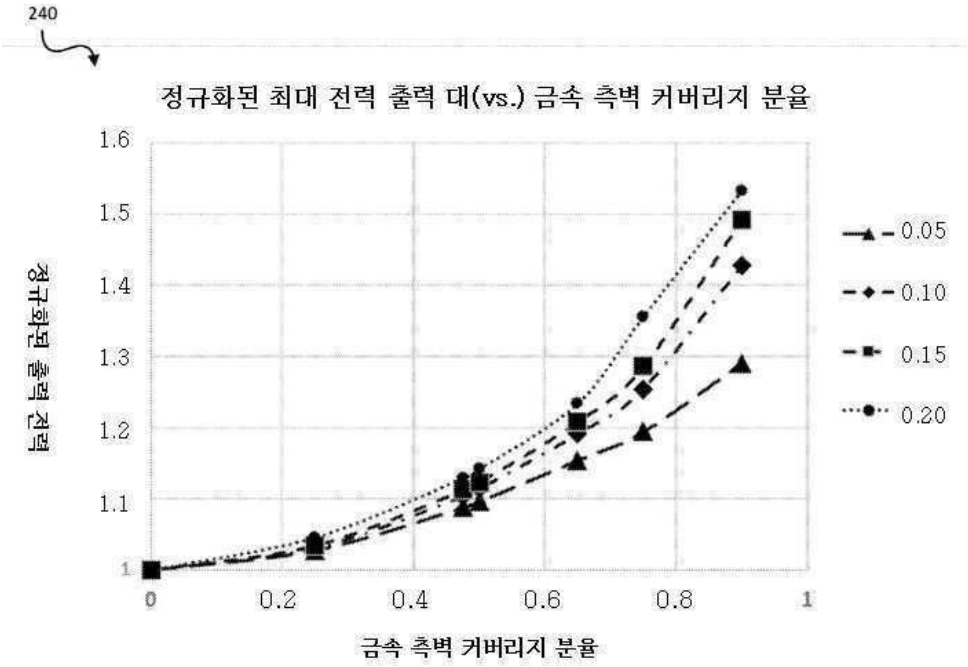
도면15b


222
장치 전력 대(vs.) 애퍼처 중심
장치 전력 출력 (와트)
0
-0.05
-0.1
-0.15
-0.2
-0.25
0
0.2
0.4
0.6
0.8
1
애퍼처 중심 (mm)

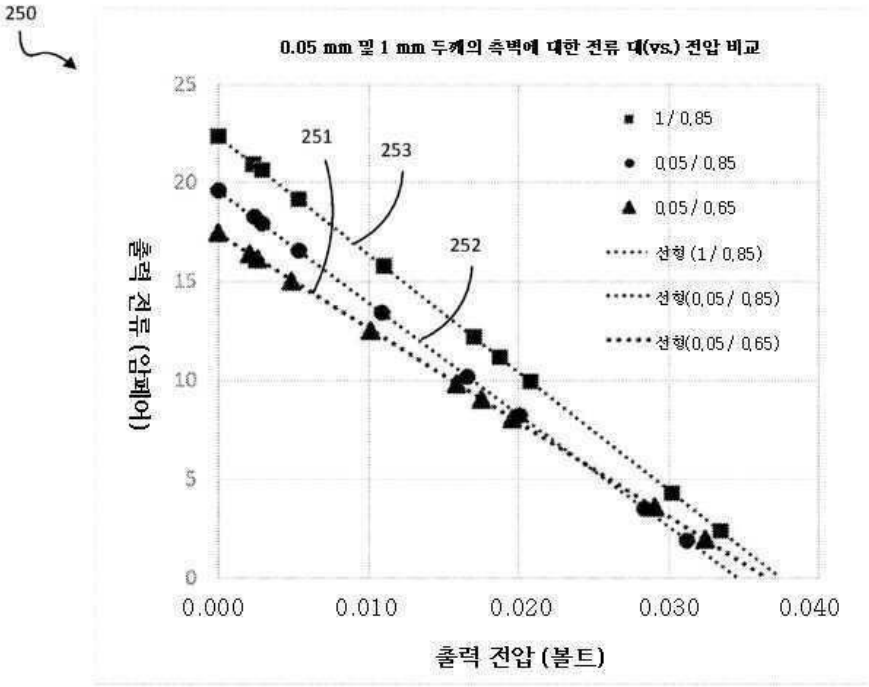
도면16


230
열전쌍의 출력 전력 (W) 대(vs.) 펠릿 부하(오옴)
232
0
0.5
0.9
0.75
0.95
0.97
전력 출력 (와트)
0.3
0.25
0.2
0.15
0.1
0.05
0
0
20
40
60
80
100
외부 저항성 부하 인자

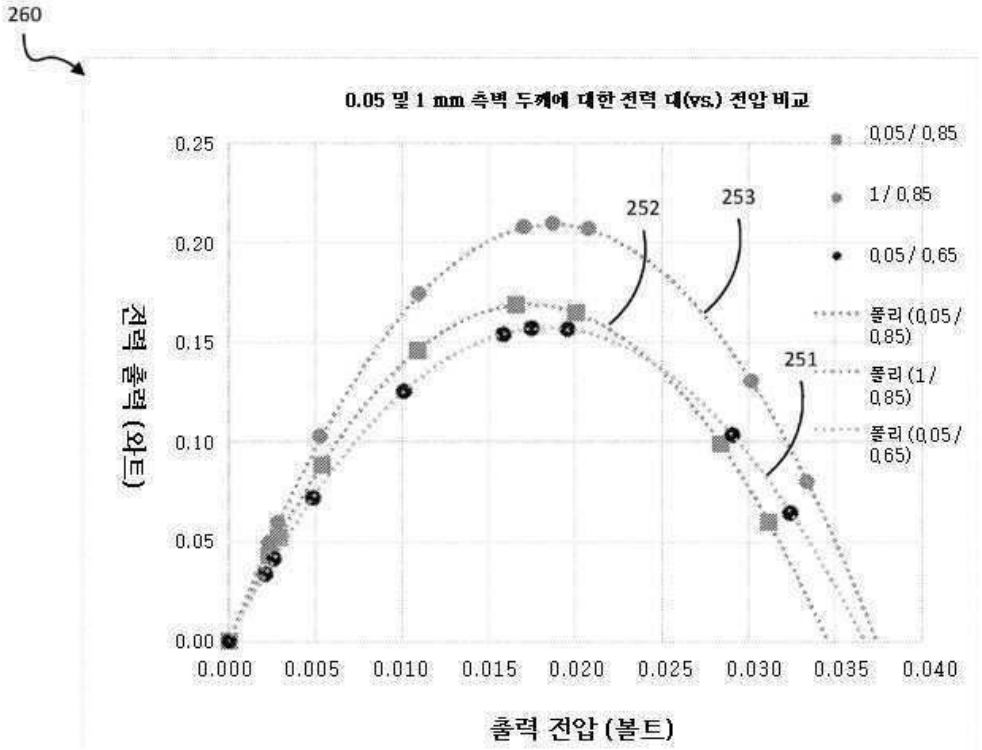
도면17


240
정규화된 최대 전력 출력 대(vs.) 금속 측벽 커버리지 분율
정규화된 출력 전력
1.6
1.5
1.4
1.3
1.2
1.1
1
0
0.2
0.4
0.6
0.8
1
금속 측벽 커버리지 분율
0.05
0.10
0.15
0.20

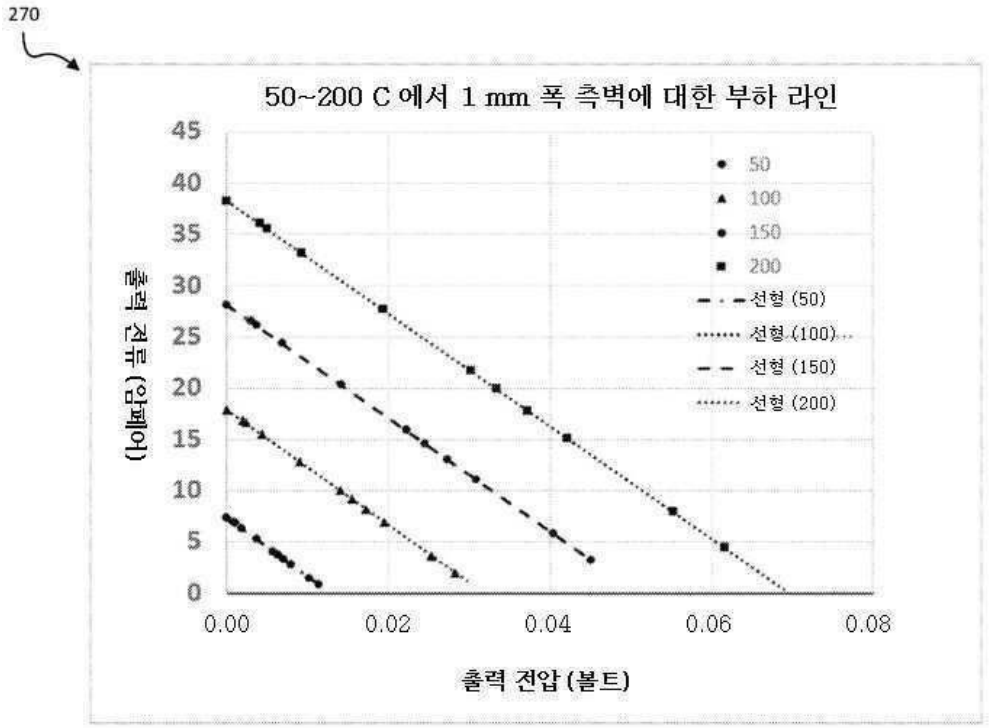
도면18


250
0.05 mm 및 1 mm 두께의 측벽에 대한 전류 대(vs.) 전압 비교
출력 전류 (암페어)
출력 전압 (볼트)
251
252
253
1 / 0.85
0.05 / 0.85
0.05 / 0.65
선형 (1 / 0.85)
선형(0.05 / 0.85)
선형(0.05 / 0.65)
0
5
10
15
20
25
0.000
0.010
0.020
0.030
0.040

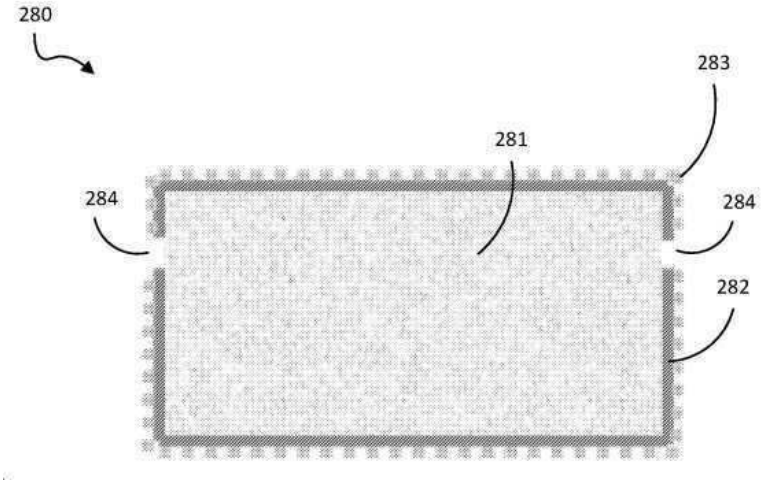
도면19


260
0.05 및 1 mm 측벽 두께에 대한 전력 대(vs.) 전압 비교
전력 출력 (와트)
출력 전압 (볼트)
251
252
253
0.05 / 0.85
1 / 0.85
0.05 / 0.65
폴리 (0.05 / 0.85)
폴리 (1 / 0.85)
폴리 (0.05 / 0.65)
0.00
0.05
0.10
0.15
0.20
0.25
0.000
0.005
0.010
0.015
0.020
0.025
0.030
0.035
0.040

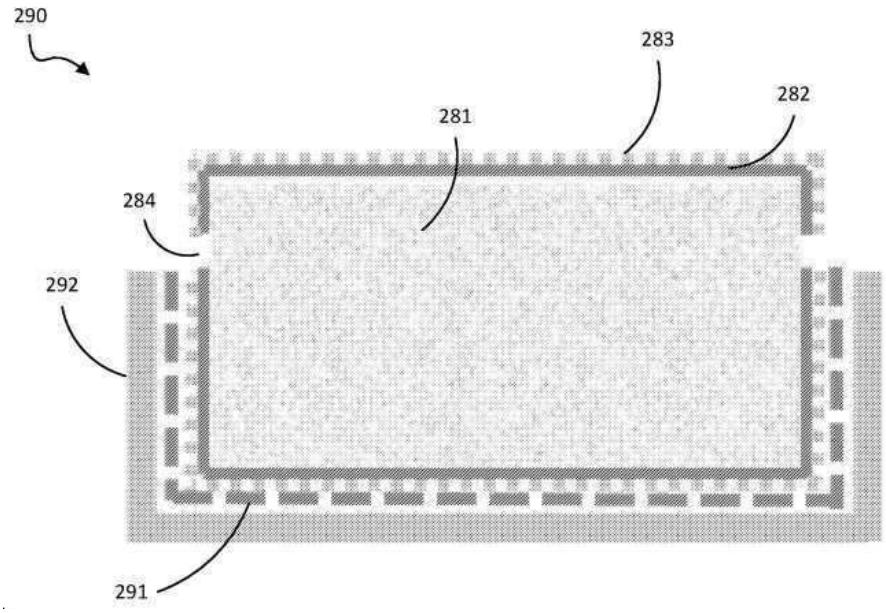
도면20


270
50~200 C 에서 1 mm 폭 측벽에 대한 부하 라인
출력 전류 (암페어)
출력 전압 (볼트)
0
5
10
15
20
25
30
35
40
45
0.00
0.02
0.04
0.06
0.08
50
100
150
200
선형 (50)
선형 (100)
선형 (150)
선형 (200)

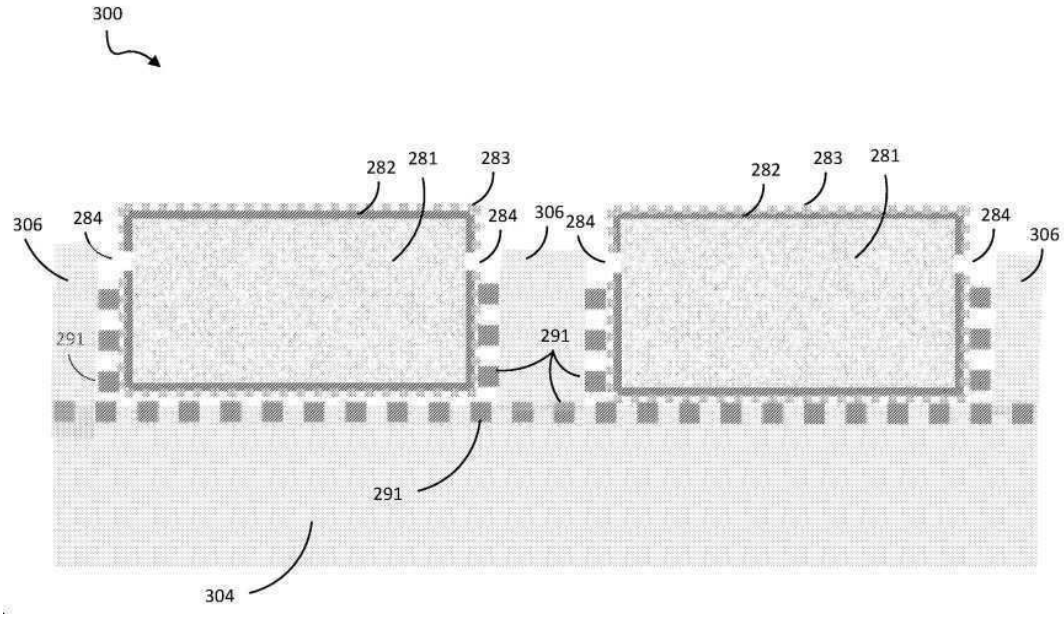
도면21


280
283
281
284
284
282

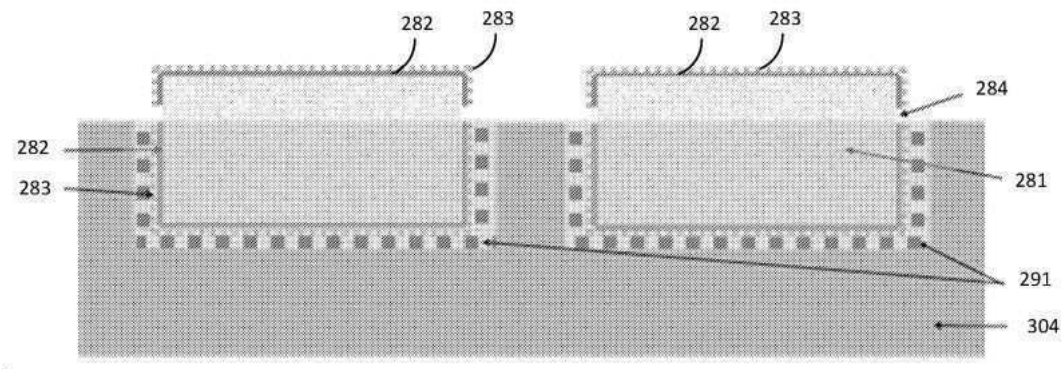
도면22



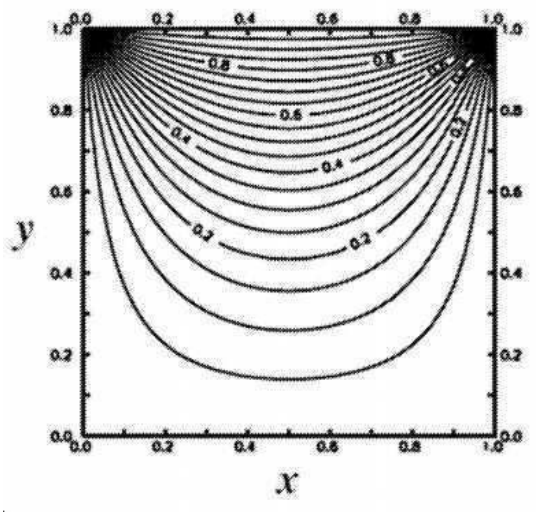
도면23



도면24



도면25a



도면25b

