

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 4 区分

【発行日】平成 23 年 7 月 14 日 (2011.7.14)

【公表番号】特表 2010-534896 (P2010-534896A)

【公表日】平成 22 年 11 月 11 日 (2010.11.11)

【年通号数】公開・登録公報 2010-045

【出願番号】特願 2010-517037 (P2010-517037)

【国際特許分類】

G 1 1 C 29/50 (2006.01)

H 0 1 L 27/04 (2006.01)

H 0 1 L 21/822 (2006.01)

G 0 1 R 31/28 (2006.01)

H 0 1 L 27/10 (2006.01)

【 F I 】

G 1 1 C 29/00 6 7 1 M

H 0 1 L 27/04 T

G 0 1 R 31/28 B

H 0 1 L 27/10 4 6 1

【手続補正書】

【提出日】平成 23 年 5 月 26 日 (2011.5.26)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

集積回路のメモリを作動させるステップであって、該メモリを作動させることが供給電圧でメモリに給電することを含むことを特徴とするステップと、

前記メモリを作動させながら、同時に、集積回路のテストメモリをテストするステップであって、前記テストメモリおよび前記メモリの各々が、第 1 のビットセル構成タイプのビットセルを包含することを特徴とするステップと、

前記テストメモリのテストに基づいて、前記メモリを作動させながら、供給電圧の電圧レベルを調節するステップと、

を有することを特徴とするメモリに給電する方法。

【請求項 2】

前記テストするステップが、前記テストメモリがテストをパスするテストメモリに給電するための最小の電圧レベルを判断するステップを含み、

前記調節するステップが、前記最小の電圧レベルを判断するステップに基づいた電圧レベルで供給電圧を給電することを含む、

ことを特徴とする請求項 1 に記載の方法。

【請求項 3】

作動電圧レベルで集積回路のメモリに給電するステップと、

前記集積回路のテストメモリを最初にテストするステップと、

前記最初のテストに基づいて第 1 の調節された作動電圧レベルに作動電圧レベルを調節するステップと、

最初の調節の後、第 1 の調節された作動電圧レベルでメモリに給電するステップと、

前記テストメモリを 2 回目にテストするステップと、

前記 2 回目のテストに基づいて第 2 の調節された作動電圧レベルに前記第 1 の調節された作動電圧レベルを調節するステップと、

前記第 1 の調節された作動電圧レベルを調節した後、第 2 の調節された作動電圧レベルでメモリに給電するステップと、
を有することを特徴とするメモリに給電するための方法。

【請求項 4】

前記最初にテストするステップが、複数の電圧レベルで前記テストメモリに給電し、前記テストでパスを示す複数の電圧レベルのうち第 1 の最も低い電圧レベルを求めながら、前記テストメモリをテストするステップを含み、前記第 1 の調節された作動電圧レベルが、前記第 1 の最も低い電圧レベルに基づいており、

前記 2 回目にテストするステップが、複数の電圧レベルで前記テストメモリに給電し、前記テストでパスを示す複数の電圧レベルのうち 2 番目に低い電圧レベルを求めながら、前記テストメモリをテストするステップを含み、前記第 2 の調節された作動電圧レベルが、前記 2 番目に低い電圧レベルに基づいている、
ことを特徴とする請求項 3 に記載の方法。

【請求項 5】

集積回路のメモリであって、前記メモリが作動供給電圧を受ける供給端末を含むことを特徴とするメモリと、

集積回路のテストメモリであって、前記テストメモリが、前記テストメモリに給電するためのテスト供給電圧を受けるためのテスト供給端末を含み、前記テストメモリと前記メモリとが、第 1 のビットセル構成タイプのビットセルを各々含むことを特徴とするテストメモリと、

前記テストメモリの性能を決定し、テストするためのテストメモリに結合されたテスト回路であって、前記テスト回路が、前記テストメモリがテストをパスするテスト供給端末で受けられた最も低いテスト供給電圧レベルを見つけるために作動することを特徴とするテスト回路と、
を有し、

前記メモリの供給端末が、前記テスト回路によって求められたテストメモリの性能に基づいたメモリ作動中に調節可能な作動供給電圧を受けるように構成される、
ことを特徴とするシステム。

【請求項 6】

前記テスト回路が、第 1 の電圧レベルで作動供給電圧に基づいている第 1 のテスト電圧レベルで供給されているテスト供給端末を備えたテストメモリをテストし、

作動供給電圧が、第 1 のテスト電圧レベルで供給されている間、テストメモリがテストをパスする判断に基づいて第 2 の電圧レベルに対して低いことを特徴とする請求項 5 に記載のシステム。