

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7215645号
(P7215645)

(45)発行日 令和5年1月31日(2023.1.31)

(24)登録日 令和5年1月23日(2023.1.23)

(51)国際特許分類	F I			
H 1 0 B 61/00 (2023.01)	H 0 1 L	27/105	4 4 7	
H 1 0 N 50/10 (2023.01)	H 0 1 L	43/08		Z
G 0 6 N 3/063(2023.01)	G 0 6 N	3/063		

請求項の数 19 (全29頁)

(21)出願番号	特願2022-549791(P2022-549791)	(73)特許権者	000003067 T D K株式会社 東京都中央区日本橋二丁目5番1号
(86)(22)出願日	令和2年10月23日(2020.10.23)	(74)代理人	100141139 弁理士 及川 周
(86)国際出願番号	PCT/JP2020/039957	(74)代理人	100163496 弁理士 荒 則彦
(87)国際公開番号	WO2022/085190	(74)代理人	100114937 弁理士 松本 裕幸
(87)国際公開日	令和4年4月28日(2022.4.28)	(72)発明者	山田 章悟 東京都中央区日本橋二丁目5番1号 T D K株式会社内
審査請求日	令和4年8月19日(2022.8.19)	(72)発明者	柴田 竜雄 東京都中央区日本橋二丁目5番1号 T D K株式会社内
早期審査対象出願			

最終頁に続く

(54)【発明の名称】 ニューロモーフィックデバイス

(57)【特許請求の範囲】

【請求項1】

第1素子群と第2素子群とを備え、
前記第1素子群と前記第2素子群は、それぞれ複数の磁壁移動素子を含み、
前記複数の磁壁移動素子はそれぞれ、磁壁移動層と、強磁性層と、前記磁壁移動層と前記強磁性層との間に挟まれた非磁性層と、を備え、
前記第1素子群に属するそれぞれの前記磁壁移動素子の前記磁壁移動層の長手方向における長さは、前記第2素子群に属するそれぞれの前記磁壁移動素子の前記磁壁移動層の長手方向における長さよりも短く、
所定のパルスが入力されたときの抵抗変化率は、前記第1素子群に属するそれぞれの前記磁壁移動素子の方が、前記第2素子群に属するそれぞれの前記磁壁移動素子よりも大きく、
前記第1素子群と前記第2素子群とは、積層構造体内にあり、
前記積層構造体は、基板上に積層されており、
前記積層構造体において、前記第2素子群は、前記第1素子群よりも前記基板から離れた位置にある、ニューロモーフィックデバイス。

10

【請求項2】

第1素子群と第2素子群とを備え、
前記第1素子群と前記第2素子群は、それぞれ複数の磁壁移動素子を含み、
前記複数の磁壁移動素子はそれぞれ、磁壁移動層と、強磁性層と、前記磁壁移動層と前記強磁性層との間に挟まれた非磁性層と、を備え、

20

記強磁性層との間に挟まれた非磁性層と、を備え、

前記第 1 素子群に属するそれぞれの前記磁壁移動素子の前記磁壁移動層の長手方向における長さは、前記第 2 素子群に属するそれぞれの前記磁壁移動素子の前記磁壁移動層の長手方向における長さよりも短く、

所定のパルスが入力されたときの抵抗変化率は、前記第 1 素子群に属するそれぞれの前記磁壁移動素子の方が、前記第 2 素子群に属するそれぞれの前記磁壁移動素子よりも大きく、

前記第 1 素子群に属する前記磁壁移動素子の数は、前記第 2 素子群に属する前記磁壁移動素子の数よりも多い、ニューロモーフィックデバイス。

【請求項 3】

第 1 素子群と第 2 素子群とを備え、

前記第 1 素子群と前記第 2 素子群は、それぞれ複数の磁壁移動素子を含み、

前記複数の磁壁移動素子はそれぞれ、磁壁移動層と、強磁性層と、前記磁壁移動層と前記強磁性層との間に挟まれた非磁性層と、を備え、

前記第 1 素子群に属するそれぞれの前記磁壁移動素子の前記磁壁移動層の長手方向における長さは、前記第 2 素子群に属するそれぞれの前記磁壁移動素子の前記磁壁移動層の長手方向における長さよりも短く、

所定のパルスが入力されたときの抵抗変化率は、前記第 1 素子群に属するそれぞれの前記磁壁移動素子の方が、前記第 2 素子群に属するそれぞれの前記磁壁移動素子よりも大きく、

前記磁壁移動素子の積層方向からの平面視において、前記第 1 素子群のいずれかの前記磁壁移動素子と前記第 2 素子群のいずれかの前記磁壁移動素子とは、少なくとも一部が重なる、ニューロモーフィックデバイス。

【請求項 4】

第 1 素子群と第 2 素子群とを備え、

前記第 1 素子群と前記第 2 素子群は、それぞれ複数の磁壁移動素子を含み、

前記複数の磁壁移動素子はそれぞれ、磁壁移動層と、強磁性層と、前記磁壁移動層と前記強磁性層との間に挟まれた非磁性層と、を備え、

前記第 1 素子群に属するそれぞれの前記磁壁移動素子の前記磁壁移動層の長手方向における長さは、前記第 2 素子群に属するそれぞれの前記磁壁移動素子の前記磁壁移動層の長手方向における長さよりも短く、

所定のパルスが入力されたときの抵抗変化率は、前記第 1 素子群に属するそれぞれの前記磁壁移動素子の方が、前記第 2 素子群に属するそれぞれの前記磁壁移動素子よりも大きく、

前記第 1 素子群は第 1 積和演算を行い、前記第 2 素子群は第 2 積和演算を行い、

前記第 1 素子群に属する複数の磁壁移動素子からの出力の合計が、前記第 2 素子群に属する前記磁壁移動素子に入力される、ニューロモーフィックデバイス。

【請求項 5】

第 1 素子群と第 2 素子群とを備え、

前記第 1 素子群と前記第 2 素子群は、それぞれ複数の磁壁移動素子を含み、

前記複数の磁壁移動素子はそれぞれ、磁壁移動層と、強磁性層と、前記磁壁移動層と前記強磁性層との間に挟まれた非磁性層と、を備え、

前記第 1 素子群に属するそれぞれの前記磁壁移動素子の前記磁壁移動層の長手方向における長さは、前記第 2 素子群に属するそれぞれの前記磁壁移動素子の前記磁壁移動層の長手方向における長さよりも短く、

所定のパルスが入力されたときの抵抗変化率は、前記第 1 素子群に属するそれぞれの前記磁壁移動素子の方が、前記第 2 素子群に属するそれぞれの前記磁壁移動素子よりも大きく、

前記第 2 素子群に属する前記磁壁移動素子に入力される書き込みパルスのパルス長は、

前記第 1 素子群に属する前記磁壁移動素子に入力される書き込みパルスのパルス長と異

10

20

30

40

50

なる、ニューロモーフィックデバイス。

【請求項 6】

第 1 素子群と第 2 素子群とを備え、

前記第 1 素子群と前記第 2 素子群は、それぞれ複数の磁壁移動素子を含み、

前記複数の磁壁移動素子はそれぞれ、磁壁移動層と、強磁性層と、前記磁壁移動層と前記強磁性層との間に挟まれた非磁性層と、を備え、

前記第 1 素子群に属するそれぞれの前記磁壁移動素子の前記磁壁移動層の長手方向における長さは、前記第 2 素子群に属するそれぞれの前記磁壁移動素子の前記磁壁移動層の長手方向における長さよりも短く、

所定のパルスが入力されたときの抵抗変化率は、前記第 1 素子群に属するそれぞれの前記磁壁移動素子の方が、前記第 2 素子群に属するそれぞれの前記磁壁移動素子よりも大きく、

前記第 1 素子群及び前記第 2 素子群はそれぞれ、ニューラルネットワークにおける異なる層の間の演算を担う、ニューロモーフィックデバイス。

【請求項 7】

第 1 素子群と第 2 素子群とを備え、

前記第 1 素子群と前記第 2 素子群は、それぞれ複数の磁壁移動素子を含み、

前記複数の磁壁移動素子はそれぞれ、磁壁移動層と、強磁性層と、前記磁壁移動層と前記強磁性層との間に挟まれた非磁性層と、を備え、

前記第 1 素子群に属するそれぞれの前記磁壁移動素子の前記磁壁移動層の長手方向における長さは、前記第 2 素子群に属するそれぞれの前記磁壁移動素子の前記磁壁移動層の長手方向における長さよりも短く、

所定のパルスが入力されたときの抵抗変化率は、前記第 1 素子群に属するそれぞれの前記磁壁移動素子の方が、前記第 2 素子群に属するそれぞれの前記磁壁移動素子よりも大きく、

前記第 1 素子群は、前記第 2 素子群よりもニューラルネットワークの入力層側の演算を担う、ニューロモーフィックデバイス。

【請求項 8】

前記第 1 素子群と前記第 2 素子群とは、積層構造体内にあり、

前記積層構造体は、基板上に積層されており、

前記積層構造体において、前記第 2 素子群は、前記第 1 素子群よりも前記基板から離れた位置にある、請求項 2 ~ 7 のいずれか一項に記載のニューロモーフィックデバイス。

【請求項 9】

前記第 1 素子群に属する前記磁壁移動素子の数は、前記第 2 素子群に属する前記磁壁移動素子の数よりも多い、請求項 1 , 3 ~ 8 のいずれか一項に記載のニューロモーフィックデバイス。

【請求項 10】

前記磁壁移動素子の積層方向からの平面視において、前記第 1 素子群のいずれかの前記磁壁移動素子と前記第 2 素子群のいずれかの前記磁壁移動素子とは、少なくとも一部が重なる、請求項 1 , 2 , 4 ~ 9 のいずれか一項に記載のニューロモーフィックデバイス。

【請求項 11】

前記第 1 素子群は第 1 積和演算を行い、前記第 2 素子群は第 2 積和演算を行い、

前記第 1 素子群に属する複数の磁壁移動素子からの出力の合計が、前記第 2 素子群に属する前記磁壁移動素子に入力される、請求項 1 ~ 3 , 5 ~ 10 のいずれか一項に記載のニューロモーフィックデバイス。

【請求項 12】

前記第 2 素子群に属する前記磁壁移動素子に入力される書き込みパルスのパルス長は、

前記第 1 素子群に属する前記磁壁移動素子に入力される書き込みパルスのパルス長と異なる、請求項 1 ~ 4 , 6 ~ 11 のいずれか一項に記載のニューロモーフィックデバイス。

【請求項 13】

10

20

30

40

50

前記第 1 素子群及び前記第 2 素子群はそれぞれ、ニューラルネットワークにおける異なる層の間の演算を担う、請求項 1 ~ 5 , 7 ~ 12 のいずれか一項に記載のニューロモーフィックデバイス。

【請求項 14】

前記第 1 素子群は、前記第 2 素子群よりもニューラルネットワークの入力層側の演算を担う、請求項 1 ~ 6 , 8 ~ 13 のいずれか一項に記載のニューロモーフィックデバイス。

【請求項 15】

前記第 2 素子群に属するいずれかの前記磁壁移動素子の長手方向において、前記第 1 素子群のうちのいずれかの前記磁壁移動素子の両端は、前記第 2 素子群のうちのいずれかの前記磁壁移動素子の両端の内側にある、請求項 1 ~ 14 のいずれか一項に記載のニューロモーフィックデバイス。

10

【請求項 16】

前記磁壁移動素子の積層方向からの平面視において、前記第 1 素子群の前記磁壁移動素子と前記第 2 素子群の前記磁壁移動素子とは、重畳しない、請求項 1 , 2 , 4 ~ 9 , 11 ~ 15 のいずれか一項に記載のニューロモーフィックデバイス。

【請求項 17】

前記第 2 素子群に属する前記磁壁移動素子の下面の表面粗さは、前記第 1 素子群に属する前記磁壁移動素子の下面の表面粗さよりも大きい、請求項 1 ~ 16 のいずれか一項に記載のニューロモーフィックデバイス。

【請求項 18】

前記第 1 素子群のいずれかの前記磁壁移動素子と前記第 2 素子群のいずれかの前記磁壁移動素子とを繋ぐ接続配線をさらに備える、請求項 1 ~ 17 のいずれか一項に記載のニューロモーフィックデバイス。

20

【請求項 19】

前記第 2 素子群に属する前記磁壁移動素子に入力される書き込みパルスのパルス振幅は、前記第 1 素子群に属する前記磁壁移動素子に入力される書き込みパルスのパルス振幅と異なる、請求項 1 ~ 18 のいずれか一項に記載のニューロモーフィックデバイス。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ニューロモーフィックデバイスに関する。

30

【背景技術】

【0002】

二つの強磁性層の磁化の相対角の変化に基づく抵抗値変化（磁気抵抗変化）を利用した磁気抵抗効果素子が知られている。磁気抵抗効果素子の中には、データを書き込む際の電流経路とデータを読み出す際の電流経路とが異なるものがある。このような磁気抵抗効果素子は、異なる電流経路の電流をそれぞれ制御するために、3つのスイッチング素子が接続される。3つのスイッチング素子で制御される磁気抵抗効果素子は、3端子型の磁気抵抗効果素子と言われる。

【0003】

例えば、特許文献 1 に記載された磁壁移動型の磁気抵抗効果素子は、3端子型の磁気抵抗効果素子の一例である。

40

【0004】

近年、人間の脳におけるニューロンとシナプスとの関係を人工的に模倣するニューロモーフィックデバイスの研究が進められている。

【0005】

例えば、特許文献 2 に記載された磁気ニューロ素子は、磁壁移動型の磁気抵抗効果素子を利用したニューロモーフィックデバイスの一例である。

【先行技術文献】

【特許文献】

50

【 0 0 0 6 】

【文献】特許第 5 4 4 1 0 0 5 号公報

特許第 6 6 1 7 8 2 9 号公報

【発明の概要】

【発明が解決しようとする課題】

【 0 0 0 7 】

磁気抵抗効果素子などの抵抗変化素子は、集積して用いることが多い。抵抗変化素子を集積したデバイスは、記憶容量を高める観点から集積性を高めることが求められている。抵抗変化素子の集積性を高める方法としては、抵抗変化素子を小さくする方法が検討されている。

10

【 0 0 0 8 】

しかしながら、単に抵抗変化素子を小さくすると、ニューロモーフィックデバイスの識別率が低下してしまう。

【 0 0 0 9 】

本発明は上記問題に鑑みてなされたものであり、抵抗変化素子の集積性が高く、かつ識別率が向上したニューロモーフィックデバイスを提供することを目的とする。

【課題を解決するための手段】

【 0 0 1 0 】

(1) 第 1 の態様にかかるニューロモーフィックデバイスは、第 1 素子群と第 2 素子群とを備え、前記第 1 素子群と前記第 2 素子群は、それぞれ複数の磁壁移動素子を含み、前記複数の磁壁移動素子はそれぞれ、磁壁移動層と、強磁性層と、前記磁壁移動層と前記強磁性層との間に挟まれた非磁性層と、を備え、前記第 1 素子群に属するそれぞれの前記磁壁移動素子の前記磁壁移動層の長手方向における長さは、前記第 2 素子群に属するそれぞれの前記磁壁移動素子の前記磁壁移動層の長手方向における長さよりも短く、所定の大きさのパルスが入力されたときの抵抗変化率は、前記第 1 素子群に属するそれぞれの前記磁壁移動素子の方が、前記第 2 素子群に属するそれぞれの前記磁壁移動素子よりも大きい。

20

【 0 0 1 1 】

(2) 上記態様にかかるニューロモーフィックデバイスにおいて、前記第 1 素子群と前記第 2 素子群とは、積層構造体内にあり、前記積層構造体は、基板上に積層されていてもよい。

30

【 0 0 1 2 】

(3) 上記態様にかかるニューロモーフィックデバイスの有する前記積層構造体において、前記第 2 素子群は、前記第 1 素子群よりも前記基板から離れた位置にあってもよい。

【 0 0 1 3 】

(4) 上記態様にかかるニューロモーフィックデバイスにおいて、前記第 1 素子群に属する磁壁移動素子の数は、前記第 2 素子群に属する磁壁移動素子の数よりも多くてもよい。

【 0 0 1 4 】

(5) 上記態様にかかるニューロモーフィックデバイスにおいて、前記磁壁移動素子の磁壁を移動させるのに要する臨界電流密度は、前記第 2 素子群に属するそれぞれの前記磁壁移動素子の方が、前記第 1 素子群に属するそれぞれの前記磁壁移動素子より小さくてもよい。

40

【 0 0 1 5 】

(6) 上記態様にかかるニューロモーフィックデバイスの有する前記磁壁移動素子の積層方向からの平面視において、前記第 1 素子群のいずれかの前記磁壁移動素子と前記第 2 素子群のいずれかの前記磁壁移動素子とは、少なくとも一部が重なっていてもよい。

【 0 0 1 6 】

(7) 上記態様にかかるニューロモーフィックデバイスの前記第 2 素子群に属するいずれかの前記磁壁移動素子の長手方向において、前記第 1 素子群のうちのいずれかの前記磁壁移動素子の両端は、前記第 2 素子群のうちのいずれかの前記磁壁移動素子の両端の内側にあってもよい。

50

【 0 0 1 7 】

(8) 上記態様にかかるニューロモーフィックデバイスの前記磁壁移動素子の積層方向からの平面視において、前記第 1 素子群の前記磁壁移動素子と前記第 2 素子群の前記磁壁移動素子とは、重畳しなくてもよい。

【 0 0 1 8 】

(9) 上記態様にかかるニューロモーフィックデバイスは、前記第 2 素子群に属する前記磁壁移動素子の下面の表面粗さが、前記第 1 素子群に属する前記磁壁移動素子の下面の表面粗さよりも大きくてもよい。

【 0 0 1 9 】

(1 0) 上記態様にかかるニューロモーフィックデバイスは、前記第 1 素子群のいずれかの前記磁壁移動素子と前記第 2 素子群のいずれかの前記磁壁移動素子とを繋ぐ接続配線をさらに備えていてもよい。

10

【 0 0 2 0 】

(1 1) 上記態様にかかるニューロモーフィックデバイスにおいて、前記第 1 素子群は第 1 積和演算を行い、前記第 2 素子群は第 2 積和演算を行い、前記第 1 素子群に属する複数の磁壁移動素子からの出力の合計が、前記第 2 素子群に属する前記磁壁移動素子に入力されてもよい。

【 0 0 2 1 】

(1 2) 上記態様にかかるニューロモーフィックデバイスにおいて、前記第 2 素子群に属する前記磁壁移動素子に入力される書き込みパルスのパルス長は、前記第 1 素子群に属する前記磁壁移動素子に入力される書き込みパルスのパルス長と異なってもよい。

20

【 0 0 2 2 】

(1 3) 上記態様にかかるニューロモーフィックデバイスにおいて、前記第 2 素子群に属する前記磁壁移動素子に入力される書き込みパルスのパルス振幅は、前記第 1 素子群に属する前記磁壁移動素子に入力される書き込みパルスのパルス振幅と異なってもよい。

【 0 0 2 3 】

(1 4) 上記態様にかかるニューロモーフィックデバイスにおいて、前記第 1 素子群及び前記第 2 素子群はそれぞれ、ニューラルネットワークにおける異なる層の間の演算を担っていてもよい。

【 0 0 2 4 】

(1 5) 上記態様にかかるニューロモーフィックデバイスにおいて、前記第 1 素子群は、前記第 2 素子群よりもニューラルネットワークの入力層側の演算を担っていてもよい。

30

【 発明の効果 】

【 0 0 2 5 】

上記態様に係るニューロモーフィックデバイスは、抵抗変化素子の集積性が高く、かつ識別率に優れる。

【 図面の簡単な説明 】

【 0 0 2 6 】

【 図 1 】 第 1 実施形態にかかる集積装置のイメージ図である。

【 図 2 】 ニューラルネットワークの模式図である。

40

【 図 3 】 第 1 実施形態にかかるニューロモーフィックデバイスに用いられる集積装置の回路図である。

【 図 4 】 第 1 実施形態にかかるニューロモーフィックデバイスに用いられる集積装置の特徴部分の断面図である。

【 図 5 】 第 1 実施形態にかかるニューロモーフィックデバイスに用いられる集積装置の特徴部分の平面図である。

【 図 6 】 第 1 実施形態にかかるニューロモーフィックデバイスに用いられる集積装置の 2 つの磁壁移動素子の近傍を拡大した平面図である。

【 図 7 】 第 1 実施形態にかかるニューロモーフィックデバイスに用いられる集積装置の特徴部分の斜視図である。

50

【図 8】第 1 実施形態にかかるニューロモーフィックデバイスに用いられる集積装置の第 1 素子群に属する磁壁移動素子及び第 2 素子群に属する磁壁移動素子の断面図である。

【図 9】磁壁移動素子に与えられたパルス数に対する抵抗値の変化の様子を示すイメージ図である。

【図 10】第 2 実施形態にかかるニューロモーフィックデバイスに用いられる集積装置の特徴部分の平面図である。

【図 11】第 2 実施形態に係るニューロモーフィックデバイスに用いられる集積装置の 2 つの磁壁移動素子の近傍を拡大した平面図である。

【図 12】第 2 実施形態に係るニューロモーフィックデバイスに用いられる集積装置の第 1 素子群に属する磁壁移動素子及び第 2 素子群に属する磁壁移動素子の断面図である。

10

【図 13】第 3 実施形態にかかるニューロモーフィックデバイスに用いられる集積装置の特徴部分の平面図である。

【図 14】第 3 実施形態に係るニューロモーフィックデバイスに用いられる集積装置の 2 つの磁壁移動素子の近傍を拡大した平面図である。

【図 15】第 4 実施形態に係るニューロモーフィックデバイスに用いられる集積装置の特徴部分の断面図である。

【図 16】第 5 実施形態に係るニューロモーフィックデバイスに用いられる集積装置に配置される抵抗変化素子に与えられたパルス数に対する抵抗値の変化の様子を示すイメージ図である。

【図 17】変形例 1 にかかるニューロモーフィックデバイスに用いられる集積装置の第 1 素子群に属する磁壁移動素子及び第 2 素子群に属する磁壁移動素子の断面図である。

20

【図 18】変形例 2 に係るニューロモーフィックデバイスに用いられる集積装置の第 1 素子群に属する磁壁移動素子及び第 2 素子群に属する磁壁移動素子の断面図である。

【図 19】変形例 3 にかかるニューロモーフィックデバイスに用いられる集積装置の第 1 素子群に属する磁壁移動素子及び第 2 素子群に属する磁壁移動素子の断面図である。

【図 20】変形例 4 にかかるニューロモーフィックデバイスに用いられる集積装置の第 1 素子群に属する磁壁移動素子及び第 2 素子群に属する磁壁移動素子の断面図である。

【図 21】変形例 5 に係るニューロモーフィックデバイスに用いられる集積装置の第 1 素子群に属する磁壁移動素子及び第 2 素子群に属する磁壁移動素子の断面図である。

【発明を実施するための形態】

30

【0027】

以下、本実施形態について、図を適宜参照しながら詳細に説明する。以下の説明で用いる図面は、特徴をわかりやすくするために便宜上特徴となる部分を拡大して示している場合があり、各構成要素の寸法比率などは実際とは異なっていることがある。以下の説明において例示される材料、寸法等は一例であって、本発明はそれらに限定されるものではなく、本発明の効果を奏する範囲で適宜変更して実施することが可能である。

【0028】

まず方向について定義する。基板 S_b (図 4 参照) の一面の一方向を x 方向、 x 方向と直交する方向を y 方向とする。 x 方向は、例えば、磁壁移動素子の磁壁移動層が延びる方向である。 x 方向は、長手方向の一例である。 z 方向は、 x 方向及び y 方向と直交する方向である。 z 方向は、積層方向の一例である。以下、 $+z$ 方向を「上」、 $-z$ 方向を「下」と表現する場合がある。 $+z$ 方向は、基板 S_b から離れる方向である。上下は、必ずしも重力が加わる方向とは一致しない。

40

【0029】

また本明細書において「 x 方向に延びる」とは、 x 方向の長さが他の方向の長さより長いことを意味する。また本明細書において「接続」とは、直接的な接続に限られず、間に層を介する接続を含む。

【0030】

「第 1 実施形態」

図 1 は、第 1 実施形態にかかる集積装置 ID の回路図である。集積装置 ID は、例えば

50

、第1回路C1と第2回路C2とを備える。第1回路C1と第2回路C2のそれぞれは、異なる積和演算を行う積和演算回路である。第1回路C1と第2回路C2とは、互いに接続されている。例えば、第1回路C1で積和演算された出力が第2回路C2に入力される。第2回路C2は、例えば、第1回路C1で積和演算された結果を入力として、更なる積和演算を行う。

【0031】

第1実施形態に係る集積装置IDは、例えば、ニューロモフィックデバイスとして機能する。ニューロモフィックデバイスは、ニューラルネットワークの演算を行う装置である。ニューロモフィックデバイスは、人間の脳におけるニューロンとシナプスとの関係を人工的に模倣している。

10

【0032】

図2は、ニューラルネットワークNNの模式図である。ニューラルネットワークNNは、入力層 L_{in} と中間層 L_m と出力層 L_{out} とを有する。図2では中間層 L_m が3層の例を提示しているが、中間層 L_m の数は問わない。入力層 L_{in} と中間層 L_m と出力層 L_{out} のそれぞれは複数のチップCを有し、それぞれのチップCは脳におけるニューロンに対応する。入力層 L_{in} と中間層 L_m と出力層 L_{out} とのそれぞれは、伝達手段で接続されている。伝達手段は、脳におけるシナプスに対応する。ニューラルネットワークNNは、伝達手段(シナプス)が学習することで、問題の正答率を高める。学習は将来使えそうな知識を情報から見つけることである。ニューラルネットワークNNは、伝達手段に印加する重みを変えながら動作することで、学習する。伝達手段は、入力された信号に重みをかける積演算と、積演算された結果を足す和演算を行う。すなわち、伝達手段は、積和演算を行う。

20

【0033】

ニューラルネットワークNNは、階層ごとの分解能が異なる場合がある。例えば、出力層 L_{out} に近い階層ほど、伝達手段に印加する重みを細かく変化させてもよい。当該構成により、ニューラルネットワークNNの識別率が高まる。すなわち、ニューラルネットワークNNにおいて、出力層 L_{out} に近い階層ほど、高い分解能が求められる。

【0034】

図1に示す第1回路C1は、例えば、第1中間層 L_{m1} から第2中間層 L_{m2} への積和演算を担い、第2回路C2は、例えば、第2中間層 L_{m2} から第3中間層 L_{m3} への積和演算を担う。

30

【0035】

図3は、第1実施形態にかかる集積装置IDの一部の回路図である。図3(a)は、第1回路C1の回路図であり、図3(b)は、第2回路C2の回路図である。第1回路C1と第2回路C2とは、例えば、同様の回路構造を有する。

【0036】

第1回路C1及び第2回路C2はそれぞれ、複数の抵抗変化素子を有する。第1回路C1の有する抵抗変化素子は、例えば磁壁移動素子100である。また第2回路C2の有する抵抗変化素子は、例えば磁壁移動素子110である。磁壁移動素子100, 110は、磁壁移動型の磁気抵抗効果素子である。第1回路C1の磁壁移動素子100の数は、例えば第2回路C2の磁壁移動素子110の数と同じ又は第2回路C2の磁壁移動素子110の数よりも多い。一つの磁壁移動素子110には、例えばその磁壁移動素子110に繋がる読出し線RLと繋がる複数の磁壁移動素子100からの出力の合計が入力される。

40

【0037】

第1回路C1、第2回路C2はそれぞれ、複数の第1スイッチング素子SW1と、複数の第2スイッチング素子SW2と、複数の第3スイッチング素子SW3と、複数の書き込み線WLと、複数の読出し線RLと、複数の共通線CLとを有する。

【0038】

第1回路C1において磁壁移動素子100は、例えば、行列状に配列している。第2回路C2において磁壁移動素子110は、例えば、行列状に配列している。一つの磁壁移動

50

素子 100, 110 は、一つの第 1 スイッチング素子 SW1、一つの第 2 スイッチング素子 SW2、一つの第 3 スイッチング素子 SW3 のそれぞれに接続されている。第 1 スイッチング素子 SW1、第 2 スイッチング素子 SW2、第 3 スイッチング素子 SW3 のいずれかは、複数の磁壁移動素子 100, 110 に接続してもよい。

【0039】

特定の磁壁移動素子 100, 110 に接続された第 1 スイッチング素子 SW1 及び第 2 スイッチング素子 SW2 を ON にすると、特定の磁壁移動素子 100, 110 にデータが書き込まれる。データは、磁壁移動素子 100, 110 の積層方向の抵抗値として記録される。また特定の磁壁移動素子 100, 110 に接続された第 2 スイッチング素子 SW2 と第 3 スイッチング素子 SW3 とを ON にすると、特定の磁壁移動素子 100, 110 に書き込まれたデータが読み出される。

10

【0040】

磁壁移動素子 100, 110 からデータを読み出す場合、読出し線 RL から共通線 CL に向かって電流を流す。共通線 CL から出力される電流（出力値）は、磁壁移動素子 100, 110 の抵抗値、あるいは抵抗値の逆数であるコンダクタンス（重み）によって異なる。すなわち、読出し線 RL から共通線 CL に向かって電流を印加することは、ニューラルネットワーク NN における積演算に対応する。また共通線 CL は、同じ列に属する複数の磁壁移動素子 100, 110 に接続され、共通線 CL の端部で検出される電流は、それぞれの磁壁移動素子 100, 110 で積演算された結果を和演算した値となる。したがって、集積装置 ID は、ニューラルネットワーク NN の積和演算器として機能する。

20

【0041】

集積装置 ID の読出し線 RL に印加される電流のそれぞれは積和演算器への入力であり、集積装置 ID の共通線 CL のそれぞれから出力される電流は積和演算器からの出力である。積和演算器への入力信号は、パルス長で制御しても、パルス振幅で制御しても、パルス頻度で制御してもよい。

【0042】

第 1 スイッチング素子 SW1、第 2 スイッチング素子 SW2 及び第 3 スイッチング素子 SW3 は、例えば、電界効果型のトランジスタである。第 1 スイッチング素子 SW1、第 2 スイッチング素子 SW2 及び第 3 スイッチング素子 SW3 は、例えば、オボニック閾値スイッチ（OTS：Ovonic Threshold Switch）のように結晶層の相変化を利用した素子、金属絶縁体転移（MIT）スイッチのようにバンド構造の変化を利用した素子、ツェナーダイオード及びアバランシェダイオードのように降伏電圧を利用した素子、原子位置の変化に伴い伝導性が変化する素子でもよい。

30

【0043】

第 1 スイッチング素子 SW1 は、書き込み線 WL に接続される。第 2 スイッチング素子 SW2 は、共通線 CL に接続される。第 3 スイッチング素子 SW3 は、読出し線 RL に接続される。読出し線 RL は、データを読出し時に電流が流れる配線である。書き込み線 WL は、データを書き込み時に電流が流れる配線である。共通線 CL は、データの書き込み時及びデータを読出し時のいずれの場合にも電流が流れる配線である。

【0044】

図 4 は、第 1 実施形態にかかる集積装置 ID の特徴部分の断面図である。図 5 は、第 1 実施形態にかかる集積装置 ID の特徴部分の平面図である。図 5 は、読出し線 RL、書き込み線 WL、共通線 CL を除いて図示している。図 6 は、第 1 実施形態にかかる集積装置 ID の 2 つの磁壁移動素子 100, 110 の近傍を拡大した平面図である。図 4 は、図 5 及び図 6 における A-A 線に沿って切断した xz 断面である。図 7 は、集積装置 ID の特徴部分の斜視図である。図 7 は、絶縁体 In を除いて図示している。

40

【0045】

集積装置 ID は、基板 Sb と積層構造体 LS とを備える。積層構造体 LS は、基板 Sb 上にある。

【0046】

50

基板 S_b は、例えば、半導体基板である。基板 S_b は、複数のスイッチング素子を有する。複数のスイッチング素子の間は、素子間絶縁体 E_i で絶縁されている。複数のスイッチング素子は、磁壁移動素子 100 , 110 のそれぞれを制御する。

【0047】

複数のスイッチング素子は、例えば、第1スイッチング素子 SW_1 及び第2スイッチング素子 SW_2 である。第3スイッチング素子 SW_3 は、例えば、 y 方向の異なる位置にある。第3スイッチング素子 SW_3 は、例えば、磁壁移動素子 100 、 110 が集積された集積領域の外側の周辺領域にある。以下、第1スイッチング素子 SW_1 及び第2スイッチング素子 SW_2 が集積領域内に行列状に配列している場合を例とする。

【0048】

第1スイッチング素子 SW_1 及び第2スイッチング素子 SW_2 はそれぞれ、例えば電界効果型のトランジスタ T_r である。以下、第1スイッチング素子 SW_1 及び第2スイッチング素子 SW_2 を区別せずに、単にトランジスタ T_r という場合がある。

【0049】

トランジスタ T_r は、例えば、行列状に配列している。トランジスタ T_r は、例えば、ゲート G とゲート絶縁膜 GI とソース S とドレイン D とを有する。ゲート G は、 z 方向から見て、ソース S とドレイン D との間にある。ゲート G は、ソース S とドレイン D との間の電荷の流れを制御する。ソース S とドレイン D とは、電流の流れ方向によって規定された名称であり、電流の流れ方向に応じて位置が変わる。図に示すソース S とドレイン D との位置関係は一例であり、それぞれのトランジスタ T_r のソース S とドレイン D の位置関係は反対でもよい。

【0050】

積層構造体 LS は、第1素子群と第2素子群と配線と絶縁体 I_n とを備える。第1素子群は、複数の磁壁移動素子 100 を有する。第2素子群は、複数の磁壁移動素子 110 を有する。第1素子群と第2素子群とは異なる階層にある。第2素子群は、第1素子群より基板 S_b から離れた位置にある。第1素子群は、例えば、第1回路 C_1 を形成し、第1積和演算を行う。第2素子群は、例えば、第2回路 C_2 を形成し、第2積和演算を行う。すなわち、第1素子群と第2素子群とは、例えば、図2に示すニューラルネットワーク NN の連続する異なる階層間の演算を担う。第1素子群は、例えば、第2素子群よりも入力層 L_{in} に近い階層の演算を担う。

【0051】

階層は、機能ごとに分けられた層である。積層構造体 LS は、積層工程と加工工程との繰り返しによって作製されており、それぞれの積層工程で積層された単位が階層となっている場合が多い。積層構造体 LS は、例えば、面内配線を含む配線層と磁壁移動素子を含む素子層とが交互に積層されている。素子層は、2層以上の任意の層数である。

【0052】

複数の磁壁移動素子 100 , 110 及び配線は、絶縁体 I_n 内にある。絶縁体 I_n は、階層ごとに形成される。絶縁体 I_n は、例えば、階層ごとに絶縁体 I_{n1} 、 I_{n2} 、 I_{n3} 、 I_{n4} に区分される。絶縁体 I_n は、多層配線の配線間や素子間を絶縁する。絶縁体 I_n は、例えば、酸化シリコン (SiO_x)、窒化シリコン (SiN_x)、炭化シリコン (SiC)、窒化クロム、炭窒化シリコン ($SiCN$)、酸窒化シリコン ($SiON$)、酸化アルミニウム (Al_2O_3)、酸化ジルコニウム (ZrO_x) 等である。

【0053】

配線は、導電性を有する。配線は、例えば、 Ag 、 Cu 、 Co 、 Al 、 Au 、 Ru からなる群から選択されるいずれか一つを含む。配線は、面内配線とビア配線 VL とがある。面内配線は、 xy 面内のいずれかの方向に伸びる配線である。ビア配線 VL は、 z 方向に伸びる配線である。ビア配線 VL は、例えば、異なる階層にある素子間を繋ぐ。ビア配線 VL は、隣接する階層を貫通し、隣接する階層を挟む階層又は基板に至る貫通配線でもよい。貫通配線は、例えば、磁壁移動素子 100 , 110 のそれぞれと基板 S_b のトランジスタ T_r とを繋ぎ、絶縁体 I_n の一部を z 方向に貫通する。貫通配線は、例えば、 z 方向

10

20

30

40

50

に連続する。

【 0 0 5 4 】

例えば、読出し線 R L、書き込み線 W L、共通線 C L、これらとビア配線 V L とを接続する配線、ビア配線 V L の間を接続する配線は、面内配線である。面内配線は、例えば、基板 S b と第 1 素子群との間の階層、及び、第 1 素子群と第 2 素子群との間の階層にある。読出し線 R L は、例えば、x 方向に延びる。読出し線 R L は、例えば、磁壁移動素子 1 0 0 に接続される読出し線 R L 1 と磁壁移動素子 1 1 0 に接続される読出し線 R L 2 とがある。読出し線 R L 1、R L 2 は、例えば、電極 E を介して磁壁移動素子 1 0 0、1 1 0 の強磁性層 2 0、6 0 に接続される。書き込み線 W L は、例えば、x 方向に延びる。書き込み線 W L は、例えば、y 方向に延びる配線を介してトランジスタ T r に至るビア配線 V L に接続されている。共通線 C L は、例えば、y 方向に延びる。

10

【 0 0 5 5 】

磁壁移動素子 1 0 0 と磁壁移動素子 1 1 0 は、積層構造体 L S の異なる階層にある。磁壁移動素子 1 0 0 は第 1 階層にあり、磁壁移動素子 1 1 0 は第 2 階層にある。磁壁移動素子 1 0 0、1 1 0 のそれぞれは、例えば基板 S b のトランジスタ T r のいずれかに接続されている。例えば、x 方向に隣り合うトランジスタ T r は、異なる階層の磁壁移動素子 1 0 0、1 1 0 に接続されている。例えば、x 方向に隣り合うトランジスタ T r は、異なる階層の磁壁移動素子 1 0 0、1 1 0 に接続される。例えば、y 方向に並ぶ第 2 列と第 3 列のトランジスタ T r は磁壁移動素子 1 0 0 を制御し、第 1 列と第 4 列のトランジスタ T r は磁壁移動素子 1 1 0 を制御する。

20

【 0 0 5 6 】

図 8 は、第 1 実施形態にかかる集積装置 I D に備えられる磁壁移動素子 1 0 0、1 1 0 の断面図である。図 8 は、磁壁移動層 1 0、5 0 の y 方向の幅の中心を通る x z 平面で磁壁移動素子 1 0 0、1 1 0 のそれぞれを切断した断面である。

【 0 0 5 7 】

磁壁移動素子 1 0 0、1 1 0 は、例えば図 4 ~ 7 に示されるように集積装置 I D に集積される。磁壁移動素子 1 0 0 は、磁壁移動素子 1 1 0 よりも x 方向における長さが短い。そのため、磁壁移動素子 1 0 0 の x 方向における両端は、例えば、磁壁移動素子 1 1 0 の x 方向における両端の内側になるように配置される。磁壁移動素子 1 1 0 は、z 方向から見て、磁壁移動素子 1 0 0 と少なくとも一部で重なっている。

30

【 0 0 5 8 】

磁壁移動素子 1 0 0 は、磁壁移動層 1 0 と非磁性層 3 0 と強磁性層 2 0 とを有する。磁壁移動層 1 0 は、例えば、強磁性層 2 0 より基板 S b 側にある。磁壁移動素子 1 1 0 は、磁壁移動層 5 0 と非磁性層 7 0 と強磁性層 6 0 とを有する。磁壁移動層 5 0 は、例えば、強磁性層 6 0 より基板 S b 側にある。磁壁移動素子 1 0 0、1 1 0 は、3 端子型の磁気抵抗効果素子であり、x 方向の長さが y 方向の長さより長い。磁壁移動素子 1 0 0 と磁壁移動素子 1 1 0 とは、x 方向における長さが異なる。磁壁移動素子 1 1 0 は、磁壁移動素子 1 0 0 よりも x 方向における長さが長い。磁壁移動素子 1 0 0 と磁壁移動素子 1 1 0 とは、その他の構成及び形状が略同一である。

【 0 0 5 9 】

磁壁移動層 1 0、5 0 は、x 方向に延びる。磁壁移動層 1 0、5 0 は、例えば、z 方向からの平面視で、x 方向が長軸、y 方向が短軸の矩形である。磁壁移動層 1 0、5 0 は、非磁性層 3 0、7 0 を挟んで、強磁性層 2 0、6 0 と対向する。磁壁移動層 1 0、5 0 は、第 1 端が第 1 スイッチング素子 S W 1 に接続され、第 2 端が第 2 スイッチング素子 S W 2 に接続されている。

40

【 0 0 6 0 】

磁壁移動層 1 0、5 0 は、強磁性体を含む。磁壁移動層 1 0、5 0 は、内部の磁気的な状態の変化により情報を磁気記録可能な層である。磁壁移動層 1 0、5 0 は、磁気的な状態の異なる第 1 磁区 A 1 と第 2 磁区 A 2 とを有することができる。第 1 磁区 A 1 の磁化 M A 1 と第 2 磁区 A 2 の磁化 M A 2 とは、例えば、反対方向に配向する。例えば第 1 磁区 A 1

50

の磁化 M_{A1} は + z 方向に配向し、第 2 磁区 $A2$ の磁化 M_{A2} は - z 方向に配向している。第 1 磁区 $A1$ と第 2 磁区 $A2$ との境界が磁壁 DW である。磁壁移動層 $10, 50$ は、内部に磁壁 DW を有することができる。磁壁移動層 $10, 50$ の長手方向に磁壁移動層 $10, 50$ の臨界電流密度以上の電流が流れると磁壁 DW が移動する。

【0061】

磁壁 DW が移動すると、磁壁移動層 $10, 50$ における第 1 磁区 $A1$ と第 2 磁区 $A2$ との比率が変化する。磁壁 DW は、磁壁移動層 $10, 50$ の x 方向に書き込み電流を流すことによって移動する。磁壁移動層 $10, 50$ における第 1 磁区 $A1$ と第 2 磁区 $A2$ との比率が変化する、磁壁移動素子 $100, 110$ の抵抗値が変化する。磁壁移動素子 $100, 110$ の抵抗値は、非磁性層 $30, 70$ を挟む強磁性層の磁化の相対角に応じて変化する。磁壁移動素子 $100, 110$ の抵抗値は、磁壁移動層 $10, 50$ の磁化 M_{A1}, M_{A2} と強磁性層 $20, 60$ の磁化 M_{20}, M_{60} との相対角に応じて変化する。

10

【0062】

すなわち磁壁移動素子 $100, 110$ の抵抗値は、磁壁移動層 $10, 50$ における第 1 磁区 $A1$ と第 2 磁区 $A2$ との比率、及び磁壁移動層 $10, 50$ の磁化 M_{A1}, M_{A2} と強磁性層 $20, 60$ の磁化 M_{20}, M_{60} との相対角に依存する。

【0063】

第 1 磁区 $A1$ の比率が高くなると、磁壁移動素子 $100, 110$ の抵抗値は小さくなる。第 1 磁区 $A1$ の比率が最大するとき磁壁移動層 $10, 50$ の磁化と強磁性層 $20, 60$ の磁化 M_{20}, M_{60} とが平行の関係にあり、磁壁移動素子 $100, 110$ の抵抗値は最小抵抗値になる。第 2 磁区 $A2$ の比率が高くなると、磁壁移動素子 $100, 110$ の抵抗値は大きくなる。第 2 磁区 $A2$ の比率が最大するとき磁壁移動層 $10, 50$ の磁化と強磁性層 $20, 60$ の磁化 M_{20}, M_{60} とが反平行の関係になり磁壁移動素子 $100, 110$ の抵抗値は最大抵抗値になる。

20

【0064】

磁壁移動素子 $100, 110$ は、例えば、磁壁 DW の位置が変わることで、抵抗値がアナログに変化する。磁壁移動素子 $100, 110$ の抵抗値、あるいは抵抗値の逆数であるコンダクタンスは、ニューラルネットワーク NN における伝達手段の重みに対応する。

【0065】

所定のパルスを磁壁移動素子 $100, 110$ に印加したときの磁壁移動素子 100 の抵抗変化率は、磁壁移動素子 110 の抵抗変化率よりも大きい。抵抗値 R の磁壁移動素子に対し、所定のパルスを印加したときの抵抗値が R' であった場合、抵抗変化率 P は、下記の式 (1) で示される。ここで磁壁移動素子の最大抵抗値および最小抵抗値をそれぞれ R_{max}, R_{min} とする。

30

$$P = |R' - R| / (R_{max} - R_{min}) \cdots (1)$$

【0066】

図 9 は、磁壁移動素子 $100, 110$ の抵抗値と磁壁移動素子 $100, 110$ に与えられたパルス数との関係を示すイメージ図である。図 9 では、一例としてパルス入力によって抵抗値が増加するイメージ図を示しているが、本実施形態ではパルス入力によって抵抗値が減少する磁壁移動素子を用いてもよい。図 9 (a) は磁壁移動素子 100 に関するグラフで、図 9 (b) は磁壁移動素子 110 に関するグラフである。磁壁移動素子 $100, 110$ は、与えられるパルス数に対しコンダクタンスが線形に変化するが、ダイナミックレンジが狭い都合上、図 9 のように抵抗値が線形に変化するように見える。このように磁壁移動素子としては、与えられるパルス数に対し抵抗値が非線形に変化する磁壁移動素子を用いてもよく、与えられるパルス数に対し抵抗値が線形に変化する磁壁移動素子を用いてもよい。図 9 においては、磁壁移動素子 100 の最大抵抗値 R_{max} 及び最小抵抗値 R_{min} と磁壁移動素子 110 の最大抵抗値 R_{max} 及び最小抵抗値 R_{min} とが同じである場合を例示したが、異なってもよい。

40

【0067】

磁壁移動素子 110 の磁壁移動層 50 は、磁壁移動素子 100 の磁壁移動層 10 よりも

50

長手方向に長い。磁壁移動素子100, 110に対し、所定のパルスを印加すると、磁壁DWが移動し、第1磁区A1と第2磁区A2との比率が変化する。磁壁移動層10, 50の長さが異なるため、磁壁DWの移動量が同じ場合でも所定のパルスを印加したことによる第1磁区A1と第2磁区A2との比率の変化の割合は、磁壁移動素子100と磁壁移動素子110とで異なる。すなわち所定のパルスを印加した後の磁壁移動素子100の抵抗変化率は、磁壁移動素子110の抵抗変化率よりも大きい。ここで所定のパルスは、磁壁移動層10, 50の臨界電流密度以上の任意のパルスである。臨界電流密度は、磁壁DWを移動させるのに要する電流密度である。

【0068】

このように、磁壁移動素子110の抵抗変化率が磁壁移動素子100の抵抗変化率よりも小さいため、磁壁移動素子110は抵抗値を細かく区分することができる。すなわち、磁壁移動素子110は、磁壁移動素子100と比較し、分解能が高い。磁壁移動素子110をニューラルネットワークNNにおける出力層L_{out}側に配置することで、伝達された情報に様々な重みを付けることができる。

10

【0069】

分解能は、ピニングサイトにより調節することも可能である。ピニングサイトでは、磁壁DWが動きにくくなり、第1磁区の磁化 M_{A1} および第2磁区の磁化 M_{A2} が強く固定される。ピニングサイトは、例えば磁壁移動層10, 50の凹凸である。磁壁移動層10, 50は、複数のピニングサイトを備えていてもよい。分解能を高める観点から、磁壁移動層50は磁壁移動層10よりも多くのピニングサイトを備えていてもよい。例えば、磁壁移動層50の下面501の表面粗さは、磁壁移動層10の下面11の表面粗さよりも粗くてもよい。

20

【0070】

磁壁移動層10, 50は、磁性体により構成される。磁壁移動層10, 50は、強磁性体、フェリ磁性体、又はこれらと電流により磁気状態を変化させることが可能な反強磁性体との組み合わせでもよい。磁壁移動層10, 50は、Co、Ni、Fe、Pt、Pd、Gd、Tb、Mn、Ge、Gaからなる群から選択される少なくとも一つの元素を有することが好ましい。磁壁移動層10, 50に用いられる材料として、例えば、CoとNiの積層膜、CoとPtの積層膜、CoとPdの積層膜、MnGa系材料、GdCo系材料、TbCo系材料が挙げられる。MnGa系材料、GdCo系材料、TbCo系材料等のフェリ磁性体は飽和磁化が小さく、磁壁DWを移動するために必要な閾値電流が小さくなる。またCoとNiの積層膜、CoとPtの積層膜、CoとPdの積層膜は、保磁力が大きく、磁壁DWの移動速度が遅くなる。反強磁性体は、例えば、 Mn_3X (XはSn、Ge、Ga、Pt、Ir等)、CuMnAs、 Mn_2Au 等である。磁壁移動層10, 50は、後述する強磁性層20, 60と同様の材料を含んでいてもよい。また、磁壁移動層10, 50は、後述する強磁性層20, 60と同様の材料を含み、かつ積層構造であってもよい。例えば、磁壁移動層10, 50は、CoとPdとCoFeBとの積層膜であってもよい。

30

【0071】

非磁性層30は、例えば、磁壁移動層10に積層されている。非磁性層70は、例えば、磁壁移動層50に積層されている。非磁性層30, 70は、磁壁移動層10, 50と強磁性層20, 60との間にある。

40

【0072】

非磁性層30, 70は、例えば、非磁性の絶縁体、半導体又は金属からなる。非磁性の絶縁体は、例えば、 Al_2O_3 、 SiO_2 、MgO、 $MgAl_2O_4$ 、およびこれらのAl、Si、Mgの一部がZn、Be等に置換された材料である。これらの材料は、バンドギャップが大きく、絶縁性に優れる。非磁性層30, 70が非磁性の絶縁体からなる場合、非磁性層30, 70はトンネルバリア層である。非磁性の金属は、例えば、Cu、Au、Ag等である。非磁性の半導体は、例えば、Si、Ge、 $CuInSe_2$ 、 $CuGaSe_2$ 、 $Cu(In, Ga)Se_2$ 等である。

50

【0073】

非磁性層30, 70の厚みは、20以上であることが好ましく、30以上であることがより好ましい。非磁性層30, 70の厚みが厚いと、磁壁移動素子100, 110の抵抗面積積(RA)が大きくなる。磁壁移動素子100, 110の抵抗面積積(RA)は、 $1 \times 10^4 \mu\text{m}^2$ 以上であることが好ましく、 $1 \times 10^5 \mu\text{m}^2$ 以上であることがより好ましい。磁壁移動素子100, 110の抵抗面積積(RA)は、一つの磁壁移動素子100, 110の素子抵抗と磁壁移動素子100, 110の素子断面積(非磁性層30, 70をxy平面で切断した切断面の面積)の積で表される。

【0074】

強磁性層20は、非磁性層30上にある。強磁性層60は、非磁性層70上にある。強磁性層20は、一方向に配向した磁化 M_{20} を有する。強磁性層60は、一方向に配向した磁化 M_{60} を有する。強磁性層20, 60の磁化 M_{20} , M_{60} は、所定の外力が印加された際に第1磁区A1及び第2磁区A2の磁化 M_{A1} , M_{A2} よりも磁化反転しにくい。所定の外力は、例えば外部磁場により磁化に印加される外力や、スピン偏極電流により磁化に印加される外力である。強磁性層20, 60は、磁化固定層、磁化参照層と呼ばれることがある。

10

【0075】

強磁性層20, 60は、強磁性体を含む。強磁性層20, 60は、例えば、磁壁移動層10, 50との間で、コヒーレントトンネル効果を得やすい材料を含む。強磁性層20, 60は、例えば、Cr, Mn, Co, Fe及びNiからなる群から選択される金属、これらの金属を1種以上含む合金、これらの金属とB, C, 及びNの少なくとも1種以上の元素とが含まれる合金等を含む。強磁性層20, 60は、例えば、Co-Fe, Co-Fe-B, Ni-Feである。

20

【0076】

強磁性層20, 60は、例えば、ホイスラー合金でもよい。ホイスラー合金はハーフメタルであり、高いスピン分極率を有する。ホイスラー合金は、XYZ又は X_2YZ の化学組成をもつ金属間化合物であり、Xは周期表上でCo, Fe, Ni、あるいはCu族の遷移金属元素または貴金属元素であり、YはMn, V, CrあるいはTi族の遷移金属又はXの元素種であり、ZはIII族からV族の典型元素である。ホイスラー合金として例えば、 Co_2FeSi , Co_2FeGe , Co_2FeGa , Co_2MnSi , $\text{Co}_2\text{Mn}_{1-a}\text{Fe}_a\text{Al}_b\text{Si}_{1-b}$, $\text{Co}_2\text{FeGe}_{1-c}\text{Ga}_c$ 等が挙げられる。

30

【0077】

強磁性層20, 60の非磁性層30, 70と反対側の面に、スペーサ層を介して、磁性層を設けてもよい。強磁性層20, 60、スペーサ層、磁性層は、シンセティック反強磁性構造(SAF構造)となる。シンセティック反強磁性構造は、非磁性層を挟む二つの磁性層からなる。強磁性層20, 60と磁性層とが反強磁性カップリングするとことで、磁性層を有さない場合より強磁性層20, 60の保磁力が大きくなる。磁性層は、例えば、強磁性体を含み、IrMn, PtMn等の反強磁性体を含んでもよい。スペーサ層は、例えば、Ru, Ir, Rhからなる群から選択される少なくとも一つを含む。

【0078】

磁壁移動素子100, 110の各層の磁化の向きは、例えば磁化曲線を測定することにより確認できる。磁化曲線は、例えば、MOKE(Magneto Optical Kerr Effect)を用いて測定できる。MOKEによる測定は、直線偏光を測定対象物に入射させ、その偏光方向の回転等が起こる磁気光学効果(磁気Kerr効果)を用いることにより行う測定方法である。

40

【0079】

次いで、集積装置IDの製造方法について説明する。集積装置IDは、各層の積層工程と、各層の一部の所定の形状に加工する加工工程により形成される。各層の積層は、スパッタリング法、化学気相成長(CVD)法、電子ビーム蒸着法(EB蒸着法)、原子レーザデポジション法等を用いることができる。各層の加工は、フォトリソグラフィ等を

50

用いて行うことができる。

【0080】

まず基板Sbの所定の位置に不純物をドーブソースS、ドレインDを形成する。次いで、ソースSとドレインDとの間に、ゲート絶縁膜GI、ゲートGを形成する。ソースS、ドレインD、ゲート絶縁膜GI及びゲートGがトランジスタTrとなる。基板Sbは、トランジスタTrが周期的に配列した市販の半導体基板を用いてもよい。

【0081】

次いで、第1階層までの配線層を形成する。配線層は、フォトリソグラフィーを用いて作製できる。

【0082】

次いで、第1階層の第1素子群を作製する。まず強磁性層、非磁性層、強磁性層を順に積層し、それらを所定の形状に加工する。強磁性層、非磁性層、強磁性層のそれぞれは、磁壁移動層10、非磁性層30、強磁性層20となる。第1素子群もフォトリソグラフィーを用いて作製できる。

【0083】

次いで、同様の手順で、第1階層と第2階層との間の配線層および第2階層の第2素子群を作製することで、集積装置IDが得られる。第2素子群は、第1素子群と同様の手順で作製できる。強磁性層、非磁性層、強磁性層を順に積層し、それらを所定の形状に加工することで、強磁性層、非磁性層、強磁性層のそれぞれが、磁壁移動層50、非磁性層70、強磁性層60となる。

【0084】

以上のような構成を備えるニューロモーフィックデバイスは、第1素子群に属する磁壁移動素子100を高集積すると同時に第2素子群に属する磁壁移動素子110の分解能を高められる。すなわち、本実施形態に係るニューロモーフィックデバイスでは、集積性が高く、識別率を向上することができる。なお、本実施形態に係るニューロモーフィックデバイスのような、第1素子群に属する磁壁移動素子100と第2素子群に属する磁壁移動素子110とでx方向における長さを変え、階層ごとの構成にばらつきをもたらす発想は、アレイ内で同一の素子を用いること等により階層ごとのばらつきを低減する従来の技術常識とは逆行するものである。

【0085】

また、本実施形態に係るニューロモーフィックデバイスは、磁壁移動素子100と磁壁移動素子110との長さを変えることで、磁壁移動素子100のx方向における両端を磁壁移動素子110のx方向における両端の内側に配置することも可能である。このような構成により、ニューロモーフィックデバイスを動作させるために必要な配線を簡易に形成できる。また所定の領域内に収容できる磁壁移動素子100、110の数が増える。すなわち、集積装置IDの抵抗変化素子の集積性を高められる。

【0086】

なお、上述した磁壁移動素子100と磁壁移動素子110との関係は、磁壁移動素子100、110のうち、全ての磁壁移動素子100、110が満たしてもよく、いずれかの磁壁移動素子100、110が満たしていてもよい。例えば、第2素子群に属するいずれかの磁壁移動素子110の長手方向において、第1素子群に属するいずれかの磁壁移動素子100の両端が第2素子群に属するいずれかの磁壁移動素子110の両端の内側にあればよい。また、第1素子群に属するいずれかの磁壁移動素子100と第2素子群に属するいずれかの磁壁移動素子110とが、少なくとも一部で重なっていればよい。また、上述した例では、第1素子群および第2素子群に属する全ての磁壁移動素子100、110の長手方向がx方向である構成を図に示したが、第1素子群および第2素子群に属するいずれかの磁壁移動素子の長手方向はx方向以外の方向であってもよい。

【0087】

また、上述した実施形態において、第1素子群に属する磁壁移動素子100と第2素子群に属する磁壁移動素子110とで数が異なる場合を図で示したが、第1素子群に属する

10

20

30

40

50

磁壁移動素子 1 0 0 と第 2 素子群に属する磁壁移動素子 1 1 0 との数は同じであってもよい。

【 0 0 8 8 】

また集積装置 I D の動作時において、第 2 素子群に属する磁壁移動素子 1 1 0 に入力される書き込みパルスのパルス長と、第 1 素子群に属する磁壁移動素子 1 0 0 に入力される書き込みパルスのパルス長とが異なる構成にしてもよい。例えば、磁壁移動素子 1 1 0 に入力される書き込みパルスのパルス長を第 1 素子群に属する磁壁移動素子 1 0 0 に入力される書き込みパルスのパルス長より長くしてもよい。

【 0 0 8 9 】

また第 2 素子群に属する磁壁移動素子 1 1 0 に入力される書き込みパルスのパルス振幅と、第 1 素子群に属する磁壁移動素子 1 0 0 に入力される書き込みパルスのパルス振幅とが異なる構成にしてもよい。例えば、磁壁移動素子 1 1 0 に入力される書き込みパルスのパルス振幅を磁壁移動素子 1 0 0 に入力される書き込みパルスのパルス振幅より大きくしてもよい。

10

【 0 0 9 0 】

磁壁移動層 5 0 に印加される書き込みパルスの大きさ（パルス長、パルス振幅）が磁壁移動層 1 0 に印加される書き込みパルスの大きさと異なることで、ニューロモーフィックデバイスにおける各階層における分解能を精密に調整できる。

【 0 0 9 1 】

例えば、磁壁移動層 5 0 に印加される書き込みパルスの大きさを大きくすることで、磁壁 DW がトラップサイトにトラップされることを抑制できる。すなわち、磁壁移動素子 1 1 0 の動作の信頼性を向上できる。パルスの大きさは、例えば、集積装置 I D に接続された書き込み回路で制御される。

20

【 0 0 9 2 】

（第 2 実施形態）

図 1 0 は、第 2 実施形態にかかるニューロモーフィックデバイスに用いられる集積装置 I D 1 の平面図である。図 1 0 は、読出し線 R L、書き込み線 W L、共通線 C L を除いて図示している。図 1 1 は、第 2 実施形態における集積装置 I D 1 の第 1 素子群に属する磁壁移動素子 1 0 0 及び第 2 素子群に属する磁壁移動素子 1 1 1 の近傍を拡大した断面図である。図 1 2 は磁壁移動層 1 0、5 1 の x 方向の中心を通る y z 平面で磁壁移動素子 1 0 0、1 1 1 のそれぞれを切断した断面である。第 2 実施形態にかかるニューロモーフィックデバイスは、磁壁移動素子 1 1 1 の幅 w_{111} が磁壁移動素子 1 0 0 の幅 w_{100} よりも広い点で第 1 実施形態と異なる。第 2 実施形態において、第 1 実施形態と同様の構成については、同様の符号を付し、説明を省く。

30

【 0 0 9 3 】

磁壁移動素子 1 1 1 は、磁壁移動層 5 1 と非磁性層 7 1 と強磁性層 6 1 とを有する。磁壁移動素子 1 1 1 は、磁壁移動素子 1 1 0 と y 方向における長さが異なる。第 2 素子群に属する磁壁移動素子 1 1 1 の磁壁移動層 5 1、非磁性層 7 1 および強磁性層 6 1 の y 方向における長さは、第 1 素子群に属する磁壁移動素子 1 0 0 の磁壁移動層 1 0、非磁性層 3 0 および強磁性層 2 0 の y 方向における長さよりも長い。すなわち磁壁移動素子 1 1 1 の幅 w_{111} が磁壁移動素子 1 0 0 の幅 w_{100} よりも長い。ここで磁壁移動素子の幅とは、磁壁移動層の上面と強磁性層の下面のそれぞれの幅の平均を意味する。

40

【 0 0 9 4 】

集積装置 I D 1 を z 方向から見て、磁壁移動素子 1 0 0 は磁壁移動素子 1 1 1 に覆われる。

【 0 0 9 5 】

第 2 素子群は、第 1 素子群よりも、ニューラルネットワーク N N の出力層 L_{out} 側に配置される。上述の通り、第 2 素子群に属する磁壁移動素子 1 1 1 の数は、第 1 素子群に属する磁壁移動素子 1 0 0 の数よりも少なくてもよい。第 2 素子群に属する磁壁移動素子 1 1 1 の数が第 1 素子群に属する磁壁移動素子 1 0 0 の数よりも少ない場合、1 つの読出し

50

電流 R_L と繋がる磁壁移動素子 111 の数は、1つの読出し配線 R_L と繋がる磁壁移動素子 100 の数よりも少ない。そのため、1つの読出し配線 R_L における出力の合計は、第2素子群の方が第1素子群よりも小さくなる。1つの読出し配線 R_L における出力の合計が判別できないほど小さい場合、ニューロモーフィックデバイスの学習エラーの原因となる。

【0096】

第2実施形態に係るニューロモーフィックデバイスでは、磁壁移動素子 111 の磁壁移動層 51 、非磁性層 71 および強磁性層 61 の y 方向における長さが長いため、積層方向における抵抗値を小さくできる。すなわち、読出し時に磁壁移動素子 111 に流れる電流を大きくできる。そのため、読出し時における磁壁移動素子 111 からの出力を大きくできる。従って、ニューロモーフィックデバイスにおける学習エラーを抑制できる。また、第2実施形態にかかるニューロモーフィックデバイスであっても、第1実施形態にかかるニューロモーフィックデバイスと同様の効果を奏する。

10

【0097】

尚、図10～12においては、 z 方向から見て磁壁移動素子 100 が磁壁移動素子 111 に覆われている状態を示した。このような配置にすることで、集積装置 $ID1$ における磁壁移動素子 100 、 111 の集積性を高められる。しかしながら、本実施形態に係る磁壁移動素子 100 と磁壁移動素子 111 の配置はこの例に限定されるものでなく、第1実施形態のように磁壁移動素子 100 が磁壁移動素子 111 と一部で重なる構成であってもよい。また、図12においては磁壁移動素子 100 、 111 の $y-x$ 断面形状が傾斜している例を示したが、傾斜していない構成であってもよい。

20

【0098】

(第3実施形態)

図13は、第3実施形態に係るニューロモーフィックデバイスに用いられる集積装置 $ID2$ の平面図である。図13は、読出し線 R_L 、書き込み線 W_L 、共通線 C_L を除いて図示している。図14は、第3実施形態に係るニューロモーフィックデバイスの2つの磁壁移動素子 100 、 110 の近傍を拡大した平面図である。第3実施形態に係るニューロモーフィックデバイスは、磁壁移動素子 100 及び磁壁移動素子 110 の配置が第1実施形態に係るニューロモーフィックデバイスと異なる。第3実施形態において、第1実施形態と同様の構成については、同様の符号を付し、説明を省く。

30

【0099】

本実施形態において、第2素子群に属する磁壁移動素子 110 は、 z 方向から見て、第1素子群に属する磁壁移動素子 100 と重ならない。

【0100】

磁壁移動素子 110 より下層に様々な構造体が存在するほど、磁壁移動素子 110 を作製する際の積層面の平坦性は低下する。積層面に至るまでの加工の回数が増えるためである。 z 方向から見て、磁壁移動素子 100 と重ならない位置に磁壁移動素子 110 を配置することで、磁壁移動素子 110 を作製する際の積層面の平坦性を高めることができる。

【0101】

磁壁移動素子 110 を作製する際の積層面の平坦性が高いと、磁壁移動層 50 の下面の平坦性が高まる。

40

【0102】

第3実施形態にかかるニューロモーフィックデバイスは、第1実施形態にかかるニューロモーフィックデバイスと同様の効果を奏する。また第3実施形態に係るニューロモーフィックデバイスは、磁壁移動層 10 と磁壁移動層 50 とのラフネスの差を小さくすることで、書き込み動作の信頼性に優れる。

【0103】

(第4実施形態)

図15は、第4実施形態にかかるニューロモーフィックデバイスに用いられる集積装置 $ID3$ の断面図である。図15は、磁壁移動素子 100 と磁壁移動素子 110 とのうちの

50

一部が接続配線CWを介して接続されている。第4実施形態において、第1実施形態と同様の構成については、同様の符号を付し、説明を省く。

【0104】

磁壁移動素子100は、例えば、最近接する磁壁移動素子110と、基板Sbを電氣的に介さずに、接続配線CWを介して接続されている。磁壁移動素子100は、全てが磁壁移動素子110と接続されている必要はなく、いずれか一つでもよい。例えば、磁壁移動素子100の強磁性層20は、磁壁移動素子110の磁壁移動層50と接続されている。

【0105】

接続配線CWは、縦型スイッチング素子VSWを有してもよい。縦型スイッチング素子VSWは、z方向に積層された積層膜によって構成されたスイッチング素子である。例えば、オボニック閾値スイッチ(OTS: Ovonic Threshold Switch)のように結晶層の相変化を利用した素子、金属絶縁体転移(MIT)スイッチのようにバンド構造の変化を利用した素子、ツェナーダイオード及びアバランシェダイオードのように降伏電圧を利用した素子、原子位置の変化に伴い伝導性が変化する素子は、縦型スイッチング素子VSWである。

【0106】

磁壁移動素子100と磁壁移動素子110とを接続配線CWで接続すると、読出し線RL2から磁壁移動素子100、110を介して共通線CLに至る電流経路ができる。すなわち、磁壁移動素子100の抵抗値と磁壁移動素子110の抵抗値を合わせた合成抵抗を読み出すことができる。ニューロモーフィックデバイスにおいて磁壁移動素子100、110の抵抗値、あるいは抵抗値の逆数であるコンダクタンスは、重みに対応する。上記の電流経路は、2つの磁壁移動素子100、110の重みを合成した新たな重みを表現できる。したがって、第4実施形態に係る集積装置ID2を用いたニューロモーフィックデバイスは、2つの磁壁移動素子100、110で3つの重みを表現でき、より複雑な演算を行うことができ、表現力が高まる。

【0107】

(第5実施形態)

上記実施形態では、第1素子群及び第2素子群が磁壁移動素子を含む場合を例示したが、本発明はこの例に限定されない。第1素子群及び第2素子群は、その他の抵抗変化素子を含んでいてもよい。第5実施形態に係るニューロモーフィックデバイスは、抵抗変化素子として磁壁移動素子100、110以外の抵抗変化素子を用いている点で第1実施形態に係るニューロモーフィックデバイスと異なる。また第5実施形態に係るニューロモーフィックデバイスは、第1素子群に属する抵抗変化素子の長手方向における長さが第2素子群に属する抵抗変化素子の長手方向における長さより長くてもよい点で第1実施形態に係るニューロモーフィックデバイスと異なる。また第5実施形態に係るニューロモーフィックデバイスにおいて、抵抗変化素子の抵抗変化に寄与する部分の体積は、好ましくは、第2素子群に属する抵抗変化素子の方が、第1素子群に属する抵抗変化素子よりも大きい。その他の構成は第1実施形態に係るニューロモーフィックデバイスと同様であり、詳細な説明を省く。

【0108】

第5実施形態に係るニューロモーフィックデバイスは、複数の抵抗変化素子を含む第1素子群及び第2素子群を備える。第5実施形態に係るニューロモーフィックデバイスにおいて、所定のパルスが入力されたときの抵抗変化率は、第1素子群に属するそれぞれの抵抗変化素子の方が、第2素子群に属するそれぞれの抵抗変化素子よりも大きい。以下、説明の便宜上、第1素子群に属する抵抗変化素子を第1抵抗変化素子といい、第2素子群に属する抵抗変化素子を第2抵抗変化素子という。

【0109】

第1抵抗変化素子及び第2抵抗変化素子としては、印加されたパルス数と抵抗値との間に相関関係がある任意の素子が用いられる。第1抵抗変化素子及び第2抵抗変化素子としては、例えば、相変化メモリ(PCM: Phase Change Memory)を使用する素子、抵抗

10

20

30

40

50

変化型メモリ (ReRAM : Resistive Random Access Memory) を使用する素子等が用いられる。PCMは、結晶と非晶質との相変化を段階的に制御する。ReRAMは、 TaO_2 等の媒体に金属析出によるフィラメントを形成して抵抗変化を利用する。第1抵抗変化素子と第2抵抗変化素子として用いられる抵抗変化素子の種類は同じであってもよく、異なってもよい。

【0110】

図16は、第1抵抗変化素子及び第2抵抗変化素子の抵抗値と第1抵抗変化素子及び第2抵抗変化素子に与えられたパルス数との関係を示すイメージ図である。図16(a)は第1抵抗変化素子に関するグラフで、図16(b)は第2抵抗変化素子に関するグラフである。第1抵抗変化素子及び第2抵抗変化素子に与えるパルス数が増加すると、第1抵抗変化素子及び第2磁気抵抗効果の抵抗値は増加する。図16では、一例としてパルス入力によって抵抗値が増加するイメージ図を示しているが、本実施形態ではパルス入力によって抵抗値が減少する抵抗変化素子を用いてもよい。尚、第1抵抗変化素子及び第2抵抗変化素子の抵抗値は、与えられるパルス数に対して非線形に変化する場合がある。このような場合においても、所定のパルスが入力されたときの抵抗変化率は、第1抵抗変化素子の方が、第2抵抗変化素子よりも大きい。ここで、与えられるパルス数に対して抵抗値が非線形に変化する第1抵抗変化素子及び第2磁気抵抗効果を用いる場合においても、抵抗変化率Pは第1実施形態と同様の式(1)で表される抵抗変化率である。

$$P = |R' - R| / (R_{max} - R_{min}) \cdots (1)$$

【0111】

図16において、 R_{max} とは、第1抵抗変化素子及び第2磁気抵抗効果の抵抗値の最大値であり、 R_{min} とは、第1抵抗変化素子及び第2磁気抵抗効果の抵抗値の最小値である。また、式(1)において $|R' - R|$ は、第1抵抗変化素子及び第2抵抗変化素子にパルスを一回印加したときの第1抵抗変化素子及び第2抵抗変化素子抵抗値のそれぞれの変化量の最大値である。第1抵抗変化素子において $|R' - R| = R_2 - R_1$ であり、第2抵抗変化素子において $|R' - R| = r_2 - r_1$ である。尚、第1抵抗変化素子と第2抵抗変化素子とで、抵抗値の最大値及び最小値は、同じであっても異なってもよい。

【0112】

本実施形態に係るニューロモーフィックデバイスであっても、第1実施形態に係るニューロモーフィックデバイスと同様の効果を得られる。

【0113】

(変形例)

上記の実施形態において、磁壁移動素子110の磁壁DWを移動させるための臨界電流密度の大きさ J_{c2} は、磁壁移動素子100の磁壁DWを移動させるための臨界電流密度の大きさ J_{c1} よりも小さくてもよい。すなわち、磁壁移動素子100, 110が $J_{c2} < J_{c1}$ の関係を満たしてもよい。磁壁移動素子100, 110が $J_{c2} < J_{c1}$ を満たすことで、磁壁移動素子110の磁壁DWを移動させるために必要な電力の消費を抑制できる。磁壁移動素子110は、磁壁移動素子100と比べて高い分解能が求められ、適切な抵抗値を得るために必要なパルス数が多い場合がある。磁壁移動素子100, 110の臨界電流密度 J_{c1} , J_{c2} は、例えば磁壁移動層10, 50の構成、形状、材料等によって変えることができる。例えば、以下の手段により、磁壁移動素子100, 110が $J_{c2} < J_{c1}$ の関係を満たすことができる。

【0114】

(変形例1)

図17は、磁壁移動層10, 53のy方向中心を通るxz平面で磁壁移動素子100, 112のそれぞれを切断した断面である。変形例1に係るニューロモーフィックデバイスに用いられる磁壁移動素子の断面図である。図17は、第1素子群に属する磁壁移動素子100と第2素子群に属する磁壁移動素子112が示されている。磁壁移動素子112は、磁壁移動層52を有する。磁壁移動素子112は、磁壁移動層52のz方向における厚さ h_{52} が薄い点で磁壁移動素子110と異なる。その他の構成は磁壁移動素子110と

10

20

30

40

50

同様であり、同様の符号を付し説明を省く。磁壁移動層 5 2 の厚さ h_{52} は、磁壁移動層 1 0 の厚さ h_{10} よりも薄い。磁壁移動層 5 2 の厚さ h_{52} が磁壁移動層 1 0 の厚さ h_{10} よりも薄いことで、磁壁移動素子 1 0 0 の臨界電流密度 J_{c1} と磁壁移動素子 1 1 2 の臨界電流密度 J_{c2} とは、 $J_{c2} < J_{c1}$ の関係を満たす。

【0115】

(変形例 2)

図 1 8 は、磁壁移動層 1 0、5 3 の x 方向の中心を通る yz 平面で磁壁移動素子 1 0 0、1 1 3 のそれぞれを切断した断面である。磁壁移動素子 1 1 3 は、第 2 素子群に属する。磁壁移動素子 1 1 3 は、磁壁移動層 5 3 と強磁性層 6 3 と非磁性層 7 3 を有する。磁壁移動素子 1 1 3 は、 y 方向における長さが短く、磁壁移動層 5 3 の幅 w_{53} 及び磁壁移動層 1 0 の幅 w_{10} との間に満たされる関係が磁壁移動素子 1 1 0 と異なる。磁壁移動素子 1 1 0 と同様の構成については同様の符号を付し、説明を省く。

10

【0116】

磁壁移動層の臨界電流密度は、線幅が 70 nm 近傍で極小となるという報告がある(例えば、T.Koyama, et al., Nat. Mater. 10, 194 (2011))。したがって、磁壁移動層の線幅が 70 nm 以上の場合、磁壁移動層 5 3 の幅 w_{53} は、磁壁移動層 1 0 の幅 w_{10} より狭いことが好ましく、磁壁移動層の線幅が 70 nm 以下の場合、磁壁移動層 5 3 の幅 w_{53} は、磁壁移動層 1 0 の幅 w_{10} より広いことが好ましい。上記関係を満たすことで、磁壁移動層 5 3 の臨界電流密度を磁壁移動層 1 0 の臨界電流密度より下げることができる。ここで磁壁移動層の y 方向の幅とは、上面と下面のそれぞれの y 方向の幅の平均を意味する。

20

【0117】

また、磁壁移動層 5 3 の傾斜角 θ_2 が磁壁移動層 1 0 の傾斜角 θ_1 よりも大きくてもよい。このような関係が満たされることで、磁壁移動素子 1 0 0 の臨界電流密度 J_{c1} と磁壁移動素子 1 1 3 の臨界電流密度 J_{c2} とは、 $J_{c2} < J_{c1}$ の関係を満たす。

【0118】

(変形例 3)

図 1 9 は、磁壁移動層 1 0、5 4 の y 方向中心を通る xz 平面で磁壁移動素子 1 0 0、1 1 4 のそれぞれを切断した断面である。磁壁移動素子 1 1 4 は、第 2 素子群に属する。変形例 3 は、磁壁移動素子 1 1 4 の構成が第 1 実施形態と異なる。変形例 3 において、第 1 実施形態と同様の構成については、同様の符号を付し、説明を省く。

30

【0119】

磁壁移動素子 1 1 4 は、磁壁移動層 5 4 と非磁性層 7 0 と強磁性層 6 0 とを有する。磁壁移動層 5 4 は、強磁性層 5 4 1 とスペーサ層 5 4 3 と強磁性層 5 4 2 とを有する。スペーサ層 5 4 3 は、 z 方向において強磁性層 5 4 1 と強磁性層 5 4 2 とに挟まれる。強磁性層 5 4 1、5 4 2 は磁壁移動層 1 0 および強磁性層 2 0 と同様の材料を用いることができる。スペーサ層 5 4 3 は、 Ru 、 Ir 、 Rh からなる群から選択される少なくとも一つを含むことができる。

【0120】

強磁性層 5 4 1 と強磁性層 5 4 2 とは、磁気結合している。強磁性層 5 4 1 と強磁性層 5 4 2 とは、例えば、反強磁性結合している。強磁性層 5 4 1 とスペーサ層 5 4 3 と強磁性層 5 4 2 とは、シンセティック反強磁性構造(SAF構造)である。このような関係が満たされることで、磁壁移動素子 1 0 0 の臨界電流密度 J_{c1} と磁壁移動素子 1 1 4 の臨界電流密度 J_{c2} とは、 $J_{c2} < J_{c1}$ の関係を満たす。

40

【0121】

(変形例 4)

図 2 0 は、磁壁移動層 1 0、5 0 の y 方向中心を通る xz 平面で磁壁移動素子 1 0 5、1 1 5 のそれぞれを切断した断面である。磁壁移動素子 1 1 5 は、第 2 素子群に属する。変形例 4 は、磁壁移動素子 1 0 5、1 1 5 のそれぞれが配線層 4 0 又は配線層 8 0 を備える点が、第 1 実施形態と異なる。第 5 実施形態において、第 1 実施形態と同様の構成につ

50

いては、同様の符号を付し、説明を省く。

【 0 1 2 2 】

配線層 4 0 , 8 0 は、磁壁移動層 1 0 , 5 0 と接する。配線層 4 0 , 8 0 は、非磁性層 3 0 , 7 0 と磁壁移動層 1 0 , 5 0 を z 方向に挟む位置にある。配線層 4 0 , 8 0 は、例えば、強磁性層 2 0 , 6 0 と z 方向に重なる位置にある。配線層 4 0 は、磁壁移動層 1 0 , 5 0 とビア配線 V L との間にあってもよい。

【 0 1 2 3 】

配線層 4 0 , 8 0 は、電流が流れる際のスピホール効果によってスピン流を発生させる機能を有する金属、合金、金属間化合物、金属硼化物、金属炭化物、金属珪化物、金属燐化物のいずれかを含む。

【 0 1 2 4 】

配線層 4 0 , 8 0 は、例えば、主元素として非磁性の重金属を含む。主元素とは、配線層 4 0 , 8 0 を構成する元素のうち最も割合の高い元素である。配線層 4 0 , 8 0 は、例えば、イットリウム (Y) 以上の比重を有する重金属を含む。非磁性の重金属は、原子番号 3 9 以上の原子番号が大きく、最外殻に d 電子又は f 電子を有するため、スピン軌道相互作用が強く生じる。スピホール効果はスピン軌道相互作用により生じ、配線層 4 0 , 8 0 内にスピが偏在しやすく、スピン流 J_S が発生しやすくなる。配線層 4 0 , 8 0 は、例えば、A u , H f , M o , P t , W , T a からなる群から選択されるいずれかを含む。

【 0 1 2 5 】

配線層 8 0 を構成する材料のスピホール角は、配線層 4 0 を構成する材料のスピホール角より大きい。「スピホール角」は、スピホール効果の強さの指標の一つであり、配線層 4 0 , 8 0 に沿って流す電流に対する発生するスピン流の変換効率を示す。すなわち、スピホール角の絶対値が大きいほど、磁壁移動層 1 0 , 5 0 に注入されるスピ量が増え、磁化に大きなスピン軌道トルク (S O T) を与える。このような関係が満たされることで、磁壁移動素子 1 0 0 の臨界電流密度 J_{c1} と磁壁移動素子 1 1 5 の臨界電流密度 J_{c2} とは、 $J_{c2} < J_{c1}$ の関係を満たす。

【 0 1 2 6 】

上記の実施形態及び変形例においては、第 2 素子群に属する全ての磁壁移動素子の長手方向における長さが第 1 素子群に属する全ての磁壁移動素子の長手方向における長さよりも長い例を示したが、本発明はこの例に限定されない。例えば、第 1 素子群および第 2 素子群のいずれも磁壁移動素子 1 0 0 および磁壁移動素子 1 1 0 を有し、第 1 素子群における磁壁移動素子 1 1 0 の比率よりも第 2 素子群に属する磁壁移動素子 1 1 0 の比率の方が高い構成であってもよい。このような構成であっても、第 2 素子群における分解能を第 1 素子群におけるニューロモーフィックデバイスの識別率および磁壁移動素子の集積性を高められる。

【 0 1 2 7 】

また上記の実施形態及び変形例においては、出力層 L_{out} に近い階層ほど、伝達手段に印加する重みを細かく変化させるニューラルネットワーク NN を再現することを前提に記載した。すなわち、出力層 L_{out} に近い階層ほど、高い分解能が求められることを前提に記載した。しかしながら、本発明はこの例に限定されない。ニューラルネットワークは、入力層に近い階層ほど高い分解能が求められる場合もある。このようなニューラルネットワークを再現するために、本実施形態に係るニューロモーフィックデバイスは、第 1 素子群が第 2 素子群よりも入力層側に位置する構成であってもよい。

【 0 1 2 8 】

ここまでいくつかの実施形態を提示して、集積装置及びニューロモーフィックデバイスの一例を提示した。しかしながら、本発明は当該実施形態に限られるものではなく、発明の要旨を変更しない範囲で種々の変更が可能である。

【 0 1 2 9 】

例えば、図 2 1 は、変形例 5 にかかるニューロモーフィックデバイスの第 1 素子群の磁壁移動素子 1 0 6 及び第 2 素子群の磁壁移動素子 1 1 6 の断面図である。図 2 1 に示すよ

10

20

30

40

50

うに、磁壁移動層 10, 50 が強磁性層 20, 60 より基板 S b から離れた位置にあってもよい。図 21 は、磁化の安定性が比較的高い強磁性層 20, 60 が基板 S b 側にあるボトムピン構造と称される。図 21 に示すボトムピン構造は、図 8 に示すトップピン構造より磁化の安定性が高い。

【0130】

またこの他、上記の実施形態及び変形例の特徴的な構成をそれぞれ組み合わせてもよい。

【符号の説明】

【0131】

10, 50, 51, 52, 53, 54 ... 磁壁移動層、20, 60, 61, 63 ... 強磁性層、30, 70, 71, 73 ... 非磁性層、40, 80 ... 配線層、100, 104, 105, 110, 111, 112, 113, 114, 115 ... 磁壁移動素子、543 ... スペース層、A1 ... 第1磁区、A2 ... 第2磁区、C ... チップ、C1 ... 第1回路、C2 ... 第2回路、C3 ... 第3回路、CL ... 共通線、CW ... 接続配線、DW ... 磁壁、E ... 電極、ID, ID1, ID2, ID3 ... 集積装置、In, In1, In2, In3, In4 ... 絶縁体、Lin ... 入力層、Lm ... 中間層、Lout ... 出力層、LS ... 積層構造体、NN ... ニューラルネットワーク、RL, RL1, RL2 ... 読出し線、VL ... ピア配線、VSW ... 縦型スイッチング素子、1, 2 ... 傾斜角

10

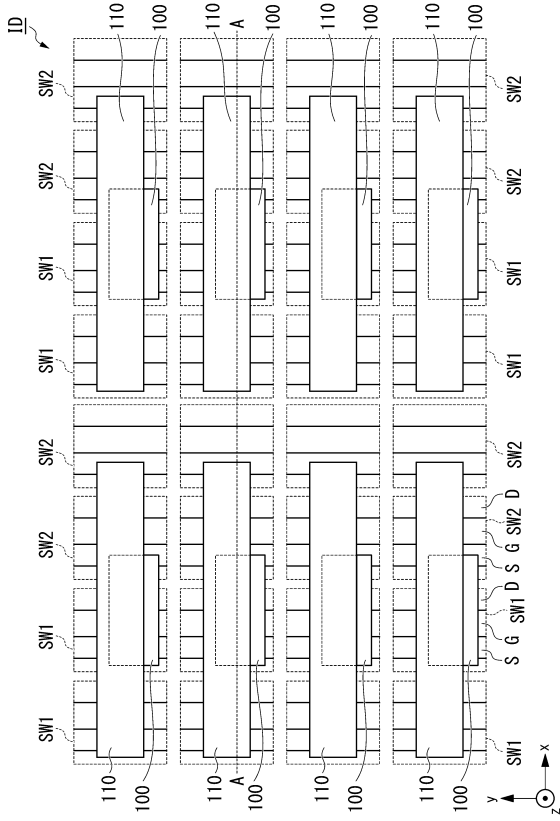
20

30

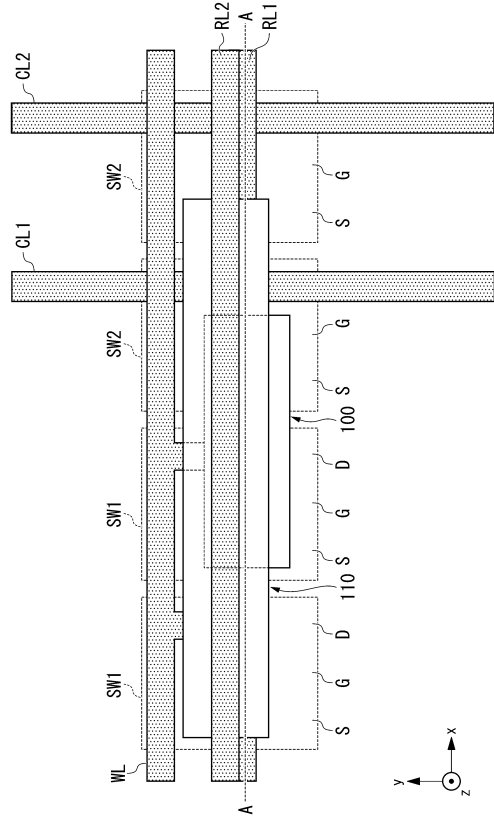
40

50

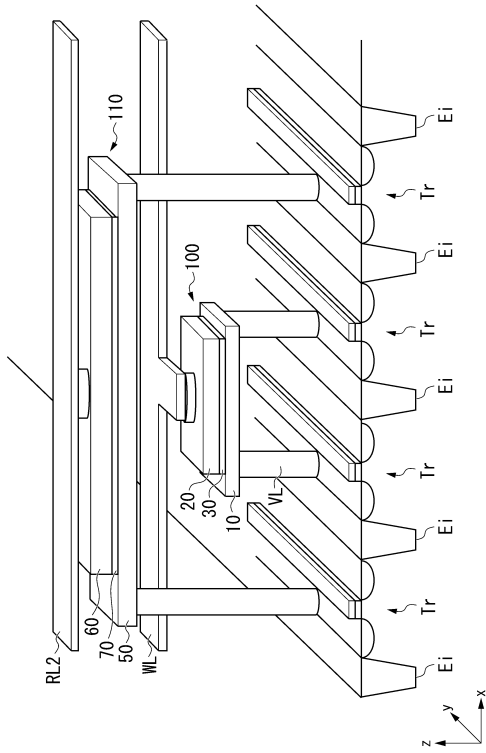
【図 5】



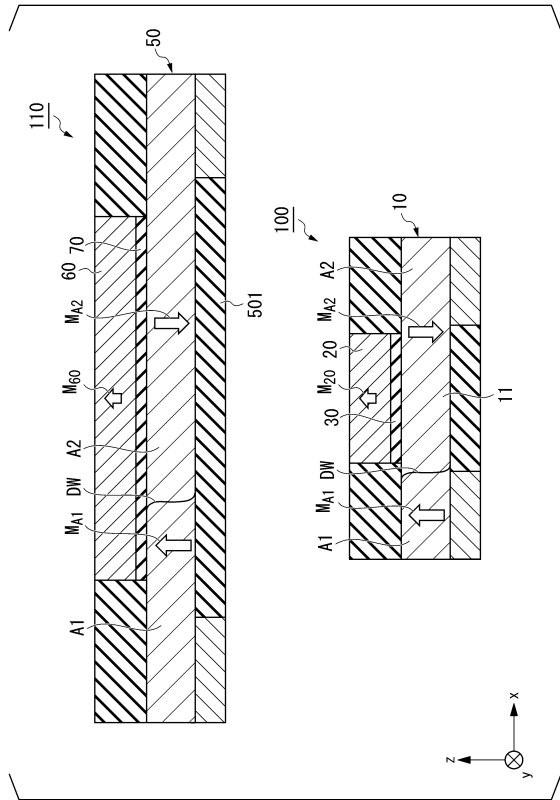
【図 6】



【図 7】



【図 8】



10

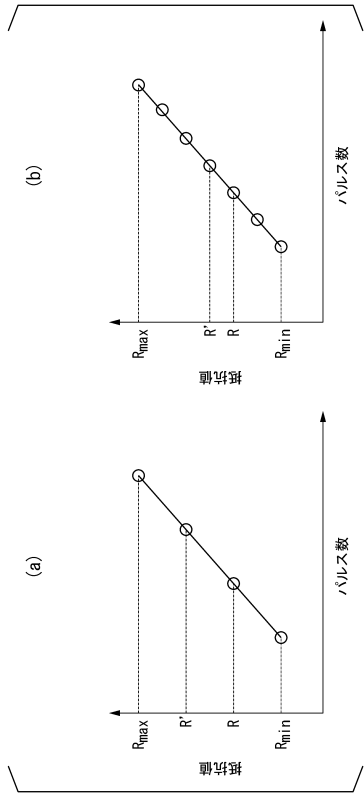
20

30

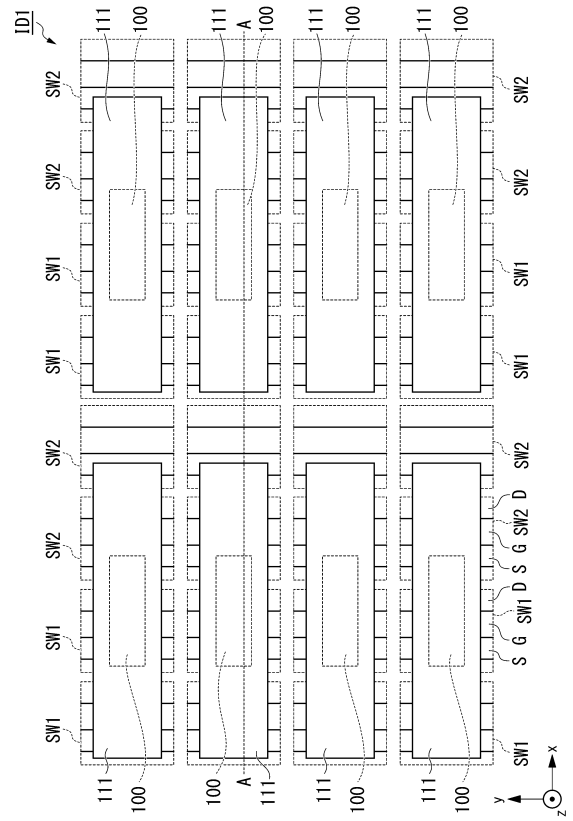
40

50

【図 9】



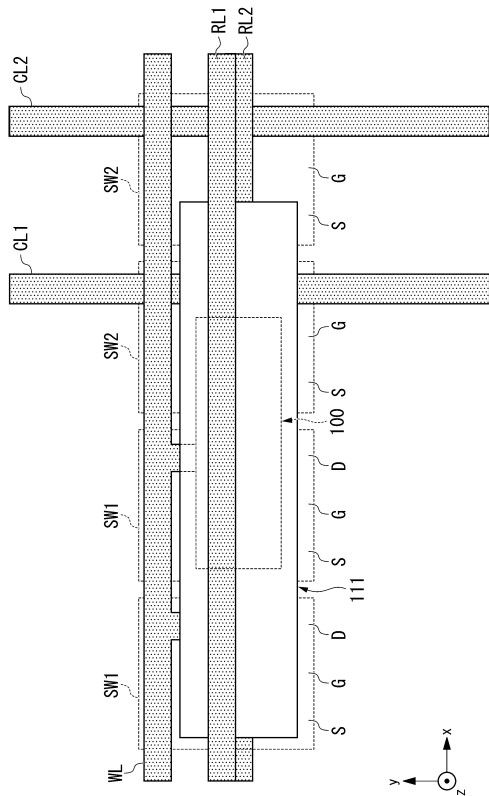
【図 10】



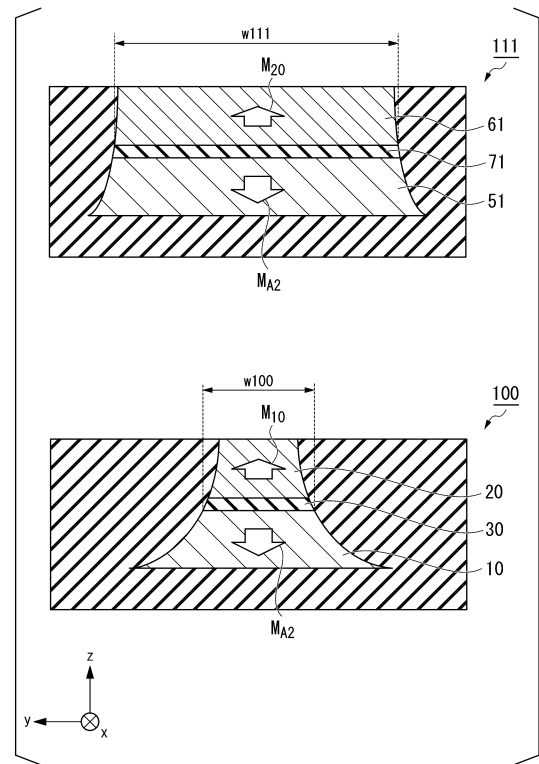
10

20

【図 11】



【図 12】

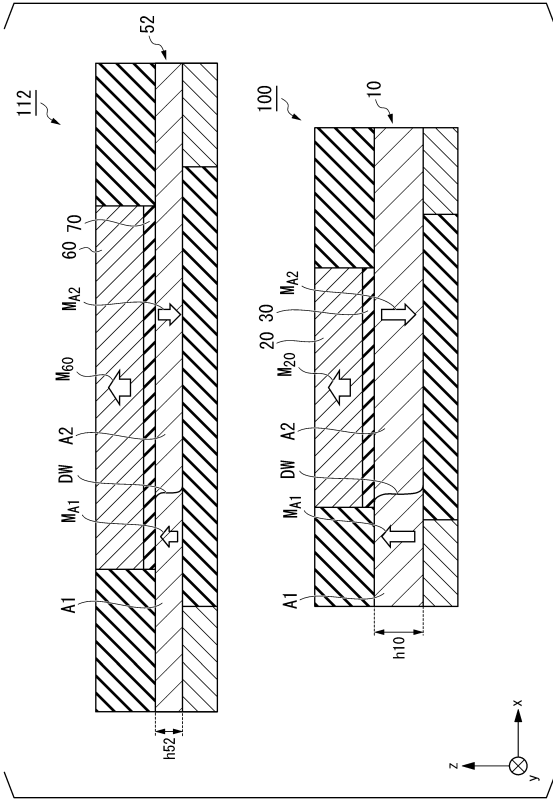


30

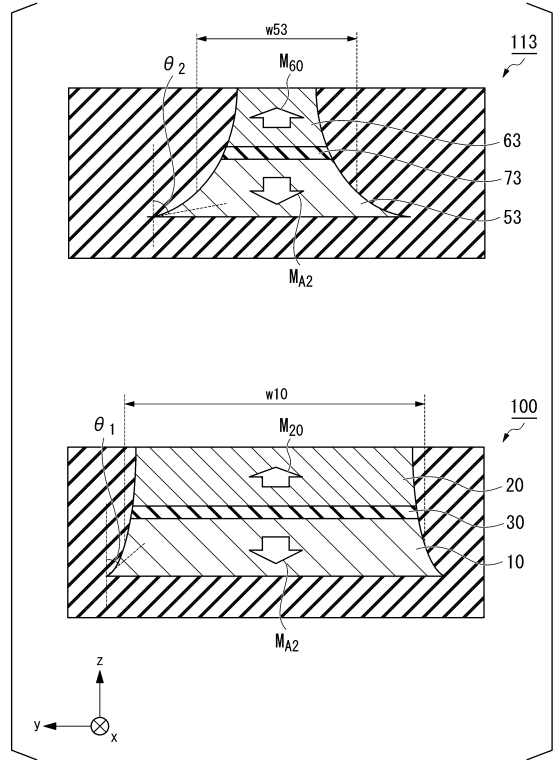
40

50

【図 17】



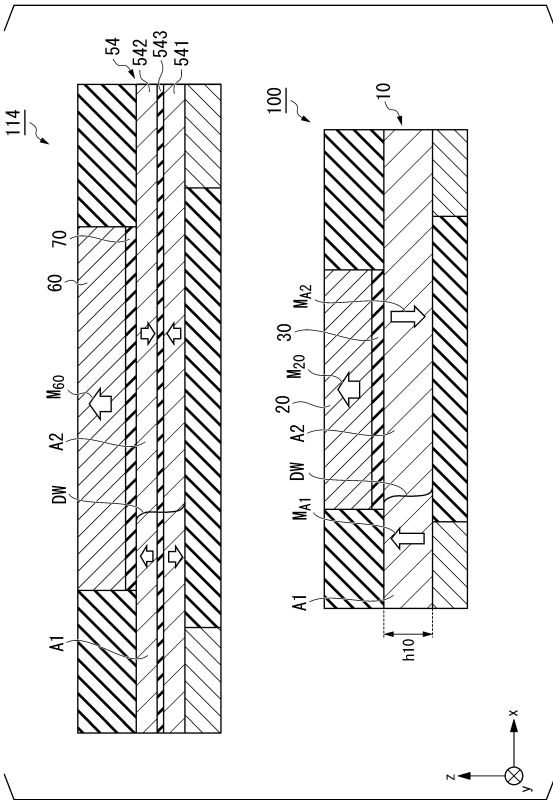
【図 18】



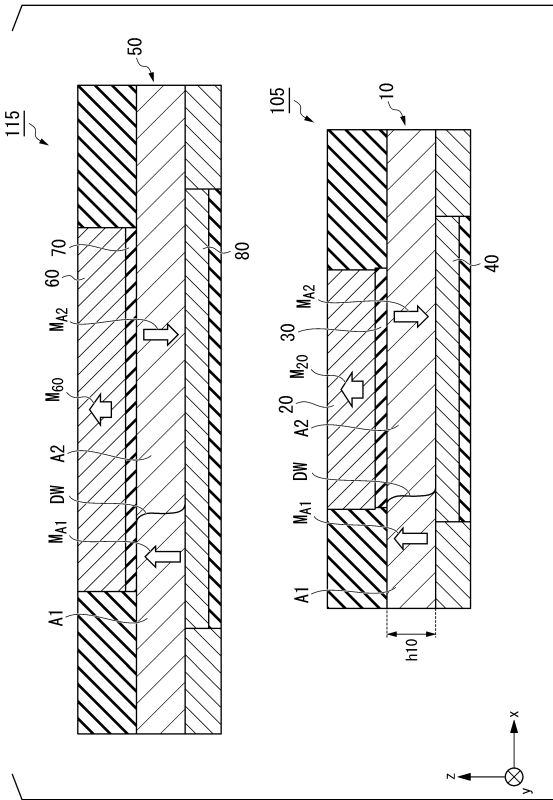
10

20

【図 19】




【図 20】

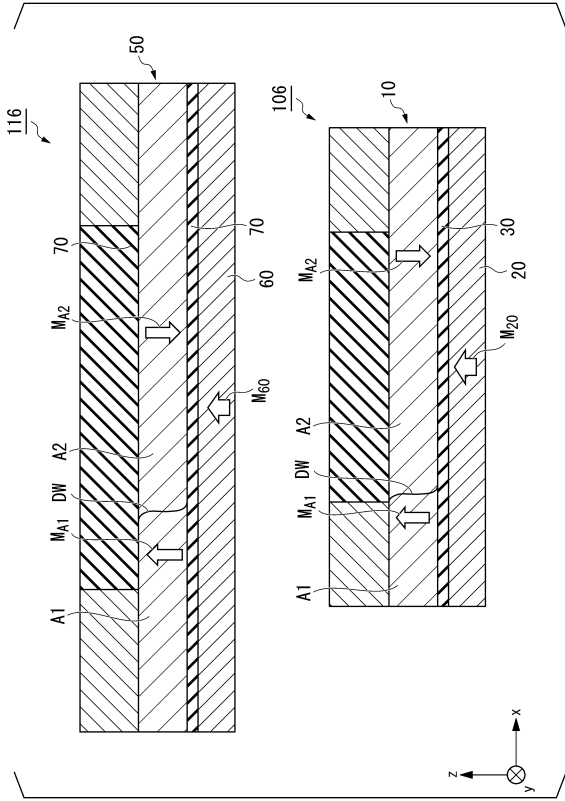


30

40

50

【 2 1】



10

20

30

40

50

フロントページの続き

審査官 加藤 俊哉

- (56)参考文献 特開2007-258460(JP,A)
特開2005-150303(JP,A)
特開2020-061481(JP,A)
国際公開第2019/176540(WO,A1)
- (58)調査した分野 (Int.Cl., DB名)
H01L 27/105
H01L 21/8239
H01L 43/08
G06N 3/063