(19) RÉPUBLIQUE FRANÇAISE

INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE

PARIS

(11) N° de publication : **2 575 560**
(à n'utiliser que pour les commandes de reproduction)

(21) N° d'enregistrement national : **84 19871**

(51) Int Cl⁴ : G 05 B 15/02; G 06 F 3/00.

(12) DEMANDE DE BREVET D'INVENTION A1

(22) **Date de dépôt :** 27 décembre 1984.

(30) **Priorité :**

(43) **Date de la mise à disposition du public de la demande :** BOPI « Brevets » n° 27 du 4 juillet 1986.

(60) **Références à d'autres documents nationaux apparentés :**

(71) **Demandeur(s) :** *LAFITTE René.* — FR.

(72) **Inventeur(s) :** René Lafitte.

(73) **Titulaire(s) :**

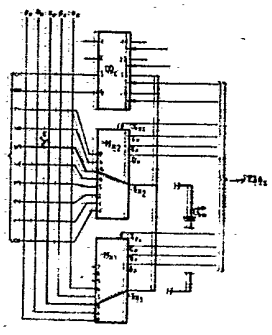
(74) **Mandataire(s) :** Cabinet Orès.

(54) Appareil de communication destiné à des personnes dont les possibilités motrices et/ou d'expression sont très limitées, et plus particulièrement destiné à des handicapés moteurs et/ou cérébraux.

(57) La présente invention est relative à un appareil de communication pour des personnes handicapées.

Cet appareil se caractérise en ce qu'il est muni d'un dispositif de simulation de la frappe d'un clavier qui est constitué par une carte d'interface qui comporte deux ou plusieurs multiplexeurs analogiques M_{x1}, M_{x2}, notamment CMOS, associés aux lignes a_x, b_x, c_x, d_x, e_x et aux colonnes 0 à 9 de la matrice de clavier, de telle façon que les liaisons croisées qu'ils permettent d'établir simulent l'appui mécanique sur une touche du clavier, les sorties des deux commutateurs analogiques M_{x1} et M_{x2} étant reliées directement entre elles ou par l'intermédiaire d'une valeur de capacité appropriée.

Application aux handicapés moteurs et/ou cérébraux.



FR 2 575 560 - A1

La présente invention est relative à un appareil de communication destiné à des personnes dont les possibilités motrices et/ou d'expression sont très limitées, et plus particulièrement destiné à des handicapés moteurs et/ou cérébraux.

Le Demandeur a déjà mis à la disposition d'un foyer de l' Association des Paralysés de France (A.P.F.) un appareil permettant la communication de handicapés moteurs et/ou cérébraux avec un ordinateur, à savoir permettant l'utilisation des possibilités offertes par les ordinateurs (en particulier individuels), telles que composition de textes, jeux seul ou à deux, etc..., lesquelles possibilités étaient pratiquement interdites notamment aux handicapés qui en ont pourtant le plus besoin, à savoir aux tétraplégiques privés ou non de la parole, pour lesquels la simple manipulation du clavier de commande relève des impossibilités et les privent donc des services qu'un ordinateur peut rendre ; cette utilisation a été rendue possible à l'aide :

- d'un dispositif de simulation de la frappe d'un clavier de commande d'un ordinateur et dont la face avant constitue une sorte d'écran intermédiaire doublant les caractères dudit clavier de commande et comportant notamment quatre rangées de lettres, signes ou ordres associés chacun à un voyant lumineux, et
- d'un dispositif d'actionnement par émission infrarouge (IR) de ce dispositif de simulation, qui est fixé éventuellement sur le fauteuil roulant d'un handicapé et qui est commandé à l'aide de la poignée de manoeuvre du fauteuil roulant - que beaucoup de handicapés arrivent quand même à commander - ou, en alternative, à l'aide de trois grosses touches disposées sur ledit fauteuil roulant ou sur le bord d'une table et, de toutes façons, disposées au niveau des extrémités des membres (pied, main) ou de la tête de chaque handicapé, en fonction

de ses possibilités motrices réelles : dans chaque cas, l'émetteur IR envoie un signal codé qui est reçu par le dispositif de simulation susdit et qui autorise le balayage vers la gauche, ou vers la droite, des voyants lumineux associés aux différents caractères doublés sur ledit écran intermédiaire (qui reste d'ailleurs toujours actif) et la validation du caractère voulu, ce qui permet d'obtenir les mêmes résultats que la frappe directe au clavier de commande de l'ordinateur.

De façon plus précise, les commandes "gauche" et "droite" font défiler l'éclairage des voyants lumineux vers la gauche ou vers la droite, respectivement, à une vitesse progressive de 1 à 30 sauts (de caractères) à la seconde, permettant une approche très précise des premiers caractères rencontrés pendant le balayage de l'écran intermédiaire et une approche très rapide des caractères les plus éloignés (à noter que 4 ou 5 caractères parmi les plus courants bénéficient d'un ralentissement momentané, tandis que la commande "validation" affiche le caractère sélectionné sur l'écran intermédiaire comme si on l'avait frappé sur le clavier de l'ordinateur,dont la frappe est réellement déclanchée grâce à la liaison qui existe entre l'ordinateur et le dispositif de simulation.

En résumé, l'appareil que l'on vient de décrire offre la possibilité d'effectuer en autonomie totale, donc sans l'aide de personne :

- l'"écriture" d'un texte (courrier, etc...) par frappe simulée des caractères concernés,donc de mots et de phrases notamment toutes faites (par exemple l'entête d'une lettre),
- la mise en mémoire du texte ainsi "écrit",
- la frappe de ce texte sur une machine à écrire couplée à l'ordinateur,
- la reprise d'un texte incomplet mis en mémoire,pour le compléter,

- la modification d'une ou plusieurs lignes d'un texte, etc...,
- l'exécution de jeux (par exemple échec, othello, etc...).

Toutefois, bien que les possibilités de l'appareil décrit plus haut soient très intéressantes, cet appareil présente des inconvénients, notamment en ce qui concerne :

- l'emploi de trois touches de commande qui, bien que limitées en nombre, peuvent poser des problèmes d'actionnement de la part de certains handicapés,
- la limitation aux seuls ordinateurs utilisant le language APPLE : en fait, le dispositif de simulation de la frappe des touches d'un clavier agit sur l'ordinateur par l'intermédiaire d'un ensemble électronique qui génère en général soit un code série ou un code parallèle dit ASCII qui est spécifique de l'APPLE et donc manque d'universalité,
- l'emplacement mémoire pris dans l'ordinateur, qui peut "sauter" lors du changement des programmes du commerce,
- l'utilisation simultanée de plusieurs émetteurs IR , qui crée une interférence entre eux.

La présente invention s'est en conséquence donné pour but d'éliminer les inconvénients susdits et de pourvoir à un appareil de communication pour personnes dont les possibilités motrices et/ou d'expression sont très limitées, et en particulier pour des handicapés moteurs et/ou cérébraux, qui répond mieux aux nécessités de la pratique que la première réalisation de l'appareil existant décrit plus haut, notamment en ce que :

- il est adapté à presque tous les ordinateurs dans ce sens que le dispositif de simulation de la frappe des touches d'un clavier agit directement sur le contact électrique de chaque touche de clavier,
- il n'y a pas de programmes en mémoire (ce qui élimine le risque qu'ils puissent "sauter"),
- il n'y a pas d'anomalies de fonctionnement en cas d'utilisation simultanée de plusieurs émetteurs,

- on peut choisir, à l'aide dudit émetteur IR, jusqu'à cinq vitesses différentes de défilement de l'éclairage desdits voyants lumineux,
- le récepteur des signaux de commande émis par l'émetteur IR est adapté à la réception permanente de ces signaux,
- les émetteurs IR ont une autonomie de fonctionnement élevée,
- le récepteur est autonome et peut rester en permanence en "éveil", et en particulier :
  . il peut être utilisé en contrôle environnement,
  . deux des positions de contrôle de l'environnement sont réservées à l'ordinateur et/ou à l'imprimante,
- les touches dont la fréquence d'utilisation est plus élevée (y compris le marquage d'un temps d'arrêt) sont dupliquées en un ou plusieurs endroits de l'écran intermédiaire,
- avec l'émetteur IR primaire on peut affecter des lettres ou symboles quelconques à quelques positions vacantes,
- certaines positions peuvent être affectées au chargement et au démarrage de programmes quelconques (courrier, jeux, etc...),
- les paramètres de défilement (de l'éclairage desdits voyants lumineux), tels que progressivité, temps d'arrêt, position des touches, etc..., peuvent être changés suivant les besoins,
- certaines positions peuvent être affectées à des mots complets, tels que "programmation", "catalog", "run", "load",
- l'émetteur IR secondaire est adapté à l'émission de signaux codés de commandes standard de type connu (par exemple pour téléviseur, etc...)
- les numéros de téléphone peuvent être composés automatiquement,
- il est possible de commander un appareil "MINITEL", à savoir un terminal de l'ordinateur de l'annuaire téléphonique des PTT, pour téléphoner ou pour jouer à des jeux

programmés dans le système et interchangeables, et
- en ce qu'il comprend en complément un dispositif de commande à distance de l'environnement.

La présente invention a pour objet un appareil de communication pour personnes dont les possibilités motrices et/ou d'expression sont très limitées et en particulier pour des handicapés moteurs et/ou cérébraux, du type comprenant en combinaison :
- un émetteur IR principal commandé par un nombre limité de contacts, notamment par trois contacts ;
- un coffret central comprenant un panneau frontal sur lequel est doublé le clavier de commande d'un ordinateur et se trouve une pluralité de voyants lumineux, notamment constitués par des diodes,associés chacun aux différents caractères et fonctions doublés dudit clavier ;
- un dispositif de simulation de la frappe d'un clavier ;
- un dispositif permettant le défilement vers la droite ou vers la gauche de l'éclairage desdits voyants associés aux éléments doublés de la matrice de clavier ainsi que la validation du caractère,ou de la fonction,voulu, et
- un récepteur principal des signaux émis par ledit émetteur principal IR,

lequel appareil de communication est caractérisé en ce que ledit dispositif de simulation de la frappe d'un clavier, en particulier d'ordinateur, est constitué par une carte d'interface qui comporte deux ou plusieurs multiplexeurs analogiques, notamment CMOS, associés aux lignes et aux colonnes de la matrice de clavier de telle façon que les liaisons croisées qu'ils permettent d'établir simulent l'appui mécanique sur une touche du clavier, les sorties des deux commutateurs analogiques étant reliées directement entre elles ou par l'intermédiaire d'une capacité de valeur appropriée, suivant que le clavier soit à touches du type dit à contact résistif ou capacitif,et en ce que ladite carte d'interface est commandée par un bloc d'interface

adaptateur de périphérique faisant partie d'un ensemble électronique approprié qui reçoit toutes les commandes et les exécute sous le contrôle d'un microprocesseur.

Selon un mode de réalisation avantageux de l'appareil conforme à l'invention, ladite carte d'interface comporte également un quadruple commutateur analogique permettant de simuler notamment les opérations "contrôle" et de frappe des caractères qui nécessitent l'appui de deux touches.

Selon encore un autre mode de réalisation avantageux de l'appareil conforme à l'invention, la carte d'interface est pourvue d'un connecteur pour câble plat, destiné à assurer la liaison avec ledit deuxième bloc d'interface, ainsi que de pattes à souder directement sur les points d'accès à la matrice.

Selon un autre mode de réalisation avantageux de l'appareil conforme à l'invention, celui-ci comporte au moins un émetteur principal , et cet émetteur principal permet d' effectuer le défilement de l'éclairage desdits voyants et leur validation par activation d'un, deux ou trois contacts, le décodage étant effectué par ledit microprocesseur.

Selon un mode de réalisation avantageux de l'appareil conforme à l'invention, l'émetteur IR principal est à six codes et comporte une décade dont le signal d'horloge est généré par un oscillateur dissymétrique et dont seulement cinq sorties consécutives sont utilisées, parmi lesquelles la première et la dernière sorties sont toujours actives, en sorte que les impulsions correspondantes sont toujours présentes, tandis que les trois sorties consécutives intermédiaires restantes sont court-circuitées vers la masse, de façon à annuler l'une ou l'autre des impulsions intermédiaires correspondantes par activation séquentielle de trois contacts, ou à annuler à la fois deux desdites impulsions intermédiaires par activation séquentielle de deux seuls contacts parmi les trois contacts susdits, et ce après

avoir interrompu au préalable le contact à ne pas utiliser à l'aide d'un premier interrupteur, ou encore par activation d'un seul contact parmi les trois contacts susdits, et ce après avoir, au préalable, fermé ledit premier interrupteur, qui est disposé en série avec ledit contact à ne pas utiliser, et interrompu le deuxième contact à ne pas utiliser à l'aide d'un deuxième interrupteur, les impulsions de chaque sortie de la décade étant dirigées vers la base d'un premier transistor qui, en coopération avec un deuxième transistor monté en cascade avec ce premier transistor, alimente une pluralité de diodes infrarouges, par l'intermédiaire d'une capacité et d'une résistance de valeurs appropriées, le décodage des six codes émis par l'émetteur IR principal étant effectué par ledit microprocesseur.

Selon un mode de réalisation préféré de l'appareil conforme à l'invention, l'émetteur IR principal comporte une masse intermittente permettant d'alimenter l'oscillateur et la décade seulement pendant l'émission d'un code, à savoir pendant l'actionnement d'un contact, à cet effet cinq diodes étant dérivées entre ladite masse intermédiaire et chacune desdites cinq sorties consécutives de la décade, notamment à partir de la borne commune à la capacité et à la résistance susdites, de façon à laisser passer seulement les impulsions montantes dirigées vers la base dudit premier transistor, une impédance appropriée reliant entre elles la la masse (réelle) et la masse intermittente afin de pallier des contacts hésitants.

Selon un mode de réalisation préféré de l'appareil conforme à l'invention, ledit ensemble électronique piloté par ledit microprocesseur comprend en combinaison :

- deux mémoires mortes programmables, dont l'une est réservée au logiciel de gestion de base, tandis que l'autre est réservée à des logiciels spécifiques et est donc interchangeable et accessible de l'extérieur ;

- deux mémoires vives ;
- deux blocs d'interface adaptateurs de périphériques, chacun comportant deux rangées de bornes d'entrée/sortie, dont la première rangée du premier de ces blocs d'interface est destinée en particulier à la gestion du défilement de l'allumage desdits voyants et la deuxième rangée est destinée à des usages spécifiques, tandis que les deux rangées de bornes du deuxième bloc d'interface sont destinées audit dispositif d'interface de simulation de la frappe d'un clavier de commande, notamment dudit ordinateur, les autres entrées et sorties ayant des affectations variées ;
- un double multivibrateur, dont le premier multivibrateur est destiné à générer le signal d'horloge du microprocesseur, tandis que le deuxième multivibrateur assure l'initialisation de ce microprocesseur, et
- un multiplexeur permettant, par adressage de ses sorties, la validation d'un des composants précédents,

le logiciel de gestion du balayage des diodes par le microprocesseur permettant en particulier, outre la vitesse progressive :

- le choix de la vitesse globale,
- la duplication et l'arrêt momentané des positions fréquemment utilisées,
- le saut des positions non utilisées,
- la réaffectation de certaines positions.

Selon un autre mode de réalisation avantageux de l'appareil conforme à l'invention, celui-ci comporte en outre en combinaison :

- un émetteur IR secondaire , et
- une pluralité de récepteurs secondaires reliés à des appareils à mettre en marche ou à arrêter, tels que téléviseur et/ou autres, les codes destinés aux différents récepteurs secondaires étant générés par ledit microprocesseur,

le panneau frontal dudit coffret central comportant également des voyants lumineux associés aux différents récepteurs IR secondaires.

Selon un mode de réalisation avantageux de l'appareil conforme à l'invention, le détecteur de signaux infrarouges, dont le circuit est pratiquement le même pour les récepteurs secondaires et le récepteur principal, comporte un double amplificateur opérationnel, notamment à faible bruit, dont chacun des deux étages présente un montage en filtre passe-haut et qui est ultérieurement amplifié par un comparateur qui effectue également la remise en forme du signal utile par contre-réaction positive, l'adaptation du circuit au récepteur primaire étant obtenue essentiellement par inversion des polarités dudit comparateur.

Selon un autre mode de réalisation avantageux de l'appareil conforme à l'invention, deux diodes infrarouges maintiennent en éclairage faible les caractéristiques de fonctionnement des phototransistors du détecteur.

Selon un mode de réalisation avantageux de l'appareil conforme à l'invention, le code généré par le microprocesseur, et destiné aux récepteurs secondaires, consiste en une série d'impulsions descendantes longues et courtes, dont la dernière est obligatoirement courte et qui se manifestent à l'entrée du décodeur correspondant, à savoir à la sortie dudit comparateur, lesquelles impulsions se transforment sur l'impédance d'entrée de ce décodeur en impulsions hautes et basses, respectivement.

Selon un autre mode de réalisation avantageux de l'appareil conforme à l'invention, le nombre d'impulsions descendantes est égal à 8 et celles-ci, après transformation, attaquent un registre à décalage à huit sorties, dont la dernière sortie est donc toujours à 1, pour assurer - après la temporisation différée introduite par une résistance et une capacité appropriées - la remise à zéro de toutes les sorties du registre à décalage, et dont le signal

d'horloge est activé par le front ascendant du signal constitué par lesdites impulsions longues et courtes, ce qui fait avancer le signal constitué par lesdites impulsions hautes et basses de telle manière que, au bout de huit impulsions, les huit sorties du registre à décalage contiennent un octet représentatif du code généré par le microprocesseur, le décodage se faisant à l'aide de deux démultiplexeurs doubles, du type "1 parmi 4", suivant le code à deux bits qui est reçu par chacun des quatre démultiplexeurs simples y contenus et qui provient des huit bits du registre de décalage, la validation d'un démultiplexeur étant obtenue en sélectionnant une des sorties du démultiplexeur précédent, ce qui constitue 4 x 4 x 4 x 4 = 256 combinaisons qui sont réduites à 128 parce que le bit 7 du registre de décalage est toujours à 1, dans ces conditions le cheminement du signal des impulsions hautes et basses, à partir du premier bit du registre déjà remis à zéro, se traduisant par la chute à zéro de l'une ou l'autre des quatre sorties du dernier démultiplexeur, laquelle chute à zéro donne un signal d'horloge sur une "bascule D", dont le signal de sortie attaque alternativement, suite à chaque code reconnu, deux triacs, chacun par l'intermédiaire d'un transistor.

Selon encore un autre mode de réalisation avantageux de l'appareil conforme à l'invention, celui-ci coopère également avec un terminal de l'ordinateur de l'annuaire téléphonique, qui est lui aussi représenté sur le panneau frontal dudit coffret central, un connecteur émettant des codes destinés à ce terminal étant prévu à cet effet.

Outre les dispositions qui précèdent, l'invention comprend encore d'autres dispositions, qui ressortiront de la description qui va suivre.

L'invention sera mieux comprise à l'aide du complément de description qui va suivre, qui se réfère aux dessins annexés dans lesquels :

- la figure 1 représente schématiquement une vue d'ensemble

des composants essentiels de l'appareil selon l'invention,

- la figure 2 représente le schéma électrique de l'émetteur IR principal conforme à l'invention,
- la figure 3 illustre le système de codage utilisé par l'émetteur de figure 2,
- la figure 4 montre schématiquement l'organisation autour d'un microprocesseur de certains composants électroniques permettant d'accomplir les fonctions requises par l'appareil de la présente invention,
- la figure 5 (a, b) représente schématiquement en particulier deux composants parmi ceux illustrés dans la figure 4, et notamment les blocs d'interface adaptateurs de périphériques,
- la figure 6 illustre schématiquement la carte d'interface de simulation de la frappe sur un clavier de commande, notamment de l'ordinateur représenté schématiquement à la figure 1,
- la figure 7 illustre une possible configuration pratique de la carte d'interface de la figure 6,
- la figure 8 montre, à titre d'exemple non limitatif, l'aspect du panneau frontal du coffret central contenant, entre autres, le microprocesseur et les composants qui sont organisés autour de celui-ci, ledit panneau comportant la matrice doublée de caractères et fonctions d'un clavier d'ordinateur, notamment fonctionnant avec l'APPLE II +, et d'autres fonctions spécifiques;
- la figure 9 représente le schéma électrique d'un récepteur IR secondaire auquel peuvent être reliés deux (ou plus) appareils à mettre en marche ou à arrêter,
- la figure 10 montre le schéma électrique du détecteur de signaux IR selon l'invention indiqué schématiquement à la figure 9,
- la figure 10a montre la modification (se limitant à une simple inversion de polarités) du circuit de la figure 10 pour l'adapter au récepteur principal,

- la figure 11 (a et b) illustre le système de codage utilisé par les récepteurs secondaires, et
- la figure 12 montre en détail le décodeur illustré schématiquement sur la figure 9.

Il doit être bien entendu,toutefois, que ces dessins et les parties descriptives correspondantes, sont donnés uniquement à titre d'illustration de l'objet de l'invention, dont ils ne constituent en aucune manière une limitation.

L'appareil de figure 1 se compose des parties essentielles suivantes :

- au moins un boîtier émetteur IR principal E_p (voir le cadre a de la figure 1) qui envoie des signaux IR suivant un code dit, dans ce qui suit, code "E" et dont l'activation se fait par action sur un, deux ou trois contacts G, D et V (cf. figure 2) par l'intermédiaire de boutons-poussoirs b_p incorporés dans le boîtier E_p ou b'_p incorporés dans une table t, ou par l'intermédiaire de capteurs appropriés connus en soi (notamment capteurs de voix, de proximité , d'inclinaison, etc... :un capteur d'inclinaison C_i relié à la poignée p d'un fauteuil roulant - non représenté - est illustré dans le cadre a de la figure 1) ;
- un coffret central CC (voir les cadres b et c de la figure 1), comportant trois rangées de voyants lumineux, notamment de diodes, (cf. figure 8) dont le défilement de l'éclairage vers la gauche ou vers la droite est commandé par l'émetteur IR principal contenu dans le boîtier E_p, lequel coffret central CC coopère avec :
  - un dispositif C_I de simulation de la frappe du clavier de commande d'un ordinateur OR,

  et comprend :
  - un récepteur primaire R_p qui capte et met en forme le type de signal émis par l'émetteur principal E_p (la reconnaissance du signal étant faite par le microprocesseur),

. un émetteur secondaire E_s qui fonctionne suivant un code qui, dans ce qui suit, sera dénoté code "R",

. un ensemble électronique piloté par microprocesseur (en particulier le 6502):voir la figure 4, et

- une pluralité de boîtiers récepteurs secondaires R_{s1}, R_{s2} (cf. le cadre c de la figure 1) etc... raccordés sur le secteur et reliés à des appareils (téléviseur TV ou autres) à mettre en marche ou à arrêter suivant le besoin, qui sont branchés sur les prises p_r dont chaque boîtier récepteur secondaire est pourvu (dans l'exemple de figure 1 on a deux prises pour chaque boîtier, mais il va de soi que les boîtiers récepteurs secondaires peuvent être équipés d'un nombre de prises supérieur à 2).

En outre, (cf. le cadre b de la figure 1), l'appareil coopère avec un "MINITEL 10" qui est associé au téléphone.

En ce qui concerne l'émetteur primaire E_p, celui-ci utilise un circuit intégré CMOS 4017, CI_d, dit "décade", qui à chaque signal d'horloge CK - généré par un oscillateur dissymétrique O_s à deux transistors $T_{Os,1}$ et $T_{Os,2}$ - voit une de ses 10 entrées Q_0 à Q_9 passer à l'état "1" (cf. la figure 2).

La figure 3 représente la succession des impulsions ("bips") de sortie sur Q_0 à Q_9, après mise en forme.

Il faut remarquer que :

- les impulsions correspondant à Q_2 et Q_6 sont toujours présentes,
- tandis que les impulsions Q_7, Q_8, Q_9, Q_0, Q_1 sont toujours absentes.

L'intervalle entre deux impulsions est d et vaut environ 2 ms.

Or, le codage est réalisé par la présence ou l'absence d'une ou de deux impulsions parmi les impulsions intermédiaires Q_3, Q_4 et Q_5, à savoir par les six possibilités suivantes :

Q_3Q_4, Q_3Q_5, Q_4Q_5,

Q_3, Q_4, Q_5.

Le code peut être obtenu par :

- l'ouverture ou la fermeture des interrupteurs I_4 et I_5, associés à Q_4 et Q_5, qui permettent la sélection préalable des codes à 1, 2 ou 3 contacts, notamment avec I_5 ouvert ou I_4 ouvert ou I_4 et I_5 fermés, respectivement, et
- la fermeture de l'un des boutons-poussoirs V, D et G, qui sont associés à Q_3, Q_4 et Q_5, respectivement, laquelle fermeture a pour effet de court-circuiter la sortie correspondante et d'abaisser, par l'intermédiaire des diodes D_1, la tension de la masse "intermittente" M_i à environ 0,7 volt (soit une tension directe de diode) alimentant ainsi l'oscillateur O_s et la décade CI_d seulement pendant l'émission d'un code, ce qui entraîne une économie d'énergie importante.

L'impédance Z reliant entre elles la masse réelle M et la masse intermittente M_i est destinée à pallier les contacts hésitants.

Les impulsions sur Q_2 et Q_6 et éventuellement Q_3 à Q_5 se transmettent à la base du transistor T_1 par l'intermédiaire de C_1, R_1 et C_2 : le condensateur C_1 est suffisamment petit pour ne transmettre que les fronts montants (les diodes D_1 ne laissant passer en fait que les impulsions montantes), ce qui entraîne sur la base dudit transistor T_1 des impulsions dont la durée est d'environ 15 µs, et ce pour des créneaux $\underline{d} \cong 2$ ms, conduisant ainsi à des économies de courant.

La cascade constituée par les deux transistors T_1, T_2 alimente donc pendant 15 µs quatre diodes infrarouges D_{IR} qui constituent le signal codé voulu.

Le décodage, qui est fait par le microprocesseur MP (cf. la figure 4) contenu dans ledit coffret central CC de figure 1, consiste à mesurer les délais entre deux impul-

sions : dès qu'on trouve un intervalle égal à 6d, les deux intervalles qui suivent immédiatement et qui sont égaux à 1d, 2d ou 3d sont identifiés, mis en mémoire, et la combinaison interprétée.

En ce qui concerne le coffret central, celui-ci contient un ensemble électronique, destiné à recevoir les différentes commandes mises en jeu et à les exécuter, qui comprend les composants suivants, disposés "autour" dudit microprocesseur MP (cf. la figure 4) :

- deux mémoires mortes programmables (EPROM), MMP_1 et MMP_2, notamment les mémoires 2716 de 2 Ko chacune, dont la première est utilisée pour la gestion de base (logiciel de gestion), tandis que la deuxième est utilisée pour des logiciels spécifiques (elle est donc interchangeable),
- deux mémoires vives (RAM), MV_1 et MV_2, notamment de 256 x 4 bits chacune donnant donc 256 x 8 bits, à savoir 256 octets de mémoire vive destinés aux données "volatiles" (de façon plus précise, la page 0 est réservée au microprocesseur, la page 1 à la pile et les pages 2 et 3 aux autres mémoires),
- deux interfaces adaptatrices de périphériques PIA_1 et PIA_2, notamment le type 6821, dans lesquels (cf. la figure 5) :
  - la rangée de bornes entrée/sortie A' de PIA_1 est destinée à la gestion du défilement des diodes, tandis que
  - la rangée B' de PIA_1 est destinée au connecteur tous usages, ainsi qu'aux trois voyants spéciaux de gestion (D_r, D_v, D_c) et à un haut-parleur incorporé HP, et
  - les rangées A" et B" de PIA_2 sont plus particulièrement destinées à la carte d'interface C_I de simulation d'un clavier de commande C_1 (en particulier d'ordinateur OR ou de tout autre appareil à éléments de commande

constitués par des touches ou analogues),

. les autres entrées et sorties sont des affectations variées, notamment :

* l'entrée e_1 reçoit le signal
* la sortie s_1 met à la masse la borne de remise à zéro RESET après amplification,
* le signal s_2 commande, après amplification, l'émetteur secondaire de signaux IR,

- un double multivibrateur C_t, notamment le 74LS124, destiné à générer le signal d'horloge du microprocesseur et à maintenir la borne de remise à zéro générale pendant 0,3 s environ (après la mise sous tension) pour permettre l'initialisation du microprocesseur,
- un multiplexeur Mx, notamment le 74LS138, permettant la validation des différents éléments suivant le code appliqué sur ses entrées A*, B* et C* qui sont reliées aux lignes 11, 12, 13 d'adresse qui restent disponibles, les adresses nécessaires pour les autres éléments ne dépassant pas la ligne 10 (EPROM, cf. figure 4).

Ladite carte d'interface C_I (cf. la figure 6) est destinée à la simulation de la frappe d'un clavier, à savoir de l'établissement d'un contact électrique, de type résistif ou capacitif, au niveau de la matrice de caractères et fonctions du clavier.

Cette carte d'interface supprime la nécessité de devoir s'adapter aux cas suivants :

- clavier à gestion séparée ou par l'intermédiaire du microprocesseur,
- transmission "série" ou "parallèle" entre clavier et ordinateur,
- emplacement mémoire variable des sous-programmes de saisie clavier,
- connecteurs des usagers très variables suivant le type d'ordinateur (tant au niveau du matériel que du logiciel).

Chaque contact électrique, au niveau d'une touche de clavier, est simulé par les liaisons établies au travers

de commutateurs analogiques constitués par des circuits intégrés CMOS, notamment par un circuit 4066 qui est un quadruple commutateur analogique Q_c et par deux circuits 4051, M_{x1} et M_{x2}, qui sont des multiplexeurs analogiques du type "1 parmi 8".

En ce qui concerne les circuits M_{x1} ET M_{x2}, qui sont associés respectivement aux lignes a_x, b_x, c_x, d_x, e_x et aux colonnes 0 à 9 de la matrice de simulation du clavier, ils établissent une connexion entre la sortie commune s_{x1} et s_{x2}, respectivement, et l'une des huit broches de 0 à 7 dont l'adressage est spécifié par l'adresse sur trois bits A_x, B_x, C_x et D_x, E_x, F_x, respectivement, et le signal I_{x1} et I_{x2} de validation. Les sorties s_{x1} et s_{x2} sont reliées ensemble.

On peut voir (cf. la ligne renforcée sur la figure 6) que la connexion qui est établie entre la colonne 5, la sortie s_{x2}, la sortie s_{x1} en contact avec la broche 2 de la ligne c_x, réalise exactement le contact de la touche K correspondante, qui reste interactive.

Dans le cas de touches capacitives, la liaison directe entre s_{x1} et s_{x2} peut être remplacée par un condensateur C^*_x de capacité appropriée.

Il est avantageux de pourvoir la carte interface également d'un petit connecteur C_n pour câble plat (cf. la figure 7) dirigé vers les sorties du PIA $_2$, ainsi que d'une partie (dont la configuration est fonction du type d'ordinateur) comportant des pattes p* à souder directement sur les points d'accès à la matrice de clavier.

Sur le panneau frontal dudit coffret central CC (cf. les figures 1 et 8) on peut distinguer, dans le cas non limitatif de duplication du clavier de commande d'un ordinateur fonctionnant avec l'APPLE II + :

- une zone supérieure C_E, située à gauche, qui correspond à la commande d'environnement et qui comporte une première rangée $R_{D,1}$ de diodes qui, à la mise en route de l'appareil,

vont s'allumer l'une après l'autre face aux numéros des boîtiers des récepteurs secondaires 1, 2, etc... à mettre en marche ou à arrêter suite à la commande provenant dudit émetteur IR secondaire (la sélection du boîtier secondaire désiré est fonction dudit code "R" émis), et

- une zone inférieure $C_{o,v}$, qui occupe toute la largeur du panneau frontal, qui correspond à la commande de l'ordinateur et de la vidéo et qui comporte une deuxième et une troisième rangées $R_{D,2}$, $R_{D,3}$ de trente cinq diodes chacune, dont le défilement de l'éclairage vers la gauche ou vers la droite est commandé par l'émetteur primaire.

En ce qui concerne la zone $C_{o,v}$, l'arrêt de l'éclairage sur une position déterminée va désigner :

- soit un caractère alphanumérique (le voyant rouge D_r est allumé) indiqué sur une des deux rangées horizontales centrales $R_{\alpha 1}$ et $R_{\alpha 2}$ définissant ensemble la matrice des caractères alphanumériques (cf. la figure 8),
- soit un caractère correspondant à une fonction ou action plus ou moins complexe (le voyant vert D_v est allumé) indiqué sur une des deux rangées horizontales R_{f1}, R_{f2} contiguës auxdites rangées $R_{\alpha 1}$ et $R_{\alpha 2}$, respectivement, définissant ensemble la matrice des fonctions (sur la figure 8 les fonctions sont indiquées par des symboles ou en toutes lettres et ces indications ne demandent pas d'explications).

Dans le cas d'un caractère alphanumérique, la validation se traduit en général par l'affichage sur l'écran de l'ordinateur ou du "MINITEL 10", par exemple, du caractère sélectionné, comme si on l'avait frappé au clavier (qui reste d'ailleurs interactif).

Lorsqu'il s'agit d'une fonction ou action, celle-ci peut être constituée par exemple par :

- l'envoi d'une suite de caractères, notamment d'instructions de programmation d'un ordinateur ou d'instructions de commande d'un périphérique (par exemple d'une imprimante),

- l'impression d'un mot ou d'une phrase complète,
- la mise en oeuvre de logiciel, avec affectation de touches spéciales,
- la simulation de manettes de jeux,
- l'envoi de signaux IR codés "R" permettant d'asservir tout appareil pilotable par ce type de signaux (par exemple un téléviseur),
- la mise en oeuvre du "MINITEL 10" permettant de téléphoner "mains libres".

Il va de soi que plusieurs connecteurs peuvent être prévus pour le branchement des appareils correspondants éventuels.

Il y a lieu de souligner que, contrairement aux systèmes de balayage de matrices de caractères ou de fonctions actuellement connus, qui sont très lents (par exemple dans le cas d'une matrice 30 x 10 et avec un saut d'un caractère par seconde - ce qui ne correspond pas aux performances les plus défavorables des systèmes existants - le temps d'accès moyen serait de 2,5 m) le temps d'accès dans le cadre de la présente invention est de 2 à 8 s seulement.

Les dispositions qui permettent d'obtenir un tel résultat, outre la disposition déjà connue d'une vitesse de balayage progressive (à savoir, qu'à partir de la 8ème position, et ce progressivement, on atteint la vitesse de vingt à trente caractères/seconde, avec un temps d'accès plus réduit pour les points éloignés et un accès plus précis pour les points proches), sont décrites ci-après :

- la matrice complète de 35 x 4 éléments est réduite à une matrice de 35 x 2 éléments, tenant compte qu'en pratique l'utilisation des deux matrices 35 x 2 de caractères alphanumériques (rangées $R_{\alpha 1}$ et $R_{\alpha 2}$) ou de fonctions (rangées R_{f1} et R_{f2}) est effectuée toujours séparément,
- la vitesse moyenne de balayage peut être choisie parmi cinq valeurs différentes,
- les points d'accès fréquents, tels que touches de correc-

tions, espaces, etc... font l'objet des facilités suivantes:

- arrêt momentané permettant une sélection plus aisée,
- duplication en un ou plusieurs endroits distribués de façon appropriée,
- reproduction, à l'aide d'une seule opération, de caractères qui nécessitent normalement l'appui sur deux touches (il s'agit notamment de caractères tels que ?, ", etc...),
- réaffectation normale ou automatique (à l'aide de logiciels appropriés) d'un nombre limité de touches fréquemment utilisées, par exemple dans le cas de jeux,
- court-circuitage des positions non utilisées lors d'applications très spécifiques, par exemple du "MINITEL 10" (téléphone, jeux divers), au profit de positions réellement utilisées, afin d'augmenter la vitesse d'accès à celles-ci en sautant toutes les autres positions, ce qui évite en plus les sélections erronées,
- passage ou commutation automatique, par programme, de la matrice de caractères à la matrice de fonctions et vice versa (ce passage étant validé par l'éclairage desdits voyants vert D_v et rouge D_r, respectivement),
- groupage de caractères (entête d'une lettre, salutations finales, instructions BASIC, etc...),
- répétition d'un même caractère (si on reste sur une touche longtemps).

En ce qui concerne les récepteurs secondaires, qui sont alimentés de façon connue en soi à l'aide d'un régulateur de tension positive RT, notamment de 6 volts, (cf. le schéma électrique général représenté à la figure 9), ils comportent en particulier deux blocs correspondant aux détecteurs $D_{S,IR}$ de signaux IR et au décodeur $D_{c,R}$ (suivant le code "R" susdit).

Le détecteur $D_{S,IR}$ (voir les figures 10 et 10a) est pratiquement le même que l'on retrouve dans le récepteur principal : il doit être très sensible et éliminer la composante à 50 Hz (qui est susceptible d'être causée par

l'éclairage ambiant).

Le signal émis par l'émetteur secondaire contenu dans le coffret central est capté par deux phototransistors T_{ph} en parallèle (qui sont disposés avec une orientation divergente d'environ 30° pour augmenter le champ de réception).

Deux diodes IR, D^*_{IR}, améliorent les conditions de fonctionnement des deux phototransistors T_{ph} en éclairage faible.

Le signal E_t apparaît aux bornes de la résistance R_d (cf. toujours la figure 10) et est amplifié par un double amplificateur opérationnel A_{o1} à faible bruit, notamment le TL072 : chacun des deux étages de ce double amplificateur A_{o1} est monté en filtre passe-haut, obtenu à l'aide du condensateur C_{p-h} qui est en série avec la résistance R_{p-h}, afin d'éliminter la composante susdite de 50 Hz.

Le signal E_t apparaît aux bornes de sortie des deux A_{o1} comme un signal E_{t1} et un signal E_{t2}, ce dernier étant amplifié et mis en forme par un comparateur A_{oc}, notamment le LM311. La mise en forme du créneau, détruite par le filtrage passe-haut, est obtenue à l'aide de la contre-réaction positive par l'intermédiaire du condensateur C_{fb} en série avec la résistance R_{fb} : avec le montage de figure 10 on a un créneau descendant, ce qui correspond aux récepteurs secondaires, tandis qu'avec la variante de montage indiquée à la figure 10a on a un créneau montant, ce qui correspond au récepteur primaire.

Le condensateur C_{se} stabilise l'entrée du détecteur $D_{S,IR}$ de signaux infrarouges.

Le code "R", sur la base duquel fonctionne chaque récepteur secondaire, est représenté à la figure 11 et est généré par le microprocesseur : il consiste en une série de huit impulsions descendantes, longues et courtes i_{dl} et i_{dc}, la dernière étant obligatoirement courte (cf. la figure 11a).

Les impulsions longues et courtes se transforment,

sur l'impédance d'entrée composée de R_{c1} et C_{c1} (cf. la figure 12), en impulsions basses et hautes, respectivement, telles que i_1 et i_0, qui sont représentés à la figure 11b qui reproduit l'allure du signal E_{t4} qui est présent à la jonction entre R_{c1} et C_{c1} dans la figure 12 : i_1 correspond à l'état "1", tandis que i_0 correspond à l'état "0" (typiquement la durée de i_1 est d'environ 12 µs et celle de i_0 est d'environ 80 µs).

La ligne L_s représente le seuil à mi-tension, à savoir le niveau milieu de basculement.

Le signal E_{t4} attaque un registre CMOS à décalage, RD, notamment le 4015 (cf. la figure 12). Le signal E_{t3} agit par son front ascendant sur CK faisant avancer le signal E_{t4} de figure 11b, via R_{c1} et C_{c1}, au niveau haut ou bas qui s'est établi sur l'entrée.

Au bout de huit impulsions les sorties Q_0 à Q_7 de RD contiennent un octet représentatif du code "R" émis.

Le bit Q_7 est programmé toujours à "1" pour assurer, entre autres, la remise à zéro de toutes les sorties Q après le délai introduit par R_{c2}, C_{c2}.

Entre-temps le code aura été décodé par les deux démultiplexeurs doubles CMOS DM_{x1} et DM_{x2}, notamment les 4556, dont les circuits constituent deux démultiplexeurs 1 parmi 4, suivant le code à deux bits reçu par chacun et provenant des huit bits Q_0 à Q_7 du registre à décalage RD.

Une des quatre sorties de chacun des quatre démultiplexeurs simples y contenus est sélectionnée (notamment par soudure) et est utilisée pour valider l'entrée du démultiplexeur suivant, ce qui constitue 4 x 4 x 4 x 4 = 256 combinaisons, qui se réduisent à 128 étant donné que le bit 7 est toujours à 1.

Le signal cheminant à partir du bit 0 (sur un registre remis à zéro) le bit 7 toujours à 1 (inversé à 0 par le transistor Tr_x) doit arriver en fin de course pour la reconnaissance finale du code, ce qui se traduit par la chute à zéro de l'une des quatre sorties du démultiplexeur final, dont on utilise par

exemple deux seules sorties CK_1 et CK_2.

Cette chute à zéro donne un signal d'horloge CK sur une "bascule D" (flip-flop), dénotée par B, notamment double, telle que le CMOS 4013.

Donc, chaque code reconnu fait basculer le signal de sortie Q_s pour la commande des triacs TR_1 et TR_2 par l'intermédiaire des transistors T_{r1} et T_{r2} (cf. la figure 9).

Ci-après sont indiqués trois exemples d'utilisation de l'appareil selon l'invention.

EXEMPLE 1

Allumage d'un téléviseur, insertion de la 2ème chaine et réduction de l'intensité du son (dans le cas d'un système à trois contacts).

On suppose :

- que le panneau frontal du coffret central vient d'être allumé (un voyant jaune s'allume en séquence dans la zone "commande de l'environnement" C_E) et
- que le téléviseur est branché sur une prise pr (numérotée 3 en figure 1) du boîtier R_{s2}.

Lorsque le voyant jaune s'allume en x*, en correspondance de la position "3" de la zone C_E, si l'on appuie sur un bouton quelconque :

- le téléviseur se met en marche (supposons sur la première chaîne),
- le voyant vert s'allume (on est en mode fonction),
- le voyant jaune s'allume sur la position a* (qui est destinée à passer du mode fonction au mode alphanumérique et vice versa).

Si on appuie maintenant sur le bouton "G", le voyant jaune va défiler vers la gauche, lentement d'abord puis progressivement très vite.

Il s'agit de l'arrêter sur la position "TELE" en b*.

Si, à cause de la vitesse, on dépasse la cible, il faut:

- appuyer sur le bouton "D" : le voyant repartira vers la droite à vitesse lente permettant un arrêt facile sur la

position "TELE" (on appellera cette série d'opérations : "chercher la position TELE"), et

- appuyer maintenant sur le bouton "V" (opération que l'on appellera "valider la position TELE") : on est en communication avec le téléviseur ; le voyant vert va s'éteindre, le rouge va s'allumer, et le jaune va se positionner sur la position "0" en c*

Si on cherche la position "2" en d* et si on la valide, se produira un changement de chaîne ; si on cherche maintenant la position "-" en e*, après validation de celle-ci, le son va baisser progressivement tant que "V" sera appuyé.

A partir de cette position on peut :

EXEMPLE 2

Jouer à un jeu de l'ordinateur (logiciel 3).

Voici les opérations à effectuer :

- chercher et valider la position a* : le voyant vert remplacera le voyant rouge passant ainsi en mode fonction,
- chercher et valider la position "ORDIN" en f*(on s'y rend automatiquement en court-circuitant des positions non utilisées par la fonction "TELE"),
- chercher et valider la position "Logiciel 3" en g* et le jeu démarre sur l'écran du moniteur après chargement automatique à partir du lecteur de disquette.

Si maintenant le jeu demande, par exemple, le prénom du joueur (JAEN), il faut :

- chercher et valider la position a* pour se mettre en mode alphanumérique (voyant rouge),
- chercher et valider "J", puis "A", puis "E" et enfin "N".

En pratique, on réalise avec la simulation de la frappe clavier tout ce que permettrait de faire l'accès direct au clavier de l'ordinateur, et même plus.

EXEMPLE 3

Pour téléphoner il faut :

- chercher et valider la position a* pour se remettre en mode fonction (voyant vert allumé),

- chercher et valider la position "MINITEL" en h*,
- chercher et valider la touche spéciale désirée (CONNEXION/ FIN, MEM, ENVOI, ...) et le MINITEL va réagir comme si on frappait ces touches sur son clavier.

Pour composer un numéro :

- passer en mode alphanumérique (position a*,voyant rouge allumé),
- puis chercher et valider les chiffres correspondants du numéro désiré.

Avec le système à 1 contact les opérations sont similaires , avec les seules différences suivantes :

- "chercher une position" se fera par le bouton unique, mais seulement quand le voyant clignotant D_c sera éteint (il s'allume et s'éteint continuellement : à chaque nouvel appui le balayage changera de sens permettant la recherche "droite/gauche"),
- "valider une position" aura lieu par le même contact lorsque le clignotant est allumé,

les autres manoeuvres restant identiques.

Ainsi que cela ressort de ce qui précède, l'invention ne se limite nullement à ceux de ses modes de réalisation et d'application qui viennent d'être décrits de façon plus explicite ; elle en embrasse au contraire toutes les variantes qui peuvent venir à l'esprit du technicien en la matière, sans s'écarter du cadre, ni de la portée, de la présente invention.

REVENDICATIONS

1.- Appareil de communication pour personnes dont les possibilités motrices et/ou d'expression sont très limitées, et en particulier pour des handicapés moteurs et/ou cérébraux, du type comprenant en combinaison :

- un émetteur IR principal (E_p) commandé par un nombre limité de contacts, notamment par trois contacts ;
- un coffret central (CC) comprenant un panneau frontal sur lequel est doublé le clavier de commande (C_l) d'un ordinateur (OR) et se trouve une pluralité de voyants lumineux, notamment constitués par des diodes, associés chacun aux différents caractères et fonctions doublés dudit clavier (C_l) ;
- un dispositif de simulation de la frappe d'un clavier ;
- un dispositif permettant le défilement vers la droite ou vers la gauche de l'éclairage desdits voyants associés aux éléments doublés de la matrice de clavier ainsi que la validation du caractère, ou de la fonction, voulu, et
- un récepteur principal (R_p) des signaux émis par ledit émetteur principal IR (E_p),

lequel appareil de communication est caractérisé en ce que ledit dispositif de simulation de la frappe d'un clavier (C_l), en particulier d'ordinateur (OR), est constitué par une carte d'interface (C_I) qui comporte deux ou plusieurs multiplexeurs analogiques (M_{x1}, M_{x2}), notamment CMOS, associés aux lignes (a_x, b_x, c_x, d_x, e_x) et aux colonnes (0 à 9) de la matrice de clavier, de telle façon que les liaisons croisées qu'ils permettent d'établir simulent l'appui mécanique sur une touche du clavier, les sorties des deux commutateurs analogiques (M_{x1} et M_{x2}) étant reliées directement entre elles ou par l'intermédiaire d'une valeur de capacité appropriée (Cx), suivant que le clavier soit à touches du type dit à contact résistif ou capacitif, et en ce que ladite carte d'interface (C_I) est commandée par un bloc d'interface adaptateur de périphérique faisant

partie d'un ensemble électronique approprié qui reçoit toutes les commandes et les exécute sous le contrôle d'un microprocesseur.

2.- Appareil selon la revendication 1, caractérisé en ce que ladite carte d'interface (C_I) comporte également un quadruple commutateur analogique (Q_c) permettant de simuler notamment les opérations "contrôle" et de frappe de caractères qui nécessitent l'appui de deux touches.

3.- Appareil selon l'une quelconque des revendications 1 et 2, caractérisé en ce que la carte d'interface (C_I) est pourvue d'un connecteur (C_n) pour câble plat, destiné à assurer la liaison avec ledit deuxième bloc d'interface (PIA_2), ainsi que de pattes (p*) à souder directement sur les points d'accès à la matrice.

4.- Appareil selon la revendication 1, caractérisé en ce que celui-ci comporte au moins un émetteur principal (E_p), et en ce que cet émetteur principal permet d'effectuer le défilement de l'éclairage desdits voyants et leur validation par activation d'un, deux ou trois contacts, le décodage étant effectué par ledit microprocesseur (MP).

5.- Appareil selon la revendication 4, caractérisé en ce que l'émetteur IR principal (E_p) comporte une décade (CI_d) dont le signal d'horloge (CK) est généré par un oscillateur dissymétrique (O_s) et dont seulement cinq sorties consécutives (Q_2 à Q_6) sont utilisées, parmi lesquelles la première et la dernière sorties (Q_2, Q_6) sont toujours actives, en sorte que les impulsions correspondantes sont toujours présentes, tandis que les trois sorties consécutives intermédiaires restantes (Q_3, Q_4, Q_5) sont court-circuitées vers la masse (M) de façon à annuler l'une ou l'autre des impulsions intermédiaires correspondantes par activation séquentielle de trois contacts (G, D, V) ou à annuler à la fois deux desdites impulsions intermédiaires par activation séquentielle de deux seuls contacts (V et G) parmi les trois contacts susdits, et ce

après avoir interrompu au préalable le contact à ne pas utiliser à l'aide d'un premier interrupteur (I_4), ou encore par activation d'un seul contact (V) parmi les trois contacts susdits, et ce après avoir, au préalable, fermé ledit premier interrupteur (I_4), qui est disposé en série avec ledit contact (D) à ne pas utiliser, et interrompu le deuxième contact (G) à ne pas utiliser à l'aide d'un deuxième interrupteur (I_5), les impulsions de chaque sortie de la décade (CI_d) étant dirigées vers la base d'un premier transistor (T_1) qui, en coopération avec un deuxième transistor (T_2) monté en cascade avec ce premier transistor (T_1), alimente une pluralité de diodes infrarouges (D_{IR}), par l'intermédiaire d'une capacité (C_1) et d'une résistance (R_1) de valeurs appropriées, le décodage des six codes émis par l'émetteur IR principal étant effectué par ledit microprocesseur.

6.- Appareil selon la revendication 5, caractérisé en ce que l'émetteur IR principal (E_p) comporte une masse intermittente (M_i) permettant d'alimenter l'oscillateur (O_s) et la décade (CI_d), seulement pendant l'émission d'un code, à savoir pendant l'actionnement d'un contact (G et/ou D et/ou V), à cet effet cinq diodes (D_1) étant dérivées entre ladite masse intermédiaire (M_i) et chacune desdites cinq sorties consécutives de la décade (CI_d), notamment à partir de la borne commune à la capacité (C_1) et à la résistance (R_1) susdites, de façon à laisser passer seulement les impulsions montantes dirigées vers la base dudit premier transistor (T_1), et en ce qu'une impédance appropriée (Z) relie entre elles les deux masses (M et M_i), pour palier un contact hésitant.

7.- Appareil selon la revendication 1, caractérisé en ce que ledit ensemble électronique piloté par ledit microprocesseur (MP) comprend en combinaison :

- deux mémoires mortes programmables (MMP_1, MMP_2), dont l'une est réservée au logiciel de gestion de base, tandis que l'autre est réservée à des logiciels spécifiques et est

donc interchangeable et accessible de l'extérieur,

- deux mémoires vives (MV_1, MV_2) ;
- deux blocs d'interface adaptateurs de périphériques (PIA_1 et PIA_2), chacun comportant deux rangées de bornes d'entrée/sortie, dont la première rangée (A') du premier de ces blocs d'interface (PIA_1) est destinée en particulier à la gestion du défilement de l'allumage desdits voyants et la deuxième rangée (B') est destinée à des usages spécifiques, tandis que les deux rangées (A" et B") du deuxième bloc d'interface (PIA_2) sont destinées audit dispositif d'interface de simulation de la frappe d'un clavier de commande (C_1), notamment dudit ordinateur (OR), les autres entrées et sorties ayant des affectations variées ;
- un double multivibrateur (C_t), dont le premier multivibrateur est destiné à générer le signal d'horloge (CK) du microprocesseur (MP), tandis que le deuxième multivibrateur assure l'initialisation de ce microprocesseur, et
- un multiplexeur (M_x) permettant, par adressage de ses sorties, la validation d'un des composants précédents,

le logiciel de gestion du balayage des diodes par le microprocesseur permettant en particulier, outre la vitesse progressive :

- le choix de la vitesse globale,
- la duplication et l'arrêt momentané des positions fréquemment utilisées,
- le saut des positions non utilisées,
- la réaffectation de certaines positions.

8.- Appareil selon la revendication 1, caractérisé en ce que celui-ci comporte en outre en combinaison :

- un émetteur IR secondaire (E_s), et
- une pluralité de récepteurs secondaires ($R_{s,1}$, $R_{s,2}$) reliés à des appareils à mettre en marche ou à arrêter, tels que téléviseur (TV) et/ou autres, les codes destinés aux différents récepteurs secondaires étant générés par ledit microprocesseur (MP),

et en ce que le panneau frontal dudit coffret central comporte également des voyants lumineux associés aux différents récepteurs IR secondaires.

9.- Appareil selon la revendication 8, caractérisé en ce que le détecteur de signaux infrarouges ($D_{s,IR}$) comporte un double amplificateur opérationnel (A_{o1}), notamment à faible bruit, dont chacun des deux étages présente un montage en filtre passe-haut et qui est ultérieurement amplifié par un comparateur (A_{oc}) qui effectue également la remise en forme du signal utile par contre-réaction positive, l'adaptation du circuit ($D_{S,IR}$) au récepteur primaire (R_p) étant obtenue essentiellement par inversion des polarités dudit comparateur (A_{oc}).

10.- Appareil selon la revendication 9, caractérisé en ce que deux diodes infrarouges (D^*_{IR}) maintiennent en éclairage faible les caractéristiques de fonctionnement des phototransistors (T_{ph}) du détecteur ($D_{S,IR}$).

11.- Appareil selon l'une quelconque des revendications 9 et 10, caractérisé en ce le code généré par le microprocesseur (MP), et destiné aux récepteurs secondaires ($R_{s,1}$, $R_{s,2}$), consiste en une série d'impulsions descendantes longues (i_{dl}) et courtes (i_{dc}), dont la dernière est obligatoirement courte et qui se manifestent à l'entrée du décodeur correspondant, à savoir à la sortie dudit comparateur, lesquelles impulsions se transforment sur l'impédance d'entrée (R_{c1}-C_{c1}) de ce décodeur en impulsions hautes (i_0) et basses (i_1), respectivement.

12.- Appareil selon la revendication 11, caractérisé en ce que le nombre d'impulsions descendantes est égal à huit et celles-ci, après transformation, attaquent un registre à décalage (RD) à huit sorties, dont la dernière sortie (Q_7) est donc toujours à 1, pour assurer - après la temporisation différée introduite par une résistance (R_{c2}) et une capacité (C_{c2}) appropriées - la remise à zéro de toutes les sorties (Q_0 à Q_7) du registre à décalage (RD), et

dont le signal d'horloge (CK) est activé par le front ascendant du signal constitué par lesdites impulsions longues et courtes, ce qui fait avancer le signal constitué par lesdites impulsions hautes et basses de telle manière que, au bout de huit impulsions, les huit sorties (Q_0 à Q_7) du registre à décalage (RD) contiennent un octet représentatif du code généré par le microprocesseur (MP), le décodage se faisant à l'aide de deux démultiplexeurs doubles (DM_{x1}, DM_{x2}), du type "1 parmi 4", suivant le code à deux bits qui est reçu par chacun des quatre démultiplexeurs simples y contenus et qui provient des huit bits du registre à décalage (RD), la validation d'un démultiplexeur étant obtenue en sélectionnant une des sorties du démultiplexeur précédent, ce qui constitue 4 x 4 x 4 x 4 = 256 combinaisons qui sont réduites à 128 parce que le bit 7 du registre de décalage est toujours à 1, dans ces conditions le cheminement du signal des impulsions hautes et basses, à partir du premier bit du registre déjà remis à zéro, se traduisant par la chute à zéro de l'une ou l'autre des quatre sorties du dernier démultiplexeurs, laquelle chute à zéro donne un signal d'horloge (CK) sur une "bascule D" (B), dont le signal de sortie (CK_1, CK_2) attaque alternativement, suite à chaque code reconnu, deux triacs (TR_1 , TR_2) chacun par l'intermédiaire d'un transistor (T_{r1} et T_{r2}, respectivement).

13.- Appareil selon la revendication 1, caractérisé en ce que celui-ci coopère également avec un terminal de l'ordinateur de l'annuaire téléphonique (MINITEL 10), qui est lui aussi représenté sur le panneau frontal dudit coffret central, un connecteur émettant des codes destinés à ce terminal étant prévu à cet effet.

FIG.1

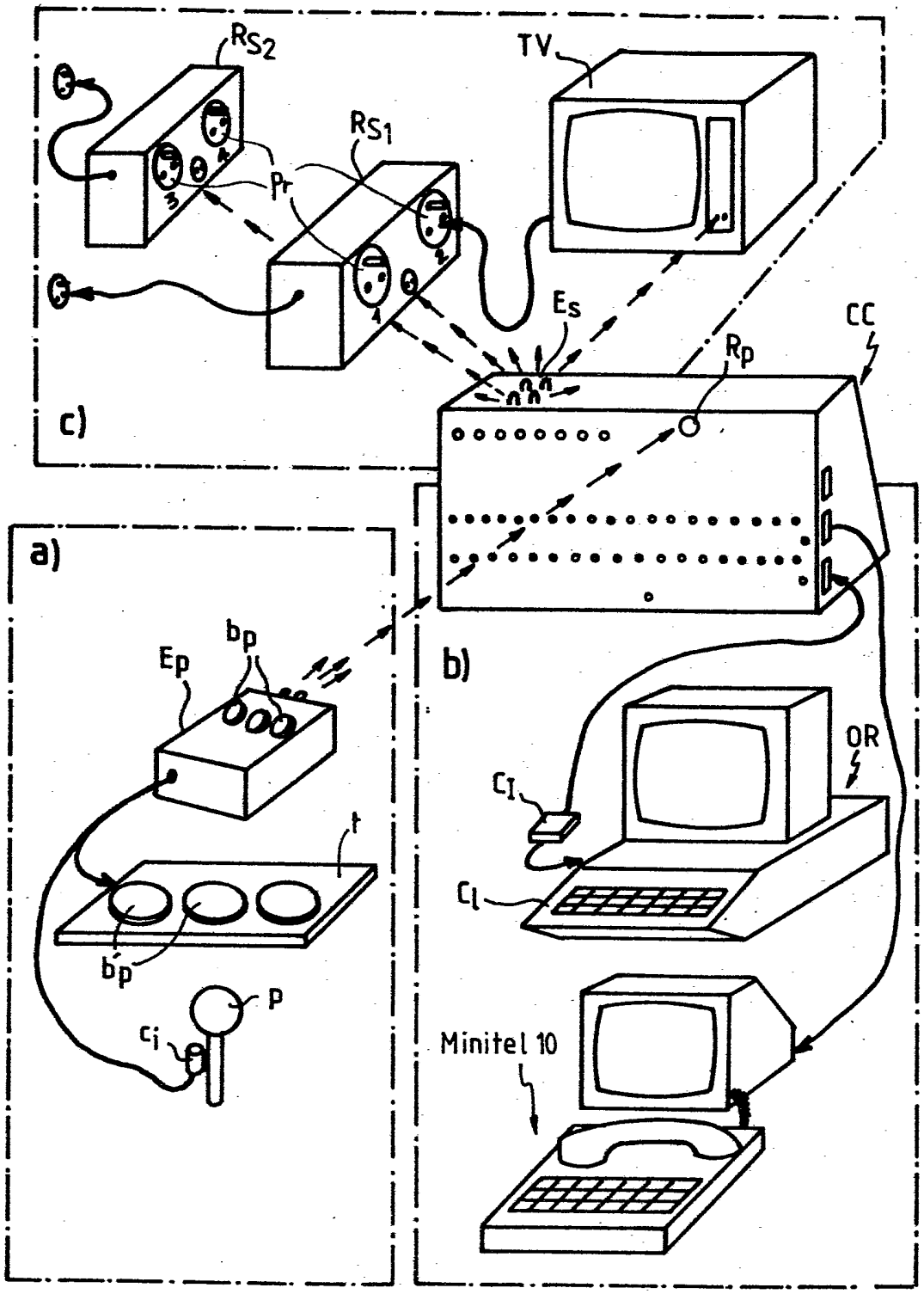


FIG. 2

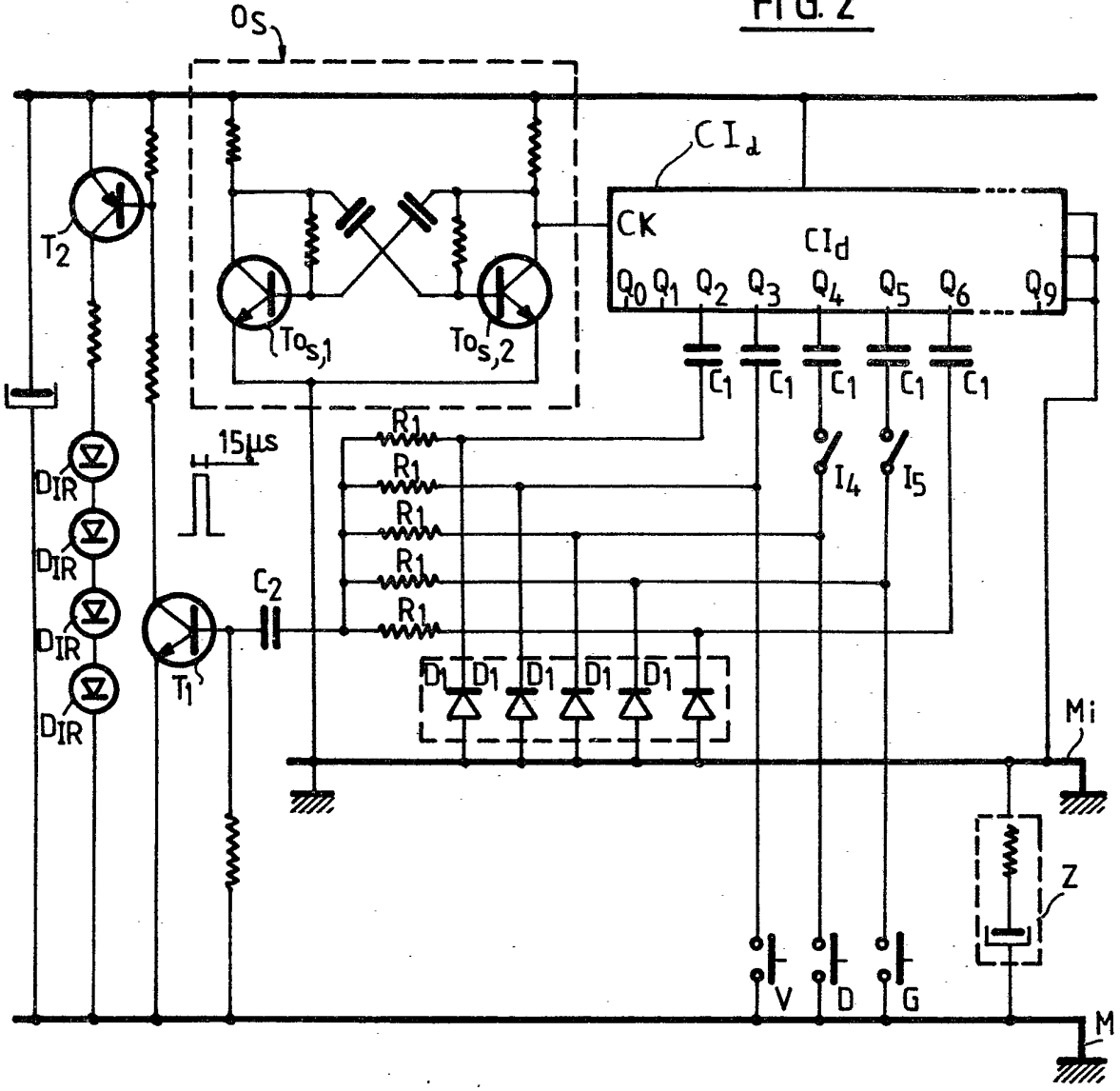
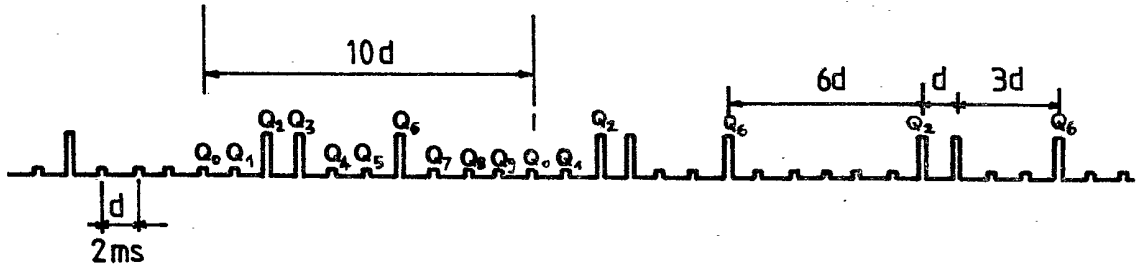

Os
CI d
CK
CI d
Q0 Q1 Q2 Q3 Q4 Q5 Q6 Q9
T2
Tos,1
Tos,2
C1
I4
I5
15µs
R1
DIR
C2
T1
D1
Mi
Z
V
D
G
M

FIG. 3


10d
6d
d
3d
Q0 Q1 Q2 Q3 Q4 Q5 Q6 Q7 Q8 Q9
d
2ms

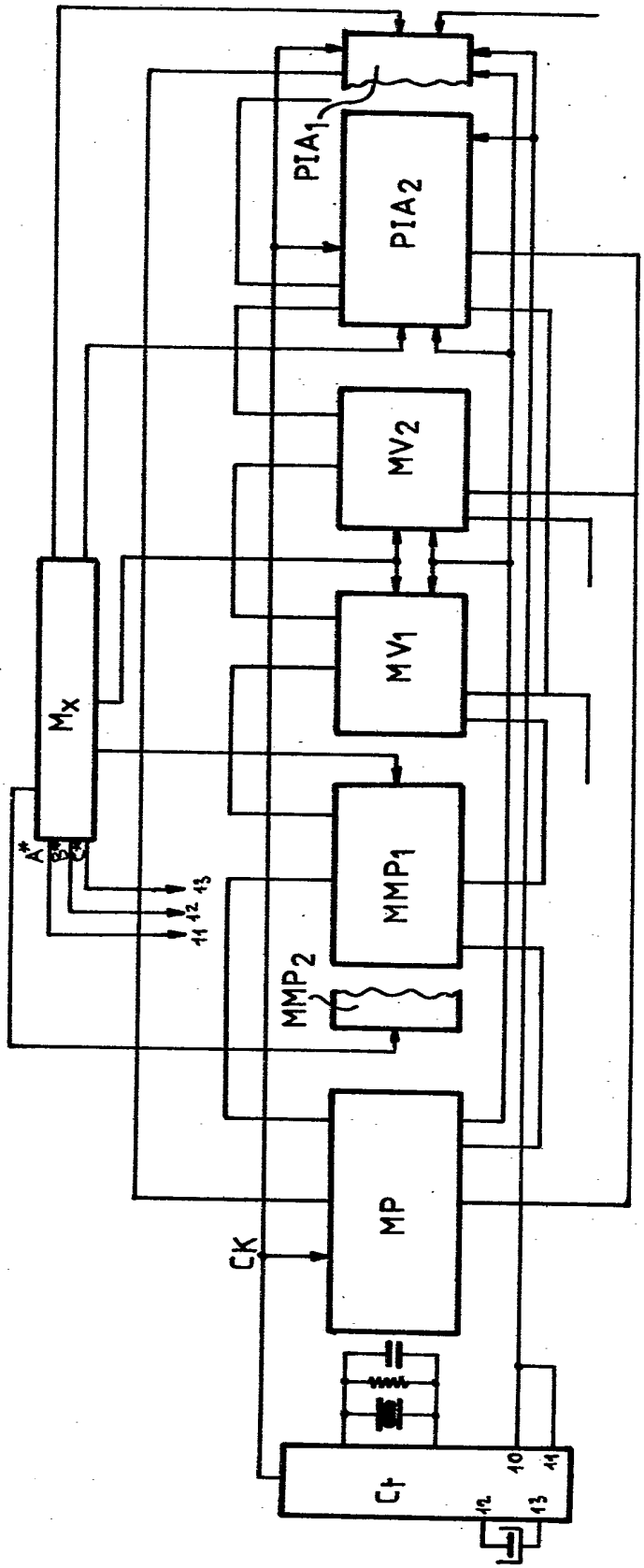


FIG.4

FIG. 5

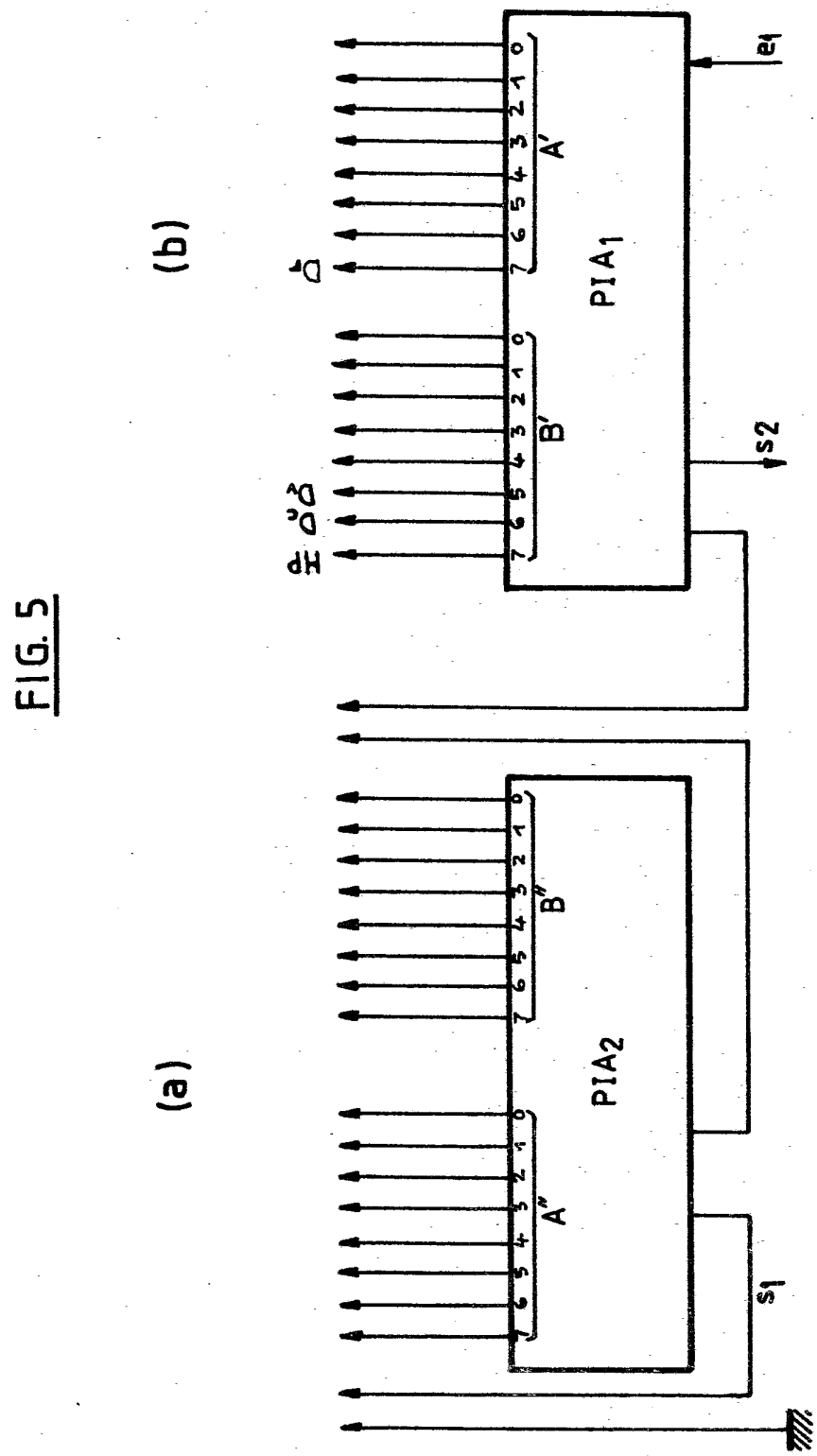


FIG. 6

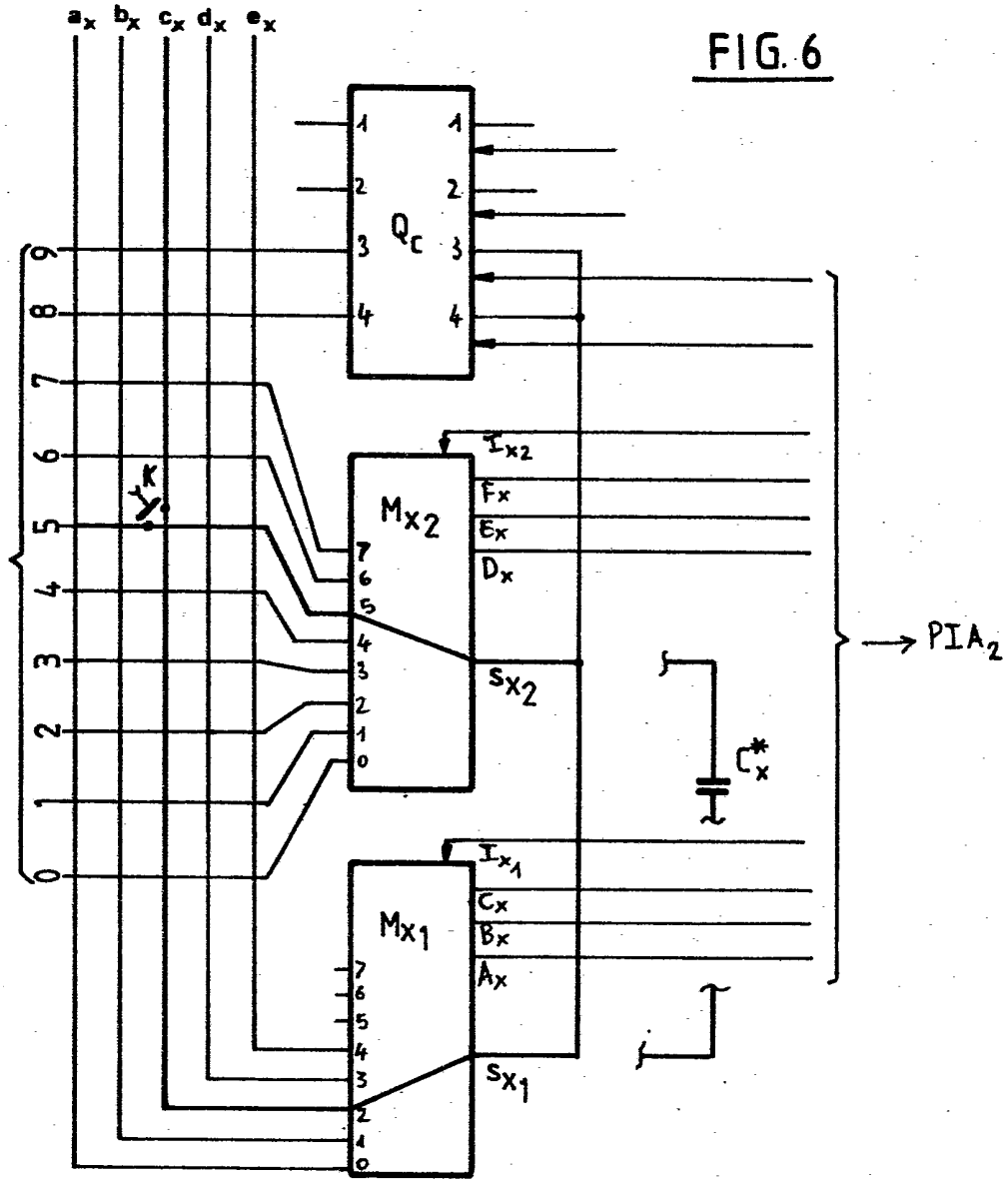

a_x b_x c_x d_x e_x
Q_C
M_{X2}
M_{X1}
I_{X2}
F_x
E_x
D_x
S_{X2}
I_{X1}
C_x
B_x
A_x
S_{X1}
K
C_x^*
PIA_2

FIG. 7

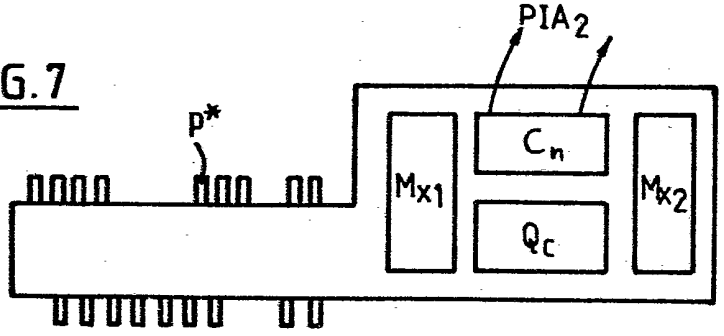

PIA_2
p^*
M_{X1}
C_n
Q_C
M_{X2}

FIG.8

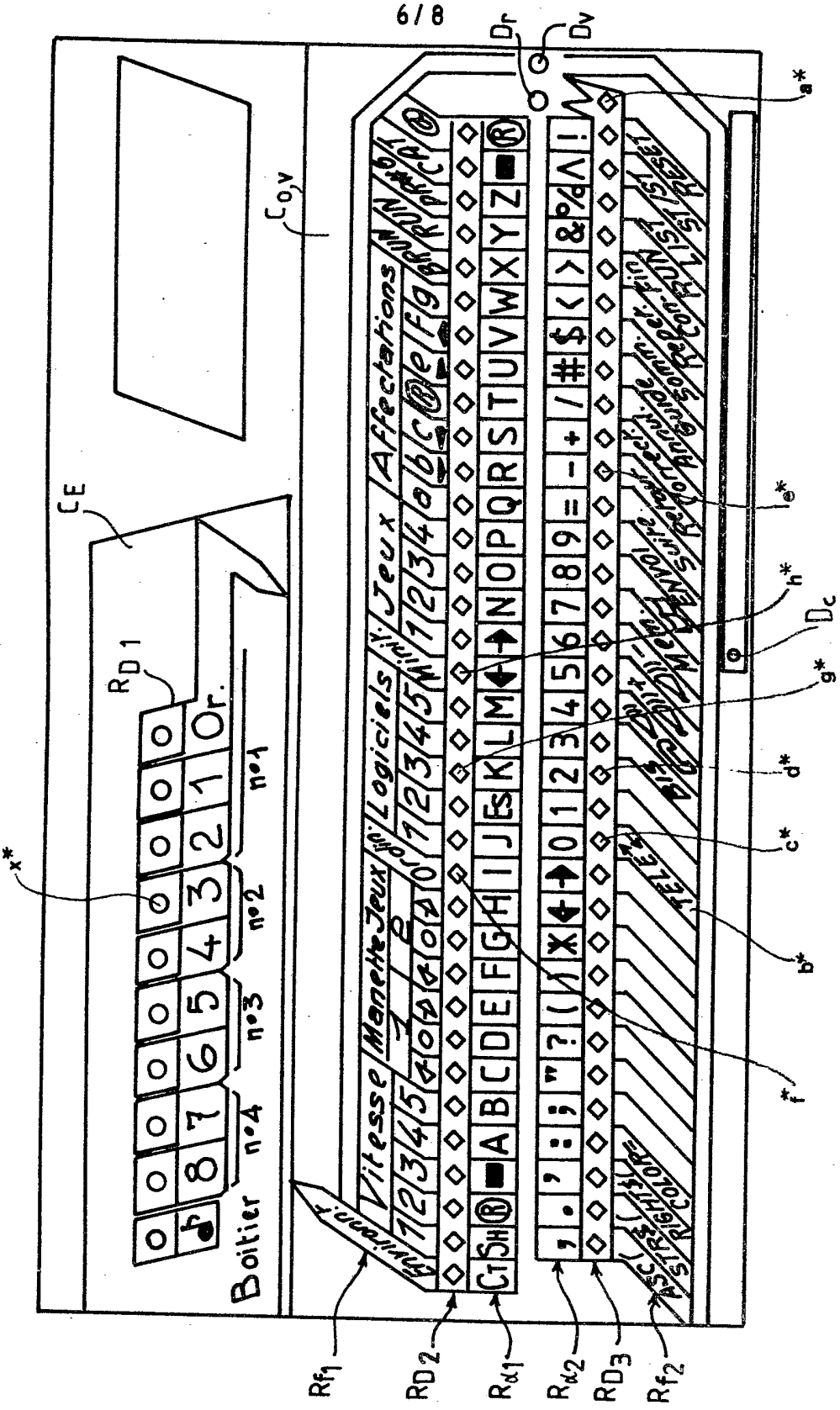

Dr
Dv
a*
Co,v
CE
RD1
x*
Boitier
n°4
n°3
n°2
n°1
Vitesse Manette Jeux
Logiciels
Jeux
Affectations
l*
h*
Dc
g*
d*
c*
b*
f*
Rf1
RD2
Rd1
Rd2
RD3
Rf2

FIG. 9

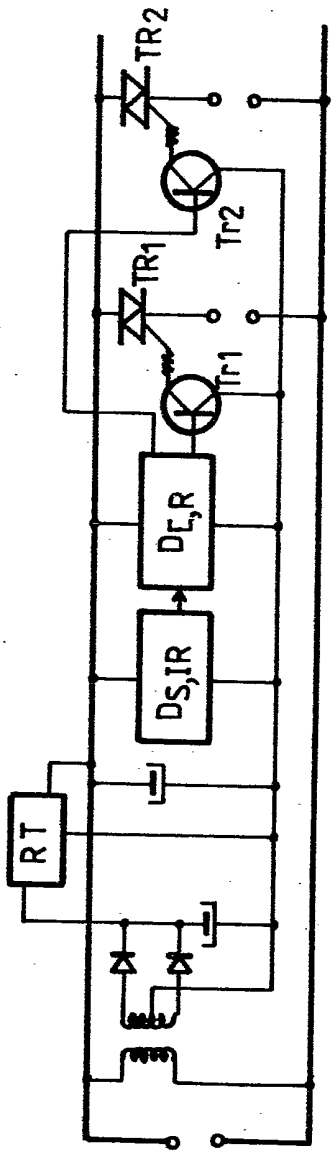


FIG. 10a

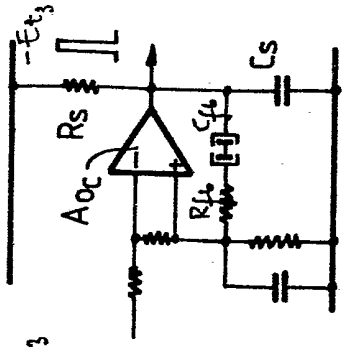
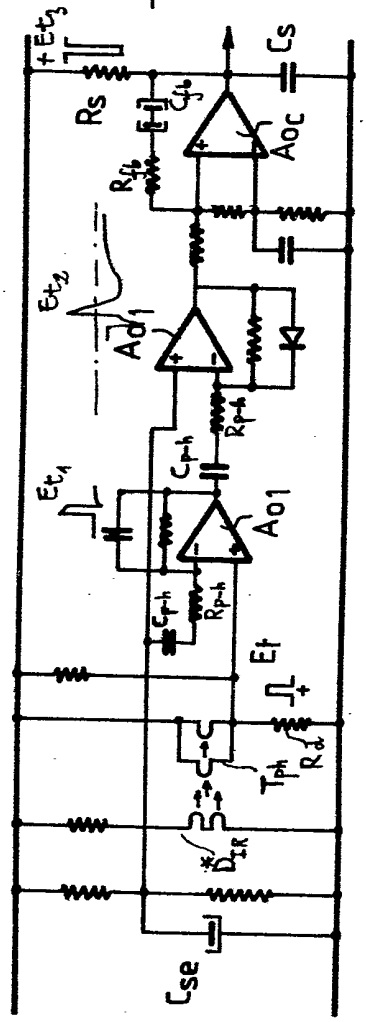


FIG. 10



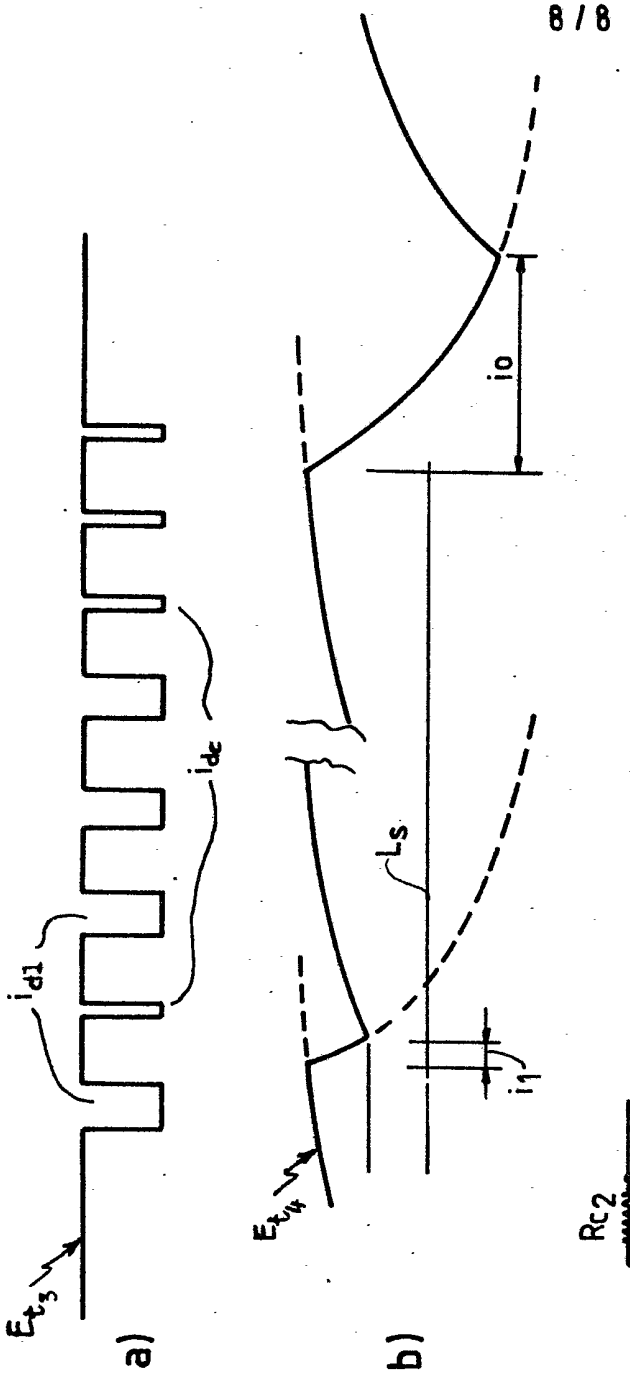

a)
b)
i_{d1}
i_{dc}
E_{t_3}
E_{t_4}
io
L_s
i_1

FIG.11

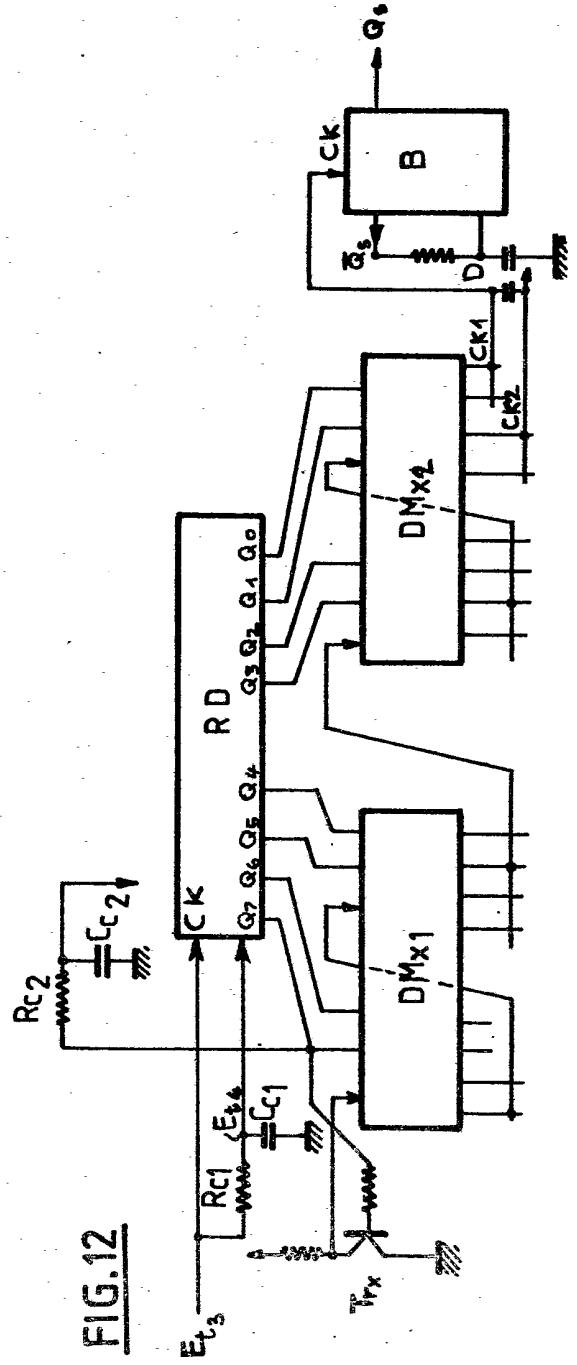

RD
CK
B
DMX1
DMX2
Q_0
Q_1
Q_2
Q_3
Q_4
Q_5
Q_6
Q_7
Q_s
$\overline{Q_s}$
D
CK1
CK2
R_{c1}
R_{c2}
C_{c1}
C_{c2}
E_{t_3}
E_{t_4}
T_{rx}

FIG.12