

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7608866号
(P7608866)

(45)発行日 令和7年1月7日(2025.1.7)

(24)登録日 令和6年12月23日(2024.12.23)

| | | | | | |
|------------|------------------|---------|--------|---|--|
| (51)国際特許分類 | | F I | | | |
| H 0 4 B | 17/391 (2015.01) | H 0 4 B | 17/391 | | |
| G 0 1 S | 5/18 (2006.01) | G 0 1 S | 5/18 | | |
| G 0 1 S | 7/526(2006.01) | G 0 1 S | 7/526 | J | |

請求項の数 7 (全20頁)

| | | | |
|----------|----------------------------------|----------|--|
| (21)出願番号 | 特願2021-29331(P2021-29331) | (73)特許権者 | 000000295 沖電気工業株式会社 東京都港区虎ノ門一丁目7番12号 |
| (22)出願日 | 令和3年2月26日(2021.2.26) | (74)代理人 | 110001461 弁理士法人きさ特許商標事務所 |
| (65)公開番号 | 特開2022-130763(P2022-130763 A) | (72)発明者 | 木原 将吾 東京都港区虎ノ門一丁目7番12号 沖 電気工業株式会社内 |
| (43)公開日 | 令和4年9月7日(2022.9.7) | 審査官 | 麻生 哲朗 |
| 審査請求日 | 令和5年11月9日(2023.11.9) | | |

最終頁に続く

(54)【発明の名称】 信号生成装置、信号生成システムおよび信号生成方法

(57)【特許請求の範囲】

【請求項1】

波形に対して伝搬遅延および周波数シフトを模擬する信号生成装置であって、
前記波形に対して、信号処理の単位である処理ブロック毎の伝搬遅延を記憶する記憶手段と、

前記伝搬遅延に基づいて、連続する前記処理ブロック間のドップラー係数変化度を算出する係数変化度算出手段と、

前記ドップラー係数変化度が予め決められた閾値以下であるか否かを判定する判定手段と、

前記ドップラー係数変化度が前記閾値よりも大きい場合、前記処理ブロックを複数のサブブロックに分割する分割手段と、

前記伝搬遅延に基づいて、前記サブブロック毎に補間が必要なサンプル点位置を算出するサンプル位置算出手段と、

前記サンプル点位置に基づいて、前記サブブロック毎に補間処理を実行する補間処理手段と、

前記伝搬遅延に基づいて、前記補間処理後の前記サブブロック毎にサンプル遅延を実行する遅延処理手段と、

を有する信号生成装置。

【請求項2】

前記係数変化度算出手段は、

10

20

連続する前記サブブロック間の伝搬遅延差を用いて前記サブブロックの伸縮率を推定する、

請求項 1 に記載の信号生成装置。

【請求項 3】

前記分割手段は、

連続する前記サブブロック間でドップラー係数が線形に変化するように前記伝搬遅延を補間する、

請求項 1 または 2 に記載の信号生成装置。

【請求項 4】

前記サンプル位置算出手段は、

前記サブブロックに対応する前記伝搬遅延に係る時間、および、前記係数変化度算出手段によって推定された前記伸縮率に基づいて、前記サブブロックにおける前記サンプル点位置を算出する、

請求項 2 に記載の信号生成装置。

【請求項 5】

前記補間処理手段は、

前記波形の離散点系列から連続信号である補間関数を推定し、前記補間関数に前記サンプル点位置の値を入力することで離散点間の位置の値を出力する、

請求項 1 ~ 4 のいずれか 1 項に記載の信号生成装置。

【請求項 6】

波形に対して伝搬遅延および周波数シフトを模擬する信号生成システムであって、前記波形に対して、信号処理の単位である処理ブロック毎の伝搬遅延を記憶する記憶手段と、

前記伝搬遅延に基づいて、連続する前記処理ブロック間のドップラー係数変化度を算出する係数変化度算出手段と、

前記ドップラー係数変化度が予め決められた閾値以下であるか否かを判定する判定手段と、

前記ドップラー係数変化度が前記閾値よりも大きい場合、前記処理ブロックを複数のサブブロックに分割する分割手段と、

前記伝搬遅延に基づいて、前記サブブロック毎に補間が必要なサンプル点位置を算出するサンプル位置算出手段と、

前記サンプル点位置に基づいて、前記サブブロック毎に補間処理を実行する補間処理手段と、

前記伝搬遅延に基づいて、前記補間処理後の前記サブブロック毎にサンプル遅延を実行する遅延処理手段と、

を有する信号生成システム。

【請求項 7】

波形に対して伝搬遅延および周波数シフトを模擬する情報処理装置による信号生成方法であって、

前記波形に対して、信号処理の単位である処理ブロック毎の伝搬遅延を記憶するステップと、

前記伝搬遅延に基づいて、連続する前記処理ブロック間のドップラー係数変化度を算出するステップと、

前記ドップラー係数変化度が予め決められた閾値以下であるか否かを判定するステップと、

前記ドップラー係数変化度が前記閾値よりも大きい場合、前記処理ブロックを複数のサブブロックに分割するステップと、

前記伝搬遅延に基づいて、前記サブブロック毎に補間が必要なサンプル点位置を算出するステップと、

前記サンプル点位置に基づいて、前記サブブロック毎に補間処理を実行するステップと、

10

20

30

40

50

前記伝搬遅延に基づいて、前記補間処理後の前記サブブロック毎にサンプル遅延を実行するステップと、

を有する信号生成方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、伝搬遅延および周波数シフトを模擬した信号を生成する信号生成装置、信号生成システムおよび信号生成方法に関する。

【背景技術】

【0002】

従来、音源から受波点への波の伝搬を模擬するシミュレータなどにおいて、波の伝搬遅延、およびドップラー効果による周波数シフトを模擬した信号を生成する信号生成装置が知られている。また、信号生成装置ではないが、解析対象の波が電波の場合について、電波を海面に発射し、その反射波を測定して、海流の流れなどの海象情報を観測する海洋レーダ観測装置が知られている（例えば、特許文献1参照）。

【0003】

特許文献1に開示された海洋レーダ観測装置は、船舶によって発生する水位変動のノイズに対し、レンジ方向の観測範囲をブロック分割し、分割されたブロック内で流れの回帰曲線を求め、回帰曲線からのズレと標準偏差に基づき不正常な流束値を検出して補正する。

【先行技術文献】

【特許文献】

【0004】

【文献】特開平11-83992号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

特許文献1に開示された海洋レーダ観測装置は、ブロック長を一定として補正処理を行っている。特許文献1に開示された技術を信号生成装置に適用し、信号処理の単位である処理ブロックの長さを一定とした場合、ドップラー係数がブロック間で大きく変化すると、処理ブロック間で連続性を担保した波形を模擬できなくなるおそれがある。例えば、音源と受波点との距離が近い場合、音源と受波点との距離が遠い場合と比べて、連続するブロック間でドップラー係数が大きく変化するからである。

【課題を解決するための手段】

【0006】

本発明に係る信号生成装置は、波形に対して伝搬遅延および周波数シフトを模擬する信号生成装置であって、波形に対して、信号処理の単位である処理ブロック毎の伝搬遅延を記憶する記憶手段と、伝搬遅延に基づいて、連続する処理ブロック間のドップラー係数変化度を算出する係数変化度算出手段と、ドップラー係数変化度が予め決められた閾値以下であるか否かを判定する判定手段と、ドップラー係数変化度が閾値よりも大きい場合、処理ブロックを複数のサブブロックに分割する分割手段と、伝搬遅延に基づいて、サブブロック毎に補間が必要なサンプル点位置を算出するサンプル位置算出手段と、サンプル点位置に基づいて、サブブロック毎に補間処理を実行する補間処理手段と、伝搬遅延に基づいて、補間処理後のサブブロック毎にサンプル遅延を実行する遅延処理手段と、を有するものである。

【0007】

本発明に係る信号生成システムは、波形に対して伝搬遅延および周波数シフトを模擬する信号生成システムであって、波形に対して、信号処理の単位である処理ブロック毎の伝搬遅延を記憶する記憶手段と、伝搬遅延に基づいて、連続する処理ブロック間のドップラー係数変化度を算出する係数変化度算出手段と、ドップラー係数変化度が予め決められた閾値以下であるか否かを判定する判定手段と、ドップラー係数変化度が閾値よりも大きい

10

20

30

40

50

場合、処理ブロックを複数のサブブロックに分割する分割手段と、伝搬遅延に基づいて、サブブロック毎に補間が必要なサンプル点位置を算出するサンプル位置算出手段と、サンプル点位置に基づいて、サブブロック毎に補間処理を実行する補間処理手段と、伝搬遅延に基づいて、補間処理後のサブブロック毎にサンプル遅延を実行する遅延処理手段と、を有するものである。

【0008】

本発明に係る信号生成方法は、波形に対して伝搬遅延および周波数シフトを模擬する情報処理装置による信号生成方法であって、波形に対して、信号処理の単位である処理ブロック毎の伝搬遅延を記憶するステップと、伝搬遅延に基づいて、連続する処理ブロック間のドップラー係数変化度を算出するステップと、ドップラー係数変化度が予め決められた閾値以下であるか否かを判定するステップと、ドップラー係数変化度が閾値よりも大きい場合、処理ブロックを複数のサブブロックに分割するステップと、伝搬遅延に基づいて、サブブロック毎に補間が必要なサンプル点位置を算出するステップと、サンプル点位置に基づいて、サブブロック毎に補間処理を実行するステップと、伝搬遅延に基づいて、補間処理後のサブブロック毎にサンプル遅延を実行するステップと、を有するものである。

10

【発明の効果】

【0009】

本発明によれば、ドップラー係数変化度に対して閾値判定を行い、ドップラー係数変化度が小さい場合、処理ブロックの単位で波形を推定し、ドップラー係数変化度が大きい場合、処理ブロックをより細かいブロック長のサブブロックに自動的に分割して波形を推定する。そのため、連続する処理ブロック間でドップラー係数の変化が大きくても、連続性を担保した波形を模擬することができる。

20

【図面の簡単な説明】

【0010】

【図1】音源の位置ベクトルおよび受波点の位置ベクトルの時間変化の一例を示す模式図である。

【図2】第1の比較例を説明するための模式図である。

【図3】第2の比較例を説明するための模式図である。

【図4】第3の比較例を説明するための模式図である。

【図5】実施の形態1に係る信号生成装置の一構成例を示す図である。

30

【図6】図5に示した制御部の一構成例を示す機能ブロック図である。

【図7】図6に示した分割手段の一構成例を示す機能ブロック図である。

【図8】実施の形態1に係る信号生成装置の動作手順の一例を示すフローチャートである。

【図9】図6に示した伝搬遅延メモリおよび伝搬遅延サブメモリが記憶する情報の一例を示す図である。

【図10】図8に示したステップS108の処理における、分割手段の動作手順の一例を示すフローチャートである。

【図11】実施の形態1に係る信号生成システムの一構成例を示すブロック図である。

【発明を実施するための形態】

【0011】

40

実施の形態1.

本実施の形態1では、信号生成装置が、波の伝搬を模擬するシミュレータにおいて、伝搬遅延、およびドップラー効果による周波数シフトを模擬した信号を生成する装置の場合で説明する。本実施の形態1の信号生成装置について説明する前に、信号生成装置が模擬する対象となる波について、音の伝搬を例として説明する。なお、文章中では、種々のパラメータを示すギリシャ文字またはローマ字についてベクトル表記(太字表記、文字の上に矢印添付など)が困難なため、以下では、文章中でのベクトル表記を省略する。

【0012】

図1は、音源の位置ベクトルおよび受波点の位置ベクトルの時間変化の一例を示す模式図である。図1に示すように、音源および受波点の一方または両方の移動に伴って、音源

50

の位置ベクトル p_s および受波点の位置ベクトル p_r が時間変化する状況を考慮する必要がある。つまり、音源から放射された音が伝搬した受波点での受波信号を模擬する疑似信号を生成する場合、伝搬遅延、およびドップラー効果による周波数シフトした信号を模擬することが行われる。

【 0 0 1 3 】

次に、本実施の形態 1 の信号生成装置による信号生成方法を理解しやすくするために、伝搬遅延、およびドップラー効果によって周波数シフトする信号を模擬する方法として、3 つの比較例を説明する。

【 0 0 1 4 】

はじめに、第 1 の比較例について、図 2 を参照して説明する。第 1 の比較例は位相積分方式である。図 2 は、第 1 の比較例を説明するための模式図である。音源信号 $s(n)$ が式 (1) で表されるものとする。

10

【 0 0 1 5 】

【数 1】

$$s(n) = \cos(2\pi f n / f_s + \phi_0) \quad \dots(1)$$

【 0 0 1 6 】

式 (1) において、 f は信号周波数 [H z] であり、 ϕ_0 は初期位相 [r a d]、 f_s はサンプリング周波数 [H z]、 n は離散時刻インデックスを表す。図 2 に示すように処理ブロック 1 における伝搬遅延時間が τ_1 [s]、ドップラー係数が d_1 とし、続く処理ブロック 2 における伝搬遅延時間が τ_2 [s]、ドップラー係数が d_2 であるとする。処理ブロックは、例えば、音源信号の波形の時間変化を示す音源信号時間波形に対して、信号処理の単位として、決められた時間の範囲で切り取られる信号である。ドップラー係数は、音源と受波点の相対的な速度の存在によって周波数が変化する比率であり、式 (2) に示す。

20

【 0 0 1 7 】

【数 2】

$$d_1 = \frac{f'}{f} = \frac{c - v_r'}{c - v_s'} \quad \dots(2)$$

30

【 0 0 1 8 】

式 (2) において、 f' は変化後の周波数 [H z] であり、 c は音速 [m / s] である。 v_s' はベクトル v_s' の大きさであり、音源の受波点方向の速度成分 [m / s] を表す。 v_r' はベクトル v_r' の大きさであり、受波点の音源方向と逆方向の速度成分 [m / s] を表す。処理ブロック 1 が伝搬した後の受信信号 $x_1(t)$ と、処理ブロック 2 が伝搬した後の受信信号 $x_2(t)$ とを、式 (3) ~ (5) に表す。

【 0 0 1 9 】

40

【数 3】

$$x_1(n) = \cos(2\pi f d_1 n / f_s + \phi_0) \quad \dots(3)$$

【 0 0 2 0 】

【数 4】

$$x_2(n) = \cos(2\pi f d_2 (n - N_{block}) / f_s + \phi_1) \quad \dots(4)$$

【 0 0 2 1 】

50

【数 5】

$$\phi_1 = 2\pi f d_1 N_{block} / f_s + \phi_0 \quad \dots(5)$$

【0022】

ここで、処理ブロック 2 の初期位相 ϕ_1 は、式 (5) で計算される処理ブロック 1 の末尾の位相である。処理ブロック 1 まで拡張した式を、式 (6) および (7) に示す。

【0023】

【数 6】

$$x_l(n) = \cos(2\pi f d_l (n - (l - 1)N_{block}) / f_s + \phi_{l-1}) \quad \dots(6)$$

10

【0024】

【数 7】

$$\phi_{l-1} = \phi_0 + \sum_{i=1}^{l-1} 2\pi f d_i N_{block} / f_s \quad \dots(7)$$

【0025】

位相積分方式は、ドップラー係数が式 (6) および (7) のように狭帯域信号の位相回転速度に表れ、処理ブロック末尾の位相が次処理ブロックの初期位相となるように位相を積分していく方式である。

20

【0026】

次に、第 2 の比較例について、図 3 を参照して説明する。第 2 の比較例は、サンプル更新方式である。図 3 は、第 2 の比較例を説明するための模式図である。図 3 に示すように、サンプル更新方式では、音源波形の 1 サンプル毎に変化し得る伝搬遅延をそれぞれ与えられた系列からなる波形を求める。例えば、伝搬遅延を毎時刻変化する有限インパルス応答による遅延フィルタ $h_n = [h_n(0), h_n(1), \dots, h_n(M)]$ を音源信号 $s(n)$ に畳み込むことで、波形 $x(n)$ が式 (8) に示すように得られる。

30

【0027】

【数 8】

$$x(n) = \sum_{i=0}^M s(n - M + i) \cdot h_n(M - i) \quad \dots(8)$$

【0028】

次に、第 3 の比較例について、図 4 を参照して説明する。第 3 の比較例は、処理ブロック伸縮方式である。図 4 は、第 3 の比較例を説明するための模式図である。図 4 に示すように、処理ブロック 1 の伝搬遅延時間が τ_1 であり、これに続く処理ブロック 1 + 1 の伝搬遅延時間が τ_{1+1} であるとき、 $\tau_{1+1} - \tau_1 = 0$ であれば、波形の連続性から処理ブロック 1 の末尾は τ_{1+1} の伝搬遅延に等しいと考えられる。すなわち、処理ブロック 1 の時間長を N_{block} [サンプル] から $N_{block} + (\tau_{1+1} - \tau_1) * f_s$ [サンプル] へ伸縮させることで、波形の連続性を保つことができる。また、波形の伸縮によって、式 (9) で示されるドップラー係数 d による周波数シフトをしていることと等価となる。

40

【0029】

【数 9】

50

$$d = \frac{f'}{f} \cong \frac{N_{\text{block}}}{N_{\text{block}} + (\tau_{l+1} - \tau_l) * f_s} \quad \dots(9)$$

【 0 0 3 0 】

処理ブロックの伸縮後の波形 $x(n)$ は、ドップラー係数 d に対応して音源波形 $s(n) = \{s(0), s(1), \dots, s(N_{\text{block}} - 1), s(N_{\text{block}})\}$ を式 (10) に示すようにリサンプルすることで得られる。

【 0 0 3 1 】

【数 1 0】

$$\begin{aligned} x(n) &= \left\{ x(0), x(1), \dots, x\left(\frac{N_{\text{block}}}{d} (= N_{\text{block}} + (\tau_{l+1} - \tau_l) * f_s)\right) \right\} \\ &= \{s(0), s(d), s(2d) \dots, s(N_{\text{block}})\} \quad \dots(10) \end{aligned}$$

10

【 0 0 3 2 】

なお、元の離散音源波形 $s(n)$ のサンプル点からずれた $s(d), s(2d), \dots$ は、補間によって求められる。

20

【 0 0 3 3 】

ここまで、3つの比較例について説明したが、各比較例には、次のような課題がある。第1の比較例である位相積分方式は、位相回転速度を変化させることで周波数シフトの模擬は可能である。しかし、適用できる信号が狭帯域信号に限定されてしまう。また、出力される処理ブロックの長さが入力される処理ブロックの長さと同じで、かつ、これらの長さは一定である。そのため、処理ブロック1の信号の伝搬遅延がドップラー係数にしか現れず、受信時刻としては考慮されていないという問題がある。

【 0 0 3 4 】

第2の比較例であるサンプル更新方式は、1サンプル毎に変化する伝搬遅延が表現された遅延フィルタを積み込むことで、任意の信号波形に対して、正確な伝搬遅延および周波数シフトの模擬が可能である。受信時刻に伝搬遅延が反映されるが、1サンプル毎に伝搬遅延計算を行うため、計算コストが大きいという問題がある。

30

【 0 0 3 5 】

第3の比較例である処理ブロック伸縮方式は、処理ブロック内の信号波形を伸縮させることでブロック単位での周波数シフトを模擬可能である。しかし、サンプル更新方式と異なり、処理ブロック内で一律のドップラー係数となるため、処理ブロック内でドップラー係数が大きく変化する場合には適していない。この場合、処理ブロック内でドップラー係数が一定とみなせるほど処理ブロック長を短く設定しておくことで対応できるが、一律で処理ブロック長を短くすることは計算コストとのトレードオフを考える必要がある。

40

【 0 0 3 6 】

本実施の形態1の信号生成装置は、これらの問題を解決するものである。本実施の形態1の信号生成装置の構成を説明する。図5は、実施の形態1に係る信号生成装置の一構成例を示す図である。

【 0 0 3 7 】

信号生成装置1は、コンピュータ等の情報処理装置である。図5に示すように、信号生成装置1は、入力部2と、記憶部3と、制御部4と、出力部5とを有する。記憶部3は、例えば、HDD (Hard Disk Drive) 装置である。出力部5は、例えば、ディスプレイ装置である。制御部4は、プログラムを記憶するメモリ11と、プログラムにしたがって処理を実行するCPU (Central Processing Unit) 1

50

2とを有する。メモリ11は、例えば、フラッシュメモリ等の不揮発性メモリである。入力部2には、模擬信号の基準となる音源信号時間波形が入力される。

【0038】

図6は、図5に示した制御部の一構成例を示す機能ブロック図である。制御部4は、処理ブロック更新手段21と、係数変化度算出手段22と、判定手段23と、サンプル位置算出手段31と、補間処理手段32と、遅延処理手段33とを有する。また、制御部4は、分割手段41と、サブブロック更新手段43とを有する。CPU12がプログラムを実行することで、処理ブロック更新手段21、係数変化度算出手段22、判定手段23、サンプル位置算出手段31、補間処理手段32、遅延処理手段33、分割手段41およびサブブロック更新手段43が構成される。

10

【0039】

記憶部3は、複数にメモリ領域が分割されている。図6に示す構成例においては、記憶部3は、データを記憶させるメモリ領域として、音源波形ブロックメモリ51と、伝搬遅延メモリ52と、サブメモリ53とを有する。音源波形ブロックメモリ51は、音源信号時間波形を処理ブロック毎に記憶する記憶手段である。伝搬遅延メモリ52は、処理ブロック毎の伝搬遅延を記憶する記憶手段である。伝搬遅延メモリ52は、ブロックインデックスに対応して、処理ブロックのブロック長と伝搬遅延とを組として記憶する。

【0040】

サブメモリ53は、音源波形サブブロックメモリ54と、伝搬遅延サブメモリ55とを有する。サブメモリ53の領域は、分割手段41によって記憶部3に作成される。音源波形サブブロックメモリ54は、分割手段41によって分割されたサブブロック毎に対応する時間範囲の音源信号時間波形を記憶する。伝搬遅延サブメモリ55は、サブブロック数のサブブロックインデックスに対応して、サブブロックのブロック長と伝搬遅延とを組として記憶する。サブブロックは、処理ブロックが複数に分割されたときの1つの時間範囲である。

20

【0041】

処理ブロック更新手段21は、音源信号時間波形およびブロックインデックスを入力として、伝搬遅延および周波数シフトさせる対象となる処理ブロックの範囲の音源信号時間波形を音源波形ブロックメモリ51に記憶させる。本実施の形態1では、伝搬遅延メモリ52が処理ブロック毎の伝搬遅延を記憶する場合で説明するが、処理ブロック更新手段21が、音源信号時間波形に対して、処理ブロック毎に伝搬遅延を算出する伝搬遅延算出手段として機能してもよい。

30

【0042】

係数変化度算出手段22は、伝搬遅延メモリ52からブロックインデックスに対応する時刻の伝搬遅延を読み出し、読み出した伝搬遅延を入力とし、ドップラー係数変化度を算出し、ドップラー係数変化度を判定手段23に出力する。判定手段23は、ドップラー係数変化度を入力とし、ドップラー係数変化度が予め決められた閾値以下か否かを判定する。判定手段23は、判定結果の情報を、係数変化度算出手段22、サンプル位置算出手段31および分割手段41に通知する。

【0043】

分割手段41は、ドップラー係数変化度が閾値より大きい場合、伝搬遅延メモリ52からブロックインデックスに対応する時刻の伝搬遅延を読み出し、読み出した伝搬遅延と、ドップラー係数変化度とを入力とし、補間した伝搬遅延およびサブブロックのブロック長を求めて伝搬遅延サブメモリ55に記憶させる。

40

【0044】

分割手段41の構成を、図7を参照して説明する。図7は、図6に示した分割手段の一構成例を示す機能ブロック図である。分割手段41は、ブロック長算出手段141と、伝搬遅延補間処理手段142とを有する。

【0045】

ブロック長算出手段141は、伝搬遅延メモリ52を参照してブロックインデックスに

50

対応する時刻の伝搬遅延を読み出し、読み出した伝搬遅延とドップラー係数変化度とを入力とし、処理ブロックを複数のサブブロックに分割し、サブブロック数およびサブブロックのブロック長の情報を伝搬遅延補間処理手段 1 4 2 に出力する。伝搬遅延補間処理手段 1 4 2 は、伝搬遅延メモリ 5 2 を参照してブロックインデックスに対応する時刻の伝搬遅延を読み出し、読み出した伝搬遅延とブロック長とを入力とし、伝搬遅延補間処理を行い、伝搬遅延サブメモリ 5 5 が記憶する情報を更新する。

【 0 0 4 6 】

図 6 に示すサブブロック更新手段 4 3 は、伝搬遅延サブメモリ 5 5 からサブブロックインデックスに対応するサブブロックのブロック長を読み出し、音源波形ブロックメモリ 5 1 からブロックインデックスに対応する時間範囲の音源信号時間波形を読み出す。サブ
10
ブロック更新手段 4 3 は、読み出したブロック長および音源信号時間波形と、サブブロックインデックスとを入力とし、サブブロックインデックスに対応する時間範囲の音源信号時間波形を音源波形サブブロックメモリ 5 4 に記憶させる。

【 0 0 4 7 】

サンプル位置算出手段 3 1 は、ドップラー係数変化度が閾値以下である場合、伝搬遅延メモリ 5 2 からブロックインデックスに対応する時刻の伝搬遅延を読み出し、読み出した伝搬遅延を入力とし、サンプル点位置の情報を補間処理手段 3 2 に出力する。サンプル位置算出手段 3 1 は、ドップラー係数変化度が閾値より大きい場合、伝搬遅延サブメモリ 5 5 からサブブロックインデックスに対応する伝搬遅延を読み出し、読み出した伝搬遅延と
20
ブロック長とを入力とし、サンプル点位置を算出し、サンプル点位置の情報を補間処理手段 3 2 に出力する。

【 0 0 4 8 】

補間処理手段 3 2 は、音源波形ブロックメモリ 5 1 に格納されている処理ブロックの音源信号時間波形と、サンプル点位置とを入力とし、位相遅延および周波数シフトを表現した信号を生成して遅延処理手段 3 3 に出力する。補間処理手段 3 2 は、音源波形サブブロックメモリ 5 4 からサブブロックインデックスに対応する時間範囲の音源信号時間波形を読み出し、読み出した音源信号時間波形とサンプル点位置とを入力とし、位相遅延および周波数シフトを表現した信号を生成して遅延処理手段 3 3 に出力する。

【 0 0 4 9 】

遅延処理手段 3 3 は、伝搬遅延メモリ 5 2 からブロックインデックスに対応する時刻の伝搬遅延を読み出し、読み出した伝搬遅延と、位相遅延および周波数シフトを表現した信号とを入力とし、伝搬遅延および周波数シフトした後の波形を生成して、図 5 に示した出力部 5 に出力する。遅延処理手段 3 3 は、伝搬遅延サブメモリ 5 5 からサブブロックインデックスに対応する伝搬遅延を読み出し、読み出した伝搬遅延と、位相遅延および周波数シフトを表現した信号とを入力とし、伝搬遅延および周波数シフトした後の波形を生成して、図 5 に示した出力部 5 に出力する。
30

【 0 0 5 0 】

なお、本実施の形態 1 では、図 6 に示すように、音源波形ブロックメモリ 5 1、伝搬遅延メモリ 5 2 およびサブメモリ 5 3 が記憶部 3 に設けられる場合で説明したが、これらのメモリが図 5 に示したメモリ 1 1 に設けられてもよい。
40

【 0 0 5 1 】

次に、本実施の形態 1 の信号生成装置 1 の動作を説明する。図 8 は、実施の形態 1 に係る信号生成装置の動作手順の一例を示すフローチャートである。図 9 は、図 6 に示した伝搬遅延メモリおよび伝搬遅延サブメモリが記憶する情報の一例を示す図である。

【 0 0 5 2 】

ここでは、信号生成装置 1 が、音の伝搬を例として、音源および受波点の位置ベクトルが時間変化する状況での受波点の受信波形を模擬する疑似信号を生成する場合を考える。図 9 の上段に示すように、伝搬遅延メモリ 5 2 は、各処理ブロックに対応する時刻の伝搬遅延を記憶しているものとする。

【 0 0 5 3 】

10

20

30

40

50

音源信号時間波形として、式(11)に示す音源時間信号 $s(n)$ が制御部4に入力される(ステップS101)。ステップS102において、処理ブロック更新手段21は、音源時間信号 $s(n)$ を入力とし、ブロックインデックス l に対応する時刻インデックスの集合 n_l の時間波形 $s(n_l)$ を音源波形ブロックメモリ51に記憶させる。ステップS102において、処理ブロックがブロックインデックス l に対応して、順次、更新される。時間波形 n_l を式(12)に示す。ここで、ブロックインデックス l は処理ブロックのインデックスであり、 L は全処理ブロック数である。

【0054】

【数11】

$$s(n) = \{s(0), s(1), \dots, s(N_{block} - 1), s(N_{block}), \dots, s(LN_{block} - 1)\} \dots(11)$$

10

【0055】

【数12】

$$n_l = \{lN_{block}, lN_{block} + 1, \dots, (l + 1)N_{block} - 1\} \dots(12)$$

【0056】

ステップS102以降の処理で必要となる伝搬遅延 τ_l 、 τ_{l+1} 、 τ_{l+2} は、伝搬遅延メモリ52が記憶する $\tau = \{\tau_1, \tau_2, \dots, \tau_L\}$ からブロックインデックス l を基に参照される。ステップS103において、係数変化度算出手段22は、伝搬遅延 τ_l 、 τ_{l+1} 、 τ_{l+2} を次の式(13)に入力し、ドップラー係数変化度 d_l を算出する。

20

【0057】

【数13】

$$\Delta d_l = d_{l+1} - d_l = \frac{N_{block}}{N_{block} + (\tau_{l+2} - \tau_{l+1}) * f_s} - \frac{N_{block}}{N_{block} + (\tau_{l+1} - \tau_l) * f_s} \dots(13)$$

30

【0058】

ステップS104において、判定手段23は、ドップラー変化度 $|d_l|$ と予め決められた閾値 θ とを比較し、ドップラー変化度 $|d_l|$ が閾値 θ 以下か否かを判定する。閾値 θ は、計算コストを重視する場合、0.01に近い大きめの値が設定され、模擬度を重視する場合、0に近い小さめの値が設定される。ドップラー変化度 $|d_l|$ が閾値 θ 以下の場合、ブロックインデックス l に対応する時間範囲ではドップラー係数は大きく変化しないと考えられる。そのため、係数変化度算出手段22は、音源および受波点の相対速度の情報を用いなくて、連続する処理ブロック間の伝搬遅延差を用いて処理ブロックの伸縮率を推定する。

40

【0059】

ステップS105において、サンプル位置算出手段31は、推定された伸縮率で処理ブロック全体を伸縮し、対応するサンプル点を補間によって取得し、伝搬遅延および周波数シフト後のサンプル点の位置を算出する。具体的には、サンプル位置算出手段31は、次のようにして、補間処理手段32に出力する時刻インデックスの集合 n_l' を求める。時刻インデックスの集合 n_l' を、式(14)に示す。

【0060】

【数14】

50

$$n_l' = \{lN_{block} + \varphi_l, lN_{block} + \varphi_l + d_l, \dots, lN_{block} + \varphi_l + (N_{block}' - 1)d_l\} \quad \dots(14)$$

【0061】

式(14)において、 N_{block}' はサンプル数 N_{block} の処理ブロック l の波形伸縮後のサンプル数である。 d_l はブロックインデックスに対応するドップラー係数であり、式(13)の第2項に示されている。 l は式(15)に表される初期サンプルズレ位置である。

10

【0062】

【数15】

$$\varphi_l = \{1 - (\tau_l f_s - \text{floor}[\tau_l f_s])\} \% 1 * d_l \quad \dots(15)$$

【0063】

式(15)において、記号 $\text{floor}[\cdot]$ は、小数点以下を切り捨てる演算を表す。 $\%x$ は x で除算したときの余りを表し、 $\{\cdot\}$ 内が1になったとき、 $\{1\} \% 1 = 0$ とするための処理である。

【0064】

小数サンプル遅延である場合、整数サンプル遅延 $\text{floor}[\tau_l f_s]$ の端数 $\tau_l f_s - \text{floor}[\tau_l f_s]$ だけブロックの元始点時刻が移動する。波形としてサンプルされるのは元の時間スケールのサンプル時刻 $\{1 - (\tau_l f_s - \text{floor}[\tau_l f_s])\}$ となるが、ドップラー効果が発生している場合には係数倍だけ開始時刻がずれる。

20

【0065】

ステップS106において、補間処理手段32は、次のようにして、波形補間処理を行う。補間処理手段32は、波形の離散点系列から連続信号である補間関数を推定する。具体的には、補間処理手段32は、元の波形 $s(n = n_l)$ の離散信号からスプライン補間により連続関数であるスプライン関数 $f(n) (lN_{block} \leq n < (l+1)N_{block})$ を求める。そして、補間処理手段32は、サンプル位置算出手段31から入力された時刻インデックスの集合 n_l' をスプライン関数に代入し、小数サンプル遅延および周波数シフト後の波形 $s'(n)$ を得る。波形 $s'(n)$ を式(16)に示す。

30

【0066】

【数16】

$$s'(n) = f(n_l') \cong \{s(lN_{block} + \varphi_l), s(lN_{block} + \varphi_l + d_l), \dots, s(lN_{block} + \varphi_l + (N_{block}' - 1)d_l)\} \quad \dots(16)$$

【0067】

ステップS107において、遅延処理手段33は、次の式(17)に示すように、サンプル遅延 $\text{floor}[\tau_l f_s]$ だけ波形をずらす処理を行う。

40

【0068】

【数17】

$$x(n) = s'(n - \text{floor}[\tau_l f_s]) \quad \dots(17)$$

【0069】

一方、ステップS104の判定の結果、ドップラー変化度 $|d_l|$ が閾値よりも大きい場合、対応する時間範囲でドップラー係数が大きく変化する。そのため、本実施の形

50

態1の制御部4は、ステップS108の処理に進み、ドップラー係数の変化が追従できる程度の細かいサブブロックに処理ブロックを分割して、サブブロックの単位で伝搬遅延および周波数シフトを求める処理を行う。ここで、ドップラー変化度 $|d_1|$ と閾値との比を $a = |d_1| / \text{閾値} > 1$ とおく。

【0070】

ステップS108において、分割手段41は、図9に示すように、ブロックインデックス l の中で処理ブロックを $\text{floor}[a] + 1$ 個のサブブロックに分割する。これにより、サブブロックは、処理ブロックのブロック長が等分された $(N_{\text{block}} / \text{floor}[a] + 1)$ サンプルとなる。分割手段41は、連続するサブブロック間を補間して得られるドップラー係数から伝搬遅延を求める。分割手段41の動作については、後で詳しく説明する。

10

【0071】

ステップS109において、サブブロック更新手段43は、音源時間信号 $s(n)$ を入力とし、サブブロックインデックス l' に対応する時刻インデックスの集合 $n_{l'}$ の時間波形 $s(n_{l'})$ を音源波形サブブロックメモリ54に記憶させる。ステップS109において、サブブロックがサブブロックインデックス l' に対応して、順次、更新される。音源時間信号 $s(n)$ を式(18)に示し、時刻インデックスの集合 $n_{l'}$ を式(19)に示す。

【0072】

【数18】

$$s(n) = \{s(lN_{\text{block}}), s(lN_{\text{block}} + 1), \dots, s((l+1)N_{\text{block}} - 1)\} \quad \dots(18)$$

20

【0073】

【数19】

$$n_{l'} = \{lN_{\text{block}} + (l' - 1) \frac{N_{\text{block}}}{\text{floor}[a] + 1}, lN_{\text{block}} + 1 + (l' - 1) \frac{N_{\text{block}}}{\text{floor}[a] + 1}, \dots, lN_{\text{block}} + l' \frac{N_{\text{block}}}{\text{floor}[a] + 1} - 1\} \quad \dots(19)$$

30

【0074】

ステップS110において、サンプル位置算出手段31は、処理ブロックの代わりにサブブロックを処理対象として、ステップS105で説明した処理と同様に演算処理を行う。具体的には、サンプル位置算出手段31は、補間処理手段32に出力する時刻インデックスの集合 $n_{l'}$ を求める。時刻インデックスの集合 $n_{l'}$ を式(20)に示す。

【0075】

【数20】

$$n_{l'} = \{lN_{\text{block}} + (l' - 1) \frac{N_{\text{block}}}{\text{floor}[a] + 1} + \varphi_{l'}, lN_{\text{block}} + (l' - 1) \frac{N_{\text{block}}}{\text{floor}[a] + 1} + \varphi_{l'} + d_{l'}, \dots, lN_{\text{block}} + (l' - 1) \frac{N_{\text{block}}}{\text{floor}[a] + 1} + \varphi_{l'} + (N_{\text{block}}'' - 1)d_{l'}\} \quad \dots(20)$$

40

【0076】

50

式(20)において、 N_{block}' はサンプル数 ($bN_{block} / \text{floor}[a] + 1$) のサブブロック l' の波形伸縮後のサンプル数である。 d_l はサブブロックインデックスに対応するドップラー係数である。 φ_l は次の式(21)で表される初期サンプルズレ位置である。

【0077】

【数21】

$$\varphi_l = \{1 - (\tau_l' f_s - \text{floor}[\tau_l' f_s])\} \% 1 * d_l \quad \dots(21)$$

【0078】

10

ステップS111において、補間処理手段32は、次のようにして、波形補間処理を行う。補間処理手段32は、元の波形 $s(n_l)$ の離散信号からスプライン補間により連続関数であるスプライン関数 $f(n) (lN_{block} + (l' - 1)(N_{block} / \text{floor}[a] + 1) \leq n < lN_{block} + l' (N_{block} / \text{floor}[a] + 1))$ を求める。そして、補間処理手段32は、サンプル位置算出手段31から入力された時刻インデックスの集合 n_l' をスプライン関数に代入し、小数サンプル遅延および周波数シフト後の波形 $s'(n)$ を得る。波形 $s'(n)$ を式(22)に示す。

【0079】

【数22】

$$s'(n) = f(n_l') \\ \cong \{s(lN_{block} + \varphi_l), s(lN_{block} + \varphi_l + d_l), \dots, s(lN_{block} + \varphi_l + (N_{block}' - 1)d_l)\}$$

20

... (22)

【0080】

ステップS112において、遅延処理手段33は、次の式(23)に示すように、サンプル遅延 $\text{floor}[\tau_l' f_s]$ だけ波形をずらす処理を行う。

【0081】

【数23】

$$x(n) = s'(n - \text{floor}[\tau_l' f_s]) \quad \dots(23)$$

30

【0082】

サブブロック更新手段43は、遅延処理手段33からサブブロックインデックスの情報を受信すると、サブブロックインデックスを更新し(ステップS113)、ステップS109に戻る。制御部4は、ステップS109~S113の処理をサブブロックインデックス $l' = 1, \dots, L'$ (ただし、 $L' = \text{floor}[a] + 1$) まで繰り返す。これにより、ステップS104において、ドップラー係数変化度が閾値より大きいと判定される場合のブロックインデックス l について、伝搬遅延および周波数シフトされた後の波形が、遅延処理手段33から出力される。

40

【0083】

処理ブロック更新手段21は、遅延処理手段33からブロックインデックスの情報を受信すると、ブロックインデックスを更新し(ステップS114)、ステップS102に戻る。制御部4がステップS102~S114までをブロックインデックス $l = 1, \dots, L$ まで繰り返すことで、全時間の音源波形について、伝搬遅延および周波数シフトされた後の波形が遅延処理手段33から出力される。このようにして、波形の連続性を担保しながら、受波点における、伝搬遅延および周波数シフトを模擬した信号が生成される。

【0084】

次に、図8に示したステップS108の処理における、分割手段41の動作について、図7、図9および図10を参照して説明する。図10は、図8に示したステップS108

50

の処理における、分割手段の動作手順の一例を示すフローチャートである。

【 0 0 8 5 】

ドップラー係数変化度 $|d_l| = a$ ($a > 1$) であるとき、演算処理の負荷を軽減するために、ドップラー係数が線形に変化すると仮定する。ステップ S 2 0 1 において、ブロック長算出手段 1 4 1 は、元の処理ブロック長を $\text{floor}[a] + 1$ 個に等分することで、サブブロック間のドップラー係数変化度を閾値 以下にすることができる。すなわち、ブロックインデックス内の $\text{floor}[a] + 1$ 個のサブブロックのドップラー係数は、以下(式(24))に示すようになる。

【 0 0 8 6 】

【数 2 4】

$$d_l, d_l + \frac{\Delta d_l}{\text{floor}[a] + 1}, \dots, d_l + \frac{(l' - 1)\Delta d_l}{\text{floor}[a] + 1}, \dots, d_l + \frac{\text{floor}[a]\Delta d_l}{\text{floor}[a] + 1} \quad \dots(24)$$

10

【 0 0 8 7 】

次に、伝搬遅延補間処理手段 1 4 2 は、上記のように補間によって得られたドップラー係数から式(9)を変形して得られる式(25)によって、伝搬遅延を逐次的に得る(ステップ S 2 0 2)。

【 0 0 8 8 】

【数 2 5】

$$\tau_{l'+1}' = \tau_{l'}' + \frac{N_{block}(1 - d_{l'})}{df_s} \quad \dots(25)$$

20

【 0 0 8 9 】

ここで、伝搬遅延補間処理手段 1 4 2 は、初期サブブロック伝搬遅延として、 $\tau_1' = \tau_1$ を使用する。伝搬遅延補間処理手段 1 4 2 は、これを $l' = 1, 2, \dots, \text{floor}[a]$ について解くことで、伝搬遅延サブメモリ 5 5 に記憶させる情報を得る。図 9 の下段に、伝搬遅延サブメモリ 5 5 が記憶する情報を示す。

30

【 0 0 9 0 】

本実施の形態 1 の信号生成装置 1 は、波形に対して信号処理の単位である処理ブロック毎の伝搬遅延を記憶する記憶手段と、係数変化度算出手段と、判定手段と、分割手段と、サンプル位置算出手段と、補間処理手段と、遅延処理手段とを有する。記憶手段は、例えば、伝搬遅延メモリ 5 2 である。係数変化度算出手段 2 2 は、伝搬遅延に基づいて、連続する処理ブロック間のドップラー係数変化度を算出する。判定手段 2 3 は、ドップラー係数変化度が予め決められた閾値以下であるか否かを判定する。分割手段 4 1 は、ドップラー係数変化度が閾値よりも大きい場合、処理ブロックを複数のサブブロックに分割する。サンプル位置算出手段 3 1 は、伝搬遅延に基づいて、サブブロック毎に補間が必要なサンプル点位置を算出する。補間処理手段 3 2 は、サンプル点位置に基づいて、サブブロック毎に補間処理を実行する。遅延処理手段 3 3 は、伝搬遅延に基づいて、補間処理後のサブブロック毎にサンプル遅延を実行する。

40

【 0 0 9 1 】

本実施の形態 1 によれば、ドップラー係数変化度に対して閾値判定を行い、ドップラー係数変化度が小さい場合、処理ブロックの単位で波形を推定し、ドップラー係数変化度が大きい場合、処理ブロックをよりブロック長の細かいサブブロックに自動的に分割して波形を推定する。音源が受波点よりも遠方にあり、ドップラー係数の変化が緩やかな場合、処理ブロックの単位で処理するため、必要な演算の計算コストが少なくすむ。また、音源に対して受波点が最接近距離 (CPA: Closest Point of Approach) 付近のように近く、ドップラー係数が急に变化する場合、処理ブロックを複数の

50

サブブロックに分割して処理するため、波形の位相的連続性だけでなく、ドップラー変化の連続性も模擬することができる。本実施の形態1は、ドップラー係数の変化率に対応して推定する適応的なブロック長でブロック伸縮方式を適用することで、処理ブロック間でドップラー係数が大きく変化しても、模擬する信号の波形の連続性を担保するとともに、計算コストを削減できる。

【0092】

第1の比較例は入力される処理ブロックの長さも出力される処理ブロックの長さも同じで、かつ一定であるのに対し、本実施の形態1では、ドップラー係数の変化率に対応してブロック伸縮方式を適用して模擬信号を推定することができる。

【0093】

第2の比較例は1サンプル毎に伝搬遅延を表現して遅延フィルタを積み込んで波形を伸縮させるため、計算コストが大きくなる。これに対して、本実施の形態1は、処理ブロック毎の伝搬遅延を用いて、ドップラー係数変化度が閾値以下の場合、処理ブロック単位で演算処理を行っているため、計算コストを削減することができる。

【0094】

第3の比較例は処理ブロック内でドップラー係数が一律なので処理ブロック内でドップラー係数が大きく変化する場合に模擬信号の精度が低くなる。これに対して、本実施の形態1は、ドップラー係数の変化率に対応して適応的なブロック長でブロック伸縮方式を適用して推定するので、計算コストを抑制するとともに、模擬信号の精度を向上させることができる。

【0095】

(本実施の形態1の利用形態の説明)

上述の実施の形態1では、音の伝搬を例に説明したが、波であれば、例えば、レーダに用いられる電波にも適用できる。

【0096】

上述の実施の形態1において、伝搬遅延メモリ52が全処理ブロックの伝搬遅延時間の情報を記憶する場合で説明したが、伝搬遅延の算出には、連続する3つの処理ブロックの遅延時間があればよい。具体的には、処理ブロック1と、処理ブロック1に続く処理ブロック1+1および処理ブロック1+2とのそれぞれの遅延時間である。伝搬遅延メモリ52は、保持する処理ブロック1および処理ブロック1+1のそれぞれの伝搬遅延と、新たに算出された処理ブロック1+2の伝搬遅延を保持する。そして、伝搬遅延メモリ52は、図8に示したステップS107またはS111の処理がされた後、ステップS102の処理において、処理ブロック1の伝搬遅延を消去し、処理ブロック1+1および処理ブロック1+2のそれぞれの伝搬遅延を保持する。伝搬遅延メモリ52は、記憶する伝搬遅延および消去する伝搬遅延を順次変えることで、必要なメモリ容量を削減できる。処理ブロック更新手段21が、上述のようにして、伝搬遅延メモリ52が記憶する情報の管理を行ってもよい。

【0097】

また、図8のステップS106およびS111の波形補間処理について、サンプルデータ点を必ず通り、ブロック境界点の1次微分および2次微分が連続し、任意の位置の値を出力しやすいスプライン補間を例に説明したが、この補間方法に限らない。任意の補間位置の値を出力することができる補間処理であれば、計算量と後段の信号処理への影響を勘案して、線形補間またはラグランジュ補間等を用いてもよい。

【0098】

上述の実施の形態1では、単体の情報処理装置の場合で説明したが、複数の情報処理装置を有する信号生成システムであってもよい。図11は、実施の形態1に係る信号生成システムの一構成例を示すブロック図である。信号生成システム10は、情報処理装置101~103を有する。情報処理装置101~103は、インターネット等のネットワーク200を介して互いに接続される。情報処理装置101は図6に示した記憶部3を有する。情報処理装置102は図6に示した制御部4のサンプル位置算出手段31、補間処理手

10

20

30

40

50

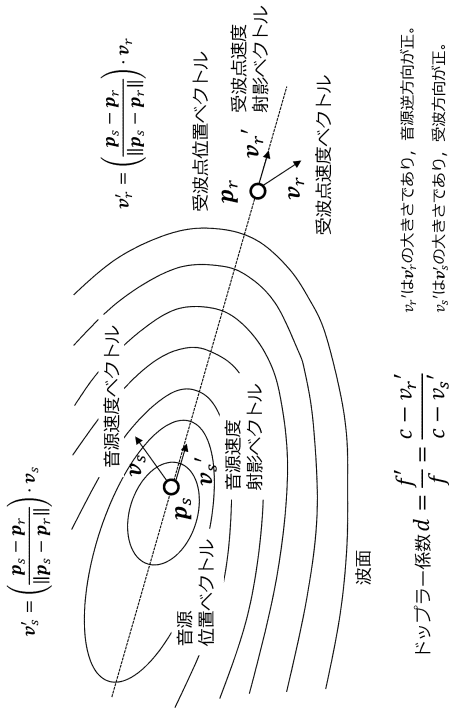
段 3 2 および遅延処理手段 3 3 を有する。情報処理装置 1 0 3 は図 6 に示した制御部 4 の処理ブロック更新手段 2 1、係数変化度算出手段 2 2、判定手段 2 3、分割手段 4 1 およびサブブロック更新手段 4 3 を有する。図 1 1 に示す構成例の場合、本実施の形態 1 の信号生成方法の実行に必要な演算処理を複数の情報処理装置 1 0 1 ~ 1 0 3 が分担して行うため、演算処理のスピードを速くすることができる。

【符号の説明】

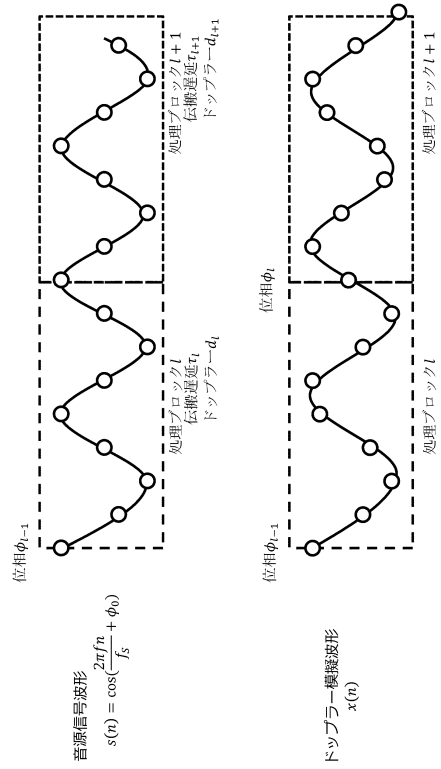
【 0 0 9 9 】

| | | |
|---------------|---------------|----|
| 1 | 信号生成装置 | |
| 2 | 入力部 | |
| 3 | 記憶部 | 10 |
| 4 | 制御部 | |
| 5 | 出力部 | |
| 1 0 | 信号生成システム | |
| 1 1 | メモリ | |
| 1 2 | C P U | |
| 2 1 | 処理ブロック更新手段 | |
| 2 2 | 係数変化度算出手段 | |
| 2 3 | 判定手段 | |
| 3 1 | サンプル位置算出手段 | |
| 3 2 | 補間処理手段 | 20 |
| 3 3 | 遅延処理手段 | |
| 4 1 | 分割手段 | |
| 4 3 | サブブロック更新手段 | |
| 5 1 | 音源波形ブロックメモリ | |
| 5 2 | 伝搬遅延メモリ | |
| 5 3 | サブメモリ | |
| 5 4 | 音源波形サブブロックメモリ | |
| 5 5 | 伝搬遅延サブメモリ | |
| 1 0 1 ~ 1 0 3 | 情報処理装置 | |
| 1 4 1 | ブロック長算出手段 | 30 |
| 1 4 2 | 伝搬遅延補間処理手段 | |
| 2 0 0 | ネットワーク | |

【図面】
【図 1】



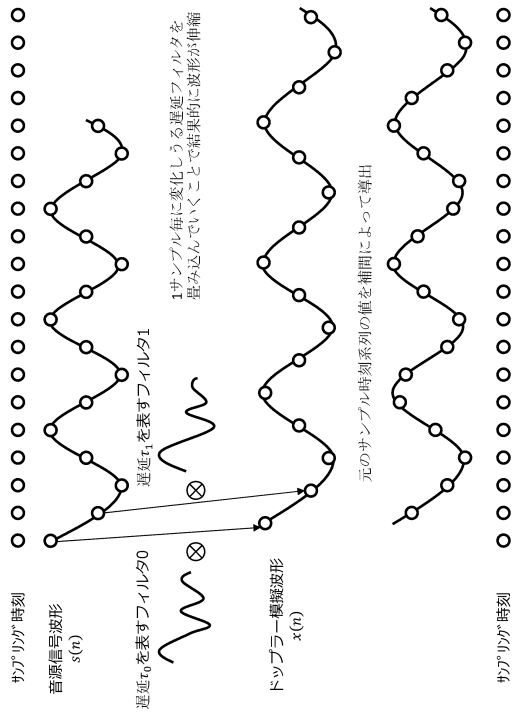
【図 2】



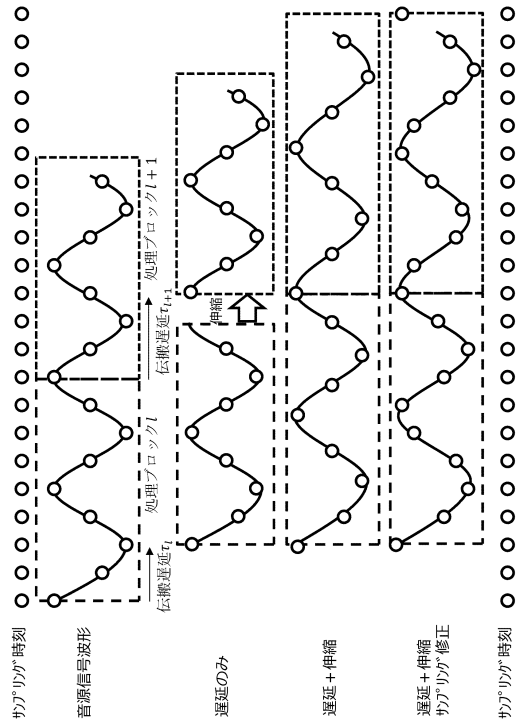
10

20

【図 3】



【図 4】

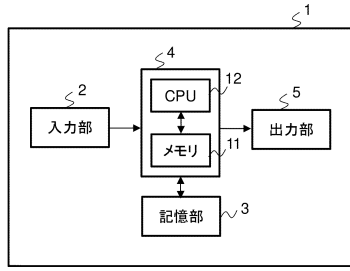


30

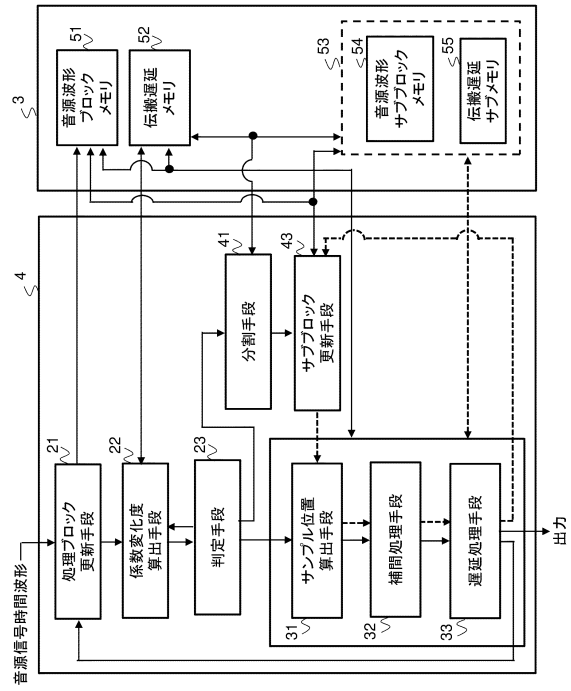
40

50

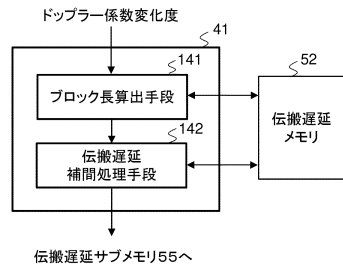
【図 5】



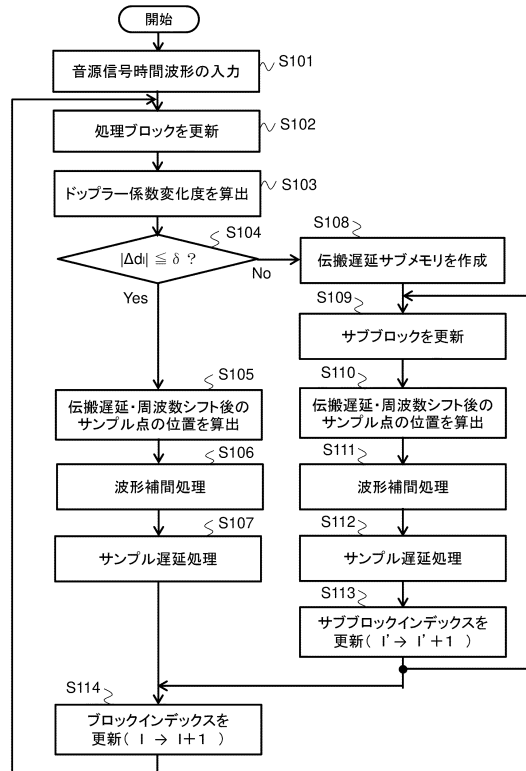
【図 6】



【図 7】



【図 8】



10

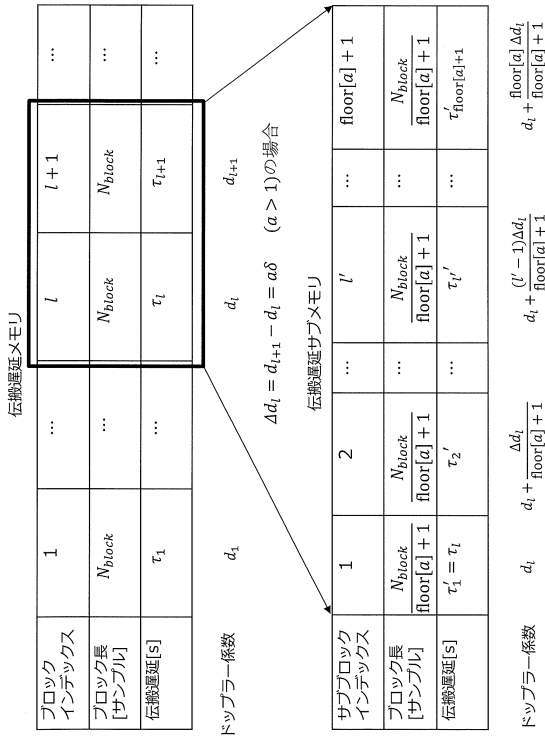
20

30

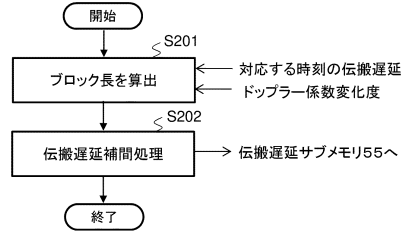
40

50

【図 9】



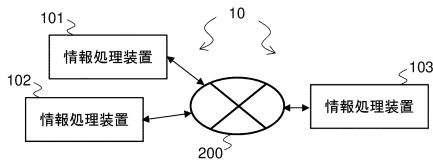
【図 10】



10

20

【図 11】



30

40

50

フロントページの続き

- (56)参考文献 特開平10 - 154954 (JP, A)
特開平09 - 162813 (JP, A)
特表2004 - 514374 (JP, A)
- (58)調査した分野 (Int.Cl., DB名)
- | | |
|------|----------|
| H04B | 17 / 391 |
| G01S | 5 / 18 |
| G01S | 7 / 526 |