



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

218963
(11) (B1)

(51) Int. Cl.³
H 03 K 17/00

(22) Přihlášeno 30 12 80
(21) (PV 9549-80)

(40) Zveřejněno 30 07 82
(45) Vydáno 15 06 85

(75)
Autor vynálezu VEDRAL JOSEF ing. CSc., PRAHA

(54) Tranzistorový přepínač

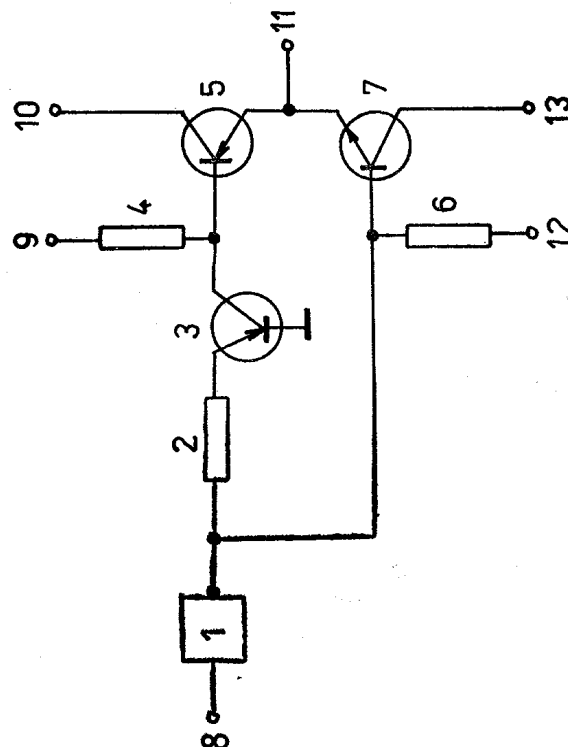
1

Vynález se týká zapojení tranzistorového přepínače pro přepínání stejnosměrného napětí obou polarit.

Podstata vynálezu spočívá v tom, že se skládá z logického invertoru, jehož výstup je spojen přes první odpor s emitorem prvního tranzistoru, jehož báze je uzemněna a jehož kolektor je spojen přes druhý odpor k prvnímu napájecímu vstupu a dále na bázi druhého tranzistoru, jehož kolektor je spojen s prvním přepínacím vstupem a jehož emitor je spojen s emitorem třetího tranzistoru. Báze třetího tranzistoru je spojena s výstupem logického invertoru a přes třetí odpor s druhým napájecím vstupem. Kolektor třetího tranzistoru je spojen s druhým přepínacím vstupem.

Tranzistorový přepínač je možné použít v číslicově analogových převodnících, v generátorech časově spojitých signálů apod.

2



Vynález se týká zapojení tranzistorového přepínače pro přepínání stejnosměrného napětí obou polarit.

Při přepínání stejnosměrného napětí obou polarit lze použít polovodičové přepínače s diodami, unipolární nebo bipolární tranzistory. Nevýhodou přepínačů s diodami je obtížná konstrukce řídicích obvodů přepínače. Nevýhodou přepínačů s unipolárními tranzistory je velký odpor spínačů v sepnutém stavu. Nevýhodou přepínačů s bipolárními tranzistory je velké zbytkové napětí spínačů v sepnutém stavu a obtížná realizace řídicích obvodů přepínače.

Uvedené nevýhody odstraňuje zapojení tranzistorového přepínače podle vynálezu, jehož podstata spočívá v tom, že se skládá z logického invertoru, jehož výstup je spojen přes první odpor s emitorem prvního tranzistoru typu PNP, jehož báze je uzemněna a jehož kolektor je spojen přes druhý odpor s prvním napájecím vstupem a sází druhého tranzistoru typu PNP, jehož kolektor je spojen s prvním přepínacím vstupem a jehož emitor je spojen s emitorem třetího tranzistoru typu NPN. Báze třetího tranzistoru NPN je spojena s výstupem logického invertoru a přes třetí odpor s druhým napájecím vstupem. Kolektor třetího tranzistoru typu NPN je spojen s druhým přepínacím vstupem.

První tranzistor je zapojen ve funkci zesilovače s uzemněnou bází. První tranzistor řídí druhý tranzistor, který je zapojen ve funkci spínače záporného napětí v inverzním zapojení. Výstup logického invertoru budí též třetí tranzistor, který je zapojen ve funkci spínače kladného napětí v inverzním zapojení.

Předností zapojení tranzistorového přepínače podle vynálezu je snížení zbytkového napětí druhého a třetího tranzistoru v sepnutém stavu, neboť tyto tranzistory jsou provozovány v inverzním zapojení. Další předností zapojení je možnost buzení těchto tranzistorů přímo z výstupu logického invertoru.

Činnost tranzistorového přepínače podle

vynálezu je blíže objasněna na příkladu provedení pomocí výkresu, na němž je znázorněno schéma zapojení přepínače.

Tranzistorový přepínač podle vynálezu se skládá z logického invertoru 1, jehož výstup je spojen přes první odpor 2 s emitorem prvního tranzistoru 3 typu PNP, jehož báze je uzemněna a jehož kolektor je spojen jednak přes druhý odpor 4 s prvním napájecím vstupem 9 a jednak sází druhého tranzistoru 5 typu PNP. Kolektor druhého tranzistoru 5 typu PNP je spojen s prvním přepínacím vstupem 10 a emitor druhého tranzistoru 5 je spojen s výstupem 11 tranzistorového přepínače. Tranzistorový přepínač dále obsahuje třetí tranzistor 7 typu NPN, jehož báze je spojena jednak s výstupem logického invertoru 1, jednak je spojena přes třetí odpor 6 s druhým napájecím vstupem 12. Kolektor třetího tranzistoru 7 je spojen s druhým přepínacím vstupem 13 a emitor třetího tranzistoru 7 je spojen s výstupem 11 tranzistorového přepínače.

Tranzistorový přepínač podle vynálezu pracuje tak, že při stavu výstupu logického invertoru 1 na vysoké úrovni, tj. log 1, jsou první a třetí tranzistory 3, 7 sepnuty, druhý tranzistor 5 je rozepnut a na výstupu 11 přepínače je kladné napětí, připojené k druhému přepínacímu vstupu 13. Při stavu výstupu logického invertoru 1 na nízké úrovni, tj. log. 0, jsou první a třetí tranzistory 3, 7 rozepnuty, druhý tranzistor 5 sepnut a na výstupu 11 přepínače je záporné napětí, připojené k prvnímu přepínacímu vstupu 10. Podmínkou správné činnosti tranzistorového přepínače je, že na prvním napájecím vstupu 9 je záporné napětí větší než záporné napětí na prvním přepínacím vstupu 10 a na druhém napájecím vstupu 12 je kladné napětí větší než kladné napětí na druhém přepínacím vstupu 13.

Tranzistorový přepínač podle vynálezu je použitelný pro přepínání stejnosměrného napětí obou polarit, např. v číslicové analogových převodnicích, v generátorech časově spojitých signálů atd.

PŘEDMĚT VYNÁLEZU

Tranzistorový přepínač, vyznačující se tím, že se skládá z logického invertoru (1), jehož výstup je spojen přes první odpor (2) s emitorem prvního tranzistoru (3) typu PNP, jehož báze je uzemněna a jehož kolektor je spojen přes druhý odpor (4) s prvním napájecím vstupem (9) a dále sází druhého tranzistoru (5) typu PNP, jehož kolektor je spojen s prvním přepínacím

vstupem (10) a jehož emitor je spojen s emitorem třetího tranzistoru (7) typu NPN, jehož báze je spojena s výstupem logického invertoru (1) a přes třetí odpor (6) s druhým napájecím vstupem (12), přičemž kolektor třetího tranzistoru (7) typu NPN je spojen s druhým přepínacím vstupem (13).

