

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-129489

(P2012-129489A)

(43) 公開日 平成24年7月5日(2012.7.5)

(51) Int.Cl.

F I

テーマコード (参考)

H O 1 L 25/04 (2006.01)

H O 1 L 25/04

Z

H O 1 L 25/18 (2006.01)

審査請求 有 請求項の数 20 O L 外国語出願 (全 10 頁)

(21) 出願番号 特願2011-95296 (P2011-95296)
 (22) 出願日 平成23年4月21日 (2011.4.21)
 (31) 優先権主張番号 13/034, 519
 (32) 優先日 平成23年2月24日 (2011.2.24)
 (33) 優先権主張国 米国 (US)
 (31) 優先権主張番号 61/459, 527
 (32) 優先日 平成22年12月13日 (2010.12.13)
 (33) 優先権主張国 米国 (US)

(71) 出願人 597161115
 インターナショナル レクティファイアー
 コーポレイション
 アメリカ合衆国 カリフォルニア州 90
 245 エル セガンド ノース セブル
 ヴェーダ ブールバード 101
 (74) 代理人 100147485
 弁理士 杉村 憲司
 (74) 代理人 100153017
 弁理士 大倉 昭人
 (74) 代理人 100169823
 弁理士 吉澤 雄郎

最終頁に続く

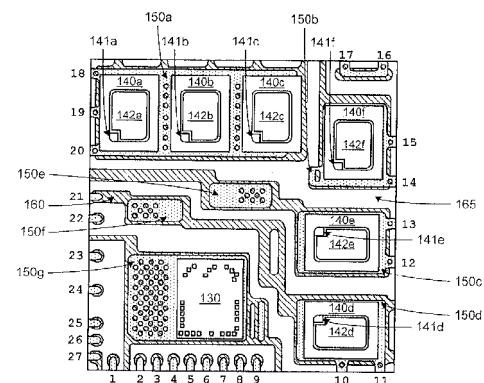
(54) 【発明の名称】 電氣的相互接続のためにリードフレームを用いるマルチチップモジュール (MCM) パワー・カッド・フラット・ノーリード (PQFN) 半導体パッケージ

(57) 【要約】 (修正有)

【課題】電氣的相互接続のためにリードフレームを用いるマルチチップモジュール (MCM) パワー・カッド・フラット・ノーリード (PQFN) 半導体パッケージを提供する。

【解決手段】複数のワイヤボンドは、複数の縦導通型パワーデバイス140a~140fの一つの上面電極から前記リードフレーム160の一部分への少なくとも一つのワイヤボンドを含み、前記リードフレーム160の一部分は前記複数の縦導通型パワーデバイス140a~140fの別の一つの底面電極に電氣的に接続されている。こうして、PQFNパッケージにおいて低コストのリードフレーム160を用いてマルチチップ回路の効率的な相互接続を提供することができる。

【選択図】図1A



【特許請求の範囲】

【請求項 1】

複数のダイパッドを備えるリードフレームと、
前記リードフレームの第 1 のダイパッドに結合されたドライバ集積回路（IC）と、
前記リードフレームの第 2 のダイパッドに結合された第 1 群の縦導通型パワーデバイス
及び前記リードフレームの対応するダイパッドに個別に結合された第 2 群の縦導通型パワ
ーデバイスを含む複数の縦導通型パワーデバイスと、
前記ドライバ IC、前記複数の縦導通型パワーデバイス及び前記リードフレームの複数
の外部リードの間の電氣的相互接続を与える複数のワイヤボンドとを備え、前記第 1 群の
縦導通型パワーデバイスの一つの上面電極が前記第 2 群の縦導通型パワーデバイスの一つ
の底面電極に電氣的に接続されている、
ことを特徴とするパワー・カッド・フラット・ノーリード（PQFN）半導体パッケージ

10

【請求項 2】

前記パッケージはフルブリッジパワーデバイスとして構成されている、請求項 1 記載の
PQFN 半導体パッケージ。

【請求項 3】

前記リードフレームは接着性向上のために選択的に銀でめっきされている、請求項 1 記
載の PQFN 半導体パッケージ。

【請求項 4】

前記第 1 群の縦導通型パワーデバイスは前記パッケージの第 1 の端縁の近くに置かれ、
前記第 2 群の縦導通型パワーデバイスは前記パッケージの第 2 の端縁の近くに置かれてい
る、請求項 1 記載の PQFN 半導体パッケージ。

20

【請求項 5】

前記複数の縦導通型パワーデバイスは 6 個であり、前記第 1 群の縦導通型パワーデバイ
スは 3 個であり、前記第 2 群の縦導通型パワーデバイスは 3 個である、請求項 1 記載の P
QFN 半導体パッケージ。

【請求項 6】

前記複数の縦導通型パワーデバイスはパワー MOSFET を含む、請求項 1 記載の PQ
FN 半導体パッケージ。

30

【請求項 7】

前記複数の縦導通型パワーデバイスは IGBT を含む、請求項 1 記載の PQFN 半導体
パッケージ。

【請求項 8】

前記パッケージの厚さは 0.9 mm 以下である、請求項 1 記載の PQFN 半導体パッケ
ージ。

【請求項 9】

前記パッケージのフットプリントは 12 mm × 12 mm 以下である、請求項 1 記載の P
QFN 半導体パッケージ。

【請求項 10】

前記複数のワイヤボンドは前記複数の縦導通型パワーデバイスの電源電極への接続のた
めにボンド・ステッチ・オン・ボール（BSOB）銅ボンドを含む、請求項 1 記載の PQ
FN 半導体パッケージ。

40

【請求項 11】

リードフレームと、
前記リードフレームに結合されたドライバ集積回路（IC）と、
前記リードフレームに結合された複数の縦導通型パワーデバイスと、
前記ドライバ IC、前記複数の縦導通型パワーデバイス及び前記リードフレームの複数
の外部リードの間の電氣的相互接続を与える複数のワイヤボンドとを備え、前記複数のワ
イヤボンドは、前記複数の縦導通型パワーデバイスの一つの上面電極から前記リードフレ

50

ームの一部への第1のワイヤボンドを含み、前記リードフレームの一部は前記複数の縦導通型パワーデバイスの別の一つの底面電極に電氣的に接続されている、ことを特徴とするパワー・カッド・フラット・ノーリード(PQFN)半導体パッケージ。

【請求項12】

前記パッケージはフルブリッジパワーデバイスとして構成されている、請求項11記載のPQFN半導体パッケージ。

【請求項13】

前記リードフレームは接着性向上のために選択的に銀でめっきされている、請求項11記載のPQFN半導体パッケージ。

10

【請求項14】

前記複数の縦導通型パワーデバイスは、前記パッケージの第1の端縁の近くの単一のダイパッド上に置かれた第1の群と前記パッケージの第2の端縁の近くの個別のダイパッド上に置かれた第2の群に分けられ、前記第1の群は前記複数の縦導通型パワーデバイスの前記一つを含み、前記第2の群は前記複数の縦導通型パワーデバイスの前記別の一つを含む、請求項11記載のPQFN半導体パッケージ。

【請求項15】

前記複数の縦導通型パワーデバイスは6個である、請求項11記載のPQFN半導体パッケージ。

【請求項16】

前記複数の縦導通型パワーデバイスはパワーMOSFETを含む、請求項11記載のPQFN半導体パッケージ。

20

【請求項17】

前記複数の縦導通型パワーデバイスはIGBTを含む、請求項11記載のPQFN半導体パッケージ。

【請求項18】

前記パッケージの厚さは0.9mm以下である、請求項11記載のPQFN半導体パッケージ。

【請求項19】

前記パッケージのフットプリントは12mm×12mm以下である、請求項11記載のPQFN半導体パッケージ。

30

【請求項20】

前記第1のワイヤボンドはボンド・ステッチ・オン・ボール(BSOB)銅ボンドを含む、請求項11記載のPQFN半導体パッケージ。

【発明の詳細な説明】

【技術分野】

【0001】

本願は、2010年12月13日に出願された、“Low Cost Leadframe Based High power Density Full Bridge Power device”なる名称の米国継続特許仮出願第61/459,527号の優先権の利益を主張するものである。上記の継続特許仮出願の全内容を引用することにより本明細書に組み込まれるものとする。

40

【0002】

本発明は一般に半導体デバイスに関する。より詳しくは、本発明は半導体デバイスのマルチチップパッケージングに関する。

【背景技術】

【0003】

数個の半導体コンポーネントを単一パッケージ内に収容するパッケージは、関連及び独立の回路コンポーネントを近接近して維持することによって、回路設計の簡略化、コストの低減を促進するとともに、より高い効率及び向上した性能をもたらすことができる。これらの集積マルチチップデバイスパッケージは、個別のコンポーネントの使用と比較して

50

、アプリケーションの統合及びより高い電氣的及び熱的性能を容易にする。このトレンドはより大きな集積回路に向けられ、パワー・カッド・フラット・ノーリード (power quad flat no-lead = P Q F N) パッケージの開発及び使用をもたらしている。このパッケージは 12 mm × 12 mm のような大きなフォームファクタでマルチチップモジュール (M C M) を備えることができる。P Q F N パッケージの底面上に大きな面積のダイパッドを露出させることによって、効率的な熱消散を要求する高電力密度の回路アプリケーションに最適な性能にすることができる。

【 0 0 0 4 】

P Q F N パッケージの利点の一つは、ベース材料に高価な多層基板ではなく簡単で低コストのリードフレームを使用するので、製造コストが低いことにある。しかし、この単層構造の結果として、電氣的配線及びルーティングが、特に 12 mm × 12 mm のフォームファクタで支持されるより大きくより複雑なマルチチップモジュールに対して難しくなる。多層基板を用いてパワー M O S F E T 及び I G B T などのパワーデバイスを直接相互制御するパッケージ設計は簡単な単層リードフレームを使用することはできない。上面電氣的相互接続の多くはワイヤボンドによらなければならないため、配線レイアウトは配線短絡をさせないように注意深く設計しなければならない。パッケージの厚さを大きくすることにより配線短絡の危険を減少できるが、これは多くの場合パッケージクラッキングの危険が増大するので、パケットの信頼性を維持するために望ましくない。

【 発明の概要 】

【 0 0 0 5 】

したがって、M C M ・ P Q F N パッケージの効率的な設計及び動作をサポートするためにユニークで費用効率が高く信頼できる解決法が必要とされている。

【 0 0 0 6 】

電氣的相互接続のためにリードフレームを使用するマルチチップモジュール (M C M) パワー・カッド・フラット・ノーリード (P Q F N) 半導体パッケージが図面の少なくとも一つに示され且つ又関連して明細書で説明され、特許請求の範囲により完全に記載されている。

【 図面の簡単な説明 】

【 0 0 0 7 】

【 図 1 A 】 本発明の一実施例による半導体パッケージの上面図を示す。

【 図 1 B 】 本発明の一実施例によるワイヤボンドを含む半導体パッケージの上面図を示す。

【 図 1 C 】 本発明の一実施例による半導体パッケージの底面図を示す。

【 図 2 】 本発明の一実施例による半導体パッケージの一部分の断面図を示す。

【 発明を実施するための形態 】

【 0 0 0 8 】

本願は電氣的相互接続のためにリードフレームを使用するマルチチップモジュール (M C M) パワー・カッド・フラット・ノーリード (P Q F N) 半導体パッケージに関する。以下の記載は本発明の実施に関連する具体的情報を含む。当業者は、本願に具体的に説明される実施形態とは異なる態様に実施することができることを認識されよう。更に、本発明の具体的な細部の一部については本発明を不明瞭にしないために説明を省略した。本願に記載されない具体的詳細は当業者の知識の範囲内である。

【 0 0 0 9 】

本願の図面及びそれらの付随の詳細な説明は本発明の単なる代表的な実施形態を対象にしている。簡潔さを維持するために、本発明の他の実施形態は具体的に説明されておらず、また図面に具体的に示されていない。

【 0 0 1 0 】

図 1 A は本発明の一実施例による半導体パッケージの上面図を示す。本例では、半導体パッケージは 12 mm × 12 mm の P Q F N パッケージ (12 mm × 12 mm のフットプリントを有する) を備えることができ、このパッケージは番号が付けられた 27 個の外部

リード、即ち外部リード 1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 12, 13, 14, 15, 16, 17, 18, 19, 20, 21, 22, 23, 24, 25, 26, 27 を有する。しかし、代替実施例は、用途により必要とされたとおり、異なるパッケージサイズを使用し、異なる数の外部リードを含むことができる。

【0011】

図 1 A に示されるように、ドライバ集積回路 (IC)、即ちドライバ IC 130、はパッケージ内に中心に置かれる。ドライバ IC 130 はフルブリッジ構成の 6 個のパワーデバイスを駆動するのに好適な高電圧 IC (HVIC)、例えばインターナショナル・レクティファイヤ・コーポレーション (登録商標) から入手し得る「第 5 世代」HVIC、を備えることができる。従って、ドライバ IC 130 は縦導通型パワーデバイス 140 a、140 b、140 c、140 d、140 e 及び 140 f のそれぞれのゲート電極 141 a、141 b、141 c、141 d、141 e 及び 141 f に接続することができ、これらのパワーデバイスは、例えばファーストリバース・エピタキシャル・ダイオード・電界効果トランジスタ (FREDFET) のようなパワー金属 - 酸化物 - 半導体電界効果トランジスタ (パワー MOSFET) 又は絶縁ゲートバイポーラトランジスタ (IGBT) を備えることができる。例えば、縦導通型パワーデバイス 140 a - 140 c はフルブリッジパワーデバイスのハイサイド FET を構成する MOSFET デバイスを備えることができ、縦導通型パワーデバイス 140 d - 140 f はフルブリッジパワーデバイスのローサイド FET を構成する MOSFET デバイスを備えることができる。

【0012】

明瞭のために、ドライバ IC 130 と縦導通型パワーデバイス 140 a - 140 f との間の接続を提供し得るワイヤボンドは図 1 A から省略されている。更に、フルブリッジパワーデバイスを提供するパッケージが図に示されているが、代替実施例は特定の用途に必要とされる他のパッケージデバイス構成を提供することができる。

【0013】

リードフレーム 160 はオリン・プラス (登録商標) から入手し得る銅 (Cu) 合金 C194 のような高い熱及び電気伝導率を有する材料で構成することができる。図 1 C と関連して更に説示するように、最適な電気伝導率及び熱消散のためにリードフレーム 160 の底面の大きな部分を露出させることができる。リードフレーム 160 の上面はデバイスダイ及びワイヤへの付着強化用の材料で選択的にめっきすることもできる。例えば、めっき部 150 a、150 b、150 c、150 d、150 e、150 f 及び 150 g はリードフレーム 160 に選択的に被着された銀 (Ag) めっきとすることができ、この銀めっきは QPL リミテッドなどの会社から入手できる。モールドコンパウンド 165 は日立ケミカル (登録商標) から入手し得る低い曲げ弾性率のコンパウンドを含むことができる。

【0014】

図 1 A に示されるように、縦導通型パワーデバイス 140 a - 140 c はパワーの上端縁の近くに位置する同じダイパッドを共用し、めっき部 150 a を経てリードフレーム 160 に結合される。従って、ハイサイド MOSFET のボトムドレイン電極はすべて同じダイパッドと一緒に接続される。他方、ローサイド MOSFET を備える縦導通型パワーデバイス 140 d - 140 f はそれぞれパワーの右端縁の近くに位置する個別のダイパッドに置かれる。縦導通型パワーデバイス 140 a - 140 c の底面をめっき部 150 a に取り付けするため、縦導通型パワーデバイス 140 a - 140 c の底面をめっき部 150 a に取り付けするため、縦導通型パワーデバイス 140 d の底面をめっき部 150 d に取り付けするため、縦導通型パワーデバイス 140 e の底面をめっき部 150 c に取り付けするため、縦導通型パワーデバイス 140 f の底面をめっき部 150 b に取り付けするため、及びドライバ IC 130 をめっき部 150 g に取り付けのために、ヘンケルコーポレーションから入手し得る銀充填 QMI 529 HT などのんだ又は導電性接着剤を使用することができる。

【0015】

ドライバ IC 130 及び縦導通型パワーデバイス 140 a - 140 f は電気伝導性にと

って最適な態様でパッケージ内に定置される。図 1 A のフルブリッジパッケージ回路を完成するために、ソース電極 1 4 2 a を縦導通型パワーデバイス 1 4 0 d のドレイン電極に接続し、ソース電極 1 4 2 b を縦導通型パワーデバイス 1 4 0 e のドレイン電極に接続し、ソース電極 1 4 2 c を縦導通型パワーデバイス 1 4 0 f のドレイン電極に接続し、ソース電極 1 4 2 d , 1 4 2 e 及び 1 4 2 f を一緒に結合する必要がある。しかし、必要な接続を付与するようにワイヤを直接配線すること（ルーティング）はワイヤ交差及び潜在的なワイヤ短絡を生じ得る。更に、パッケージは高電力用を目標としているため、必要とされる長い配線長は電氣的及び熱的性能に悪影響を与え得る。

【0016】

そこで、図 1 B に戻り説明すると、図 1 B は本発明の一実施例によるワイヤボンドを含む半導体パッケージの上面図を示す。図 1 B に示されるように、ゲート配線用、電流検知用及び他の I / O 機能用には、典型的なワイヤボンド 1 7 0 b で示されるような細いワイヤが使用される。これらのワイヤは、例えば直径 1 . 3 ミルの G 1 タイプの金 (A u) ワイヤとすることができる。パワー接続用には典型的なワイヤボンド 1 7 0 a により示されるような太いワイヤが使用される。これらのワイヤは直径 2 . 0 ミルの銅 (C u) ワイヤ、例えばクリッケ・アンド・ソフア (登録商標) から入手し得る Maxsoft (登録商標) L D ワイヤとすることができる。ワイヤボンド 1 7 0 a のような太いワイヤはボンド・ステッチ・オン・ボール (B S O B) ボンディングを用いてボンドすることができる。図 1 B に示されるように、追加の電流処理能力を与えるために複数のワイヤボンド、例えば 2 つのワイヤボンドを並列に設置することができる。

10

20

【0017】

従って、図 1 A から回路を完成し外部リード 1 - 2 7 に至る所要の接続は図 1 B に示されるワイヤボンド及びリードフレーム 1 6 0 により与えられる。ゲート電極 1 4 1 a - 1 4 1 f の各々は金のワイヤボンドを用いてドライバ IC 1 3 0 に直接接続される。縦導通型パワーデバイス 1 4 0 c 及び 1 4 0 f はすでに近接近位置にあるため、1 対の銅ワイヤを用いてソース電極 1 4 2 c とめっき部 1 5 0 b との間に直接ワイヤボンドを行うことができる。

【0018】

しかし、もっと離れたデバイス間の接続には、リードフレーム 1 6 0 による配線を用いるのが有利である。リードフレーム 1 6 0 は銅合金のような高い伝導率の材料で構成されるため、リードフレーム 1 6 0 は直接ワイヤ配線に比較してはるかに効率的な導電通路を提供することができる。加えて、ワイヤ交差によるワイヤ短絡の危険のような問題も避けられる。

30

【0019】

例えば、ソース電極 1 4 2 b を縦導通型パワーデバイス 1 4 0 e のドレイン電極に接続するために、1 対の太い銅ワイヤがソース電極 1 4 2 b の上面とめっき部 1 5 0 e の上面との間にボンドされる。この接続は、以下に説明される図 2 に詳細に示され、この図は線 1 0 2 で切断されたスライスの断面図を示す。めっき部 1 5 0 e の下のリードフレーム 1 6 0 はそこからめっき部 1 5 0 c につながっており、縦導通型パワーデバイス 1 4 0 e のドレイン電極への接続を完成する。同様に、ソース電極 1 4 2 a は 1 対の太いワイヤを経てめっき部 1 5 0 f にボンドされ、めっき部 1 5 0 f はそこからリードフレーム 1 6 0 を経て、縦導通型パワーデバイス 1 4 0 d のドレイン電極に接続されためっき部 1 5 0 d につながっている。従って、パッケージを完成するために必要な電氣的接続がリードフレームを配線装置として用いることによって与えられ、交差ワイヤボンドを有利に避けることができる。

40

【0020】

図 1 C に進むと、図 1 C は本発明の一実施例による半導体パッケージの底面図を示す。図 1 B に示すパッケージを反転すると、リードフレームの露出部分が見え、図 1 C に示すレイアウトを見ることができる。例えば、リードフレーム部分 1 6 0 a は図 1 B に示されるめっき部 1 5 0 a の外形に対応し、リードフレーム部分 1 6 0 b は図 1 B に示されるめ

50

つき部 150 e の外形に対応する。従って、パッケージリードフレームの大部分が効率的な熱消散及び電気伝導率のために底面に露出される。露出表面部分も例えば錫 (Sn) でめっきすることができる。それに応じて対応ランド部を備えるプリント回路盤 (PCB) を設計することによって、効率的な設計の PQFN パッケージを有利に利用することができる。

【0021】

図 2 につき検討すると、図 2 は本発明の一実施例による半導体パッケージの一部分の断面図を示す。もっと正確に言うと、この断面図は図 1 B の線 102 上の断面に相当する。図 2 において、リードフレーム 260 a 及び 260 b は図 1 C のリードフレーム 160 a 及び 160 b に対応し、縦導通型パワーデバイス 240 b は図 1 B の縦導通型パワーデバイス 140 b に対応し、ソース電極 242 b は図 1 B のソース電極 142 b に対応し、めっき部 250 a は図 1 B のめっき部 150 a に対応し、めっき部 250 e は図 1 B のめっき部 150 e に対応し、モールドコンパウンド 265 は図 1 B のモールドコンパウンド 165 に対応する。図 2 は必ずしも一定の寸法比で描かれていない点に注意されたい。

10

【0022】

図 2 に示されるように、縦導通型パワーデバイス 240 b のドレイン電極 243 b は導電性接着剤 235 及びめっき部 250 a を経てリードフレーム部分 260 a に結合される。先に述べたように、導電性接着剤 235 は QMI 529 HT などの銀充填接着剤とすることができる。縦導通型パワーデバイス 240 b のソース電極 242 b はそこからワイヤボンド 270 a 及びめっき部 250 e を経てリードフレーム部分 260 b に結合される。ワイヤボンド 270 a は BSOB ボンドされる直径 2.0 ミルの銅 (Cu) ワイヤとすることができる。先に述べたように、追加の電流処理能力のために複数のワイヤボンドを設けることもできるが、図 1 B に示す 1 対のワイヤボンドは互いに平行配置されるために、図 2 には示されていない。デバイスダイが接着され、ワイヤボンドが形成された後に、パッケージはモールドコンパウンド 265 を用いてカプセル封止することができる。パッケージクラッキングに対抗する弾性を与えるために、モールドコンパウンド 265 により決まるパッケージの高さ (又は暑さ) は、例えば 0.9 mm 以下の薄さに維持できる。

20

【0023】

従って、図 2 に示す断面は図 1 B に示されるソース電極 142 b とめっき部 150 e を接続するワイヤボンド 270 a により与えられる電氣的接続を示している。図 2 のリードフレーム 260 b に対応する図 1 b のリードフレーム部分 160 は右方向に延びてめっき部 150 e につながり、それによって縦導通型パワーデバイス 140 e のドレインへの接続が完成する。ソース電極 142 a を縦導通型パワーデバイス 140 d のドレインに接続するためにも同様の接続プロセスが適用される。

30

【0024】

上に述べたように、電氣的相互接続のためにリードフレームを用いるマルチチップモジュール (MCM) パワー・カッド・フラット・ノーリード (PQFN) 半導体パッケージを説明した。本発明によれば、多数のパワーデバイスを備える複雑なパッケージでも効率的な電氣的相互接続手段として低コストのリードフレームを利用することによって集積化できる。本発明の革新的なパッケージは、従来のパッケージ技術よりもコンパクトなフォームファクタ、向上した電氣的及び熱的伝導性、向上した信頼性及び費用効率のよい製造を可能にする。

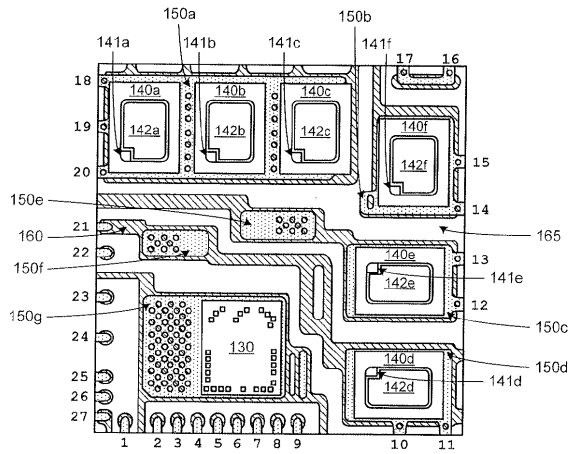
40

【0025】

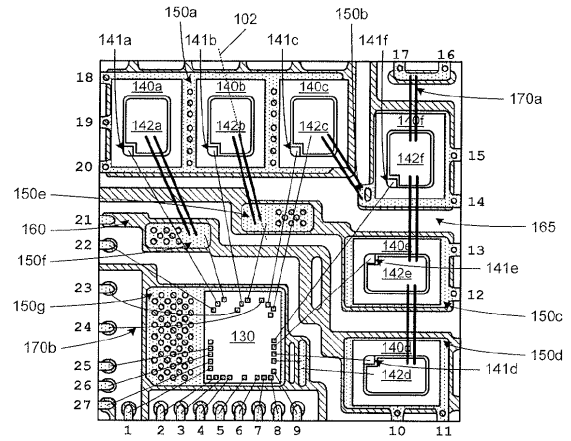
本発明の上述の説明から、本発明のコンセプトは本発明の範囲から離れることなく種々の技術を用いて実現できること明らかである。更に、本発明を特に所定の実施例について説明したが、本発明の精神及び範囲から離れることなく本発明の構造及び細部に変更を加えることができることは当業者に認識されよう。従って、開示の実施例はすべての点で例示であり、非限定的であるとみなされたい。本発明は開示の特定の実施例に限定されず、本発明の範囲から逸脱することなく多くの再構成、変更及び置換が可能であることを理解されたい。

50

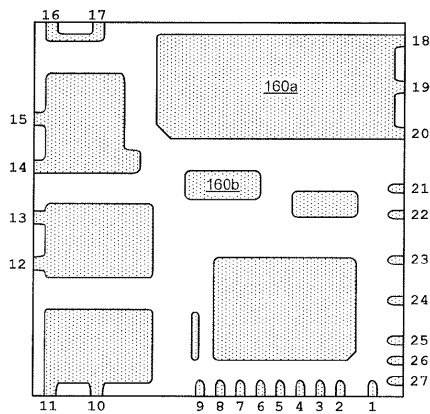
【図 1 A】



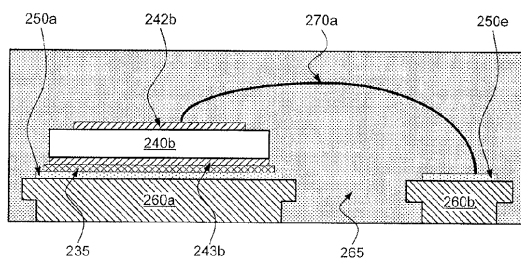
【図 1 B】



【図 1 C】



【図 2】



フロントページの続き

(72)発明者 ディーン フェルナンド

アメリカ合衆国 カリフォルニア州 90501 トーレンス サンタフェアベニュー 2434

(72)発明者 ロエル バルボーザ

フィリピン国 4026 サンタ ローザ ラグーナ サン ロレンツォ ロワイヤル ザリーナ
ストリート ビー9 エル4

【外国語明細書】
2012129489000001.pdf