【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第２区分
【発行日】平成17年7月14日(2005.7.14)

【公開番号】特開2003-203832(P2003-203832A)
【公開日】平成15年7月18日(2003.7.18)
【出願番号】特願2001-402039(P2001-402039)
【国際特許分類第７版】
　Ｈ０１Ｌ　21/02
　Ｇ０２Ｆ　 1/1368
　Ｇ０９Ｆ　 9/00
　Ｇ０９Ｆ　 9/30
　Ｇ０９Ｆ　 9/35
　Ｈ０１Ｌ　29/786
【ＦＩ】
　Ｈ０１Ｌ　21/02　　Ａ
　Ｇ０２Ｆ　 1/1368
　Ｇ０９Ｆ　 9/00　　３５２
　Ｇ０９Ｆ　 9/30　　３３８
　Ｇ０９Ｆ　 9/35
　Ｈ０１Ｌ　29/78　　６１４
　Ｈ０１Ｌ　29/78　　６１２Ｂ

【手続補正書】
【提出日】平成16年11月17日(2004.11.17)
【手続補正１】
【補正対象書類名】明細書
【補正対象項目名】発明の名称
【補正方法】変更
【補正の内容】
【発明の名称】半導体装置、電子機器
【手続補正２】
【補正対象書類名】明細書
【補正対象項目名】特許請求の範囲
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
複数の第１の回路を含む第２の回路を有し、
前記複数の第１の回路の各々は、同じ基板上に設けられた複数のトランジスタを有し、
前記複数の第１の回路の各々は、前記複数のトランジスタの特性に対応した第１の数値を示す第１の信号を生成し、
前記第２の回路は、前記複数の第１の回路の各々から出力される前記第１の信号を用いて、前記基板に固有の第２の数値を示す第２の信号を生成することを特徴とする半導体装置。
【請求項２】
複数の第１の回路を含む第２の回路を有し、
前記複数の第１の回路の各々は、同じ基板上に設けられた複数のトランジスタを有し、
前記複数の第１の回路の各々は、前記複数のトランジスタのしきい値電圧に対応した第１の数値を示す第１の信号を生成し、

前記第２の回路は、前記複数の第１の回路の各々から出力される前記第１の信号を用いて、前記基板に固有の第２の数値を示す第２の信号を生成することを特徴とする半導体装置。
【請求項３】
複数の第１の回路を含む第２の回路を有し、
前記複数の第１の回路の各々は、同じ基板上に設けられた複数のトランジスタを有し、
前記複数の第１の回路の各々は、前記複数のトランジスタの各々の活性層のグレインパタンに対応した第１の数値を示す第１の信号を生成し、
前記第２の回路は、前記複数の第１の回路の各々から出力される前記第１の信号を用いて、前記基板に固有の第２の数値を示す第２の信号を生成することを特徴とする半導体装置。
【請求項４】
複数の第１の回路を含む第２の回路と、第３の回路を有し、
前記複数の第１の回路の各々は、同じ基板上に設けられた複数のトランジスタを有し、
前記複数の第１の回路の各々は、前記複数のトランジスタの特性に対応した第１の数値を示す第１の信号を生成し、
前記第２の回路は、前記複数の第１の回路の各々から出力される前記第１の信号を用いて、前記基板に固有の第２の数値を示す第２の信号を生成し、
前記第３の回路は、前記第２の回路から出力される前記第２の信号と、外部から入力される第３の数値を示す第３の信号とを比較することを特徴とする半導体装置。
【請求項５】
複数の第１の回路を含む第２の回路と、第３の回路を有し、
前記複数の第１の回路の各々は、同じ基板上に設けられた複数のトランジスタを有し、
前記複数の第１の回路の各々は、前記複数のトランジスタのしきい値電圧に対応した第１の数値を示す第１の信号を生成し、
前記第２の回路は、前記複数の第１の回路の各々から出力される前記第１の信号を用いて、前記基板に固有の第２の数値を示す第２の信号を生成し、
前記第３の回路は、前記第２の回路から出力される前記第２の信号と、外部から入力される第３の数値を示す第３の信号とを比較することを特徴とする半導体装置。
【請求項６】
複数の第１の回路を含む第２の回路と、第３の回路を有し、
前記複数の第１の回路の各々は、同じ基板上に設けられた複数のトランジスタを有し、
前記複数の第１の回路の各々は、前記複数のトランジスタの各々の活性層のグレインパタンに対応した第１の数値を示す第１の信号を生成し、
前記第２の回路は、前記複数の第１の回路の各々から出力される前記第１の信号を用いて、前記基板に固有の第２の数値を示す第２の信号を生成し、
前記第３の回路は、前記第２の回路から出力される前記第２の信号と、外部から入力される第３の数値を示す第３の信号とを比較することを特徴とする半導体装置。
【請求項７】
請求項１乃至請求項６のいずれか１項において、
前記複数の第１の回路の各々は、差動増幅回路を有することを特徴とする半導体装置。
【請求項８】
請求項１乃至請求項６のいずれか１項において、
前記複数の第１の回路の各々は、１つ又は複数のインバータ回路を有することを特徴とする半導体装置。
【請求項９】
請求項１乃至請求項８のいずれか１項において、
前記第１の数値は、１ビットの乱数であることを特徴とする半導体装置。
【請求項１０】
請求項１乃至請求項９のいずれか１項において、

前記基板上に設けられたロジック回路を有することを特徴とする半導体装置。
【請求項１１】
請求項１乃至請求項９のいずれか１項において、
前記基板上に設けられた画素を有し、
前記画素は液晶素子を有することを特徴とする半導体装置。
【請求項１２】
請求項１乃至請求項９のいずれか１項において、
前記基板上に設けられた画素及び駆動回路を有し、
前記画素は液晶素子を有することを特徴とする半導体装置。
【請求項１３】
請求項１乃至請求項９のいずれか１項において、
前記基板上に設けられた画素、駆動回路及びロジック回路を有し、
前記画素は液晶素子を有することを特徴とする半導体装置。
【請求項１４】
請求項１乃至請求項９のいずれか１項において、
前記基板上に設けられた画素を有し、
前記画素は発光素子を有することを特徴とする半導体装置。
【請求項１５】
請求項１乃至請求項９のいずれか１項において、
前記基板上に設けられた画素及び駆動回路を有し、
前記画素は発光素子を有することを特徴とする半導体装置。
【請求項１６】
請求項１乃至請求項９のいずれか１項において、
前記基板上に設けられた画素、駆動回路及びロジック回路を有し、
前記画素は発光素子を有することを特徴とする半導体装置。
【請求項１７】
請求項１乃至請求項１６のいずれか一項に記載の前記半導体装置が用いられた電子機器。