

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200410103896.2

[51] Int. Cl.

H01L 21/00 (2006.01)

H01L 21/84 (2006.01)

H01L 21/762 (2006.01)

G02F 1/136 (2006.01)

[45] 授权公告日 2008 年 8 月 13 日

[11] 授权公告号 CN 100411089C

[22] 申请日 2004.10.28

[21] 申请号 200410103896.2

[30] 优先权

[32] 2003.10.28 [33] JP [31] 2003-368029

[73] 专利权人 株式会社半导体能源研究所

地址 日本神奈川县

[72] 发明人 後藤裕吾 福本由美子 高山彻  
丸山纯矢 鹤目卓也

[56] 参考文献

US20030183854A1 2003.10.2

US20030034497A1 2003.2.20

US20030183830A1 2003.10.2

CN1409374A 2003.4.9

审查员 高伟

[74] 专利代理机构 上海专利商标事务所有限公司

代理人 张政权

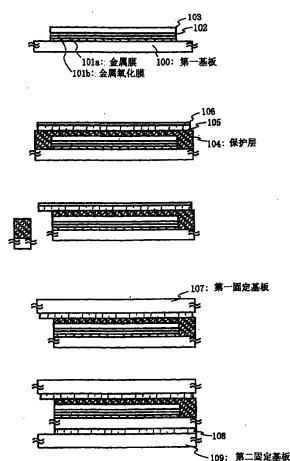
权利要求书 2 页 说明书 24 页 附图 14 页

[54] 发明名称

半导体器件的制造方法

[57] 摘要

本发明的一个目的是提供一种不损伤剥离层以进行不仅剥离具有小尺寸区域的剥离层而且剥离具有大尺寸区域的整个剥离层、具有较好的成品率的剥离方法。在本发明中，在粘贴固定基板后，通过划线或在玻璃基板上进行其引起提供了触发的激光照射来移除一部分玻璃基板。然后，通过从移除了的部分进行剥离，实现具有较好的成品率的剥离。另外，除了端子电极的连接部分(包括端子电极的外围区域)之外，通过用树脂覆盖整个表面来防止破裂。



1. 一种半导体器件的制造方法，包括如下步骤：

在第一基板之上形成包含元件的剥离层；

在包含元件的该剥离层之上涂覆能够溶解于溶剂中的有机树脂膜；

在该有机树脂膜之上粘贴第一两面带；

切割并移除一部分第一基板；

将第二基板粘贴到该第一两面带；

在该第一基板之下通过第二两面带将第三基板粘贴到第一基板；

进行剥离以从该剥离层分离该第一基板、该第二两面带和该第三基板；

用粘接材料将第四基板与该剥离层粘贴。

2. 一种半导体器件的制造方法，包括如下步骤：

在第一基板之上形成包含元件和对准标记的剥离层；

在包含元件的该剥离层之上形成能够溶解于溶剂中的有机树脂膜；

在该有机树脂膜之上粘贴第一两面带；

切割并移除与对准标记交迭的一部分第一基板；

将第二基板粘贴到该第一两面带；

在该第一基板之下通过第二两面带将第三基板粘贴到第一基板；

进行剥离以从该剥离层分离该第一基板、该第二两面带和该第三基板；

用粘接材料将第四基板粘贴到该剥离层。

3. 根据权利要求 1 或 2 的半导体器件的制造方法，其中该第二基板和该第三基板具有比该第一基板的刚性更高的刚性，并且该第四基板是薄膜基板。

4. 根据权利要求 1 或 2 的方法，其中从切割和移除部分第一基板的部分进行所述的剥离。

5. 根据权利要求 1 或 2 的方法，还包括如下步骤：

移除该第二基板；

移除该第一两面带；以及

通过用溶剂溶解来移除该有机树脂膜。

6. 根据权利要求 1 或 2 的方法，其中所述的元件是 TFT 元件。

7. 根据权利要求 1 或 2 的方法，其中所述的半导体器件是选自由个人电脑、

卡和蜂窝电话构成的组中的一种。

8. 一种半导体器件的制造方法，包括如下步骤：

在第一基板之上形成包含元件的剥离层；

在包含元件的该剥离层之上形成能够溶解于溶剂中的有机树脂膜；

在该有机树脂膜之上粘贴两面带；

切割并移除一部分第一基板；

将第二基板粘贴到该两面带；

进行剥离以从该剥离层分离该第一基板；

用粘接材料将第三基板粘贴到该剥离层。

9. 根据权利要求 8 的半导体器件的制造方法，其中该第二基板具有比该第一基板的刚性更高的刚性，并且该第三基板是薄膜基板。

10. 根据权利要求 8 的方法，其中从切割和移除部分第一基板的部分进行所述的剥离。

11. 根据权利要求 8 的方法，还包括如下步骤：

移除该第二基板；

移除该两面带；以及

通过用溶剂溶解来移除该有机树脂膜。

12. 根据权利要求 8 的方法，其中所述的元件是 TFT 元件。

13. 根据权利要求 8 的方法，其中所述的半导体器件是选自由个人电脑、卡和蜂窝电话构成的组中的一种。

## 半导体器件的制造方法

### 技术领域

本发明涉及一种具有包括薄膜晶体管（以下称作 TFT）的电路的半导体器件，以及涉及一种用于制造该半导体器件的方法。例如，本发明涉及一种电子器件，在其上安装有由液晶显示器面板代表的电光器件或具有有机发光元件的发光显示器件，作为其组件。

### 背景技术

在本说明书中，术语“半导体器件”涉及一种通常采用半导体特性来实施功能的器件，电光器件、半导体电路和电子器件都包括于半导体器件中。

### 相关技术的描述

近年来，已关注通过使用形成于具有绝缘表面的基板之上的半导体薄膜（厚度大约从几 nm 到几百 nm）来形成薄膜晶体管（TFT）的技术。薄膜晶体管获得了在诸如 IC 和电光器件的电子器件中的广泛应用，且特别地，快速地开发了用于图像显示器件的作为开关元件的 TFT。

就采用这种图像显示器件的应用而言，希望是各种应用。特别地，已关注了便携式器件的使用。尽管目前广泛采用了玻璃基板和石英基板，但存在容易破裂和笨重的缺点。而且，大量生产玻璃基板和石英基板难以制作得更大，且这些对此不适合。因此，已试图在具有柔韧性的基板之上、典型在柔韧塑料膜之上形成 TFT 元件。

然而，由于塑料膜的热阻低，所以不得不降低工艺的最高温度。结果，目前形成了与在玻璃基板之上形成的那些 TFT 相比没有如此优良的电特性的 TFT。因此，还没有实现使用塑料膜的具有高性能的液晶显示器件和发光元件。

而且，已提出了一种用于从基板剥离在其间具有分离层的基板之上存在的剥离层的方法。例如，在日本专利特开 No. 平 10-125929 和日本专利特开 No. 平 10-125931 中描述的技术是提供有包括非晶硅（或多晶硅）的分离层，通过穿过基板传输来辐照激光，并使包含于非晶硅中的氢释放，由此产生空间间隙以分

离基板。另外，在日本专利特开 No.平 10-125930 中也有采用这种技术的描述，通过将剥离层（在公报中，称作转移层）粘贴到塑料膜上来完成液晶显示器件。

然而，在上述方法中，有必要使用具有高的光传输特性的基板，用于穿过基板传输光，而且为了给出足够的能量用于释放包含于非晶硅中的氢，必须与整个表面相比具有相对大的能量的激光辐射。从而，存在的问题是损伤了剥离层。而且，在上述方法中，在分离层之上制造元件时的情况下，如果在制造元件的工艺中进行高温等的热处理，则分散和减少了包含于分离层中的氢。在这种情况下，即使激光照射到分离层上，也有可能没有充分地进行剥离。因此，为了保持包含于分离层中的氢的量，在限制分离层形成物后的工艺就出现了问题。而且，在上述公报中，也描述了为了防止对剥离层的损伤而提供光遮蔽层或反射层。然而，在该情况下，难以制造透射（transmissive）型的液晶显示器件。另外，通过上述方法，难以剥离具有大面积的剥离层。

因此，申请人提出了在日本专利特开 No.2003-174153 中描述的剥离技术和转移技术。

## 发明内容

本发明的一个目的是提供一种方法，用于剥离而不损伤剥离层，以便不仅剥离具有小面积的剥离层而且剥离具有大面积的剥离层、完全具有较好的成品率。

在本发明中，当在基板之上形成金属层并在金属层之上层叠氧化层时，在金属层和氧化层之间的界面处形成了由金属层造成的金属氧化层。使用了一种剥离方法，其中通过使用金属氧化层在后续步骤中进行剥离。

具体地，通过溅射在玻璃基板之上形成钨膜（或诸如氮化钨膜的合金膜），并通过溅射层叠氧化硅膜。当通过溅射形成氧化硅膜时，形成了非晶态的氧化钨层。然后，通过在氧化硅膜之上形成诸如 TFT 的元件和通过在元件形成工艺中进行至少 400℃的热处理来使氧化钨层结晶化。当施加了物理力（physical force）时，剥离会出现在氧化钨层的内部或界面处。将以此方式剥离的剥离层（包括诸如 TFT 的元件）转移到塑料基板。

为了在剥离之前容易出现剥离现象，重要的是提供一种触发(trigger)。为此，通过进行选择性地（部分地）削弱粘接力的处理，剥离缺陷消失就能进一步提

高成品率。

在本发明中，在粘贴固定基板后，通过划线或在玻璃基板上进行其引起提供一种触发的激光照射来移除部分玻璃基板。

至于激光，可以使用诸如准分子激光器、CO<sub>2</sub> 激光器或氩激光器的气体激光器；诸如玻璃激光器、红宝石激光器、变石激光器或 Ti:蓝宝石激光器的固态激光器；使用晶体的固态激光器，其中将 Nd、Tm 和 Ho 掺杂于诸如 YAG、YVO<sub>4</sub>、YLF 或 YAlO<sub>3</sub> 的晶体中；或半导体激光器。激光振荡的形式可以是连续振荡或脉冲振荡，且激光束的形状可以是线性的、矩形的、圆形的或椭圆形的形状中任意一种。而且，要使用的波长可以是基波、二次谐波或三次谐波中任意一种，且可以由实践者适当地选择。而且，可以在垂直方向、横向或对角线方向上进行扫描方法，且可以互换。

本发明的一个特征是从这种移除的部分进行剥离。通过移除部分玻璃基板，这使在用于剥离被彼此粘贴的两个固定基板之间推入楔更容易。

当使用相对大的基板时，进行成套印刷（gang printing），其需要多个用于对准基板等的对准标记。使用蚀刻孔作为对准标记。该蚀刻孔是具有玻璃基板作为其底面的开口，且甚至移除层间绝缘膜和钨膜。然而，对准标记有时会引起剥离的缺陷。当提供对准标记的部分在剥离方向上对准电路时，如果剥离缺陷出现在对准标记部分，则可能会损伤在剥离方向延伸的电路。

从而，在本发明中，仅在基板的周边中布置对准标记，且在剥离前移除作为部分玻璃基板的对准标记。由于在制造 TFT 后的后续步骤中对准标记没有必要，所以即使移除了对准标记，也不会引起任何问题。另外，由于剥离缺陷和对准标记的布置彼此相关，所以在布置多个对准标记的方向上进行剥离。根据进行剥离的方向，适当地设置对准标记的位置和电路的布置。

当安装柔性膜之上形成的器件时，通过用压焊粘贴 FPC 来实施端子电极。在压焊步骤中，由于损伤了膜之上形成的布线（连接端子电极的布线），所以可能会出现破裂。由于该膜具有柔韧性，所以假设由于施加了压力的变形而产生破裂。当破裂大时，可能会引起断路。

因此，除了端子电极的连接部分外，本发明的一个特征是用树脂覆盖整个表面以防止出现破裂。

根据本说明书中公开的本发明的结构的半导体器件的制造方法，包括如下

步骤：在第一基板之上形成包含元件的剥离层；在包含元件的该剥离层之上涂覆能够溶解于溶剂中的有机树脂膜；在该有机树脂膜之上粘贴第一两面带；切割并移除部分第一基板；将第二基板粘贴到该第一两面带；在该第一基板之下通过第二两面带将第三基板粘贴到第一基板；进行剥离以从该剥离层分离该第一基板、该第二两面带和该第三基板；用粘接材料将第四基板粘贴到该剥离层。

根据本发明另一配置制造半导体器件的方法，包括如下步骤：在第一基板之上形成包含元件和对准标记的剥离层；在包含元件的该剥离层之上形成能够溶解于溶剂中的有机树脂膜；在该有机树脂膜之上粘贴第一两面带；切割并移除与对准标记交迭的一部分第一基板；将第二基板粘贴到该第一两面带；在该第一基板之下通过第二两面带将第三基板粘贴到第一基板；进行剥离以从该剥离层分离该第一基板、该第二两面带和该第三基板；用粘接材料将第四基板粘贴到该剥离层。

每个上述结构的一个特征是第二基板和第三基板具有比第一基板的刚性更高的刚性，第四基板是薄膜基板。

在每个上述结构中，考虑了当剥离第一基板时刚性等不足够的情况，通过将第三基板粘贴到第一基板来进行剥离。然而，当刚性等足够时，就没有必要粘贴第三基板。

每个上述结构的一个特征是从切割和移除部分第一基板的部分进行剥离。

每个上述结构的一个特征是还包括如下步骤：移除第二基板；移除第一两面带；以及通过用溶剂溶解来移除无机树脂膜。

每个上述结构的一个特征是该元件为 TFT 元件。

根据本发明另一结构的半导体器件的制造方法，包括如下步骤：在第一基板之上形成包含元件的剥离层；在包含元件的该剥离层之上形成能够溶解于溶剂中的有机树脂膜；在该有机树脂膜之上粘贴两面带；

切割并移除部分第一基板；将第二基板粘贴到该两面带；从切割和移除部分第一基板的部分进行剥离，以从包含元件的剥离层分离第一基板；用粘接材料将第三基板粘贴到包含元件的该剥离层；

移除第二基板；移除两面带；并通过用溶剂溶解来移除有机树脂膜。

每个上述结构的一个特征是第二基板具有比第一基板的刚性更高的刚性，第三基板是薄膜基板。

根据本发明另一结构的半导体器件的制造方法，包括如下步骤：在第一基板之上形成包含元件和端子电极的剥离层；从第一基板剥离包含元件和端子电极的剥离层；用粘接材料将第二基板粘贴到包含元件和端子电极的剥离层；以及将 FPC 压焊到周边覆盖有树脂的端子电极。

上述结构的一个特征是第一基板是玻璃基板，第二基板是薄膜基板。

在每个上述结构中，没有特别限定从第一基板剥离该剥离层的步骤，且可以使用公知的方法。首先，借助在日本专利特开 No.2003-174153 中描述的剥离技术和转移技术，能够在玻璃基板之上通过 500℃或更高的热处理获得具有高迁移率的 TFT 可以转移到塑料基板，具有较好的成品率。在日本专利特开 No.2003-174153 中描述的剥离技术和转移技术是一种剥离方法，其中在基板之上形成金属层；当在金属层之上层叠氧化层时，在金属层和氧化层之间的界面处形成了金属层的金属氧化层；且借助金属氧化层在以后的步骤中进行剥离。

具体地，通过溅射在玻璃基板之上形成钨膜，以及通过溅射层叠氧化硅膜。当通过溅射形成氧化硅膜时，形成了非晶态的氧化钨层。然后，在氧化硅膜之上形成诸如 TFT 的元件。在元件形成工艺中，通过进行 400℃或更高的热处理使氧化物层结晶化。当施加物理力时，在氧化钨层的内部或界面处就会出现剥离。以这种方式将剥离了的剥离层（包括诸如 TFT 的元件）转移到塑料基板。

在每个上述结构中，剥离层是包括具有由 TFT 代表的各种元件的半导体集成电路的层（包括硅的 PIN 结的薄膜二极管或光电传感器元件、硅电阻元件或传感器元件（通常，借助多晶硅的压敏指纹传感器））。剥离层也可以称作分离层。

无论 TFT 结构，都可以应用本发明，例如，可以使用顶栅型 TFT、底栅型（倒置交错型（inverse stagger type））TFT 或向上交错型 TFT。另外，本发明并不限于单栅结构 TFT，且也可以使用具有多个沟道形成区的多栅型 TFT，例如双栅型 TFT。

就 TFT 的有源层而言，可以适当地使用非晶半导体膜、包含晶体结构的半导体膜、包含非晶结构的化合物半导体膜。而且，半非晶半导体膜可以用作 TFT 的有源层，该半非晶半导体膜是一种具有非晶结构和晶体结构（包括单晶和多晶）且处于能态稳定的第三态的中间物并包括具有短程有序和晶格畸变（也称作微晶半导体膜）的结晶区的半导体。在半非晶半导体膜中，具有粒径为 0.5nm

到 20nm 的晶粒包含于该膜的至少一个区域中，且喇曼光谱漂移到  $520\text{cm}^{-1}$  波数的低端。另外，在半非晶半导体膜中，在 x-射线衍射时观察到从 Si 晶格得到的衍射峰值 (111) 和 (220)。半非晶半导体膜包括至少 1 原子%的氢或卤素作为未结合键（悬挂键）的中和剂。通过进行硅化物气体的辉光放电分解（等离子体 CVD）来制造半非晶半导体膜。就硅化物气体而言，可以使用添加  $\text{Si}_2\text{H}_6$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiHCl}_3$ 、 $\text{SiCl}_4$ 、 $\text{SiF}_4$  等的  $\text{SiH}_4$ 。硅化物气体可以用  $\text{H}_2$  或  $\text{H}_2$  和稀有气体元素  $\text{He}$ 、 $\text{Ar}$ 、 $\text{Kr}$ 、 $\text{Ne}$  中的一种或多种稀释。稀释比在 2 倍到 1000 倍的范围内。气压大约在 0.1Pa 到 133Pa 的范围内；电源频率为从 1MHz 到 120MHz，优选从 13MHz 到 60MHz；以及基板加热温度至多为 300°C，优选从 100°C 到 250°C。在膜内的诸如氧、氮或碳作为杂质元素的大气成分杂质优选至多  $1 \times 10^{20}\text{cm}^{-3}$ ，特别地，氧的浓度至多为  $5 \times 10^{19}$  原子/ $\text{cm}^{-3}$ ，优选至多为  $1 \times 10^{19}$  原子/ $\text{cm}^{-3}$ 。注意到，在使用半非晶膜作为有源层的 TFT 的电场效应迁移率  $\mu$  为  $1\text{cm}^2/\text{Vsec}$  到  $10\text{cm}^2/\text{Vsec}$ 。

根据本发明，可以在具有大面积的剥离层的整个表面进行剥离，具有较好的成品率。

#### 附图说明

图 1A 至 1F 是示出本发明的制造步骤的剖面图（实施例模式 1）。

图 2A 至 2E 是示出本发明的制造步骤的剖面图（实施例模式 1）。

图 3A 和 3B 是示出本发明的剥离步骤的顶视图（实施例模式 1）。

图 4A 至 4C 是示出本发明的制造步骤的剖面图和顶视图（实施例模式 2）。

图 5A 和 5B 是示出实施例 1 的剖面图。

图 6 是转移后的表面和剖面的照片（实施例 1）。

图 7 是 TFT 的剖面的 SEM 图像（实施例 1）。

图 8 是在薄膜基板之上提供多个 CPU 的照片（实施例 1）。

图 9 是在塑料基板之上提供一个芯片中的 CPU 的照片（实施例 1）。

图 10 是方块图（实施例 1）。

图 11 示出 TFT 的电流特性（实施例 1）。

图 12 示出 CPU 的等效结果（实施例 1）。

图 13A 至 13J 是示出发光器件的制造步骤的图（实施例 2）。

---

图 14A 至 14C 是示出电子器件的例子的图（实施例 3）。

### 具体实施方式

以下描述本发明的实施例模式。

#### 实施例模式 1

这里，使用了一种借助于金属膜和氧化硅膜的剥离方法。

一开始，在第一基板 100 之上形成剥离层 103，该剥离层包括半导体集成电路（这里为 CPU）、端子电极（未示出）和对准标记（未示出）。

通过溅射形成金属膜 101a，这里为钨膜（膜厚从 10 nm 到 200 nm，优选从 30 nm 到 75 nm），通过溅射在没有暴露到大气中的基板之上进一步层叠氧化膜 102，这里为氧化硅膜（膜厚从 150 nm 到 200 nm）。希望氧化膜 102 的膜厚是金属膜的两倍。在进行层叠时，非晶态的金属氧化膜（氧化钨膜）在金属膜 101a 和氧化硅膜 102 之间形成有从 2nm 到 5nm 的厚度。在以后步骤中的剥离中，在氧化钨膜的内部、在氧化钨膜和氧化硅膜之间的界面处或在氧化钨膜和钨膜之间的界面处出现分离。

同样借助于溅射在基板的端面之上形成钨膜、氧化钨膜和氧化硅膜；因此，优选通过 O<sub>2</sub> 灰化等选择性地移除这些膜。

随后，通过 PCVD 形成用作基底绝缘膜（base insulaating film）的氮氧化硅膜（膜厚为 100 nm）（未示出），且在没有暴露于大气中进一步层叠含氢的非晶硅膜（膜厚为 100 nm）。

此后，通过使用公知技术（固态生长、激光结晶化、使用催化作用的金属的结晶化等）使非晶硅膜结晶化，且形成使用具有多晶硅膜作为有源层的 TFT 的元件。这里，使用催化作用的金属用结晶化来获得多晶硅膜。用旋涂器涂覆含按重量计 10ppm 的醋酸盐镍溶液。通过溅射代替旋涂可以将镍元素喷射到整个表面之上。然后，进行热处理以使非晶硅膜结晶化并形成具有晶体结构（这里为多晶硅层）的半导体膜。在本实施例模式中，在另一热处理（在 500°C 时达 1 小时）之后，通过进行用于结晶化的热处理（在 550°C 达 4 小时）获得具有结晶结构的硅膜。

另一结晶化方法可以是一种通过照射多晶硅膜用于获得多晶硅膜的方法，该多晶硅膜是通过在添加用作催化剂的金属元素后用连续振荡激光热处理非晶

硅膜获得的；一种通过用连续振荡激光照射非晶硅膜用于获得多晶硅膜的方法；一种通过照射多晶硅膜用于获得多晶硅膜的方法，该多晶硅膜是通过用连续振荡激光热处理非晶硅膜获得的；或一种通过照射多晶硅膜用于获得多晶硅膜的方法，该多晶硅膜是通过在添加用作催化剂的金属元素后用连续振荡激光热处理非晶硅膜获得的。

非晶硅膜包含氢。在通过加热形成多晶硅膜的情况下，当进行 410°C 或更高的热处理用于结晶化时，能够使氢扩散以及形成多晶硅膜。通过 410°C 或更高的热处理使非晶态的金属氧化膜结晶化；因此，可以获得具有晶体结构的金属氧化膜 101b。于是，410°C 或更高的热处理可能会形成具有晶体结构的金属氧化膜；因此，扩散了氢。在完成 410°C 或更高的热处理后，用相对小的力（例如，人手、气体从管口吹过的风压、超声波等）能够获得在氧化钨膜的内部或在氧化钨膜和氧化硅膜之间的界面处或在氧化钨膜和钨膜之间的界面处的分离。注意到，当在能够获得具有晶体结构的金属氧化膜的温度进行热处理时，在某种程度上使得厚度变薄。

用稀释的氢氟酸等移除在具有晶体结构的硅膜表面上的氧化膜。然后，为了提高结晶速率和修补晶粒中留下的缺陷，在大气或氧气环境中用激光（用波长为 308 nm 的 XeCl）照射硅膜。

除了通过激光照射形成的氧化膜之外，由通过用双氧水（ozone water）对表面处理 120 秒形成的氧化膜而形成的势垒层总体形成有从 1nm 到 5nm 的厚度。从膜的内部移除添加用于结晶化的镍来形成势垒层。在形成势垒层前，可以移除通过激光照射形成的氧化膜。

在势垒层之上，形成含有氩元素的非晶硅膜具有 10 nm 到 400 nm 的厚度，在本实施例模式中，通过溅射或 PCVD 形成 100 nm 用作除气位置（gettering site）。

然后，使用在 650°C 时加热的熔炉热处理 3 分钟，用于除气以减少在具有晶体结构的半导体膜中的镍的浓度。可以用灯退火装置取代熔炉。

随后，通过使用作为蚀刻终止层的势垒层选择性地移除其为除气位置的含有氩元素的非晶硅膜，然后，用稀释的氢氟酸选择性地移除势垒层。注意到，在除气时存在镍可能移动到具有高氧浓度的区域的趋势，由此希望在除气后除去由氧化膜形成的势垒层。

在没有通过使用催化作用的元素进行结晶化的情况下，诸如势垒层的形成、除气位置的形成、用于除气的热处理、除气位置的移除和势垒层的移除的上述步骤是没有必要的。

然后，在获得的具有晶体结构（同样称作多晶硅膜）的硅膜的表面上由臭氧水形成薄氧化膜后，形成了由光刻胶制成的掩膜，在此实施蚀刻处理以获得所希望的形状，由此形成彼此分离的岛状的半导体层。在形成半导体层后，移除由光刻胶制成的掩膜。

随后，形成覆盖半导体层的栅绝缘膜。然后，在栅绝缘膜之上形成栅极电极，适当地进行通过掺杂到半导体层的源区或漏区的形成、层间绝缘膜（无机绝缘膜）的形成、源极电极或漏极电极的形成、活化处理、氢化处理等，由此制造其中多晶硅膜用作有源层的顶栅极型 TFT。当用于掺杂添加赋予 n 型导电性的磷作为杂质元素时，能够形成 n 沟道 TFT。另一方面，当添加赋予 p 型导电性的硼时，能够形成 p 沟道 TFT。通过组合这些 TFT 可以制造 CMOS 电路。

这里，示出顶栅极型的例子作为 TFT 的一种结构。然而，并没有限制 TFT 的结构，例如，该结构可以是底栅极型或前交错型（forward stagger type）。

通过使用这样获得的包括多晶硅膜的半导体层来形成由 TFT 代表的各种元件（薄膜二极管或包括硅的 PIN 结的光电传感器元件、硅电阻元件或传感器元件（通常，利用多晶硅的压敏指纹传感器））。

以这种方式，形成包括具有元件的电路的剥离层 103（图 1A）。

在图 1A 至 1F 中，分离地示出了氧化膜 102 和剥离层 103。然而，当进行剥离时，由于氧化膜 102 和剥离层 103 集成为一体，所以氧化膜 102 可以包括于剥离层中的一层。另外，氧化膜 102 也称作用于保护剥离层的层。

然后，将由粘接材料制成的保护层 104 涂覆到整个表面并烘烤，该粘接材料是可溶于水或酒精的材料。粘接材料可以具有例如环氧树脂系、丙烯酸盐系、硅系等的任意的合成物。这里，通过旋涂使由可溶水的树脂制成的保护层（由 TOAGOSEI Co.,Ltd:VL\_WSHL10 制造的）涂覆具有 30μm 的膜厚并固化。可溶水的树脂膜用作平整化膜，其此后粘结基板以便平整化膜的表面和衬底的表面平行放置。在压焊时，当没有使用可溶水的树脂膜时由于电极或 TFT 可能出现不均匀。

以下，将第一两面带 105 粘贴到保护层 104（图 1B）。为了防止气泡进入

粘合面，优选在减压下粘贴第一两面带 105。参考数字 106 表示两面带 105 的保护片，两面带的另一个粘合面可以通过在以后步骤中剥离保护片而暴露。

然后，进行局部削弱金属膜 101 与氧化膜 102 的粘接性的处理，以使以后的剥离处理更容易，进一步进行移除部分基板的处理。局部削弱粘接性的处理是对通过局部地从沿着要被剥离的区域外围的外部施加压力而引起的氧化膜 102 的内部和部分界面的损伤的处理。例如，可以使用划线器装置，通过用冲压力施加压力使其移动 0.1 mm 到 2 mm 的范围。以后，沿着划线移除部分基板（图 1C）。

这里，在图 3A 中示出了基板的顶视图的例子。图 3A 是其中在一个基板之上形成九个 CPU 的例子，参考数字 301 表示基板；302 表示对准标记；303 表示金属膜图案；304 表示电路图案；305 表示移除基板的部分。通过蚀刻金属膜图案形成对准标记 302。如图 3A 中所示，通过移除基板的一侧使以后的剥离处理更容易。

然后，通过剥离保护片 106 粘贴第一固定基板 107（图 1D）。为了防止气泡进入粘合面，优选在减压下粘贴第一固定基板 107。

然后，通过第二两面带 108 粘贴第二固定基板 109。为了防止气泡进入粘合面，优选在减压下粘贴第二固定基板 109。注意到，由于粘贴来保护基板 100 在以后的剥离处理中不破裂，所以没有粘贴第二固定基板 109。

随后，用物理手段剥离提供有金属膜 101a 的第一基板 100。可以用相对小的力（例如，人手、气体从管口吹过的风压、超声波等）剥离基板。这里，通过将楔 110 推压到部分基板被移除的部分中来实施剥离。以这种方式，在氧化硅层 102 之上形成的剥离层就能够从第一基板 100 分离。图 1F 示出了剥离后的状态。

顺便提及，希望图 3A 中示出的方向 306 是用于部分基板被移除的部分剥离的方向。因为电路图案没有设置于剥离方向的延伸部分中，所以即使由于对准标记 302 产生了剥离的缺陷，也不会损伤电路图案 304。

为了消除由于对准标记而引起的剥离缺陷，可以如图 3B 所示设置对准标记，在移除部分基板中，在剥离前，可以进一步移除设置对准标记 312 的部分基板。在图 3B 中，在剥离前，移除基板的三个面。在图 3B 中，参考数字 311 表示基板；312 表示对准标记；313 表示金属膜图案；314 表示电路图案；315

表示移除基板的部分；以及 316 表示剥离的方向。

图 3A 和 3B 中的对准标记是开口，其到达通过蚀刻金属膜图案形成的基板。因为金属图案没有被蚀刻，所以当对准标记形成为达到氧化膜的开口时，就能够防止由于对准标记而引起的剥离缺陷。

然后，由塑料膜形成的第二基板 112 粘合在具有粘接材料 111 的氧化膜 102 的侧面上（图 2A）。为了防止气泡进入粘合面，优选也在减压下粘贴第二基板 112。就粘接材料 111 而言，可以使用诸如反应固化粘合剂的各种可固化粘合剂、热固粘合剂、诸如 UV 可固化粘合剂的光照可固化粘合剂、厌氧胶粘剂。就用于第二基板 112 的材料而言，可以使用包括聚丙烯、聚丙烯硫化物、聚碳酸酯、聚酰酰亚胺、聚苯硫醚、聚苯醚、聚砜或邻苯二亚甲基酰胺（polyphthalimide）的合成树脂。也可以使用  $T_g$  为  $400^{\circ}\text{C}$  或更高的 HT 基板（由 Nippon Steel Chemical Co.,Ltd.）。

随后，第一固定基板从第一两面带分离（图 2B）。然后，剥离第一两面带（图 2C）。

通过溶剂 113 中的浸湿溶解和移除由可溶水的树脂形成的树脂层，在这里溶剂 113 为容器 114 中的水（图 2D）。

通过上述步骤，可以将提供于第一基板之上的剥离层传送到由具有优选成品率的塑料膜形成的第二基板 112（图 2E）。

而且，可以在转移的剥离层之上形成另一元件。例如，可以形成阳极、包含有机化合物的层、具有阴极的发光元件、其中在阳极电极和阴极电极之间夹置的光电传感器层的肖特基型二极管（光敏元件）。

当如图 3A 和 3B 所示进行成套印刷时，可以适当地划分各个电路图案。由于是薄膜基板的切割，所以与玻璃基板或石英基板相比，可以容易地进行切割工艺。当在玻璃基板或石英基板上进行成套印刷时，借助用于切割的划线器装置或断路器装置，可能出现破裂或芯片。因此，电路变得越小，切割工艺就变得越困难。由于在本发明中使用薄膜基板，所以即使电路随着激光工艺、切割机等变小，也能够容易地进行切割工艺。由此，从大尺寸的具有较好成品率的基板中就能够制造大量的微小器件。

## 实施例模式 2

这里，当 FPC 是压焊到转移到诸如塑料膜的柔性基板的器件时，参考图

4A 至 4C 示出了用于防止诸如破裂等缺陷的方法。

一开始，根据实施例模式 1 将在玻璃基板之上形成的剥离层转移到柔性基板。在玻璃基板之上形成金属膜之后，在形成氧化膜 404 时，在金属膜和氧化膜之间形成了非晶态的金属氧化膜。然后，在氧化膜 404 之上形成了剥离层。

就待转移的剥离层而言，形成了包括具有元件 405a 的电路的层 405a 和端子电极 405b，且在其之上形成了防止破裂的由树脂形成的保护层 405c。

通过在工艺中进行 400°C 或更高的热处理，金属氧化膜变成了结晶化的金属氧化膜 403 以形成剥离层。

根据实施例模式 1，在金属氧化膜 403 和金属膜之间的界面处，通过分离移除了在其上形成的具有金属膜的玻璃基板，将金属氧化膜 403 的表面粘贴到具有焊接层(bonding layer)402 的柔性基板 401。图 4A 示出了表示上述状态的剖面图，图 4B 示出了顶视图。

通过用树脂 405c 覆盖端子电极 405b 的周边来保护端子电极 405b。就是说，只有连接 FPC 的部分电极面处于如图 4B 示出树脂的端部 405 的露出状态。

然后，通过在 FPC 407 上施加粘接的压力由各向异性导电膜 406 来连接电极（图 4C）。在压焊步骤中，由于通过树脂 405c 保护布线（布线与端子电极连接），所以可以防止由于加压变形而引起的破裂。

在本说明书中，各向异性导电膜 406 指的是其中混合导电颗粒的热固性树脂膜或热塑性树脂膜，也称作 ACF（各向异性导电膜）。ACF 可以是两层的 ACF 或三层的 ACF。FPC 407 是其中在绝缘膜之上提供有布线并接着被层叠的膜。

本实施例模式可以与实施例模式 1 自由结合。

以下的实施例更详细地描述了由上述的结构形成的本发明。

### 实施例 1

在本实施例中，示出了将半导体集成电路通常是 CPU 转移到塑料基板上的例子。图 5A 示出了转移之前的剖面图，图 5B 示出了转移之后的剖面图。

一开始，在诸如石英基板或玻璃基板的热稳定性基板 20 之上形成金属层 21。在本实施例中，使用由柯林公司（Corning Incorporated）制造的 5 英寸的柯林（Corning）1737（或 EAGLE 2000）作为玻璃基板。

就形成金属层 21 的材料而言，可以使用钨（W）、钼（Mo）、锝（Tc）、

铼(Re)、钌(Ru)、锇(Os)、铑(Rh)、铱(Ir)、钯(Pd)和银(Ag)中的一种元素、包含该元素作为其主要组分的合金或氮化物(例如，氮化钛、氮化钨、氮化钽或氮化钼)的单层或层叠层。

在本实施例中，通过溅射(在淀积条件下，其中薄膜应力是小的：Ar的流速为100sccm；淀积压力为2Pa；淀积功率为4kW；基板温度为200°C；和膜厚度从10nm到200nm，优选50nm到75nm)在玻璃基板之上形成金属膜21，这里为钨膜。然后，在不暴露于大气中通过溅射进一步层叠氧化层12，这里为氧化硅膜(膜厚为150nm到200nm)。希望氧化层12的膜厚是金属层的两倍或更厚。在层叠时，非晶态的金属氧化膜(氧化钨膜)在金属层和氧化硅膜之间形成有从2nm到5nm的厚度。在图5A中用虚线示出了非晶态的金属氧化膜。在以后步骤的剥离中，在氧化钨膜的内部、在氧化钨膜和氧化硅膜之间的界面处或在氧化钨膜和钨膜之间的界面处会出现剥离。剥离后，氧化钨膜留在氧化层12的表面上，且可以被移除。

同样借助溅射在基板的端面之上形成钨膜、氧化钨膜和氧化硅膜；因此，优选通过干法腐蚀、O<sub>2</sub>灰化等选择性地移除这些膜。

然后，通过PCVD形成用作基绝缘膜13的氮氧化硅膜(膜厚为100nm)，且在不暴露于大气中进一步层叠含有氢的非晶硅膜(膜厚为150nm)。注意到，氮氧化硅膜是阻挡层(blocking layer)，其防止诸如自玻璃基板的碱金属的杂质扩散。在本实施例中，由于在以后的步骤中照射连续振荡激光，所以半导体膜的膜厚制作得相对厚些。

此后，通过使用公知技术(固态生长、激光结晶化、使用催化作用的金属的结晶化等)使上述的非晶硅膜结晶化，且形成使用具有多晶硅膜作为有源层的TFT的元件。这里，使用催化作用的金属用结晶化来获得多晶硅膜。用旋涂器涂覆含按重量计10ppm的醋酸镍溶液。通过溅射代替旋涂可以将镍元素喷射到整个表面之上。然后，进行热处理以使非晶硅膜结晶化并形成具有晶体结构的半导体膜(这里为多晶硅层)。在本实施例中，在另一热处理(在550°C时达1小时)之后，通过进行用于结晶化的热处理(在550°C达4小时)获得具有晶体结构的硅膜。

非晶硅膜含有氢。在通过加热形成多晶硅膜的情况下，当进行410°C或更高的热处理用于结晶化时，能够使氢扩散并形成多晶硅膜。通过410°C或更高

的热处理使非晶态的金属氧化膜结晶化；因此，可以获得具有晶体结构的金属氧化膜。于是，410°C或更高的热处理可能会形成具有晶体结构的金属氧化膜；因此，扩散了氢。在完成410°C或更高的热处理后，用相对小的力（例如，人手、气体从管口吹过的风压、超声波等）能够获得在氧化钨膜的内部或在氧化钨膜和氧化硅膜之间的界面处或在氧化钨膜和钨膜之间的界面处的分离。注意到，当在能够获得具有晶体结构的金属氧化膜的温度进行热处理时，在某种程度上使厚度变薄并改变金属氧化膜的成分。而且，具有晶体结构的氧化钨膜具有多种晶体结构（WO<sub>2</sub>、WO<sub>3</sub>、WO<sub>X</sub>（2<X<3）），且根据在其成分中的热处理将WO<sub>3</sub>改变成WO<sub>2</sub>或WO<sub>X</sub>。

然后，在用稀释的氢氟酸等移除具有晶体结构的硅膜表面上的氧化膜后，照射连续振荡激光。为了获得大颗粒尺寸的晶体，优选通过使用能够连续振荡的固态激光应用基波的二次谐波至四次谐波。通常，优选应用Nd:YVO<sub>4</sub>激光器（基波波长：1064nm）的二次谐波（波长：532nm）或三次谐波（波长：355nm）。当使用连续波长激光器时，通过使用非线性光学元件，将从具有10W的连续振荡YVO<sub>4</sub>激光器发射的激光转换到谐波。同样，通过应用YVO<sub>4</sub>的晶体发射谐波的方法，将非线性光学元件转换为谐振腔。然后，优选，通过光学系统在照射面上形成具有矩形形状或椭圆形形状的激光，由此照射要处理的物质。此时，需要大约从0.01MW/cm<sup>2</sup>到100MW/cm<sup>2</sup>（优选，从0.1MW/cm<sup>2</sup>到10MW/cm<sup>2</sup>）的能量密度。可以通过相对于激光以大约从10cm/s到2000cm/s.f的速率移动照射半导体膜。

除了通过激光照射形成的氧化膜之外，由通过用臭氧水（ozone water）处理表面120秒形成的氧化膜而形成的势垒层形成有从1nm到5nm的总厚度。形成势垒层以便从膜的内部移除添加用于结晶化的镍。尽管这里通过使用臭氧水形成势垒层，但是可以使用其它的方法，诸如在氧气环境下的紫外线照射或氧等离子处理使具有晶体结构的半导体膜的表面氧化。另外，用于形成势垒层的其它方法，通过等离子体CVD、溅射、蒸发等可以沉积具有大约从1nm到10nm厚度的氧化膜。注意到，在形成势垒层前，在表面上可以移除通过激光照射形成的氧化膜。

在势垒层之上，形成含有氩元素的非晶硅膜以具有10nm到400nm的厚度，在本实施例中，通过溅射50nm用作除气位置。在本实施例中，通过使用硅靶

在含氩的气氛下形成含有氩的非晶硅膜。当使用等离子体 CVD 用于形成含有氩元素的非晶硅膜时，在甲硅烷与氩 ( $\text{SiH}_4:\text{Ar}$ ) 的流速比为 1/99、淀积时的压力为 6.665Pa (0.05 牛)、RF 功率密度为  $0.087\text{W}/\text{cm}^2$  和淀积温度为  $350^\circ\text{C}$  的淀积条件下形成。

然后，使用在  $550^\circ\text{C}$  时加热的熔炉热处理达 4 小时，用于除气以减少在具有晶体结构的半导体膜中的镍的浓度。可以使用灯退火装置代替熔炉。

随后，通过使用作为蚀刻终止层的势垒层选择性地移除其为除气位置的含有氩元素的非晶硅膜，且然后，用稀释的氢氟酸选择性地移除势垒层。注意到，在除气时有镍可能移动到具有高氧浓度的区域的趋势，由此希望在除气后除去由氧化膜形成的势垒层。

然后，在获得的具有晶体结构的硅膜（同样称作多晶硅膜）的表面上由臭氧水形成薄氧化膜后，借助第一光掩膜形成了由光刻胶制成的掩膜，在此实施蚀刻处理以获得所希望的形状，由此形成彼此分离的岛状的半导体层。在形成半导体层后，移除由光刻胶制成的掩膜。

然后，为了控制 TFT 的阈值，如果有必要的话，进行小量杂质元素（硼或磷）的掺杂。这里，使用其中等离子被激发的离子掺杂，而没有进行乙硼烷( $\text{B}_2\text{H}_6$ )上的大量分离。

接下来，用含有氢氟酸的蚀刻剂移除氧化膜，且同时清洗硅膜的表面。此后，形成了含有硅作为其主要成分的用作栅绝缘膜的绝缘膜。在本实施例中，通过等离子体 CVD 形成具有  $115\text{nm}$  厚度的氮氧化硅膜（组分比： Si=32%， O=59%， N=7%， H=2%）。

然后，在栅绝缘膜之上形成金属膜之后，借助第二光掩膜进行构图，由此形成栅极电极（或栅极布线）和端子电极。然后，通过掺杂到有源层中形成 TFT 的源区或漏区。

然后，在通过 CVD 形成具有  $50\text{nm}$  厚度的由氧化硅膜形成的第一层间绝缘膜后，进行用于激活添加到各半导体层中的杂质元素的处理步骤。借助灯光源通过快速热退火 (RTA) 进行激活步骤，结合用于照射 YAG 激光器或自背面的准分子激光器、使用熔炉的热处理的方法或其中任何的上述步骤中的方法。

然后，形成了由含氢的氮氧化硅膜形成的第二层间绝缘膜，并进行热处理（在  $300^\circ\text{C}$  到  $550^\circ\text{C}$  的温度时达 1 小时到 12 小时）以实施使半导体层氢化的步

骤。这种步骤是通过在第一绝缘膜中含有的氢来终止悬挂键的步骤。不管层间绝缘膜是否由氧化膜形成，都能够使半导体层氢化。

然后，在第二层间绝缘膜之上形成包括有机绝缘材料的第三层间绝缘膜。这里，形成具有膜厚为  $0.8 \mu\text{m}$  的丙烯酸树脂膜。

通过溅射在第三层间绝缘膜之上形成由具有膜厚为  $250\text{nm}$  到  $350\text{nm}$  的无机绝缘膜形成的第四层间绝缘膜。

然后，借助第三光掩膜形成由光刻胶制成的掩膜，且通过选择性蚀刻层间绝缘膜或栅绝缘膜形成接触孔。此后，移除由光刻胶形成的掩膜。

随后，在层叠金属膜后，借助第四光掩膜形成由光刻胶形成的掩膜，且通过选择性蚀刻金属层叠膜形成 TFT 的源极电极或漏极电极。然后，移除由光刻胶形成的掩膜。另外，该金属层叠膜是具有  $100\text{nm}$  膜厚的 Ti 膜、含小量硅的具有  $350\text{nm}$  膜厚的 Al 层和具有  $100\text{nm}$  膜厚的 Ti 膜的三层叠层。

通过上述步骤，能够制造使用多晶硅膜作为有源层的顶棚极型 TFT 15。

然后，形成由无机绝缘膜或有机树脂制成的第五层间绝缘膜。在通过蚀刻第五层间绝缘膜形成接触孔后，形成由金属材料制成的连接布线或端子电极。通过形成连接布线制造 CMOS 电路 16，在 CMOS 电路 16 中结合了 p 沟道 TFT 和 n 沟道 TFT。

顺便提及，就各层间绝缘膜（第一层间绝缘膜至第五层间绝缘膜）而言，可以使用无机材料（氧化硅、氮化硅、氮氧化硅等）、光敏或非光敏有机材料（聚酰亚胺、丙烯酸、聚酰胺、聚酰亚胺（polyimide）、光刻胶或苯并环丁烯）、通过旋涂获得的 SOG 膜（例如，含有烷基基团的  $\text{SiO}_x$  膜）或它们的叠层。

然后，形成保护层 14，且通过选择性蚀刻保护层 14 只露出端子部分 17。提供保护层 14 来防止由于安装 FPC 中的压焊而引起的破裂。图 5A 示出了在上述步骤之后的剖面图。

就保护层 14 而言，可以使用光敏或非光敏有机材料（聚酰亚胺、丙烯酸、聚酰胺、聚酰亚胺（polyimide）、光刻胶或苯并环丁烯）、通过旋涂获得的 SOG 膜（例如，其中使用硅氧烷涂覆膜的含有烷基基团的  $\text{SiO}_x$  膜，或其中使用聚硅氧烷涂覆膜的  $\text{SiO}_x$  膜）或它们的叠层。

然后，将可溶于水或酒精中的粘接材料涂覆到整个表面并烘烤。该粘接材

料可以具有例如环氧树脂系、丙烯酸盐系、硅系等的任意的合成物。这里，通过旋涂使由可溶水的树脂制成的膜（由 TOAGOSEI Co.,Ltd:VL\_WSHL10 制造的）涂覆具有 30 μm 的膜厚，并曝光两分钟以临时固化，然后将其背面暴露到 UV 射线达 2.5 分钟，并将其表面曝光达 10 分钟以充分固化。可溶水的树脂膜用作平整化膜，其此后粘结基板以便平整化膜的表面和衬底的表面平行放置。在压焊第一固化基板时，当没有使用可溶水的树脂膜时由于电极或 TFT 可能会出现不均匀。

然后，将第一两面带与粘接材料粘贴。

为了易于分离，进行部分削弱金属层和金属氧化膜之间的或金属氧化膜和氧化膜的粘接性的处理。通过使用划线器装置完成部分削弱粘接性的处理，其中用施加具有冲压力的压力移动划线器装置 0.1mm 到 2mm 的范围。然后，可以用断路器装置切割部分玻璃基板。

然后，将由石英基板制成的第一固定基板固定到第一两面带。接下来，在玻璃基板下将第二固定基板与第二两面带固定。

然后，从移除部分玻璃的面进行剥离，且用物理手段剥离在金属层 21 之上提供的玻璃基板 20。可以用相对小的力（例如，人手、气体从管口吹过的风压、超声波等）剥离玻璃基板 20。因此，在氧化层之上形成的剥离层可以与玻璃基板 20 分离。

在剥离后，三分之一的 WO<sub>3</sub> 残留在玻璃基板之上，三分之二残留在剥离层侧之上。在氧化钨膜的内部有可能出现剥离，特别是在 WO<sub>2</sub> 和 WO<sub>x</sub> 之间的界面处或在 WO<sub>2</sub> 和 WO<sub>3</sub> 之间的界面处。尽管氧化钨膜部分残留在剥离层侧之上，但是由于膜是透明的，所以移除或不移除氧化钨膜没有关系。

然后，薄膜基板 10 和氧化层 12（和剥离层）用粘接材料 11 共同粘合在一起。重要的是，通过第一两面带在第一固定基板和剥离层之间的粘接性比在氧化层 12（和剥离层）和薄膜基板 10 之间的强。

然后，第一固定基板与第一两面带分离。接下来，剥离两面带。而且，借助水溶解并移除可溶于水的树脂。

通过上述步骤，能够形成被转移到薄膜基板 10 上的 TFT 15 和 CMOS 电路 16（图 5B）。在本实施例中，借助这些元件设计 CPU。

由 SEM 得到的真实转移到薄膜基板的 TFT 的照片的剖面示于图 6 和 7 中。

图 7 是图 6 的放大了的图。参考图 7，可以确认具有栅极长度为  $1.2 \mu\text{m}$  的单漏极结构的 TFT。

在本实施例中，使用大约 27,000 个 TFT 来构成 CPU，且获得了具有  $10\text{mm}^2$  芯片的布局。如图 8 所示，12 个芯片可以形成于 5 英寸的基板中。

图 9 示出了在基板分离后在一个芯片上压焊 FPC 的一个芯片的照片。由于提供了保护层 14，所以甚至当 FPC 被压焊时，也能够安装有 FPC 而没有诸如破裂引起的任何断路缺陷。

图 10 示出一个芯片的方块图并在下文进行说明。

当操作码输入到接口 1001 时，在分析单元 1003（也称作指令译码器）中解码，并且信号输入到控制信号产生单元 1004（CPU 定时控制）中。当输入信号时，将控制信号从控制信号产生单元 1004 输出到算术逻辑单元 1009（下文为 ALU）和存储器单元 1010（下文为寄存器）。

控制信号产生单元 1004 包括用于控制 ALU 1009 的 ALU 控制器 1005（下文为 ACON）、用于控制寄存器 1010（下文为 RCON）的单元 1006、用于控制同步的定时控制器（下文为 TCON）和用于控制中断的中断控制器 1008（下文为 ICON）。

另一方面，当操作数输入到接口 1001 时，操作码输出到 ALU 1009 和寄存器 1010。然后，完成基于控制信号的处理，其被从控制信号产生单元 1004 输入（例如，存储器读周期、存储器写周期、I/O 读周期、I/O 写周期等）。

寄存器 1010 包括一般电阻、栈指示器（SP）、指令计数器（PC）等。

寻址控制器 1011（下文为 ADRC）输出 16 位地址。

本实施例中描述的 CPU 的结构是根据本发明制造的 CPU 的例子，并不用于限于本发明的结构。因此，除了本实施例中示出的 CPU 之外还可以使用公知结构的 CPU。

注意到，图 11 中示出的曲线图是具有栅极长度为  $1.2\text{mm}$  的和栅极宽度为  $20\text{mm}$  的 n 沟道和 p 沟道 TFT 的电流特性。该 n 沟道 TFT 具有  $0.8\text{V}$  的阈值电压； $S$  值大约为  $0.16\text{V/dec}$ ；漏电流大约为  $27\text{mA/mm(V}_{\text{gs}}=3.3\text{V}, V_{\text{ds}}=1\text{V})$ ，而当 p 沟道 TFT 具有  $0.6\text{V}$  的阈值电压时， $S$  值大约为  $0.14\text{V/dec}$ ；漏电流大约为  $16\text{mA/mm(V}_{\text{gs}}=-3.3\text{V}, V_{\text{ds}}=-1\text{V})$ 。因此，能够获得具有高性能的 TFT。

图 12 示出了获得的 CPU 的等效结果（芯片的什穆模型图（shmoo plot））。

参考图 12 确认在 3.3V 的电源电压、13MHz 的工作频率中的移动。另外，参考图 12，假设根据本实施例的芯片的工作特性完全在使用相对容易内装式型的 LSI 的实际应用的范围内。

在本实施例中，说明了具有单个漏极结构的 TFT。然而，如果有必要可以提供 LDD，或者可以使用具有多个沟道形成区的多栅 TFT，例如双栅 TFT。

本实施例可以与实施例模式 1 或实施例模式 2 自由结合。

### 实施例 2

在本实施例中，描述了制造发光器件的例子，其中在基体中设置了具有包含有机化合物的层的发光元件。

一开始，在玻璃基板之上形成元件（第一基板 300）。在本实施例中，使用由 Asahi Glass Co.,Ltd. 制造的 AN100 作为玻璃基板。通过与实施例 1 相同的溅射在基板之上层叠金属膜 1301a 和氧化膜 1302。在层叠时，在金属膜 1301a 和氧化硅膜 1302 之间形成大约 2 nm 到 5 nm 厚的非晶态的金属氧化膜（氧化钨膜）。

然后，通过 O<sub>2</sub> 灰化等选择性移除形成在基板端面处的金属膜、金属氧化膜和氧化硅膜。

然后，通过 PCVD 形成用作基绝缘膜的氮氧化硅膜（膜厚为 100nm），且在不暴露于大气中进一步层叠含氢的非晶硅膜（膜厚为 54nm）。

然后，用公知技术（固态生长、激光结晶化、使用催化作用的金属的结晶化等）通过使上述的非晶硅膜结晶化形成 TFT 1303，其中在 TFT 1303 中多晶硅膜用作有源层。

然后，在一对电极（阳极和阴极）之间提供包含有机化合物的膜（下文，称作有机化合物层），并形成发光元件，其中通过在该对电极之间施加电场能够获得荧光或磷光。一开始，形成用作阳极或阴极的第一电极 1304。这里，示出了其中具有高功函数的金属膜（Cr、Pt、W 等）或透明导电膜（ITO（氧化铟锡合金）、氧化铟锌合金（In<sub>2</sub>O<sub>3</sub>-ZnO）、氧化锌（ZnO）等）用作第一电极 1304 和用作阳极的一个例子。

当第一电极 1304 用作阳极时，优选 TFT 1303 是 p 沟道 TFT。在与 p 沟道 TFT 连接的情况下，TFT 与阳极连接，且在阳极之上顺序层叠空穴注入层/空穴传输层/发光层/电子传输层后，形成阴极。在与 n 沟道 TFT 连接的情况下，TFT

与阴极连接，且在阴极之上顺序层叠电子传输层/发光层/空穴传输层/空穴注入层后，形成了阳极。

当 TFT 的源极电极或漏极电极用作第一电极或分离地形成与源区或漏区接触的第一电极时，TFT 包括第一电极。

在第一电极（阳极）的两端上形成间隔壁（partition wall）（也称作堤墙（bank）、势垒等）1305a，以便环绕第一电极的外围。为了提高覆盖度，形成间隔壁的上边缘部分或下边缘部分以具有弯曲部分的曲面。例如，在正型的光敏丙烯酸用作间隔壁的材料的情况下，优选只形成间隔壁的上边缘部分以具有曲率半径（从  $0.2 \mu\text{m}$  到  $3 \mu\text{m}$ ）的曲面。作为间隔壁，可以采用根据具有其中光敏丙烯酸反应的波长的光不能溶解于蚀刻剂的负型光敏丙烯酸或根据光不能溶解于蚀刻剂的正型光敏丙烯酸。

而且，在层叠多种有机树脂的情况下，在涂覆或烘烤时可能会部分熔化多种有机树脂，或根据使用的溶剂多种有机树脂在有机树脂之间可能会非常粘。因此，在使用有机树脂作为间隔壁的材料的情况下，在以后的步骤涂层后，为了使得容易移除可溶于水的树脂，所以优选间隔壁 1305a 覆盖有无机绝缘膜（ $\text{SiN}_x$  膜、 $\text{SiN}_x\text{O}_y$  膜、 $\text{AlN}_x$  膜或  $\text{AlN}_x\text{O}_y$  膜）。无机绝缘膜用作部分间隔壁 1305b（图 13A）。

接下来，在整个表面之上涂布可溶于水或酒精的粘接材料 1306 并烘烤（图 13B）。

然后，在将两面带 1307 粘贴到粘接材料 1306 后，进行部分削弱金属膜 1301a 和金属氧化膜 1301b 之间或在金属氧化膜 1301b 和氧化膜 1302 之间的粘性的处理。这里，用  $\text{CO}_2$  激光器切断基板的一面。

然后，将第二基板 1308 粘贴到两面带 1307。而且，借助两面带 1309 将第三基板 1310 粘贴到第一基板 1300（图 13C）。

然后，从粘着力部分削弱的区域进行剥离。剥离后的情形示于图 13D 中。

然后，第四基板 1312 和氧化层 1302（和剥离层）用粘接材料 1311 粘接在一起（图 13E）。

使用塑料基板（由 JSR 公司制造的、由具有极性基的降冰片烯树脂制成的 ARTON）作为第四基板 1312。另外，可以使用诸如聚乙烯对苯二酸酯（PET）、聚苯醚砜（PES）、聚乙烯萘（polyethylene naphthalate）（PEN）、聚碳酸酯（PC）、

尼龙、聚醚醚酮(PEEK)、聚砜(PSF)、聚醚酰亚胺(PEI)、多芳基化合物(PAR)、聚丁烯对苯二酸酯(PBT)或聚酰亚胺的塑料基板。

然后，第二基板1308与两面带1307分离(图13F)。

然后，剥离两面带1307(图13G)。

然后，借助溶剂溶解并移除粘接材料1306(图13H)。如果粘接材料1306有残留，将引起缺陷。因此，优先选用清洗处理或O<sub>2</sub>等离子处理使第一电极1304的表面洁净。

然后，如果有必要，用浸泡于表面活性剂(弱碱性的)中的多孔海绵(通常，由PVA(聚乙烯醇)制成的海绵或尼龙)擦净并清洗第一电极1304的表面。

然后，恰好在形成含有有机化合物的层1313前，在真空中加热提供有TFT和间隔壁的基板，用于移除在整个表面吸收的湿气。而且，恰好在形成含有有机化合物的层1313前，可以用紫外线照射第一电极。

然后，借助蒸发掩蔽或喷墨，通过汽相淀积在第一电极(阳极)之上选择性形成包含有机化合物的层1313。就包含有机化合物的层1313而言，可以使用由高分子量材料、低分子量材料、无机材料制成的层、由这些材料形成的混合层、通过分散这些材料形成的层或通过适当结合这些层形成的叠层。

而且，在包含有机化合物的层之上形成第二电极(阴极)1314(图13I)。就阴极1314而言，可以使用薄膜的层叠层，其具有足够透光的膜厚、由具有低功函数的材料(Al、Ag、Li、Ca、这些的合金：MgAg、MgIn、AlLi或这些的化合物：CaF<sub>2</sub>或CaN)和透明导电膜形成。另外，如果有必要，通过溅射或气相淀积形成覆盖第二电极的保护层。就保护层而言，可以使用通过溅射或CVD获得的氮化硅膜、氧化硅膜、氮氧化硅膜(SiNO膜：N与O组分的比为N>O)或SiNO膜(N与O组分的比为N<O)或包含碳作为其主要成分的薄膜(例如，DLC膜或CN膜)。

将包含用于保持一对基板之间间隙的间隙材料的密封材料(未示出)涂覆到用作密封组件的第五基板1314。由于描述了其中穿过第五基板1314发出其中产生的光的发光元件的例子，所以在本实施例中第五基板1314可以是光传输基板。这里，使用与第四基板相同的塑料基板(由JSR公司制造的ARTON)来防止由补偿热膨胀系数所引起的翘曲。因为ARTON基板难以双折射且具有

---

低水吸收速率，所以适合于第五基板。当使用塑料基板时，在绘制密封材料（乙醇擦洗、紫外线辐射、O<sub>2</sub>等离子处理等）的图案前，优选进行用于提高在塑料基板和密封材料之间粘接力的处理。

此后，滴几滴具有低粘度的密封材料，使用真空粘贴器件将密封基板和有源基质基板彼此粘贴在一起，而没有产生气泡。特别是当一对柔性塑料基板粘贴在一起时，真空粘贴器件是有用的。而且，一种涂覆几滴具有低粘度的密封材料的方法对于一对柔性基板粘贴在一起同样有用。具有这种粘贴步骤，以由密封基板之上提供的密封图案围绕有源基质基板之上提供的发光区域的方式进行密封。而且，以由密封材料围绕的间隔填充有由透明的有机树脂形成的粘接材料315的方式进行密封（图13J）。

通过上述的步骤，可以用用作支架的塑料基板1312和1314制造提供有TFT和发光元件的发光器件。由于支架是塑料基板，所以发光器件可以是薄的、重量轻的且柔性的。

在本实施例的发光器件中，并没有具体限定用于驱动屏幕显示的方法，且可以采用点顺序驱动系统、逐行驱动系统、区域顺序驱动系统等。通常，采用逐行驱动系统，如需要则使用时间分隔灰度顺序驱动系统或区域灰度驱动系统。输入到发光器件的源线中的视频信号可以是模拟信号或数字信号，且依照视频信号可以适当地设计驱动电路等。

而且，在使用数字视频信号的发光器件中，有两种视频信号输入像素：具有恒定电压(CV)的信号和具有恒定电流的信号(CC)。而且，就具有恒定电压(CV)的视频信号而言，有两种：施加恒定电压到发光元件的信号(CVCV)，和施加恒定电流到发光元件的信号(CVCC)。另外，就具有恒定电流(CC)的视频信号而言，有两种：施加恒定电压到发光元件的信号(CCCV)，和施加恒定电流到发光元件的信号(CCCC)。

在本实施例的发光器件中，可以提供一种用于防止静电放电损伤的保护电路（保护二极管）。

本实施例可以与实施例模式1、实施例模式2或实施例1中任意一种自由结合。

### 实施例3

根据本发明可以完成各种类型的模块（有源矩阵型EL模块、无源矩阵型

EL 模块、液晶显示器器件和有源矩阵型 EC 模块)。换句话说，根据本发明可以完成安装模块的所有领域中的电子器件。

这种电子器件的例子如下：摄影机；数字摄像机；头部安装型的显示器(护目镜型显示器)；汽车导航系统；放映机；移动立体声系统；个人电脑；卡；个人数字助理(移动电脑，蜂窝电话，电子书籍等)。图 14A 至图 14C 示出了它们的一个例子。

图 14A 说明了蜂窝电话，其包括主体 2901、音频输出部分 2902、音频输入部分 2903、显示器部分 2904、操作开关 2905、天线 2906、图像输入部分(CCD, 图像传感器等) 2907 等。根据本发明转移到塑料基板，该显示器部分可以制作得更薄。从而，蜂窝电话的总重量可以制作重量轻的。在借助塑料基板的显示器部分中，能够增强坠落时耐碰撞的耐久性。

图 14B 说明了卡或卡型个人数字助理，其包括显示器部分 3011、驱动电路部分 3013、诸如 CPU 的功能电路部分 3012、密封图案 3014、电池 3015 和柔性基板 3010。尽管在图 14B 中将两个柔性基板夹入中间的模式，但是可以在一个柔性基板之上提供显示器部分 3011、驱动电路部分 3013、诸如 CPU 的功能电路部分 3012。由于根据本发明其中各种功能电路转移到塑料基板，个人数字助理可以制作整体更薄，所以个人数字助理的重量可以制作得轻。通过形成诸如在一个玻璃基板之上的显示器部分和 CPU 的功能电路部分，可以进行剥离和转移到塑料基板。可选地，在不同的玻璃基板之上分离地形成诸如显示器部分和 CPU 的功能电路部分，并且在剥离后可以进行转移到一个塑料基板。

图 14C 说明了膝上型个人电脑，其包括主体 3201、外壳 3202、显示器部分 3203、键盘 3204、外接端口 3205、指示鼠标 3206 等。根据本发明转移到塑料基板，显示器部分 3203 可以制作得更薄。根据本发明，可以在塑料基板之上提供 CPU(未示出)从而实现了轻的重量。在借助塑料基板的显示器部分中，能够增强坠落时耐碰撞的耐久性。

如上所述，根据本发明获得的半导体器件可以用作任意的电子器件的一部分。注意到，通过使用实施例模式 1 中的任意结构制造的半导体器件，可以将实施例模式 2、实施例 1 或实施例 2 应用到本实施例中的电子器件。

根据本发明，甚至当借助具有大面积的基板进行成套印刷时，也能够实现具有较好成品率的剥离、转移和安装用。

---

根据本发明，可以在薄膜基板之上进行成套印刷。于是，用激光器处理、切割机等能够容易地进行获得小尺寸的电路图案的切割处理。因此，从大尺寸基板中就能够制造出具有较好的成品率的许多微小的器件。

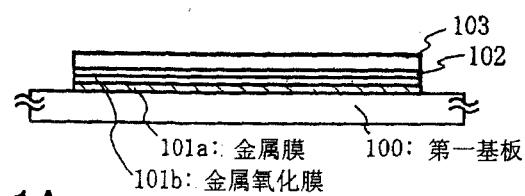


图 1A



图 1B

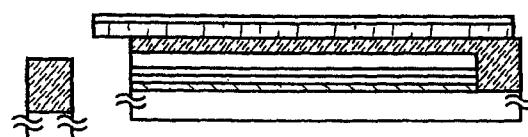


图 1C

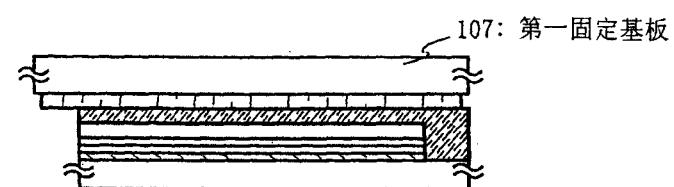


图 1D

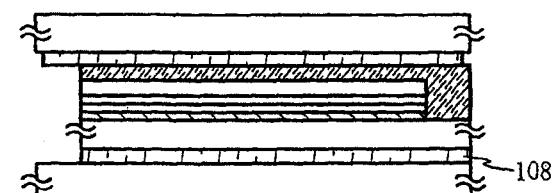


图 1E

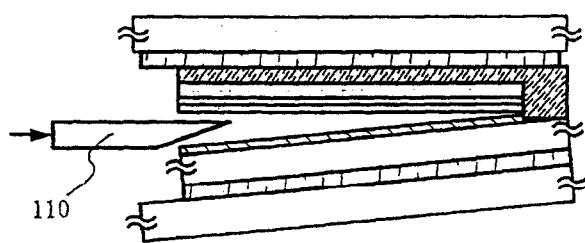


图 1F

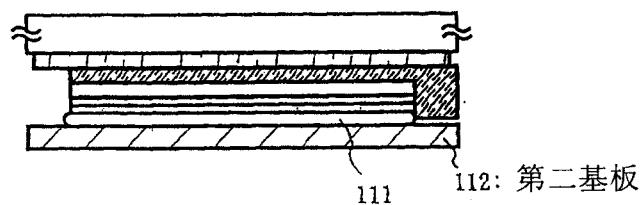


图 2A

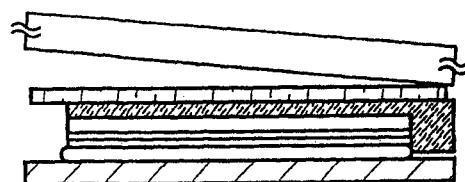


图 2B

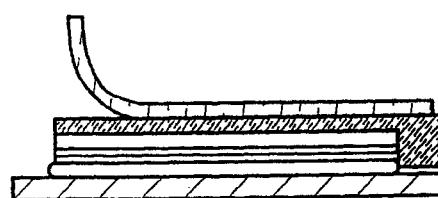


图 2C

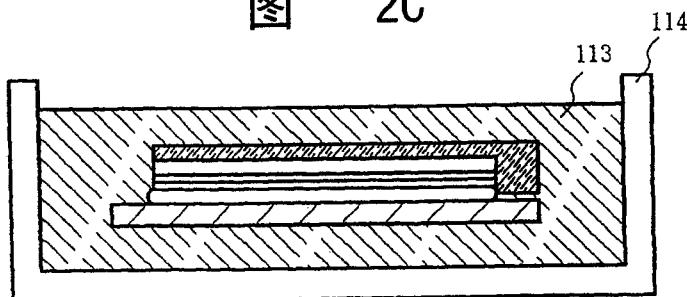


图 2D

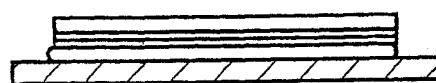


图 2E

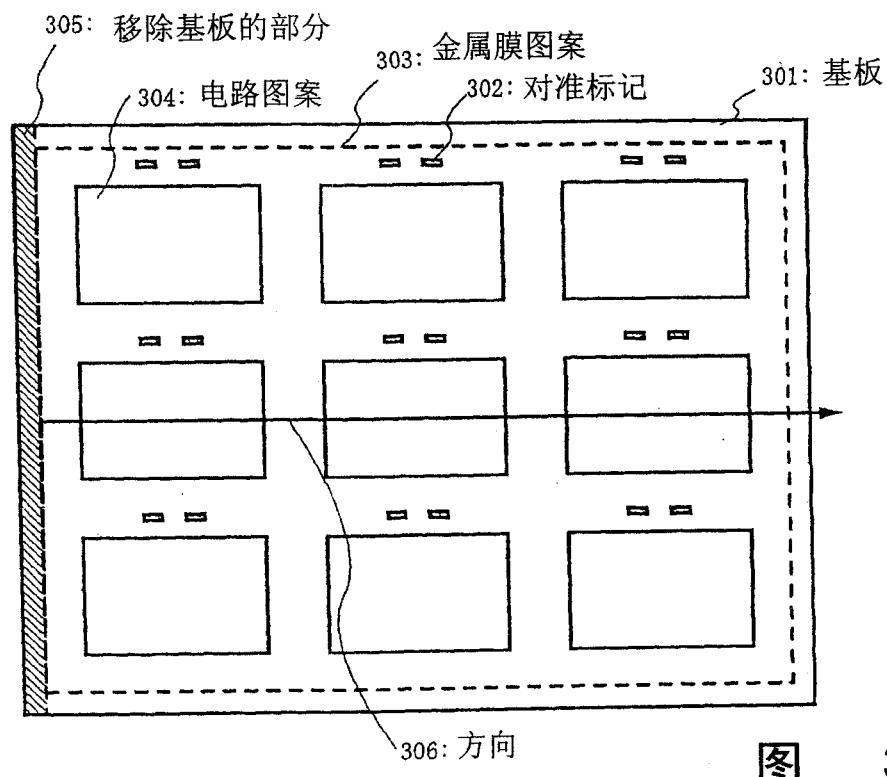


图 3A

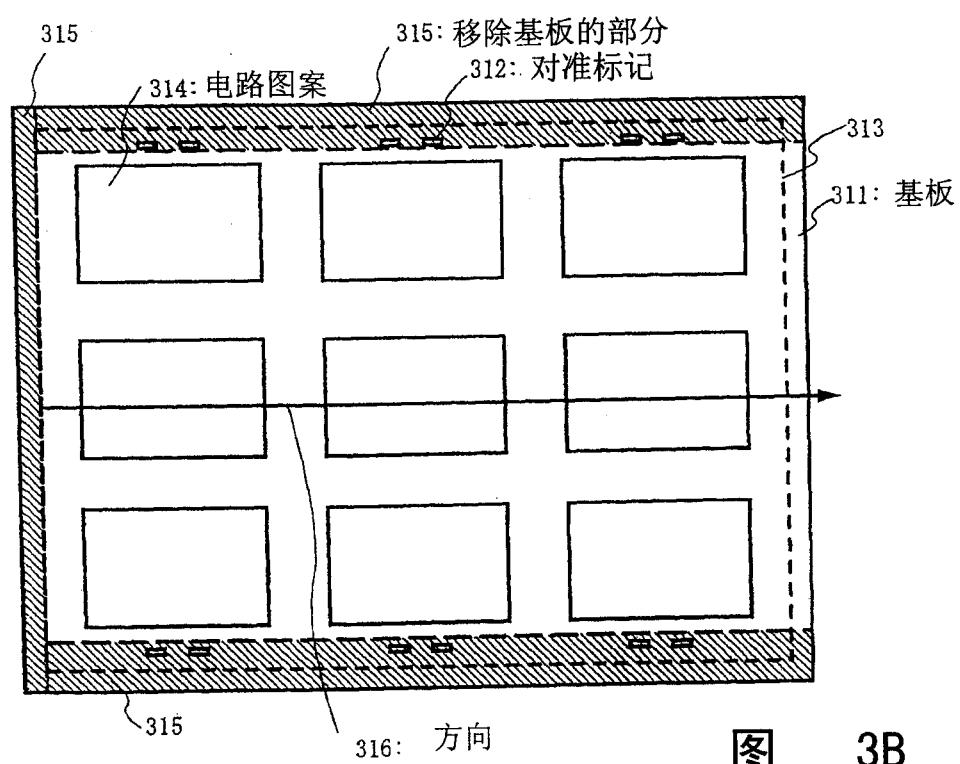
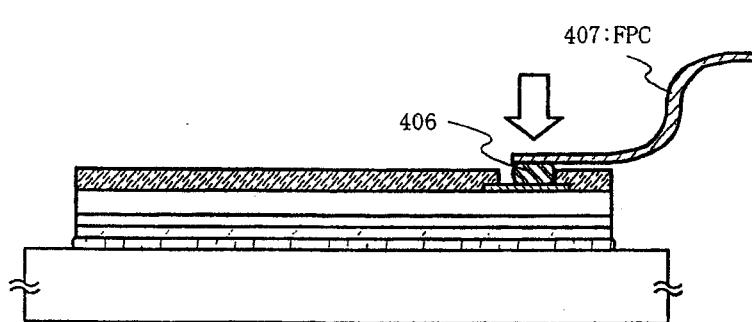
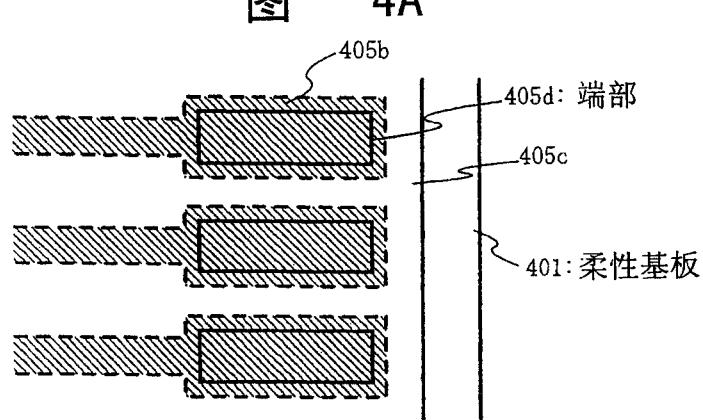
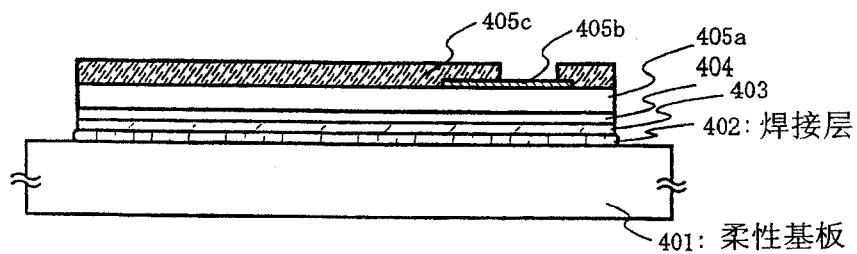


图 3B



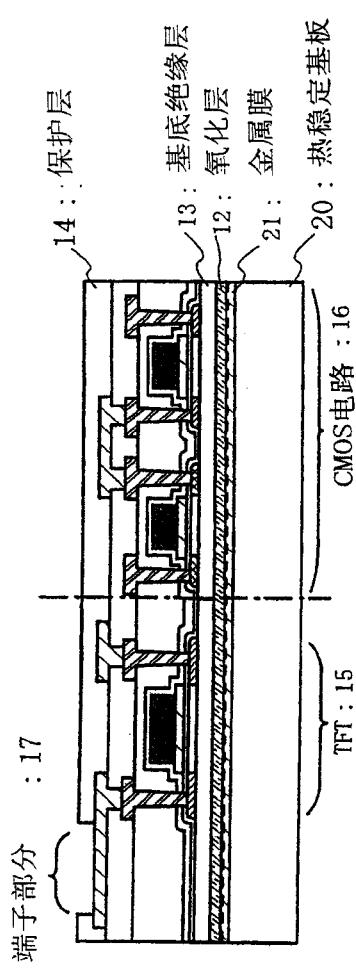


图 5A

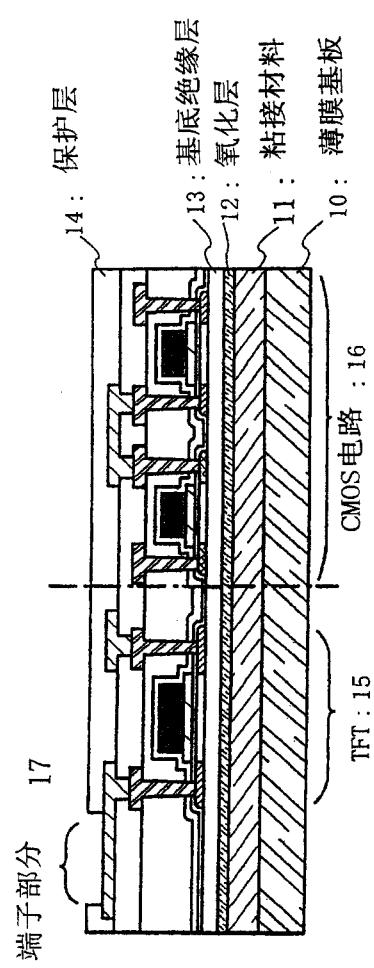


图 5B

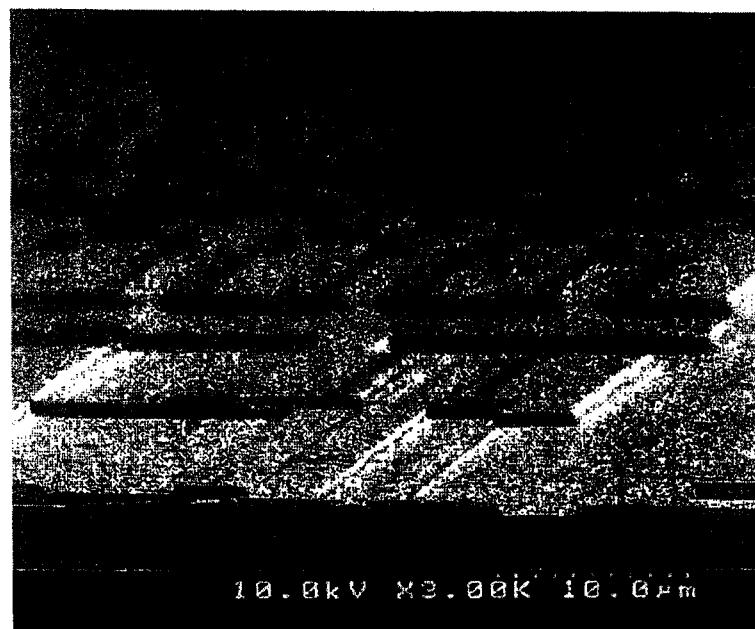


图 6



图 7

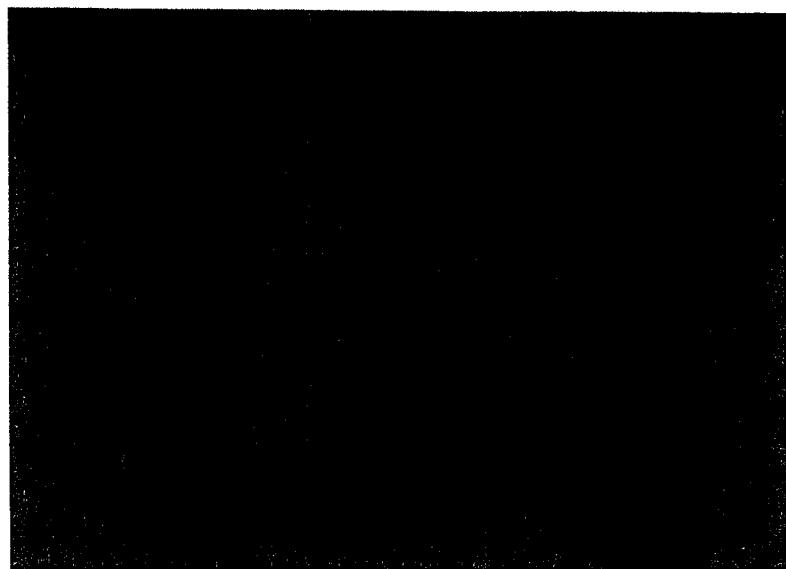


图 8

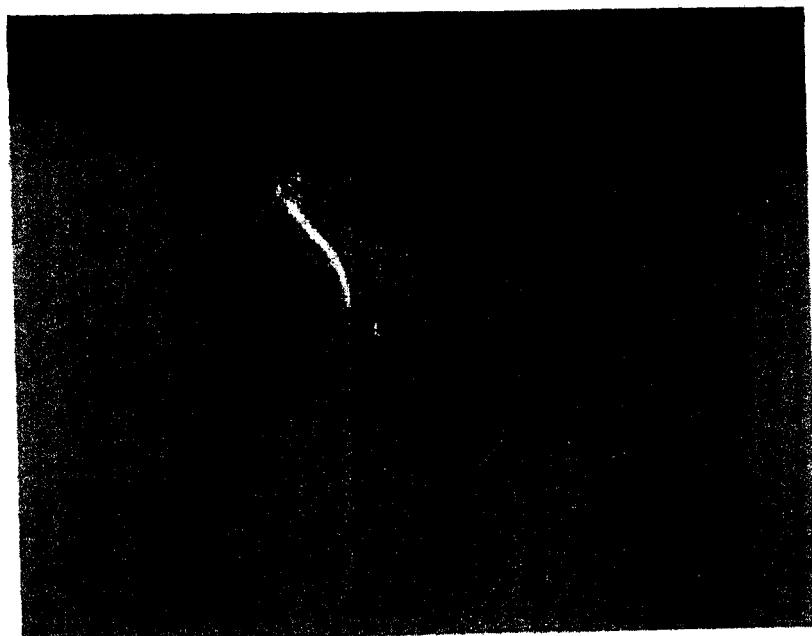


图 9

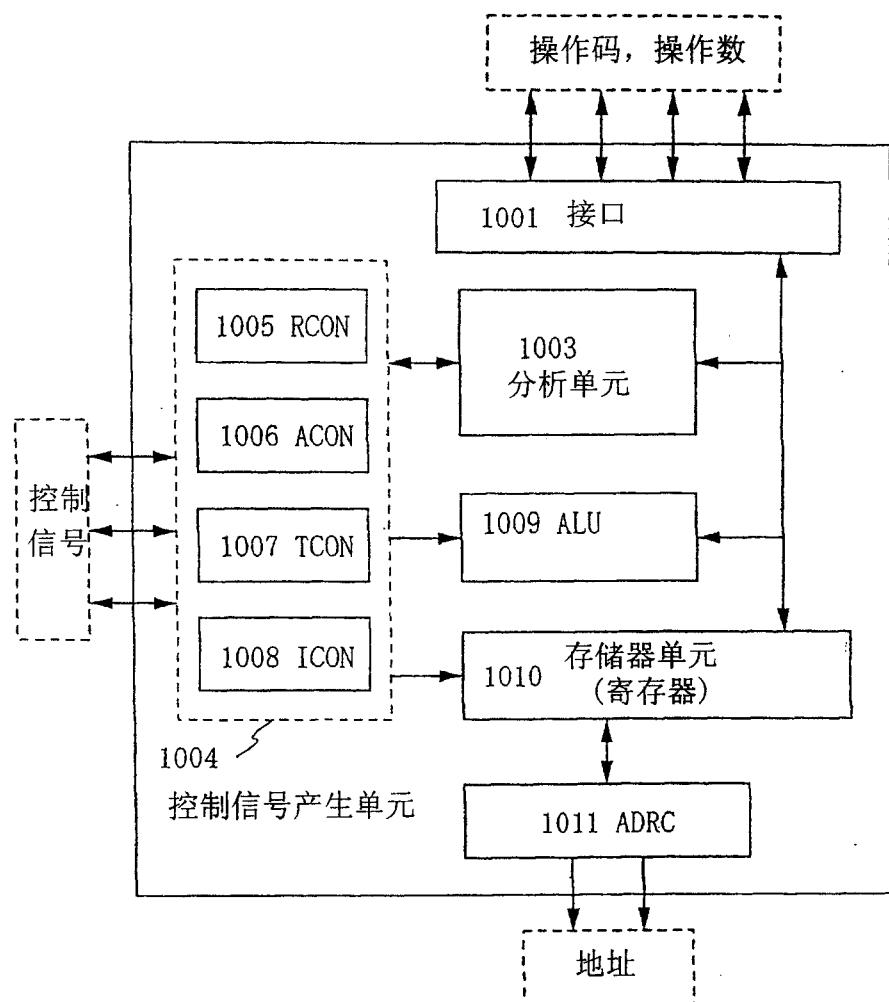


图 10

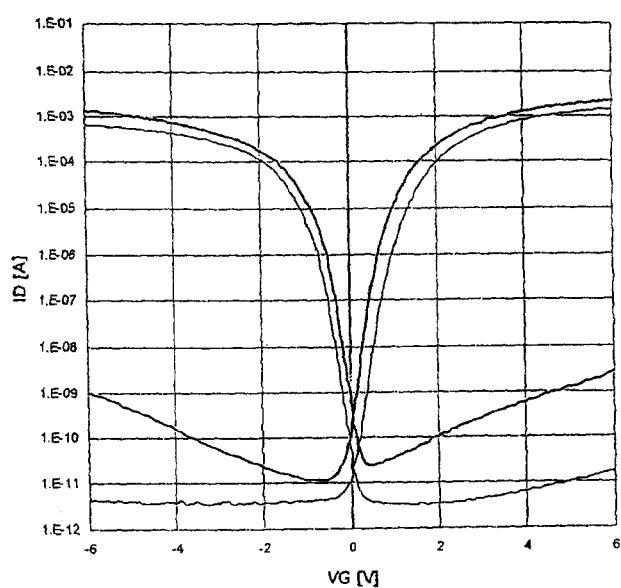


图 11

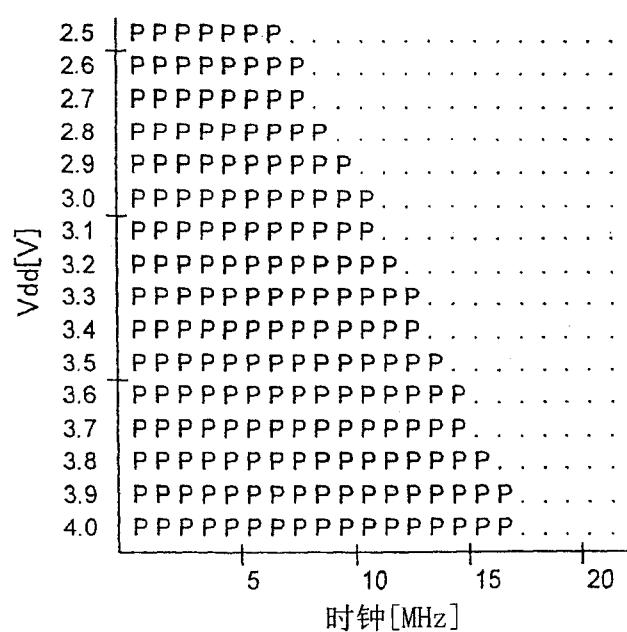


图 12

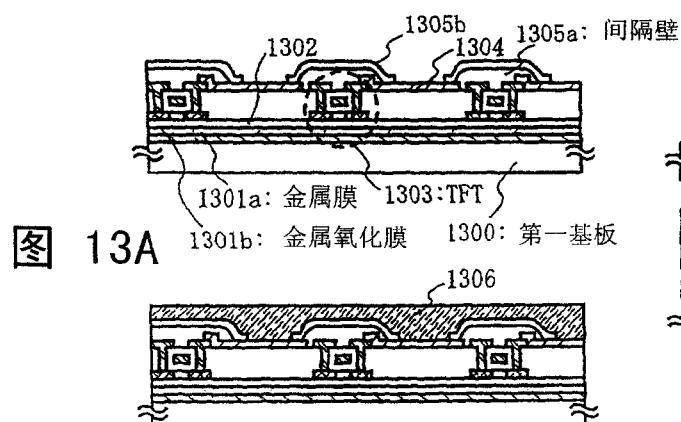
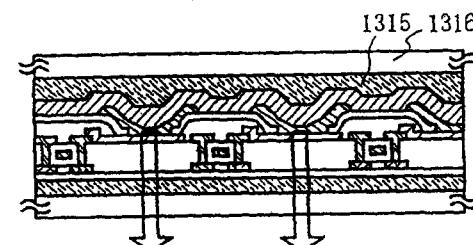
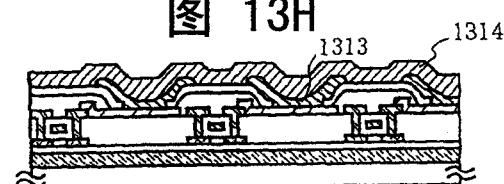
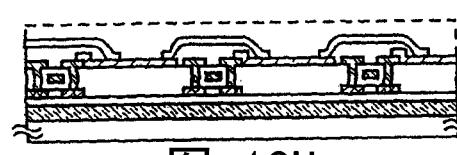
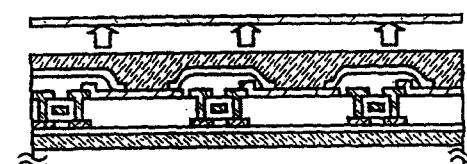
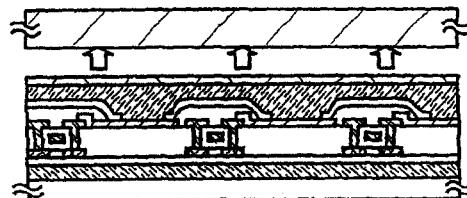
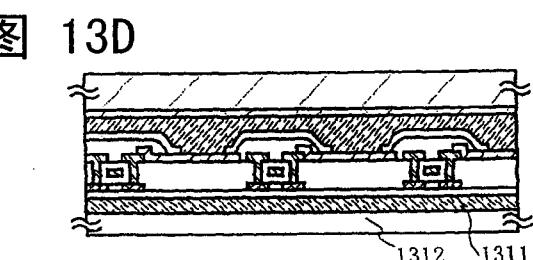
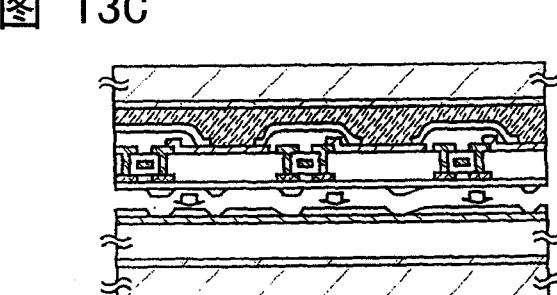
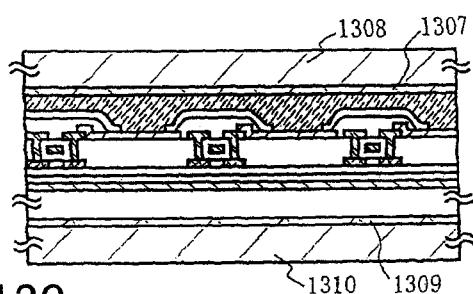


图 13B



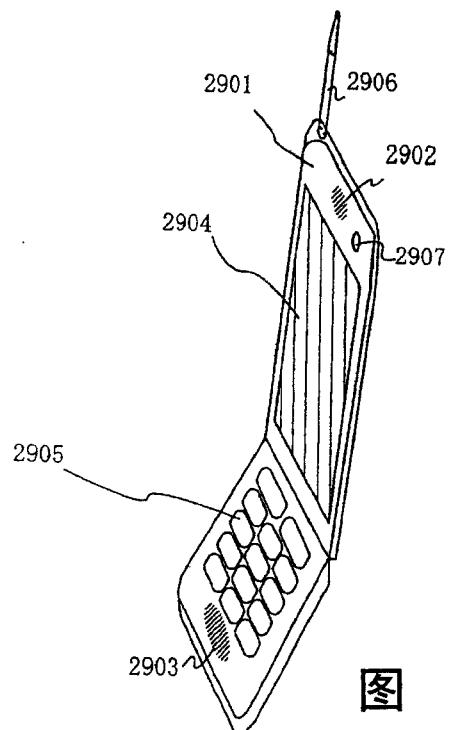


图 14A

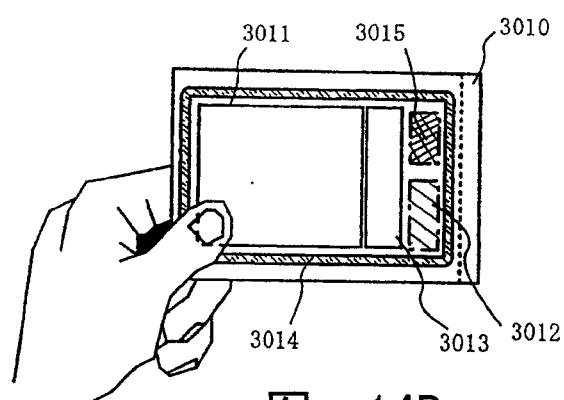


图 14B

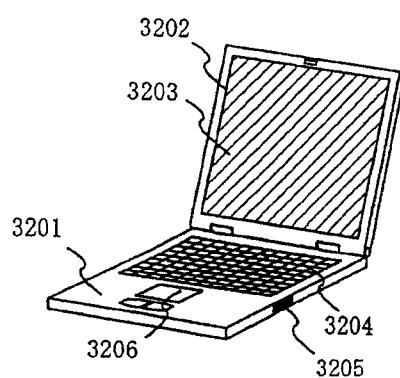


图 14C