

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02010/021280

発行日 平成24年1月26日(2012.1.26)

(43) 国際公開日 平成22年2月25日(2010.2.25)

(51) Int.Cl. F I テーマコード(参考)
H03H 11/20 (2006.01) H03H 11/20 A 5J098

審査請求 有 予備審査請求 未請求 (全 46 頁)

| | | | |
|--------------|------------------------------|----------|--|
| 出願番号 | 特願2010-525672 (P2010-525672) | (71) 出願人 | 000004226 日本電信電話株式会社 東京都千代田区大手町二丁目3番1号 |
| (21) 国際出願番号 | PCT/JP2009/064237 | (74) 代理人 | 100064621 弁理士 山川 政樹 |
| (22) 国際出願日 | 平成21年8月12日(2009.8.12) | (74) 代理人 | 100098394 弁理士 山川 茂樹 |
| (31) 優先権主張番号 | 特願2008-209682 (P2008-209682) | (74) 代理人 | 100067138 弁理士 黒川 弘朗 |
| (32) 優先日 | 平成20年8月18日(2008.8.18) | (72) 発明者 | 野坂 秀之 東京都千代田区大手町二丁目3番1号 日 本電信電話株式会社内 |
| (33) 優先権主張国 | 日本国(JP) | (72) 発明者 | 長谷 宗彦 東京都千代田区大手町二丁目3番1号 日 本電信電話株式会社内 |
| (31) 優先権主張番号 | 特願2008-309463 (P2008-309463) | | |
| (32) 優先日 | 平成20年12月4日(2008.12.4) | | |
| (33) 優先権主張国 | 日本国(JP) | | |

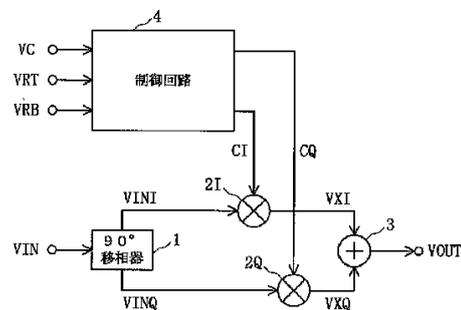
最終頁に続く

(54) 【発明の名称】 ベクトル合成型移相器、光トランシーバおよび制御回路

(57) 【要約】

ベクトル合成型移相器は、入力信号VINから同相信号VINIと直交信号VINQを生成する90°移相器1と、制御信号CIに応じて同相信号VINIの振幅を変化させる四象限乗算器2Iと、制御信号CQに応じて直交信号VINQの振幅を変化させる四象限乗算器2Qと、同相信号VXIと直交信号VXQを合成する合成器3と、制御回路4とを備える。制御回路4は、参照電圧を発生する電圧発生器と、制御電圧VCと参照電圧との差信号を制御信号CI、CQとして出力する差動増幅器とを備え、差動増幅器は、制御電圧VCを正弦波または余弦波に類似する制御信号CI、CQへ変換するアナログ演算を行う。

【図1】



1 90° Phase Shifter
 4 Control Circuit

【特許請求の範囲】**【請求項 1】**

入力信号から同相信号とこの同相信号に対して位相が 90° ずれた直交信号とを生成する 90° 移相器と、

同相信号側の第 1 の制御信号に応じて前記同相信号の振幅を変化させて出力する第 1 の四象限乗算器と、

直交信号側の第 2 の制御信号に応じて前記直交信号の振幅を変化させて出力する第 2 の四象限乗算器と、

前記第 1、第 2 の四象限乗算器から出力される同相信号と直交信号とを合成して出力する合成器と、

10

前記第 1、第 2 の制御信号を出力する制御回路とを備え、

前記制御回路は、

参照電圧を発生する電圧発生器と、

外部から入力される制御電圧と前記参照電圧との差信号を前記第 1、第 2 の制御信号として出力する差動増幅器とを備え、

前記差動増幅器は、前記制御電圧が前記参照電圧の近傍にあるときに、前記制御電圧を正弦波または余弦波に類似する前記第 1、第 2 の制御信号へ変換するアナログ演算を行うことを特徴とするベクトル合成型移相器。

【請求項 2】

請求項 1 記載のベクトル合成型移相器において、

20

前記差動増幅器は、複数の差動増幅器を縦続接続したことを特徴とするベクトル合成型移相器。

【請求項 3】

請求項 1 記載のベクトル合成型移相器において、

前記差動増幅器として、前記制御電圧と前記参照電圧とを入力とし前記第 1 の制御信号を出力する第 1 の差動増幅器グループと、前記制御電圧と前記参照電圧とを入力とし前記第 2 の制御信号を出力する第 2 の差動増幅器グループとを備え、

前記第 1 の差動増幅器グループと前記第 2 の差動増幅器グループとは、それぞれ少なくとも 1 つずつの差動増幅器を備えることを特徴とするベクトル合成型移相器。

【請求項 4】

30

請求項 3 記載のベクトル合成型移相器において、

前記電圧発生器は、電圧を分圧して複数の前記参照電圧を生成し、この複数の参照電圧を前記第 1 の差動増幅器グループと前記第 2 の差動増幅器グループに交互に 1 つずつ入力することを特徴とするベクトル合成型移相器。

【請求項 5】

請求項 3 記載のベクトル合成型移相器において、

前記電圧発生器は、前記差動増幅器グループ毎に分割配置される第 1、第 2 の抵抗ラダーによって構成され、

前記第 1 の抵抗ラダーは、生成した参照電圧を前記第 1 の差動増幅器グループのみに 1 つずつ入力し、

40

前記第 2 の抵抗ラダーは、生成した参照電圧を前記第 2 の差動増幅器グループのみに 1 つずつ入力し、

前記第 1 の抵抗ラダーが生成する参照電圧と前記第 2 の抵抗ラダーが生成する参照電圧とを交互に並べたときに各参照電圧間の電圧レベルが一定であることを特徴とするベクトル合成型移相器。

【請求項 6】

請求項 3 記載のベクトル合成型移相器において、

前記電圧発生器は、 N (N は 2 以上の整数) 個の前記参照電圧を生成し、

前記第 1 の差動増幅器グループに含まれる差動増幅器の個数と前記第 2 の差動増幅器グループに含まれる差動増幅器の個数との総和は、 N であることを特徴とするベクトル合成

50

型移相器。

【請求項 7】

請求項 3 記載のベクトル合成型移相器において、
前記第 1 の差動増幅器グループに含まれる隣接する 2 つの差動増幅器の出力は逆相で接続され、

前記第 2 の差動増幅器グループに含まれる隣接する 2 つの差動増幅器の出力は逆相で接続されることを特徴とするベクトル合成型移相器。

【請求項 8】

請求項 3 記載のベクトル合成型移相器において、

前記参照電圧 V_m と 1 つおきの前記参照電圧 V_n とは、前記第 1 の差動増幅器グループに含まれる隣接する 2 つの差動増幅器または前記第 2 の差動増幅器グループに含まれる隣接する 2 つの差動増幅器に入力され、

前記参照電圧 V_m と前記参照電圧 V_n との電圧差は、定数 $V_T = k T / q$ (k はボルツマン定数、 T は絶対温度、 q は電子の電荷) の 2 倍以上 1.2 倍以下であることを特徴とするベクトル合成型移相器。

【請求項 9】

請求項 1 記載のベクトル合成型移相器において、

前記 90° 移相器は、ポリフェーズフィルタであることを特徴とするベクトル合成型移相器。

【請求項 10】

請求項 9 記載のベクトル合成型移相器において、

前記 90° 移相器は、さらに、前記ポリフェーズフィルタの後段に高利得差動増幅器を備えることを特徴とするベクトル合成型移相器。

【請求項 11】

請求項 10 記載のベクトル合成型移相器において、

前記高利得差動増幅器は、Cherry Hooper 型の高利得差動増幅器であることを特徴とするベクトル合成型移相器。

【請求項 12】

連続光を出力するレーザと、

送信したいシリアルデータとクロックとを出力するシリアライザと、

前記レーザから入力される連続光を位相変調または振幅変調して NRZ 信号光を出力する第 1 のマッハツェンダ変調器と、

前記シリアルデータに応じて前記第 1 のマッハツェンダ変調器を駆動する第 1 の変調器ドライバと、

前記第 1 のマッハツェンダ変調器から入力される NRZ 信号光を振幅変調して RZ 信号光を出力する第 2 のマッハツェンダ変調器と、

前記クロックを入力とするベクトル合成型移相器と、

このベクトル合成型移相器によって位相調整されたクロックに応じて前記第 2 のマッハツェンダ変調器を駆動する第 2 の変調器ドライバと、

前記ベクトル合成型移相器の移相量に対応する制御電圧を出力する位相制御回路とを備え、

前記ベクトル合成型移相器は、

前記クロックから同相信号とこの同相信号に対して位相が 90° ずれた直交信号とを生成する 90° 移相器と、

同相信号側の第 1 の制御信号に応じて前記同相信号の振幅を変化させて出力する第 1 の四象限乗算器と、

直交信号側の第 2 の制御信号に応じて前記直交信号の振幅を変化させて出力する第 2 の四象限乗算器と、

前記第 1、第 2 の四象限乗算器から出力される同相信号と直交信号とを合成し、この合成後の信号を位相調整したクロックとして出力する合成器と、

10

20

30

40

50

前記第 1、第 2 の制御信号を出力する制御回路とを備え、
 前記制御回路は、
 参照電圧を発生する電圧発生器と、
 前記制御電圧と前記参照電圧との差信号を前記第 1、第 2 の制御信号として出力する差動増幅器とを備え、
 前記差動増幅器は、前記制御電圧が前記参照電圧の近傍にあるときに、前記制御電圧を正弦波または余弦波に類似する前記第 1、第 2 の制御信号へ変換するアナログ演算を行うことを特徴とする光トランシーバ。

【請求項 1 3】

請求項 1 2 記載の光トランシーバにおいて、
 前記位相制御回路は、前記ベクトル合成型移相器から出力されるクロックが最適位相になるように前記制御電圧を生成することを特徴とする光トランシーバ。

10

【請求項 1 4】

信号振幅を調整する手段に対して制御信号を出力する制御回路であって、
 参照電圧を発生する電圧発生器と、
 外部から入力される制御電圧と前記参照電圧との差信号を制御信号として出力する差動増幅器とを備え、
 前記差動増幅器は、前記制御電圧が前記参照電圧の近傍にあるときに、前記制御電圧を正弦波または余弦波に類似する前記制御信号へ変換するアナログ演算を行うことを特徴とする制御回路。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、信号振幅を調整する可変利得増幅器または四象限乗算器と制御回路とを用いて入力信号の位相を任意に変更して出力するベクトル合成型移相器、ベクトル合成型移相器を NRZ - RZ 変換におけるクロックのタイミング調整に使用する光トランシーバ、および可変利得増幅器または四象限乗算器等の手段に対して制御信号を出力する制御回路に関するものである。

【背景技術】

【0002】

図 4 1 はベクトル合成型移相器の従来例の構成を示すブロック図、図 4 2 A ~ 図 4 2 D は図 4 1 のベクトル合成型移相器の各部の信号を平面上にコンスタレーション表示した図である。

30

従来のベクトル合成型移相器は、90°移相器 1000 と、2つの符号反転器 1001 I, 1001 Q と、2つの可変利得増幅器 1002 I, 1002 Q と、合成器 1003 と、制御回路 1004 とから構成されている。このベクトル合成型移相器は、文献「Kwang-Jin Koh, et al., "0.13- μ m CMOS Phase Shifters for X-, Ku-, and K-Band Phased Arrays", IEEE Journal of Solid-State Circuits, vol.42, no.11, Nov.2007, p.2535-2546」に開示されている。

【0003】

以下、入力信号 V I N が理想的な正弦波であるとして図 4 1 のベクトル合成型移相器の動作を説明する。図 4 2 A は入力信号 V I N を表す。90°移相器 1000 は、入力信号 V I N を入力し、同相信号 V I N I と、これに対して位相が 90°ずれた直交信号 V I N Q とを出力する。同相成分 (I) を横軸、直交成分 (Q) を縦軸とするコンスタレーション表示では、図 4 2 B に示すように、同相信号 V I N I は同相成分 (I) のみで表すことができ、直交信号 V I N Q は直交成分 (Q) のみで表すことができる。この 2 つの信号 V I N I, V I N Q を仮に合成した場合には、図 4 2 B の 2 2 0 (角度 45°、振幅 $2^{1/2}$) に相当する信号を得ることができる。

40

【0004】

同相信号 V I N I と直交信号 V I N Q は、一对の符号反転器 1001 I, 1001 Q に

50

それぞれ入力される。符号反転器 1001I, 1001Q は、それぞれ制御信号 SI, SQ のレベルに応じて、入力信号をそのまま出力するか、電圧符号を反転して出力するかを切り替える。コンスタレーション表示では、図 42C に示すように、同相信号 VINI は同相成分 (I) の信号または同相成分 (I) が 180° 回転した信号のどちらかとなり、直交信号 VINQ は直交成分 (Q) の信号または直交成分 (Q) が 180° 回転した信号のどちらかとなる。この 2 つの信号 VINI, VINQ を仮に合成した場合には、図 42C の 221, 222, 223, 224 (角度 45° 、角度 135° 、角度 225° 、角度 225° 、振幅はいずれも $2^{1/2}$) のいずれかに相当する信号を得ることができる。

【0005】

さらに細かい移相角度を得るために、一对の符号反転器 1001I, 1001Q の出力信号は、一对の変利得増幅器 1002I, 1002Q にそれぞれ入力される。変利得増幅器 1002I, 1002Q は、それぞれ制御信号 DAI, DAQ のレベルに応じて利得を変化させ、その結果として入力信号の振幅を変化させて出力する。一对の変利得増幅器 1002I, 1002Q から出力される同相信号 VXI と直交信号 VXQ は合成器 1003 でベクトル合成され、移相器出力 VOUT として外部へ出力される。

10

【0006】

例えば同相信号側の利得を 1、直交信号側の利得を 0 と設定した場合、コンスタレーション表示では、移相器出力 VOUT として図 42D の 225 (角度 0° 、振幅 1) の信号を得ることができる。同様に、同相信号側の利得を $\cos(22.5^\circ) = 0.92$ 、直交信号側の利得を $\sin(22.5^\circ) = 0.38$ と設定した場合には、移相器出力 VOUT として図 42D の 226 (角度 22.5° 、振幅 $(0.92^2 + 0.38^2)^{1/2} = 1$) の信号を得ることができ、同相信号側の利得を $\cos(45^\circ) = 0.71$ 、直交信号側の利得を $\sin(45^\circ) = 0.71$ と設定した場合には、移相器出力 VOUT として図 42D の 227 (角度 45° 、振幅 $(0.71^2 + 0.71^2)^{1/2} = 1$) の信号を得ることができる。

20

【0007】

上記の 3 つの設定例は、第一象限 ($0^\circ \sim 90^\circ$) での動作例を取り上げたが、一对の符号反転器 1001I, 1001Q を制御することにより、四象限 ($0^\circ \sim 360^\circ$) にわたる任意位相でかつ振幅 1 (位相によらず一定) の信号を得ることができる。すなわち、同相信号側の利得を $\cos(\quad)$ 、直交信号側の利得を $\sin(\quad)$ とすると、移相器出力 VOUT として角度 \quad 、振幅 1 の信号を得ることができる。

30

【0008】

以上のベクトル合成型移相器の動作のために、制御回路 1004 は、出力させたい位相の情報を含むデジタル信号 DGTI を入力とし、一对の符号反転器 1001I, 1001Q のための制御信号 SI, SQ と、一对の変利得増幅器 1002I, 1002Q のための制御信号 DAI, DAQ とを発生する。制御回路 1004 は、各制御信号を発生するために \cos 、 \sin の演算 (またはメモリ参照) を行うデジタル信号処理回路 (DSP) 1005 と、DSP 1005 で生成された信号を具体的な制御信号 SI, SQ, DAI, DAQ に変換するエンコーダ 1006 と、変利得増幅器 1002I, 1002Q の制御のために DAI, DAQ のデジタルデータをアナログ信号に変換する複数のデジタルアナログ変換器 (DAC) 1007I, 1007Q とから構成される。

40

【0009】

なお、符号反転器 1001I, 1001Q と変利得増幅器 1002I, 1002Q との組み合わせと同じ機能を、四象限乗算器 (例えば、ギルバートセル) で実現することもできる (特開 2004-32446 号公報、特許第 3063093 号公報参照)。この場合のベクトル合成型移相器の構成を図 43 に示す。図 43 のベクトル合成型移相器は、 90° 移相器 2000 と、2 つの四象限乗算器 2001I, 2001Q と、合成器 2002 と、制御回路 2003 とから構成されている。

【0010】

90° 移相器 2000 の動作は 90° 移相器 1000 と同じであり、 90° 移相器 20

50

00から出力される同相信号VINIと直交信号VINQとをコンスタレーション表示すると、図42Bに示したようになる。

四象限乗算器2001I, 2001Qは、それぞれ制御信号CI, CQの符号とレベルに応じて出力の符号と利得とを変化させ、結果として同相信号VINI、直交信号VINQの振幅を変化させて出力する。

【0011】

一对の四象限乗算器2001I, 2001Qから出力される同相信号VXIと直交信号VXQは合成器2002でベクトル合成され、移相器出力VOUTとして外部へ出力される。この移相器出力VOUTをコンスタレーション表示すると、図42Dに示したようになる。

10

【0012】

制御回路2003は、出力させたい位相の情報を含むデジタル信号DGTIを入力とし、一对の四象限乗算器2001I, 2001Qのための制御信号CI, CQを発生する。制御回路2003は、DSP2004と、エンコーダ2005と、DAC2006I, 2006Qとから構成される。図43の構成の場合には、制御回路2003内のDAC2006I, 2006Qとして差動アナログ出力タイプを利用する必要がある。

【発明の開示】

【発明が解決しようとする課題】

【0013】

従来のベクトル合成型移相器は、大規模なデジタル回路やDACを含む制御回路を利用するため、回路規模と消費電力が大きくなるという問題点があった。このような回路規模と消費電力の増大は、ベクトル合成型移相器を搭載する光通信のトランシーバのサイズおよびコストの増大を招くことになる。

20

【0014】

また、従来のベクトル合成型移相器は、その制御帯域（位相を制御できる最高速度）が制御回路の帯域に制限されるという問題点があった。このため、光通信のトランシーバにおけるNRZ（Non Return to Zero）- RZ（Return to Zero）変換にベクトル合成型移相器を利用する場合に、環境変化による擾乱（電源電圧変動等）による位相変動耐性を十分に高くすることができず、NRZ - RZ変換の位相位置をフィードバック制御しようとしたときに、十分に高い制御帯域を実現できないという問題が発生する。

30

【0015】

従来のベクトル合成型移相器の制御回路を削除し、可変利得増幅器の制御信号DAIまたはDAQのどちらか一方（あるいは制御信号CIまたはCQのどちらか一方）のアナログレベル（電圧または電流）を外部から直接与える方法をとれば、前述の制御帯域の問題は解決できる。しかしながら、この方法では、可変な位相が $0^\circ \sim 180^\circ$ の範囲に限定されるという問題、および出力振幅が位相によって大きく変動するという問題（例えば、 $CQ = 0.5$ に固定してCIを -1 から 1 まで変化させると、出力振幅は最大値 $(5^{1/2})/2$ から最小値 $1/2$ の間で変化する）という問題が発生する。

【0016】

本発明の目的は、デジタル回路とDACを用いることなく制御信号を発生させる制御回路を提供し、従来技術で発生する問題を解消し、小回路規模、低消費電力、広制御帯域、広移相範囲、出力振幅の変動抑圧を同時に達成するベクトル合成型移相器を提供することにある。

40

【課題を解決するための手段】

【0017】

本発明のベクトル合成型移相器は、入力信号から同相信号とこの同相信号に対して位相が 90° ずれた直交信号とを生成する 90° 移相器と、同相信号側の第1の制御信号に応じて前記同相信号の振幅を変化させて出力する第1の四象限乗算器と、直交信号側の第2の制御信号に応じて前記直交信号の振幅を変化させて出力する第2の四象限乗算器と、前記第1、第2の四象限乗算器から出力される同相信号と直交信号とを合成して出力する合

50

成器と、前記第 1、第 2 の制御信号を出力する制御回路とを備え、前記制御回路は、参照電圧を発生する電圧発生器と、外部から入力される制御電圧と前記参照電圧との差信号を前記第 1、第 2 の制御信号として出力する差動増幅器とを備え、前記差動増幅器は、前記制御電圧が前記参照電圧の近傍にあるときに、前記制御電圧を正弦波または余弦波に類似する前記第 1、第 2 の制御信号へ変換するアナログ演算を行うことを特徴とするものである。

【 0 0 1 8 】

また、本発明の光トランシーバは、連続光を出力するレーザと、送信したいシリアルデータとクロックとを出力するシリアライザと、前記レーザから入力される連続光を位相変調または振幅変調して NRZ 信号光を出力する第 1 のマッハツェンダ変調器と、前記シリアルデータに応じて前記第 1 のマッハツェンダ変調器を駆動する第 1 の変調器ドライバと、前記第 1 のマッハツェンダ変調器から入力される NRZ 信号光を振幅変調して RZ 信号光を出力する第 2 のマッハツェンダ変調器と、前記クロックを入力とするベクトル合成型移相器と、このベクトル合成型移相器によって位相調整されたクロックに応じて前記第 2 のマッハツェンダ変調器を駆動する第 2 の変調器ドライバと、前記ベクトル合成型移相器の移相量に対応する制御電圧を出力する位相制御回路とを備え、前記ベクトル合成型移相器は、前記クロックから同相信号とこの同相信号に対して位相が 90° ずれた直交信号とを生成する 90° 移相器と、同相信号側の第 1 の制御信号に応じて前記同相信号の振幅を変化させて出力する第 1 の四象限乗算器と、直交信号側の第 2 の制御信号に応じて前記直交信号の振幅を変化させて出力する第 2 の四象限乗算器と、前記第 1、第 2 の四象限乗算器から出力される同相信号と直交信号とを合成し、この合成後の信号を位相調整したクロックとして出力する合成器と、前記第 1、第 2 の制御信号を出力する制御回路とを備え、前記制御回路は、参照電圧を発生する電圧発生器と、前記制御電圧と前記参照電圧との差信号を前記第 1、第 2 の制御信号として出力する差動増幅器とを備え、前記差動増幅器は、前記制御電圧が前記参照電圧の近傍にあるときに、前記制御電圧を正弦波または余弦波に類似する前記第 1、第 2 の制御信号へ変換するアナログ演算を行うことを特徴とするものである。

10

20

【 0 0 1 9 】

また、本発明の制御回路は、参照電圧を発生する電圧発生器と、外部から入力される制御電圧と前記参照電圧との差信号を制御信号として出力する差動増幅器とを備え、前記差動増幅器は、前記制御電圧が前記参照電圧の近傍にあるときに、前記制御電圧を正弦波または余弦波に類似する前記制御信号へ変換するアナログ演算を行うことを特徴とするものである。

30

【 発明の効果 】

【 0 0 2 0 】

以上説明したように、本発明によれば、差動増幅器の正弦波または余弦波に類似した出力特性を利用することにより、デジタル回路と DAC とを用いずにアナログの差動増幅器を用いて、四象限乗算器の制御信号を発生させる制御回路を提供することができる。したがって、本発明の制御回路をベクトル合成型移相器に適用することにより、小回路規模、低消費電力、広制御帯域、広移相範囲、出力振幅の変動抑圧を同時に達成するベクトル合成型移相器を提供することができる。

40

【 図面の簡単な説明 】

【 0 0 2 1 】

【 図 1 】 図 1 は、本発明の第 1 実施例に係るベクトル合成型移相器の構成を示すブロック図である。

【 図 2 A - 2 C 】 図 2 A - 図 2 C は、図 1 のベクトル合成型移相器の各部の信号を平面上にコンスタレーション表示した図である。

【 図 3 】 図 3 は、本発明の第 1 実施例に係る 90° 移相器の構成例を示すブロック図である。

【 図 4 】 図 4 は、本発明の第 1 実施例に係る四象限乗算器の構成例を示すブロック図であ

50

る。

【図5】図5は、本発明の第1実施例に係る合成器の構成例を示すブロック図である。

【図6】図6は、本発明の第1実施例に係る制御回路の構成例を示すブロック図である。

【図7A - 7C】図7A - 図7Cは、本発明の第1実施例に係る差動増幅器対の構成要素となる差動増幅器の回路構成と動作を示す図である。

【図8A - 8C】図8A - 図8Cは、本発明の第1実施例に係る差動増幅器対の回路構成と動作を示す図である。

【図9A - 9C】図9A - 図9Cは、本発明の第1実施例に係る差動増幅器対の入出力特性を示す図である。

【図10A - 10C】図10A - 図10Cは、本発明の第1実施例に係る制御回路の入出力特性と理想的な入出力特性とを示す図である。

【図11】図11は、本発明の第1実施例において差動増幅器の差信号の理想的な正弦波からのかい離の2乗値を示す図である。

【図12】図12は、本発明の第1実施例に係る制御回路の詳細な実現例を示すブロック図である。

【図13】図13は、図12の同相信号側の差動増幅器対および差動増幅器の構成例を示す回路図である。

【図14】図14は、本発明の第1実施例に係る制御回路の入出力特性を示す図である。

【図15】図15は、本発明の第1実施例に係るベクトル合成型移相器における制御電圧と出力信号の移相量との関係を示す図である。

【図16】図16は、差動増幅器の構成として図12、図13に示した構成を用いた場合の制御回路の入出力特性を、トランジスタのモデルでシミュレーションした結果を示す図である。

【図17A - 17B】図17A - 図17Bは、本発明の第1実施例に係る差動増幅器対の構成要素となる差動増幅器の別の回路構成と動作を示す図である。

【図18】図18は、図12の同相信号側の差動増幅器対および差動増幅器の別の構成例を示す回路図である。

【図19】図19は、本発明の第2実施例に係る制御回路の詳細な実現例を示すブロック図である。

【図20】図20は、本発明の第3実施例に係るベクトル合成型移相器の制御回路の構成を示すブロック図である。

【図21】図21は、本発明の第3実施例に係る制御回路の詳細な実現例を示すブロック図である。

【図22】図22は、本発明の第3実施例に係る制御回路の入出力特性を示す図である。

【図23】図23は、本発明の第3実施例に係るベクトル合成型移相器における制御電圧と出力信号の移相量との関係を示す図である。

【図24】図24は、本発明の第4実施例に係る光トランシーバの送信器の構成を示すブロック図である。

【図25】図25は、本発明の第5実施例に係る90°移相器の構成を示す回路図である。

【図26】図26は、本発明の第6実施例に係る90°移相器の構成を示す回路図である。

【図27】図27は、本発明の第6実施例に係る高利得差動増幅器の構成例を示す回路図である。

【図28】図28は、本発明の第7実施例に係る制御回路の構成例を示すブロック図である。

【図29】図29は、本発明の第8実施例に係る制御回路の構成例を示すブロック図である。

【図30】図30は、本発明の第9実施例に係る制御回路の構成例を示すブロック図である。

10

20

30

40

50

【図 3 1】図 3 1 は、本発明の第 1 0 実施例に係る制御回路の構成例を示すブロック図である。

【図 3 2】図 3 2 は、本発明の第 1 1 実施例に係る制御回路の構成例を示すブロック図である。

【図 3 3】図 3 3 は、本発明の第 1 2 実施例に係る制御回路の構成例を示すブロック図である。

【図 3 4】図 3 4 は、本発明の第 1 3 実施例に係る制御回路の構成例を示すブロック図である。

【図 3 5】図 3 5 は、本発明の第 1 4 実施例に係る制御回路の構成例を示すブロック図である。

【図 3 6】図 3 6 は、本発明の第 1 4 実施例に係る制御回路を用いたベクトル合成型移相器における制御電圧と出力信号の移相量との関係の温度依存性を示す図である。

【図 3 7】図 3 7 は、本発明の第 1 4 実施例に係る制御回路を用いたベクトル合成型移相器における制御電圧と出力信号の移相量との関係の電源電圧依存性を示す図である。

【図 3 8】図 3 8 は、本発明の第 1 4 実施例に係る制御回路を用いたベクトル合成型移相器における制御電圧と出力振幅との関係を示す図である。

【図 3 9】図 3 9 は、本発明の第 1 5 実施例に係る制御回路の構成例を示すブロック図である。

【図 4 0】図 4 0 は、本発明の第 1 6 実施例に係る制御回路の構成例を示すブロック図である。

【図 4 1】図 4 1 は、従来のベクトル合成型移相器の構成を示すブロック図である。

【図 4 2 A - 4 2 D】図 4 2 A - 図 4 2 D は、図 4 1 のベクトル合成型移相器の各部の信号を平面上にコンスタレーション表示した図である。

【図 4 3】図 4 3 は、従来のベクトル合成型移相器の別の構成を示すブロック図である。

【発明を実施するための最良の形態】

【0022】

[第 1 実施例]

以下、本発明の実施例について図面を参照して説明する。図 1 は本発明の第 1 実施例に係るベクトル合成型移相器の構成を示すブロック図であり、図 2 は図 1 のベクトル合成型移相器の各部の信号を平面上にコンスタレーション表示した図である。

図 1 のベクトル合成型移相器は、 90° 移相器 1 と、2 つの四象限乗算器 2 I , 2 Q と、合成器 3 と、制御回路 4 とから構成される。

【0023】

以下、入力信号 V_{IN} が理想的な正弦波であるとして図 1 のベクトル合成型移相器の動作を説明する。図 2 A は入力信号 V_{IN} を表す。

90° 移相器 1 は、入力信号 V_{IN} を入力し、同相信号 V_{INI} と、これに対して位相が 90° ずれた直交信号 V_{INQ} とを出力する。同相成分 (I) を横軸、直交成分 (Q) を縦軸とするコンスタレーション表示では、図 2 B に示すように、同相信号 V_{INI} は同相成分 (I) のみで表すことができ、直交信号 V_{INQ} は直交成分 (Q) のみで表すことができる。この 2 つの信号 V_{INI} , V_{INQ} を仮に合成した場合には、図 2 B の 20° (角度 45° 、振幅 $2^{1/2}$) に相当する信号を得ることができる。

【0024】

同相信号 V_{INI} と直交信号 V_{INQ} は、一对の四象限乗算器 2 I , 2 Q にそれぞれ入力される。四象限乗算器 2 I , 2 Q は、符号反転器と可変利得増幅器の組み合わせと同等の機能を有する。四象限乗算器 2 I , 2 Q は、それぞれ制御信号 C_I , C_Q の符号とレベルに応じて出力の符号と利得とを変化させ、結果として同相信号 V_{INI} 、直交信号 V_{INQ} の振幅を変化させて出力する。一对の四象限乗算器 2 I , 2 Q から出力される同相信号 V_{XI} と直交信号 V_{XQ} は合成器 3 でベクトル合成され、移相器出力 V_{OUT} として外部へ出力される。

【0025】

10

20

30

40

50

例えば同相信号側の利得を1、直交信号側の利得を0と設定した場合、コンスタレーション表示では、移相器出力VOUTとして図2Cの21(角度0°、振幅1)の信号を得ることができる。同様に、同相信号側の利得を $\cos(22.5^\circ) = 0.92$ 、直交信号側の利得を $\sin(22.5^\circ) = 0.38$ と設定した場合には、移相器出力VOUTとして図2Cの22(角度22.5°、振幅 $(0.92^2 + 0.38^2)^{1/2} = 1$)の信号を得ることができ、同相信号側の利得を $\cos(45^\circ) = 0.71$ 、直交信号側の利得を $\sin(45^\circ) = 0.71$ と設定した場合には、移相器出力VOUTとして図2Cの23(角度45°、振幅 $(0.71^2 + 0.71^2)^{1/2} = 1$)の信号を得ることができる。

【0026】

上記の3つの設定例は、第一象限(0°~90°)での動作例を取り上げたが、一對の四象限乗算器2I, 2Qの制御信号CI, CQの符号を変化させることにより、四象限(0°~360°)にわたる任意位相の信号を得ることができる。すなわち、同相信号側の利得を $\cos(\quad)$ 、直交信号側の利得を $\sin(\quad)$ と設定することにより、移相器出力VOUTとして角度、振幅1の信号を得ることができる。

【0027】

以上のベクトル合成型移相器の動作のために、制御回路4は、出力させたい位相に対応(例えば比例)した制御電圧VCと、外部参照電圧VRT, VRBとを入力とし、一對の四象限乗算器2I, 2Qのための制御信号CI, CQを発生する。制御電圧VCと外部参照電圧VRT, VRBとは、図示しない位相制御回路から入力される。制御回路4は、制御信号CI, CQを発生するために \cos 、 \sin の演算を行うアナログ回路から構成される。具体的には、制御回路4は、複数の参照電圧を発生する電圧発生器と、制御信号および2つの参照電圧を入力し制御信号が2つの参照電圧の範囲内にあるか範囲外にあるかを検出する差動増幅器対とを構成要素として実現される。

【0028】

以降、ベクトル合成型移相器の各要素を詳細に説明する。図3は90°移相器1の構成例を示すブロック図である。なお、図3では、すべての信号が差動信号である場合について記載しており、補信号にはバーを付記して区別している。

90°移相器1は、3つの差動増幅器100, 101, 102から構成されている。図3の構成では、入力信号VIN, \overline{VIN} を2つの差動増幅器100, 101で分配する。一方の信号は、差動増幅器100からそのまま出力され、同相信号VINI, \overline{VINI} となる。他方の信号は、差動増幅器101から差動増幅器102に入力され、差動増幅器102で遅延が加えられることにより、同相信号VINI, \overline{VINI} に対して位相が90°ずれた直交信号VINQ, \overline{VINQ} となる。

【0029】

差動増幅器102の遅延時間は、入力周波数を f (Hz)とすると $1/(4 \cdot f)$ 秒とすればよい。例えば入力周波数が25GHzの場合には、差動増幅器102の遅延時間は10ピコ秒に設計する。

【0030】

90°移相器1は、図3の構成に限られるものではなく、90°ハイブリッドを利用する構成、異なる接地の一對のトランジスタを利用する構成、線路長の異なる一對の伝送線路を利用する構成、一對のローパスフィルタとハイパスフィルタとを利用する構成、ポリフェーズフィルタを利用する構成、などから適切に選択すればよい。ポリフェーズフィルタは、同相信号側出力の振幅と直交信号側出力の振幅を容易に一致させることができ、かつ広帯域にわたって90°移相動作を実現することができるので、ベクトル合成型移相器の90°移相器として適している。また、同相の電力分配器と分配機能のない90°移相器の組み合わせで実現してもよい。

【0031】

図4は四象限乗算器2I, 2Qの構成例を示すブロック図である。四象限乗算器2Iは、ベースに制御信号CI, \overline{CI} が入力されるトランジスタ200, 201からなる差

10

20

30

40

50

動回路と、同様にベースに制御信号 $C I$, $\bar{C I}$ が入力されるトランジスタ 202 , 203 からなる差動回路と、ベースに同相信号 $V I N I$ が入力され、コレクタがトランジスタ 200 , 201 のエミッタに接続されたトランジスタ 204 と、ベースに同相信号 $\bar{V I N I}$ が入力され、コレクタがトランジスタ 202 , 203 のエミッタに接続されたトランジスタ 205 と、一端がトランジスタ 204 , 205 のエミッタに接続され、他端に電源電圧 $V E E$ が与えられる電流源 206 と、一端がトランジスタ 201 , 202 のコレクタに接続され、他端に電源電圧 $V C C$ が与えられる負荷抵抗 207 と、一端がトランジスタ 200 , 203 のコレクタに接続され、他端に電源電圧 $V C C$ が与えられる負荷抵抗 208 とから構成されている。同相信号 $V X I$ は、トランジスタ 201 , 202 のコレクタと負荷抵抗 207 との接続点から出力され、同相信号 $\bar{V X I}$ は、トランジスタ 200 , 203 のコレクタと負荷抵抗 208 との接続点から出力される。

10

【0032】

図4では四象限乗算器 $2 I$ の構成を示しているが、四象限乗算器 $2 Q$ も同様の構成である。すなわち、図4の制御信号 $C I$, $\bar{C I}$ を $C Q$, $\bar{C Q}$ に置き換え、同相信号 $V I N I$, $\bar{V I N I}$ を $V I N Q$, $\bar{V I N Q}$ に置き換え、同相信号 $V X I$, $\bar{V X I}$ を $V X Q$, $\bar{V X Q}$ に置き換えればよい。

【0033】

図4に示した四象限乗算器 $2 I$, $2 Q$ は、ギルバ - トセル、または単に変調器と呼ばれる一般的に知られた回路である。この回路では、同相信号 $V I N I$, $\bar{V I N I}$ (または直交信号 $V I N Q$, $\bar{V I N Q}$) を入力とし、この入力に同相信号側の制御信号 $C I$, $\bar{C I}$ (または直交信号側の制御信号 $C Q$, $\bar{C Q}$) を乗算して、同相信号側の出力 $V X I$, $\bar{V X I}$ (または直交信号側の出力 $V X Q$, $\bar{V X Q}$) を出力する。

20

【0034】

四象限乗算器 $2 I$, $2 Q$ は、図4の構成に限られるものではなく、従来例で説明したように符号反転器と可変利得増幅器の機能に分離して実現してもよい。また、図4では、バイポーラトランジスタを用いているが、電界効果トランジスタ ($F E T$) を用いてもよい。また、入出力の線形性を向上させる等のために、各トランジスタのエミッタに抵抗器を挿入してもよい。

【0035】

図5は合成器3の構成例を示すブロック図である。合成器3は、ベースに同相信号 $V X I$, $\bar{V X I}$ が入力されるトランジスタ 300 , 301 からなる差動回路と、ベースに直交信号 $V X Q$, $\bar{V X Q}$ が入力されるトランジスタ 302 , 303 からなる差動回路と、一端がトランジスタ 300 , 301 のエミッタに接続され、他端に電源電圧 $V E E$ が与えられる電流源 304 と、一端がトランジスタ 302 , 303 のエミッタに接続され、他端に電源電圧 $V E E$ が与えられる電流源 305 と、一端がトランジスタ 301 , 303 のコレクタに接続され、他端に電源電圧 $V C C$ が与えられる負荷抵抗 306 と、一端がトランジスタ 300 , 302 のコレクタに接続され、他端に電源電圧 $V C C$ が与えられる負荷抵抗 307 とから構成されている。出力信号 $V O U T$ は、トランジスタ 301 , 303 のコレクタと負荷抵抗 306 との接続点から出力され、出力信号 $\bar{V O U T}$ は、トランジスタ 300 , 302 のコレクタと負荷抵抗 307 との接続点から出力される。

30

40

【0036】

合成器3は、四象限乗算器 $2 I$, $2 Q$ から出力された同相信号 $V X I$, $\bar{V X I}$ と直交信号 $V X Q$, $\bar{V X Q}$ とをベクトル合成する機能を実現するもので、直交する2信号 (同相成分と直交成分) の合成であるので、単純に電圧加算または電流加算をすればよい。図5の回路では、同相信号 $V X I$, $\bar{V X I}$ と直交信号 $V X Q$, $\bar{V X Q}$ を電流加算した結果を電圧に変換して、出力信号 $V O U T$, $\bar{V O U T}$ を得る。

合成器3は、図5の構成に限られるものではなく、ウィルキンソン型等の電力合成器を用いてもよい。

【0037】

図6は制御回路4の構成例を示すブロック図である。制御回路4は、出力させたい位相

50

に対応した制御電圧 V_C を入力とし、一对の四象限乗算器 $2I$ 、 $2Q$ のための制御信号 $C I$ 、 $C Q$ を発生する。このために制御回路 4 は、入力される制御電圧 V_C から、制御信号 $C I = \cos(V_C)$ 、 $C Q = \sin(V_C)$ への変換をリアルタイムで行うアナログ演算回路で構成される。具体的には、制御回路 4 は、複数の参照電圧を発生する電圧発生器 400 と、制御電圧 V_C および 2 つの参照電圧を入力とし制御電圧 V_C が 2 つの参照電圧の範囲内にあるか範囲外にあるかを検出する差動増幅器対 401I、401Q、402I、402Q とを構成要素として実現される。

【0038】

電圧発生器 400 は、2 つの外部参照電圧 V_{RT} 、 V_{RB} を入力とし、複数の参照電圧 $V_1 \sim V_{10}$ を発生する。電圧発生器 400 は、例えば抵抗ラダーで実現することができる。必要な参照電圧の数 N (N は 2 以上の整数) は、ベクトル合成型移相器の必要な総移相量 から次式により計算できる。

$$N = 4 \times (\quad - 90^\circ) / 360^\circ + 2 \quad \cdot \cdot \cdot (1)$$

図 6 では、総移相量 = 810° を実現するために参照電圧の数 N を 10 としている。

【0039】

差動増幅器対 401I、401Q、402I、402Q は、制御電圧 V_C および 2 つの参照電圧 V_m 、 V_n を入力とし、制御電圧 V_C が 2 つの参照電圧 V_m 、 V_n の範囲内にあるか範囲外にあるかを検出する。本実施例において差動増幅器対 401I、401Q、402I、402Q に求められる機能は、制御電圧 V_C が 2 つの参照電圧の範囲内にあるか範囲外にあるか単純に 2 状態を検出することではなく、入力される制御電圧 V_C から制御信号 $C I = \cos(V_C)$ 、 $C Q = \sin(V_C)$ への変換をアナログ演算することである。そこで、差動増幅器対 401I、401Q、402I、402Q の構成要素となる差動増幅器のアナログ動作を説明する。

【0040】

図 7A ~ 図 7C は差動増幅器の回路構成とその動作を示す図であり、図 7A は差動増幅器の回路図、図 7B は図 7A の差動増幅器の記号を示す図、図 7C は図 7A の差動増幅器の入出力特性 ($V_C - C I$ 特性) を示す図である。

差動増幅器は、図 7A に示すように、ベースに制御電圧 V_C が入力されるトランジスタ 410 と、ベースに参照電圧 V_m が入力されるトランジスタ 411 と、一端がトランジスタ 410、411 のエミッタに接続され、他端に電源電圧 V_{EE} が与えられる電流源 412 と、一端がトランジスタ 411 のコレクタに接続され、他端に電源電圧 V_{CC} が与えられる負荷抵抗 413 と、一端がトランジスタ 410 のコレクタに接続され、他端に電源電圧 V_{CC} が与えられる負荷抵抗 414 とから構成されている。制御信号 $C I$ は、トランジスタ 411 のコレクタと負荷抵抗 413 との接続点から出力され、制御信号 $\bar{C I}$ は、トランジスタ 410 のコレクタと負荷抵抗 414 との接続点から出力される。この差動増幅器を記号で表すと、図 7B のようになる。

【0041】

バイポーラトランジスタのベース接地の電流増幅率を β 、電流源 412 の電流値を I_{EE} 、負荷抵抗 413、414 の抵抗値を R_L 、 V_T を定数 ($V_T = kT/q = 26 \text{ mV}$ であり、 k はボルツマン定数、 T は絶対温度、 q は電子の電荷) とすると、差動増幅器の出力電圧である制御信号 $C I$ は次式により計算できる。

$$C I = R_L \cdot \beta \cdot I_{EE} / (1 + \exp((- V_C + V_m) / V_T)) \quad \cdot \cdot (2)$$

【0042】

制御電圧 V_C の極値を考えると、 V_C の場合には、制御信号 $C I$ は $V_H = R_L \cdot \beta \cdot I_{EE}$ に収束し、 V_C の場合には、制御信号 $C I$ は $V_L = 0$ に収束する。一方、制御電圧 V_C が参照電圧 V_m の近傍の場合には、制御信号 $C I$ は V_H と V_L の中間的なレベルとなる。本実施例では、制御電圧 V_C を参照電圧 V_m の近傍の値にして、この中間的なレベルを利用することで、制御電圧 V_C から $\cos(V_C)$ に擬似的な制御信号 $C I$ をアナログ演算する。図 7A ~ 図 7C の例では、制御信号 $C I$ を演算する構成について示しているが、制御信号 $C Q$ を演算する構成も同様であり、制御電圧 V_C から $\sin(V_C)$

10

20

30

40

50

に擬似的な制御信号 C Q をアナログ演算することができる。

【 0 0 4 3 】

図 8 A ~ 図 8 C は差動増幅器対 4 0 1 I の回路構成とその動作を示す図であり、図 8 A は差動増幅器対 4 0 1 I の回路図、図 8 B は図 8 A の差動増幅器対 4 0 1 I の記号を示す図、図 8 C は図 8 A の差動増幅器対 4 0 1 I の入出力特性 (V C - C I 特性) を示す図である。

【 0 0 4 4 】

差動増幅器対 4 0 1 I は、図 8 A に示すように、ベースに制御電圧 V C 、参照電圧 V m が入力されるトランジスタ 4 1 5 , 4 1 6 からなる差動回路と、ベースに制御電圧 V C 、参照電圧 V n が入力されるトランジスタ 4 1 7 , 4 1 8 からなる差動回路と、一端がトランジスタ 4 1 5 , 4 1 6 のエミッタに接続され、他端に電源電圧 V E E が与えられる電流源 4 1 9 と、一端がトランジスタ 4 1 7 , 4 1 8 のエミッタに接続され、他端に電源電圧 V E E が与えられる電流源 4 2 0 と、一端がトランジスタ 4 1 6 , 4 1 7 のコレクタに接続され、他端に電源電圧 V C C が与えられる負荷抵抗 4 2 1 と、一端がトランジスタ 4 1 5 , 4 1 8 のコレクタに接続され、他端に電源電圧 V C C が与えられる負荷抵抗 4 2 2 とから構成されている。このように、差動増幅器対 4 0 1 I は、2つの差動増幅器から構成され、一方の差動増幅器には制御電圧 V C と参照電圧 V m が入力され、他方の差動増幅器には制御電圧 V C と参照電圧 V n が入力される。

【 0 0 4 5 】

2つの差動増幅器の出力は逆相で接続される。制御信号 C I は、トランジスタ 4 1 6 , 4 1 7 のコレクタと負荷抵抗 4 2 1 との接続点から出力され、制御信号バー C I は、トランジスタ 4 1 5 , 4 1 8 のコレクタと負荷抵抗 4 2 2 との接続点から出力される。この差動増幅器を記号で表すと、図 8 B のようになる。なお、入力を逆相で接続して出力を正相で接続してもよい。

差動増幅器対 4 0 1 I の出力電圧である制御信号 C I は次式により計算できる。

$$C I = R L \cdot I E E / (1 + \exp ((- V C + V n) / V T)) + R L \cdot I E E / (1 + \exp ((V C - V m) / V T)) \quad (3)$$

【 0 0 4 6 】

制御電圧 V C の極値を考えると、V C の場合には、式 (3) の第 1 項が V H = R L \cdot I E E に収束し、第 2 項が V L = 0 に収束するので、制御信号 C I は V H = R L \cdot I E E に収束する。また、V C - の場合には、式 (3) の第 1 項が V L = 0 に収束し、第 2 項が V H = R L \cdot I E E に収束するので、制御信号 C I は V H = R L \cdot I E E に収束する。一方、制御電圧 V C が参照電圧 V m の近傍または参照電圧 V n の近傍の場合には、制御信号 C I は V H と V L の中間的なレベルとなる。本実施例では、制御電圧 V C を参照電圧 V m の近傍の値または参照電圧 V n の近傍の値にして、この中間的なレベルを利用する。

【 0 0 4 7 】

図 9 A ~ 図 9 C は差動増幅器の入出力特性 (V C - C I 特性) を示す図であり、図 9 A は参照電圧 V m と V n との差が定数 V T と比較して十分に大きい場合 (| V m - V n | > 8 V T) の入出力特性を示す図、図 9 B は参照電圧 V m と V n との差が定数 V T の 8 倍程度である場合 (| V m - V n | \approx 8 V T) の入出力特性を示す図、図 9 C は参照電圧 V m と V n との差が定数 V T と比較して十分に小さい場合 (| V m - V n | < 8 V T) の入出力特性を示す図である。

【 0 0 4 8 】

一般に、制御電圧 V C が参照電圧 V m と V n の中間電圧となったときに制御信号 C I は最小となるが、参照電圧 V m と V n の電圧差と定数 V T との大小関係によりその振る舞いは変化する。参照電圧 V m と V n との差が定数 V T と比較して十分に大きい場合には、制御信号 C I は、図 9 A に示すように広い制御電圧 V C の範囲で V L = 0 に張り付く。反対に、参照電圧 V m と V n との差が定数 V T と比較して十分に小さい場合には、図 9 C に示すように制御電圧 V C が参照電圧 V m と V n の中間電圧となったときに制御信号 C I は最

10

20

30

40

50

小となるが、制御信号 C の電圧値は V_L まで下がらない。

【0049】

参照電圧 V_m と V_n との電圧差と、定数 V_T との関係を適切に（例えば、参照電圧 V_m と V_n との電圧差を定数 V_T の 8 倍程度）に選択すると、図 9 B に示すように制御電圧 V_C が参照電圧 V_m と V_n の中間電圧となったときに、制御信号 C_I は $V_L = 0$ 近傍まで下がり、かつ \cos 波形または \sin 波形に似た極小値を持つことになる。

【0050】

このように、参照電圧 V_m と V_n との電圧差と、定数 V_T との関係を適切に選択すると、制御電圧 V_C に対する制御信号 C_I の変化の特性を $\cos(V_C)$ または $\sin(V_C)$ に類似させることができる。さらに、制御電圧 V_C の変化に対して制御信号 C_I が大きく変化しており、雑音の影響を受けにくいことから、制御信号 C_I は制御信号として適している。

参照電圧 V_m と V_n との電圧差が定数 V_T の 2 倍未満または定数 V_T の 1.2 倍よりも大きいときには、制御信号 C_I は正弦波、余弦波から外れた波形になる。このように、制御信号 C_I を正弦波、余弦波に類似した波形にするには、参照電圧 V_m と V_n の電圧差を定数 V_T の 2 倍以上 1.2 倍以下程度に設定すると有効である。

【0051】

本実施例は、差動増幅器の出力の擬似的な \cos 特性、 \sin 特性を四象限乗算器の制御に利用することを最も主要な特徴とする。

制御回路の入出力特性は、制御電圧 V_C が何れかの参照電圧 V_n (n は整数) の近傍の場合には、一つの差動増幅器の遷移関数で表すことができる。そこで、差動増幅器の出力が正弦波または余弦波に近い特性を有することについて説明する。一般的な差動増幅器の差信号の入出力特性は $y = \tanh(x)$ の形式で記述できる（文献「Paul R.Gray, Robert G.Meyer, "Analysis and design of analog integrated circuits", John Wiley & Sons, Inc., 1977, P.227-231」参照）。これによれば、 V_C 近傍の差動増幅器の差信号 V_O の遷移関数は次式で表される。

【0052】

【数 1】

$$V_O = C_I - \overline{C_I} = R_L \cdot \alpha \cdot I_{EE} \tanh\left[\frac{V_C - V_n}{2 \cdot V_T}\right] \quad \dots (4)$$

【0053】

$\tanh(x)$ を $x = 0$ 近傍でテイラー展開した式は以下のようなになる。

【0054】

【数 2】

$$\tanh(x) = x - \frac{x^3}{3} + \frac{2x^5}{15} - \frac{17x^7}{315} + \dots \quad \dots (5)$$

【0055】

一方、 $\sin(x)$ を $x = 0$ 近傍でテイラー展開した式は以下のようなになる。

【0056】

【数 3】

$$\sin(x) = \frac{x}{1!} - \frac{x^3}{3!} + \frac{x^5}{5!} - \frac{x^7}{7!} + \dots \quad \dots (6)$$

【0057】

$\tanh(x)$ を $x = 0$ 近傍でテイラー展開した式 (5) と $\sin(x)$ を $x = 0$ 近傍でテイラー展開した式 (6) とを比較すると、第 1 項は一致しており、第 2 項は係数が異

10

20

30

40

50

なるのみであり、両式は類似している。

このように、 $x = 0$ （本実施例においては $V_C = V_n$ 、 $V_C = V_m$ に相当）近傍において、差動増幅器の差信号の入出力特性（ \tanh 波形）は正弦（ \sin ）波形に類似していることが分かる。

【0058】

次に、もう少し広い領域の制御回路の入出力特性の正弦波、余弦波との類似性について述べる。 $V_C = V_n$ から $V_C = V(n+1)$ を経由して $V_C = V(n+2) = V_m$ までの制御回路の入出力特性は、隣り合う2つの差動増幅器の入出力特性の合成として記述できる。

$$V_o = R_L \cdot I_{EE} \left[\tanh \left[\frac{V_C - V_n}{2 \cdot V_T} \right] + \tanh \left[\frac{V(n+2) - V_C}{2 \cdot V_T} \right] - 1 \right] \quad \dots (7) \quad 10$$

【0059】

制御回路出力 C_I 、 C_Q の十分に大きい振幅を得るためには、 $V_C = V(n+1)$ において、隣り合う2つの差動増幅器が両方ともほとんどオンまたはオフになる必要がある。2つの差動増幅器が両方ともほとんどオンまたはオフになるためには、 $(V(n+2) - V_n)$ が $V_T (= kT/q)$ よりも十分に大きい必要がある。一方で、 $(V(n+2) - V_n)$ が過度に大きすぎると、 C_I 、 C_Q の特性は図9Aに示したような形状となり、式(8)に記載の理想的な正弦波の形状からかい離する。

$$V_{ideal} = R_L \cdot I_{EE} \sin \left[\frac{V_C - V_n}{V_T} \right] \quad \dots (8) \quad 20$$

【0060】

V_{ideal} は差動増幅器の差信号 V_o の理想値を表す。 C_I 、 C_Q 特性の理想的な正弦波の形状からのかい離は、移相動作の線形性の悪化や、出力振幅の一定性の悪化をもたらす。式(7)に示した制御回路の入出力特性と式(8)に示した理想的な入出力特性とを計算した結果を図10A～図10Bに示す。図10A～図10Bの縦軸は出力電圧、横軸は制御電圧 V_C である。図10Aは $V(n+2) - V_n$ が $4.6 V_T$ の場合を示し、図10Bは $V(n+2) - V_n$ が $7.7 V_T$ の場合を示し、図10Cは $V(n+2) - V_n$ が $15.4 V_T$ の場合を示している。

【0061】

差動増幅器の差信号 V_o の理想的な正弦波からのかい離の2乗値 $(V_o - V_{ideal})^2$ を $V_C = V_n$ から $V_C = V(n+2)$ まで21ポイント合計した値（任意単位）は、図11に示すように、 $(V(n+2) - V_n)$ が $196 mV$ 、すなわち $7.5 \cdot V_T$ （周囲温度が $300 K$ の場合）の場合に最小になる。

30

【0062】

すなわち、参照電圧 V_m と V_n の電圧差が定数 V_T の8倍程度（上記の図10A～図10Bの例によれば厳密には 7.5 倍程度）の場合に、制御回路の広い範囲の入出力特性が正弦波、余弦波と類似性が高くなることが分かる。また、制御回路の入出力特性を正弦波、余弦波と見なせる特性にするには、参照電圧 V_m と V_n の電圧差を、定数 V_T の2倍以上1.2倍以下程度に設定すると好ましいと見積もることができる。この理由は以下のとおりである。

【0063】

40

まず、参照電圧 V_m と V_n の電圧差の上限は、差動増幅器の差信号 V_o の理想的な正弦波からのかい離 $|V_o - V_{ideal}|$ の最大値が理想的な正弦波の最大振幅の25%以内である条件から決定した。 $V_m - V_n$ を $196 mV (= 7.5 \cdot V_T)$ から増大させていくと、 $V_m - V_n = 303 mV (= 11.7 \cdot V_T)$ のときに、 $|V_o - V_{ideal}|$ の最大値が理想的な正弦波の最大振幅の25%に達する。したがって、参照電圧 V_m と V_n の電圧差の上限は、定数 V_T の1.2倍程度と見積もることができる。

【0064】

次に、参照電圧 V_m と V_n の電圧差の下限は、以下の(A)、(B)を考慮して見積もった。

(A) 参照電圧 V_m と V_n の電圧差 $V_m - V_n$ を $196 mV (= 7.5 \cdot V_T)$ から減

50

小さくすると、 $C I$ 、 $C Q$ の振幅が小さくなり、計算上は理想からかい離するものの、波形自体は正弦波、余弦波に近い形状を保つ(図10A参照)。そこで、下限については、差動増幅器の差信号 V_o の理想的な正弦波からのかい離 $|V_o - V_{ideal}|$ の最大値が理想的な正弦波の最大振幅の25%以内との条件を緩和し、かい離 $|V_o - V_{ideal}|$ の最大値が理想的な正弦波の最大振幅の50%以内との条件から決定した。具体的には、 $V_m - V_n$ を $196\text{mV} (= 7.5 \cdot V_T)$ から減少させていくと、 $V_m - V_n = 102\text{mV} (= 3.9 \cdot V_T)$ のときに、 $|V_o - V_{ideal}|$ の最大値が理想的な正弦波の最大振幅の50%に達する。

【0065】

(B) 差動増幅器を2段の差動増幅器の縦続接続により実現する場合、参照電圧 V_m と V_n の電圧差 $V_m - V_n$ を概ね半分にすることができる。この場合も考慮すると、参照電圧 V_m と V_n の電圧差の下限をさらに半分にする必要がある。具体的には、 $V_m - V_n = 51\text{mV} (= 2 \cdot V_T)$ が下限となる。したがって、参照電圧 V_m と V_n の電圧差の下限は、定数 V_T の2倍程度と見積もることができる。

以上の理由により、制御回路の入出力特性を正弦波、余弦波と見なせる特性にするには、参照電圧 V_m と V_n の電圧差を、定数 V_T の2倍以上12倍以下程度に設定すると好ましい。

【0066】

なお、差動増幅器対を構成する差動増幅器に負帰還回路を付加すると、差動増幅器の利得を調整することができ、差動増幅器対の入出力($V_C - C I$)特性を変化させることができる。例えば各トランジスタのエミッタに抵抗を挿入することにより負帰還を付加することができる。負帰還回路の付加により、 V_m 、 V_n 、 V_T の条件を変えずに差動増幅器対の入出力特性を調整し、擬似 \cos 特性、擬似 \sin 特性を向上させる設計が可能となる。

【0067】

また、図7~図9では、制御信号 $C I$ 、 $\bar{C I}$ を生成する差動増幅器対について説明しているが、制御信号 $C Q$ 、 $\bar{C Q}$ を生成する差動増幅器対も同様の構成で実現することができる。

【0068】

図12は、制御回路4のより詳細な実現例を示すブロック図である。電圧発生器400は、抵抗430~438からなる抵抗ラダーによって構成されている。差動増幅器対401Iは、差動増幅器440I、441Iによって構成され、差動増幅器対402Iは、差動増幅器442I、443Iによって構成されている。同様に、差動増幅器対401Qは、差動増幅器440Q、441Qによって構成され、差動増幅器対402Qは、差動増幅器442Q、443Qによって構成されている。同相信号側の差動増幅器440I~444Iは第1の差動増幅器グループを構成し、直交信号側の差動増幅器440Q~444Qは第2の差動増幅器グループを構成している。

【0069】

参照電圧の数 N (N は2以上の整数)は、ベクトル合成型移相器の必要な総移相量を得るために任意の整数から選択することが可能であり、図12では $N = 10$ の場合を記載している。第1の差動増幅器グループに含まれる差動増幅器の個数と第2の差動増幅器グループに含まれる差動増幅器の個数との総和は、 N である。したがって、 $N = 9$ を実現する場合は図12の構成から差動増幅器444Iを削除すればよく、 $N = 8$ を実現する場合は差動増幅器444I、444Qを削除すればよい。

【0070】

これまでの説明では、差動増幅器対をひとつの機能を実現する単位として捉えて説明してきたが、擬似的な \cos 特性もしくは \sin 特性を発生する機能を実現する最小単位は差動増幅器である。1個の差動増幅器対(すなわち、2個の差動増幅器)で \cos 特性、 \sin 特性の 360° に相当する特性を実現できるが、差動増幅器の単位で特性の追加または削除が可能であり、この追加または削除は、 \cos 特性、 \sin 特性の 180° に相

10

20

30

40

50

当する特性の追加または削除に相当する。

【 0 0 7 1 】

図 1 2 では、同相信号側の制御信号 C I の発生に差動増幅器を 5 個（差動増幅器対が 2 個と差動増幅器 1 個）、直交信号側の制御信号 C Q の発生に差動増幅器を 5 個（差動増幅器対が 2 個と差動増幅器 1 個）利用している。したがって、同相信号側と直交信号側のそれぞれで $180^\circ \times 5 = 900^\circ$ の \cos 特性および \sin 特性が得られる。ただし、制御信号 C I と C Q で 90° に相当する位相分動作がずれているので、ベクトル合成型移相器としては、 $900^\circ - 90^\circ = 810^\circ$ の移相量が得られる。

【 0 0 7 2 】

図 1 3 は図 1 2 に示した同相信号側の差動増幅器対 4 0 1 I , 4 0 2 I および差動増幅器 4 4 4 I の構成例を示す回路図である。差動増幅器 4 4 0 I は、トランジスタ 4 5 0 , 4 5 1 と、電流源 4 5 4 と、負荷抵抗 4 6 5 , 4 6 6 とから構成され、差動増幅器 4 4 1 I は、トランジスタ 4 5 2 , 4 5 3 と、電流源 4 5 5 と、負荷抵抗 4 6 5 , 4 6 6 とから構成され、差動増幅器 4 4 2 I は、トランジスタ 4 5 6 , 4 5 7 と、電流源 4 6 0 と、負荷抵抗 4 6 5 , 4 6 6 とから構成され、差動増幅器 4 4 3 I は、トランジスタ 4 5 8 , 4 5 9 と、電流源 4 6 1 と、負荷抵抗 4 6 5 , 4 6 6 とから構成され、差動増幅器 4 4 4 I は、トランジスタ 4 6 2 , 4 6 3 と、電流源 4 6 4 と、負荷抵抗 4 6 5 , 4 6 6 とから構成されている。

【 0 0 7 3 】

図 1 4 は制御回路 4 の入出力特性を示す図である。動作を大局的に捉えるために、図 6 に示した制御回路 4 の構成と図 9 に示した差動増幅器対の入出力特性とを用いて制御回路 4 全体の動作を説明する。

【 0 0 7 4 】

まず、参照電圧 V_m として電圧 V_9 が入力され、参照電圧 V_n として電圧 V_7 が入力される差動増幅器対 4 0 1 I に注目して動作を説明する。制御電圧 V_C が電圧 V_6 よりも大きく、電圧 V_{10} よりも小さい領域では、制御信号 C I は図 9 B と同様な特性となっている。すなわち、電圧 V_6 を位相の基準 (0°) と考えると、制御信号 C I のレベルは擬似的に、 $V_C = V_6$ において $\cos(0^\circ)$ 、 $V_C = V_n = V_7$ において $\cos(90^\circ)$ 、 $V_C = V_8$ において $\cos(180^\circ)$ 、 $V_C = V_m = V_9$ において $\cos(270^\circ)$ と理解することができる。図 9 B によれば、 $\cos(0^\circ)$ の電圧値は V_H 、 $\cos(180^\circ)$ の電圧値は V_L 、 $\cos(90^\circ)$ 、 $\cos(270^\circ)$ の電圧値は V_H と V_L の中間の値である。本実施例では、図 1 4 に示すように V_H を「1」、 V_L を「-1」、 V_H と V_L の中間の値を「0」としている。

【 0 0 7 5 】

さらに、参照電圧 V_m として電圧 V_5 が入力され、参照電圧 V_n として電圧 V_3 が入力される差動増幅器対 4 0 2 I に注目して動作を説明する。制御電圧 V_C が電圧 V_2 よりも大きく、電圧 V_6 よりも小さい領域では、制御信号 C I は図 9 B と同様な特性となっている。すなわち、電圧 V_2 を位相の基準 (0°) と考えると、制御信号 C I のレベルは擬似的に、 $V_C = V_2$ において $\cos(0^\circ)$ 、 $V_C = V_n = V_3$ において $\cos(90^\circ)$ 、 $V_C = V_4$ において $\cos(180^\circ)$ 、 $V_C = V_m = V_5$ において $\cos(270^\circ)$ と理解することができる。

【 0 0 7 6 】

以上説明した 2 つの差動増幅器対 4 0 1 I , 4 0 2 I により、制御電圧 V_C が電圧 V_2 から V_{10} の領域で 720° 分に相当する疑似的な \cos 特性が得られることが分かる。さらに、電圧 V_1 が入力される差動増幅器（図 1 2 の差動増幅器 4 4 4 I）が設けられることにより、制御信号 C I は電圧 V_1 において $\cos(270^\circ)$ に相当する値となる。2 つの差動増幅器対 4 0 1 I , 4 0 2 I と差動増幅器 4 4 4 I とを合わせると、制御電圧 V_C が電圧 V_1 から V_{10} の領域で 810° 分に相当する疑似的な \cos 特性が得られることになる。

【 0 0 7 7 】

10

20

30

40

50

次に、参照電圧 V_m として電圧 V_{10} が入力され、参照電圧 V_n として電圧 V_8 が入力される差動増幅器対 401Q に注目して動作を説明する。制御電圧 V_C が電圧 V_7 よりも大きい領域では、制御信号 C_Q は図 9B の制御信号 C_I と同様な特性となっている。90°基準をずらして考えて、 V_6 を位相の基準 (0°) と考えると、制御信号 C_Q のレベルは擬似的に、 $V_C = V_6$ において $\sin(0^\circ)$ 、 $V_C = V_7$ において $\sin(90^\circ)$ 、 $V_C = V_n = V_8$ において $\sin(180^\circ)$ 、 $V_C = V_9$ において $\sin(270^\circ)$ と理解することができる。

【0078】

さらに、参照電圧 V_m として電圧 V_6 が入力され、参照電圧 V_n として電圧 V_4 が入力される差動増幅器対 402Q に注目して動作を説明する。制御電圧 V_C が電圧 V_3 よりも大きく、電圧 V_7 よりも小さい領域では、制御信号 C_Q は図 9B の制御信号 C_I と同様な特性となっている。90°基準をずらして考えて、 V_2 を位相の基準 (0°) と考えると、制御信号 C_Q のレベルは擬似的に、 $V_C = V_2$ において $\sin(0^\circ)$ 、 $V_C = V_3$ において $\sin(90^\circ)$ 、 $V_C = V_n = V_4$ において $\sin(180^\circ)$ 、 $V_C = V_5$ において $\sin(270^\circ)$ と理解することができる。

10

【0079】

以上説明した2つの差動増幅器対 401Q, 402Q により、制御電圧 V_C が電圧 V_2 から V_{10} の領域で720°分に相当する疑似的な \sin 特性が得られることが分かる。さらに、電圧 V_2 が入力される差動増幅器 (図 12 の差動増幅器 444Q) が設けられることにより、制御信号 C_Q は $V_C = V_2$ において $\sin(0^\circ)$ 、 $V_C = V_1$ において $\sin(270^\circ)$ に相当する値となる。2つの差動増幅器対 401Q, 402Q と差動増幅器 444Q とを合わせると、制御電圧 V_C が電圧 V_1 から V_{10} の領域で810°分に相当する疑似的な \sin 特性が得られることになる。

20

【0080】

このように、本実施例の制御回路 4 は、入力される制御電圧 V_C から、制御信号 $C_I = \cos(V_C)$ 、 $C_Q = \sin(V_C)$ への変換をリアルタイムで行うアナログ演算回路となっている。同相信号側の制御信号 C_I と直交信号側の制御信号 C_Q を同時に得ることができるのは、制御回路 4 内の電圧発生器 400 が発生する複数の参照電圧を、同相信号側の演算を行う差動増幅器対と直交信号側の演算を行う差動増幅器対に交互に入力するからであり、この接続方法は本実施例を特徴づける主要な要素である。例えば図 12 の例では、電圧 V_9 , V_7 , V_5 , V_3 , V_1 を同相信号側の演算に使用し、電圧 V_{10} , V_8 , V_6 , V_4 , V_2 を直交信号側の演算に使用している。

30

【0081】

入力される制御電圧 V_C から、制御信号 $C_I = \cos(V_C)$ 、 $C_Q = \sin(V_C)$ への変換のアナログ演算が理想的に誤差なく実現される場合には、制御電圧 V_C を変化させ、ベクトル合成型移相器の出力信号の移相量 θ が変化したときでも、ベクトル合成型移相器の出力振幅を一定に保つことができる。ただし、本実施例の制御回路 4 は疑似的な \cos 特性、 \sin 特性を発生させることを目的としており、現実には設計誤差や外部環境変動による誤差も存在するので、厳密に出力振幅を一定に保つことはできない。本実施例のベクトル合成型移相器の設計にあたっては、出力振幅の一定性の要求条件から、必要とされるアナログ演算の設計精度を決定すればよい。

40

【0082】

図 15 は本実施例のベクトル合成型移相器の制御電圧 V_C と出力信号の移相量 θ の関係を示す図である。制御電圧 V_C を電圧 V_1 から V_{10} まで変化させることにより、ベクトル合成型移相器の出力信号 V_{OUT} の位相を 0° から 810° にわたって変化させることができる。

【0083】

図 16 は差動増幅器の構成として図 12、図 13 に示した構成を用いた場合の制御回路 4 の入出力特性を、現実のトランジスタのモデルでシミュレーションした結果を示す図である。図 16 によれば、図 14 とほぼ一致する疑似的な \cos 特性、 \sin 特性が得られ

50

ることが分かる。

【0084】

図17A～図17Bは図7Aに示した差動増幅器の別の回路構成とその動作を示す図であり、図17Aは差動増幅器の回路図、図17Bは図17Aの差動増幅器の入出力特性（ $V_C - C_I$ 特性）を示す図である。図17Bにおいて、150は図7Aに示した差動増幅器の入出力特性、151は図17Aの差動増幅器の入出力特性を示している。

【0085】

差動増幅器は、図17Aに示すように、ベースに制御電圧 V_C が入力されるトランジスタ500と、ベースに参照電圧 V_m が入力されるトランジスタ501と、一端に電源電圧 V_{EE} が与えられる電流源502と、一端に電源電圧 V_{CC} が与えられるレベルシフト用抵抗503と、一端がトランジスタ500のコレクタに接続され、他端がレベルシフト用抵抗503の他端に接続される負荷抵抗504と、一端がトランジスタ501のコレクタに接続され、他端がレベルシフト用抵抗503の他端に接続される負荷抵抗505と、一端がトランジスタ500のエミッタに接続され、他端が電流源502の他端に接続される負帰還抵抗506と、一端がトランジスタ501のエミッタに接続され、他端が電流源502の他端に接続される負帰還抵抗507と、ベースがトランジスタ500のコレクタに接続されるトランジスタ508と、ベースがトランジスタ501のコレクタに接続されるトランジスタ509と、一端に電源電圧 V_{EE} が与えられる電流源510と、一端がトランジスタ508のコレクタに接続され、他端に電源電圧 V_{CC} が与えられる負荷抵抗511と、一端がトランジスタ509のコレクタに接続され、他端に電源電圧 V_{CC} が与えられる負荷抵抗512と、一端がトランジスタ508のエミッタに接続され、他端が電流源510の他端に接続される負帰還抵抗513と、一端がトランジスタ509のエミッタに接続され、他端が電流源510の他端に接続される負帰還抵抗514とから構成されている。制御信号 C_I は、トランジスタ508のコレクタと負荷抵抗511との接続点から出力され、制御信号 $\overline{C_I}$ は、トランジスタ509のコレクタと負荷抵抗512との接続点から出力される。

【0086】

図7Aの回路では、参照電圧 V_m と V_n との電圧差が定数 V_T の8倍程度必要であり、周囲温度が300Kのときに定数 V_T が26mVであるので、結果として外部参照電圧 V_{RT} と V_{RB} との電圧差が $8V_T \cdot 4.5 = 1V$ 程度に決まってしまう、設計の自由度が少ない。また、図7Aの回路では、上記のとおり負帰還抵抗（各トランジスタのエミッタに付加する抵抗）により差動増幅器の入出力特性を調整できるが、外部参照電圧 V_{RT} と V_{RB} との電圧差が大きくなる方向にしか調整することができない。

【0087】

これに対して、図17Aの回路では、複数の差動増幅器を縦続接続することにより、図17Bに示すように図7Aの差動増幅器よりも急峻な入出力特性（ $V_C - C_I$ 特性）が得られるので、外部参照電圧 V_{RT} と V_{RB} との電圧差を小さく（例えば0.5V程度に）設計することができる。例えば図14において参照電圧 V_1 が外部参照電圧 V_{RT} に相当し、参照電圧 V_{10} が外部参照電圧 V_{RB} に相当するとすれば、 $V_C - C_I$ 特性の正弦波曲線が急峻であれば $V_1 - V_{10}$ （ $V_{RT} - V_{RB}$ ）間の電位差が小さくなる。さらに、負帰還抵抗により外部参照電圧 V_{RT} と V_{RB} との電圧差を大きくすることもでき、設計の自由度を増やすことができる。また、図17Aの回路では、レベルシフト用抵抗503を設けることにより、エミッタフォロアを用いることなく複数の差動増幅器を縦続接続しており、回路規模の縮小、低消費電力に効果がある。

【0088】

図18は図12に示した同相信号側の差動増幅器対401I、402Iおよび差動増幅器444Iの別の構成例を示す回路図である。差動増幅器440Iは、トランジスタ470、471、476と、電流源474と、抵抗478とから構成され、差動増幅器441Iは、トランジスタ472、473、477と、電流源475と、抵抗479とから構成され、差動増幅器442Iは、トランジスタ480、481、486と、電流源484と

、抵抗 488 とから構成され、差動増幅器 443 I は、トランジスタ 482 , 483 , 487 と、電流源 485 と、抵抗 489 とから構成され、差動増幅器 444 I は、トランジスタ 490 , 491 , 493 と、電流源 492 と、抵抗 494 とから構成されている。図 18 の回路によれば、図 13 の回路と同様の入出力特性を得ることができる。なお、直交信号側の差動増幅器対 401 Q , 402 Q および差動増幅器 444 Q についても、図 18 と同様に実現できることは言うまでもない。

【0089】

[第2実施例]

次に、本発明の第2実施例について説明する。図19は本発明の第2実施例における制御回路4の詳細な実現例を示すブロック図であり、図12に示した制御回路4の他の実現例を示すブロック図である。電圧発生器は、2つの外部参照電圧 VRT , VRB を入力とし、複数の参照電圧 V1 ~ V10 を発生する。図12に示した第1実施例の構成では、電圧発生器 400 は単一の抵抗ラダーにより構成されていたが、本実施例では、同相信号側の電圧発生器 400 I と直交信号側の電圧発生器 400 Q とを別々に抵抗ラダーで構成している点異なる。

10

【0090】

同相信号側の電圧発生器 400 I は、抵抗 520 ~ 524 からなる抵抗ラダーによって構成され、直交信号側の電圧発生器 400 Q は、抵抗 525 ~ 529 からなる抵抗ラダーによって構成されている。2つの抵抗ラダー内で使用される抵抗値は2種類である。抵抗 520 , 529 の抵抗値を R とすると、抵抗 521 ~ 528 の抵抗値は 2R となる。つまり、例えば V10 と V9 との間や、V2 と V1 との間のように隣接する参照電圧間に設けられる抵抗については抵抗値を R とし、V10 と V8 との間や、V9 と V7 との間のように1つおきの参照電圧間に設けられる抵抗については抵抗値を 2R とする。これにより、同相信号側の電圧発生器 400 I が発生する参照電圧 V1 , V3 , V5 , V7 , V9 と直交信号側の電圧発生器 400 Q が発生する参照電圧 V2 , V4 , V6 , V8 , V10 とが交互に等間隔の電圧レベルになるようにする ($V10 - V9 = V9 - V8 = V8 - V7 = \dots = V2 - V1 = \text{一定}$)。

20

【0091】

本実施例によれば、同相信号側の電圧発生器 400 I と直交信号側の電圧発生器 400 Q を別々に抵抗ラダーで構成することにより、電圧発生器 400 I から同相信号側の差動増幅器 440 I ~ 444 I への配線と、電圧発生器 400 Q から直交信号側の差動増幅器 440 Q ~ 444 Q への配線とを等長にすることができ、結果として配線寄生を同相信号側と直交信号側で同一にできるため、同相信号側の参照電圧と直交信号側の参照電圧を精度良く各差動増幅器に与えることができ、同相信号側と直交信号側の動作が不平衡になることを防止できる。

30

【0092】

[第3実施例]

次に、本発明の第3実施例について説明する。図20は本発明の第3実施例に係る制御回路4aの構成を示すブロック図であり、図6と同様の構成には同一の符号を付してある。ベクトル合成型移相器全体の構成は、第1実施例と同じである。

40

本実施例は、ベクトル合成型移相器の総移相量が 630° となるように、参照電圧の数 N を 8 とした例である。したがって、同相信号側の第1の差動増幅器グループに含まれる差動増幅器と直交信号側の第2の差動増幅器グループに含まれる差動増幅器を4個ずつにすればよい。

【0093】

図21は制御回路4aのより詳細な実現例を示すブロック図である。電圧発生器 400 a は、抵抗 430 ~ 436 からなる抵抗ラダーによって構成されている。差動増幅器対 401 I は、差動増幅器 440 I , 441 I によって構成され、差動増幅器対 402 I は、差動増幅器 442 I , 443 I によって構成されている。同様に、差動増幅器対 401 Q は、差動増幅器 440 Q , 441 Q によって構成され、差動増幅器対 402 Q は、差動増

50

幅器 4 4 2 Q , 4 4 3 Q によって構成されている。

【 0 0 9 4 】

図 2 2 は制御回路 4 a の入出力特性を示す図である。図 2 0 に示した制御回路 4 a の構成と図 9 に示した差動増幅器対の入出力特性とを用いて制御回路 4 a 全体の動作を説明する。

【 0 0 9 5 】

まず、参照電圧 V_m として電圧 V_9 が入力され、参照電圧 V_n として電圧 V_7 が入力される差動増幅器対 4 0 1 I に注目して動作を説明する。制御電圧 V_C が電圧 V_6 よりも大きく、電圧 V_{10} よりも小さい領域では、制御信号 C_I は図 9 B と同様な特性となっている。すなわち、電圧 V_6 を位相の基準 (0°) と考えると、制御信号 C_I のレベルは擬似的に、 $V_C = V_6$ において $\cos(0^\circ)$ 、 $V_C = V_n = V_7$ において $\cos(90^\circ)$ 、 $V_C = V_8$ において $\cos(180^\circ)$ 、 $V_C = V_m = V_9$ において $\cos(270^\circ)$ と理解することができる。

10

【 0 0 9 6 】

さらに、参照電圧 V_m として電圧 V_5 が入力され、参照電圧 V_n として電圧 V_3 が入力される差動増幅器対 4 0 2 I に注目して動作を説明する。制御電圧 V_C が電圧 V_2 よりも大きく、電圧 V_6 よりも小さい領域では、制御信号 C_I は図 9 B と同様な特性となっている。すなわち、電圧 V_2 を位相の基準 (0°) と考えると、制御信号 C_I のレベルは擬似的に、 $V_C = V_2$ において $\cos(0^\circ)$ 、 $V_C = V_n = V_3$ において $\cos(90^\circ)$ 、 $V_C = V_4$ において $\cos(180^\circ)$ 、 $V_C = V_m = V_5$ において $\cos(270^\circ)$ と理解することができる。

20

以上説明した 2 つの差動増幅器対 4 0 1 I , 4 0 2 I により、制御電圧 V_C が電圧 V_2 から V_{10} の領域で 720° 分に相当 (電圧 V_3 から V_{10} の領域で 630° 分に相当) する疑似的な \cos 特性が得られることが分かる。

【 0 0 9 7 】

次に、参照電圧 V_m として電圧 V_{10} が入力され、参照電圧 V_n として電圧 V_8 が入力される差動増幅器対 4 0 1 Q に注目して動作を説明する。制御電圧 V_C が電圧 V_7 よりも大きい領域では、制御信号 C_Q は図 9 B の制御信号 C_I と同様な特性となっている。 90° 基準をずらして考えて、 V_6 を位相の基準 (0°) と考えると、制御信号 C_Q のレベルは擬似的に、 $V_C = V_6$ において $\sin(0^\circ)$ 、 $V_C = V_7$ において $\sin(90^\circ)$ 、 $V_C = V_n = V_8$ において $\sin(180^\circ)$ 、 $V_C = V_9$ において $\sin(270^\circ)$ と理解することができる。

30

【 0 0 9 8 】

さらに、参照電圧 V_m として電圧 V_6 が入力され、参照電圧 V_n として電圧 V_4 が入力される差動増幅器対 4 0 2 Q に注目して動作を説明する。制御電圧 V_C が電圧 V_3 よりも大きく、電圧 V_7 よりも小さい領域では、制御信号 C_Q は図 9 B の制御信号 C_I と同様な特性となっている。 90° 基準をずらして考えて、 V_2 を位相の基準 (0°) と考えると、制御信号 C_Q のレベルは擬似的に、 $V_C = V_2$ において $\sin(0^\circ)$ 、 $V_C = V_3$ において $\sin(90^\circ)$ 、 $V_C = V_n = V_4$ において $\sin(180^\circ)$ 、 $V_C = V_5$ において $\sin(270^\circ)$ と理解することができる。

40

以上説明した 2 つの差動増幅器対 4 0 1 Q , 4 0 2 Q により、制御電圧 V_C が電圧 V_3 から V_{10} の領域で 630° 分に相当する疑似的な \sin 特性が得られることが分かる。

【 0 0 9 9 】

このように、本実施例の制御回路 4 a は、入力される制御電圧 V_C から、制御信号 $C_I = \cos(V_C)$ 、 $C_Q = \sin(V_C)$ への変換をリアルタイムで行うアナログ演算回路となっている。同相信号側の制御信号 C_I と直交信号側の制御信号 C_Q を同時に得ることができるのは、制御回路 4 a 内の電圧発生器 4 0 0 a が発生する複数の参照電圧を、同相信号側の演算を行う差動増幅器対と直交信号側の演算を行う差動増幅器対に交互に入力するからであり、この接続方法は本実施例を特徴づける主要な要素である。例えば図 2 0 の例では、電圧 V_9 , V_7 , V_5 , V_3 を同相信号側の演算に使用し、電圧 V_{10} , V_8

50

、 V_6 、 V_4 を直交信号側の演算に使用している。

【0100】

図23は本実施例のベクトル合成型移相器の制御電圧 V_C と出力信号の移相量との関係を示す図である。制御電圧 V_C を電圧 V_3 から V_{10} まで変化させることにより、ベクトル合成型移相器の出力信号 V_{OUT} の位相を 0° から 630° にわたって変化させることができる。

【0101】

なお、第1～第3実施例では、同相信号側と直交信号側にそれぞれ複数の差動増幅器対を配置する構成を示したが、同相信号側と直交信号側にそれぞれ1つの差動増幅器対を配置する構成を用いても、第1～第3実施例の制御回路4、4aの動作（入力される制御電圧から正弦波または余弦波に類似する制御信号への変換をアナログ演算する）を実現することができる。

また、同相信号側と直交信号側にそれぞれ1つの差動増幅器を配置する構成を用いても、第1～第3実施例の制御回路4、4aの動作を実現することができる。

また、第1～第3実施例では、電圧発生器400、400aに入力される参照電圧 V_{RT} 、 V_{RB} を外部から入力されるものとしているが、これに限るものではなく、制御回路4、4aの内部で参照電圧 V_{RT} 、 V_{RB} を生成するようにしてもよい。

【0102】

[第4実施例]

次に、本発明の第4実施例について説明する。図24は本発明の第4実施例に係る光トランシーバの送信器の構成を示すブロック図である。本実施例は、第1～第3実施例のベクトル合成型移相器を光トランシーバのNRZ-RZ変換回路に適用したものである。

【0103】

光トランシーバの送信器は、レーザ10と、マッハツェンダ変調器11と、シリアライザ12と、変調器ドライバ13と、NRZ-RZ変換回路14とを有する。

NRZ-RZ変換回路14は、マッハツェンダ変調器15と、ベクトル合成型移相器16と、位相制御回路17と、変調器ドライバ18とから構成されている。

【0104】

シリアライザ12は、低速の平行データを入力とし、高速のシリアルデータを出力する。シリアライザ12の出力データは、変調方式が例えばOOK (On-Off Keying)、DPSK (Differential Phase Shift Keying) の場合は1本（差動信号の場合は2本）であり、変調方式がDQPSK (Differential Quadrature Phase Shift Keying) の場合は2本（差動信号の場合は4本）である。

【0105】

シリアライザ12の出力データは、変調器ドライバ13によってマッハツェンダ変調器11を駆動できる電圧振幅に増幅される。

マッハツェンダ変調器11は、レーザ10から入力される連続光を、変調器ドライバ13の出力信号に応じて位相変調または振幅変調し、NRZ信号光を出力する。

【0106】

NRZ-RZ変換回路14は、NRZ信号光とクロックとを入力とし、NRZ信号光をRZ信号光に変換して出力する。

シリアライザ12からNRZ-RZ変換回路14に入力されるクロックは、ベクトル合成型移相器16によって最適位相に調整され、変調器ドライバ18によってマッハツェンダ変調器15を駆動できる電圧振幅に増幅される。なお、最適位相とは、マッハツェンダ変調器15に入力されるNRZ信号光とクロックとの位相関係が最も適切な位相関係のことであり、一般にはNRZ信号光が最も安定している位相をクロックでRZ信号に切り取る位相関係のことである。

【0107】

マッハツェンダ変調器15は、入力されたNRZ信号光を、変調器ドライバ18の出力信号に応じて切り取る（すなわち、振幅変調する）ことでRZ信号光を出力する。

ここで、クロックの最適位相の調整は、位相制御回路 17 が例えばベクトル合成型移相器 16 の出力波形をモニタして、ベクトル合成型移相器 16 を制御することにより行われる。クロック位相の最適位相からのずれは、例えば電圧情報として検出される。位相制御回路 17 は、この情報に基づいてクロックが最適位相になるように制御電圧 V C を出力し、ベクトル合成型移相器 16 を制御する。

【0108】

本実施例では、第 1 ~ 第 3 実施例のベクトル合成型移相器を光トランシーバに適用することにより、サイズおよびコスト低下を実現することができる。特に、第 1 ~ 第 3 実施例のベクトル合成型移相器を、光トランシーバにおける NRZ - RZ 変換に利用すれば、制御帯域を広くとることができるため、環境変化による擾乱（電源電圧変動等）による位相変動耐性を高くすることができる。また、アナログレベルによる位相制御が可能になる。また、本実施例では、外部からアナログによる広帯域制御を行う場合、移相可能な範囲を従来の 180° から大幅に（例えば 810° に）拡大することができる。この際に、出力振幅の変動を抑えることができる。

10

【0109】

なお、本実施例では、第 1 ~ 第 3 実施例のベクトル合成型移相器を、光トランシーバの送信器の NRZ - RZ 変換回路に適用しているが、これに限るものではなく、ベクトル合成型移相器を任意波形発生器やパルスパタンジェネレータなどの測定器にも利用することが可能である。

20

【0110】

[第 5 実施例]

次に、本発明の第 5 実施例について説明する。図 25 は本発明の第 5 実施例に係る 90° 移相器の構成を示す回路図である。本実施例は、第 1 ~ 第 3 実施例のベクトル合成型移相器における 90° 移相器 1 をポリフェーズフィルタで実現するものである。

【0111】

ポリフェーズフィルタは、一端が入力信号 V I N の入力端子に接続され、他端が同相信号 V I N I の出力端子に接続された抵抗 600 と、一端が入力信号 V I N の入力端子に接続され、他端が直交信号 V I N Q の出力端子に接続された抵抗 601 と、一端が入力信号 $\bar{V} I N$ の入力端子に接続され、他端が同相信号 $\bar{V} I N I$ の出力端子に接続された抵抗 602 と、一端が入力信号 $\bar{V} I N$ の入力端子に接続され、他端が直交信号 $\bar{V} I N Q$ の出力端子に接続された抵抗 603 と、一端が入力信号 V I N の入力端子に接続され、他端が直交信号 V I N Q の出力端子に接続された容量 604 と、一端が入力信号 V I N の入力端子に接続され、他端が同相信号 $\bar{V} I N I$ の出力端子に接続された容量 605 と、一端が入力信号 $\bar{V} I N$ の入力端子に接続され、他端が直交信号 $\bar{V} I N Q$ の出力端子に接続された容量 606 と、一端が入力信号 $\bar{V} I N$ の入力端子に接続され、他端が同相信号 V I N I の出力端子に接続された容量 607 とから構成される。

30

【0112】

抵抗 600 ~ 603 の抵抗値を R p、容量 604 ~ 607 の容量値を C p とし、ポリフェーズフィルタに入力信号 V I N、 $\bar{V} I N$ として角周波数 $\omega = 1 / (R p C p)$ の差動信号を入力すると、ポリフェーズフィルタは、抵抗 600 と容量 607 の接続点から位相が 0° の単相信号を出力し、抵抗 601 と容量 604 の接続点から位相が 90° の単相信号を出力し、抵抗 602 と容量 605 の接続点から位相が 180° の単相信号を出力し、抵抗 603 と容量 606 の接続点から位相が 270° の単相信号を出力する。これらの単相信号のうち、位相が 0° と 180° の信号を同相信号 V I N I、 $\bar{V} I N I$ とし、位相が 90° と 270° の信号を直交信号 V I N Q、 $\bar{V} I N Q$ とすると、同相信号 V I N I、 $\bar{V} I N I$ と、同相信号 V I N I、 $\bar{V} I N I$ に対して位相が 90° ずれた直交信号 V I N Q、 $\bar{V} I N Q$ とを得ることができる。

40

【0113】

なお、図 25 では省略されているが、ポリフェーズフィルタの入力に差動増幅器を設けると、差動増幅器がシングルバランス（単相差動）変換器として機能するので、外部から

50

入力される入力信号 V_{IN} が単相信号であっても、ポリフェーズフィルタに差動信号を入力することができ、同相信号 V_{INI} , \bar{V}_{INI} 、直交信号 V_{INQ} , \bar{V}_{INQ} を得ることができる。また、ポリフェーズフィルタの別の構成例として、抵抗と容量の接続が図 25 と異なるものや、抵抗と容量を多段に接続するものがある。

【0114】

[第6実施例]

次に、本発明の第6実施例について説明する。図26は本発明の第6実施例に係る90°移相器の構成を示す回路図である。本実施例は、第1~第3実施例のベクトル合成型移相器における90°移相器1をポリフェーズフィルタで実現するものであり、第5実施例とは別の構成例を示すものである。

10

【0115】

本実施例のポリフェーズフィルタは、図25に示した第5実施例の構成に対して、抵抗600と容量607の接続点から出力される信号を非反転入力信号 $PPSI$ とし、抵抗602と容量605の接続点から出力される信号を反転入力信号 \bar{PPSI} とする高利得差動増幅器608と、抵抗601と容量604の接続点から出力される信号を非反転入力信号 $PPSQ$ とし、抵抗603と容量606の接続点から出力される信号を反転入力信号 \bar{PPSQ} とする高利得差動増幅器609とを追加したものである。高利得差動増幅器608の出力が同相信号 V_{INI} , \bar{V}_{INI} となり、高利得差動増幅器609の出力が直交信号 V_{INQ} , \bar{V}_{INQ} となる。高利得差動増幅器608, 609の利得は概ね2以上である。

20

【0116】

第5実施例の構成はパッシブフィルタであるため伝送損失があり、入力信号の振幅に対して出力信号の振幅は大幅に(概ね1/2以下に)減少する。ベクトル合成型移相器において、振幅が小さい同相信号 V_{INI} , \bar{V}_{INI} および直交信号 V_{INQ} , \bar{V}_{INQ} を四象限乗算器に入力すると、ベクトル合成型移相器の出力振幅が小さくなるだけでなく、出力信号の波形劣化・ジッタ増大を招く。2つの高利得差動増幅器608, 609は、この伝送損失を補い、適切な振幅の同相信号 V_{INI} , \bar{V}_{INI} および直交信号 V_{INQ} , \bar{V}_{INQ} を四象限乗算器に入力するために挿入されている。また、本実施例では、図25に示した構成で発生する同相の雑音を除去することができる。

【0117】

図27は高利得差動増幅器608の構成例を示す回路図である。高利得差動増幅器608は、トランジスタ700~707と、抵抗708~716と、電流源717~720とから構成される。図27に示した構成は、Cherry Hooper型または全帰還型と呼ばれるものである。図27に示した構成は、高帯域と高利得を両立するのに適した回路であり、第5実施例の構成で発生する伝送損失を補うことができる。なお、図27では高利得差動増幅器608の例で説明しているが、高利得差動増幅器609にも図27に示した構成を適用できることは言うまでもない。

30

【0118】

[第7実施例]

次に、本発明の第7実施例について説明する。図28は本発明の第7実施例に係る制御回路の構成例を示すブロック図である。本実施例は、第1実施例のベクトル合成型移相器における電圧発生器400の別の構成例を示すものである。制御回路は、複数の参照電圧を発生する電圧発生器400と、制御電圧 V_C および参照電圧を入力とする差動増幅器440I~444I, 440Q~444Qとを構成要素として実現される。

40

【0119】

電圧発生器400は、抵抗4000~4008からなる抵抗ラダーによって構成されている。第1実施例の電圧発生器では、参照電圧 V_{RT} , V_{RB} を外部から与えていたが、本実施例では、電源電圧 V_{CC} と電圧 V_{RT} との間に抵抗4009を設け、電源電圧 V_{EE} と電圧 V_{RB} との間に抵抗4010を設けることにより、第1実施例の電圧発生器で必要であった参照電圧 V_{RT} , V_{RB} を内部で発生させることができる。抵抗ラダー内で使

50

用される抵抗値は1種類である。つまり、抵抗4000～4008を同じ抵抗値Rとすることで、電圧発生器400が発生する参照電圧V1, V2, V3, V4, V5, V6, V7, V8, V9, V10を等間隔にすることができる。

【0120】

抵抗ラダー内の抵抗4000～4008の合成抵抗値をRTL、抵抗4009の抵抗値をRT、抵抗4010の抵抗値をRBとし、差動増幅器440I～444I, 440Q～444Qの入力への電流の流れこみを無視すると、抵抗4009, 4010に流れる電流は $(VCC - VEE) / (RT + RTL + RB)$ となる。これにより、電圧VRTは $VRT = VCC - RT \times (VCC - VEE) / (RT + RTL + RB)$ と表すことができ、電圧VRBは $VRB = VEE + RB \times (VCC - VEE) / (RT + RTL + RB)$ と表すことができる。したがって、抵抗4009, 4010の抵抗値RT, RBを適切に設計することにより、電圧VRTとVRBを任意の電圧レベルに設定することができる。

10

【0121】

以上のように、本実施例によれば、第1実施例の電圧発生器で必要であった外部参照電圧VRT, VRBを電圧発生器400の内部で発生させることができ、外部からの電圧印加を不要にすることができる。また、本実施例では、参照電圧の発生を抵抗分圧で実現しているので、抵抗値が温度依存性を有していても、電圧発生器が出力する参照電圧V1～V10が温度依存性を持たないという利点がある。前述のように、参照電圧VRT, VRBは抵抗値で決定される。抵抗値RTL, RT, RBが同じ温度係数を持つと仮定すると、抵抗値RTL, RT, RBが温度依存性を有していても、分数の分子分母でキャンセルされる結果、参照電圧VRT, VRBは一定に保たれる。例えば、温度変化で抵抗値が1.1倍になったと想定する。RTを $1.1 \times RT$ 、RTLを $1.1 \times RTL$ 、RBを $1.1 \times RB$ として $VRT = VCC - RT \times (VCC - VEE) / (RT + RTL + RB)$ 、 $VRB = VEE + RB \times (VCC - VEE) / (RT + RTL + RB)$ の式に代入しても、参照電圧VRT, VRBは変化しない。したがって、抵抗値が温度依存性を有していても、電圧発生器が出力する参照電圧V1～V10が温度依存性を持たないことが分かる。

20

【0122】

[第8実施例]

次に、本発明の第8実施例について説明する。図29は本発明の第8実施例に係る制御回路の構成例を示すブロック図であり、図28と同様の構成には同一の符号を付してある。第7実施例では、電圧発生器400は単一の抵抗ラダーにより構成されていたが、本実施例では、第2実施例と同様に、同相信号側の電圧発生器400Iと直交信号側の電圧発生器400Qとを別々に抵抗ラダーで構成している点異なる。

30

【0123】

同相信号側の電圧発生器400Iは、抵抗4011～4015からなる抵抗ラダーによって構成され、直交信号側の電圧発生器400Qは、抵抗4016～4020からなる抵抗ラダーによって構成されている。同相信号側の抵抗ラダーと直交信号側の抵抗ラダーに参照電圧VRT, VRBを共通に与える。第2実施例の電圧発生器では、参照電圧VRT, VRBを外部から与えていたが、本実施例では、電源電圧VCCと電圧VRTとの間に抵抗4009を設け、電源電圧VEEと電圧VRBとの間に抵抗4010を設けることにより、第2実施例の電圧発生器で必要であった参照電圧VRT, VRBを内部で発生させることができる。

40

【0124】

2つの抵抗ラダー内で使用される抵抗値は2種類である。抵抗4011, 4020の抵抗値をRとすると、抵抗4012～4019の抵抗値は2Rとなる。つまり、例えばV10とV9との間や、V2とV1との間のように隣接する参照電圧間に設けられる抵抗については抵抗値をRとし、V10とV8との間や、V9とV7との間のように1つおきの参照電圧間に設けられる抵抗については抵抗値を2Rとする。これにより、同相信号側の電圧発生器400Iが発生する参照電圧V1, V3, V5, V7, V9と直交信号側の電圧発生器400Qが発生する参照電圧V2, V4, V6, V8, V10とが交互に等間隔の

50

電圧レベルになるようにする ($V_{10} - V_9 = V_9 - V_8 = V_8 - V_7 = \dots = V_2 - V_1 = \text{一定}$)。

【0125】

本実施例によれば、第7実施例と同様の効果を得ることができる。また、本実施例では、同相信号側の電圧発生器400Iと直交信号側の電圧発生器400Qを別々に抵抗ラダーで構成することにより、電圧発生器400Iから同相信号側の差動増幅器440I~444Iへの配線と、電圧発生器400Qから直交信号側の差動増幅器440Q~444Qへの配線とを等長にすることができ、結果として配線寄生を同相信号側と直交信号側で同一にできるため、同相信号側の参照電圧と直交信号側の参照電圧を精度良く各差動増幅器に与えることができ、同相信号側と直交信号側の動作が不平衡になることを防止できる。

10

【0126】

[第9実施例]

次に、本発明の第9実施例について説明する。図30は本発明の第9実施例に係る制御回路の構成例を示すブロック図であり、図28と同様の構成には同一の符号を付してある。第7実施例と同様に、電圧発生器400bは、抵抗4000~4008からなる抵抗ラダーによって構成されている。さらに、本実施例では、電源電圧VCCと電圧VRTとの間に抵抗4009を設け、電源電圧VEEと電圧VRBとの間に定電流源4021を設けることにより、第1実施例の電圧発生器で必要であった参照電圧VRT, VRBを内部で発生させることができる。

20

【0127】

定電流源4021の電流値をI、抵抗ラダー内の抵抗4000~4008の合成抵抗値をRTL、抵抗4009の抵抗値をRTとし、差動増幅器440I~444I, 440Q~444Qの入力への電流の流れこみを無視すると、電圧VRTは $V_{RT} = V_{CC} - R_T \times I$ と表すことができ、電圧VRBは $V_{RB} = V_{CC} - (R_T + R_{TL}) \times I$ と表すことができる。したがって、抵抗4009の抵抗値RTと定電流源4021の定電流値Iとを適切に設計することにより、電圧VRTとVRBを任意の電圧レベルに設定することができる。

【0128】

本実施例によれば、第1実施例の電圧発生器で必要であった外部参照電圧VRT, VRBを電圧発生器400bの内部で発生させることができ、外部からの電圧印加を不要にすることができる。また、本実施例では、定電流源4021の定電流値Iが電源電圧VEE依存性を持たないものと仮定すると、電圧発生器400bが発生する参照電圧V1~V10が電源電圧VEE依存性を持たないという利点がある。

30

【0129】

[第10実施例]

次に、本発明の第10実施例について説明する。図31は本発明の第10実施例に係る制御回路の構成例を示すブロック図であり、図28~図30と同様の構成には同一の符号を付してある。第9実施例では、電圧発生器400bは単一の抵抗ラダーにより構成されていたが、本実施例では、第2実施例と同様に、同相信号側の電圧発生器400Ibと直交信号側の電圧発生器400Qbとを別々に抵抗ラダーで構成している点異なる。

40

【0130】

同相信号側の電圧発生器400Ibは、抵抗4011~4015からなる抵抗ラダーによって構成され、直交信号側の電圧発生器400Qbは、抵抗4016~4020からなる抵抗ラダーによって構成されている。同相信号側の抵抗ラダーと直交信号側の抵抗ラダーに参照電圧VRT, VRBを共通に与える。本実施例では、電源電圧VCCと電圧VRTとの間に抵抗4009を設け、電源電圧VEEと電圧VRBとの間に定電流源4021を設けることにより、第2実施例の電圧発生器で必要であった参照電圧VRT, VRBを内部で発生させることができる。

【0131】

本実施例によれば、第9実施例と同様の効果を得ることができる。また、本実施例では

50

、同相信号側の電圧発生器400Ibと直交信号側の電圧発生器400Qbを別々に抵抗ラダーで構成することにより、配線寄生を同相信号側と直交信号側で同一にできるため、同相信号側の参照電圧と直交信号側の参照電圧を精度良く各差動増幅器に与えることができ、同相信号側と直交信号側の動作が不平衡になることを防止できる。

【0132】

[第11実施例]

次に、本発明の第11実施例について説明する。図32は本発明の第11実施例に係る制御回路の構成例を示すブロック図であり、図28～図31と同様の構成には同一の符号を付してある。第7実施例と同様に、電圧発生器400cは、抵抗4000～4008からなる抵抗ラダーによって構成されている。さらに、本実施例では、電源電圧VCCと電圧VRTとの間にレベルシフトダイオード4022、4023および電圧レベルの微調整用の抵抗4024を設け、電源電圧VEEと電圧VRBとの間に定電流源4021を設けることにより、第1実施例の電圧発生器で必要であった参照電圧VRT、VRBを内部で発生させることができる。

10

【0133】

レベルシフトダイオード4022、4023の1個あたりの電圧降下をVLS、定電流源4021の電流値をI、抵抗ラダー内の抵抗4000～4008の合成抵抗値をRTL、抵抗4024の抵抗値をRRとし、差動増幅器440I～444I、440Q～444Qの入力への電流の流れこみを無視すると、電圧VRTは $VRT = VCC - 2 \times VLS - RR \times I$ と表すことができ、電圧VRBは $VRB = VCC - 2 \times VLS - (RR + RTL) \times I$ と表すことができる。したがって、レベルシフトダイオード4022、4023の段数と抵抗4024の抵抗値RRと定電流源4021の電流値Iとを適切に設計することにより、電圧VRTとVRBを任意の電圧レベルに設定することができる。

20

【0134】

本実施例によれば、第1実施例の電圧発生器で必要であった外部参照電圧VRT、VRBを電圧発生器400cの内部で発生させることができ、外部からの電圧印加を不要にすることができる。また、本実施例では、定電流源4021の定電流値Iが電源電圧VEE依存性を持たないものと仮定すると、電圧発生器400cが発生する参照電圧V1～V10が電源電圧VEE依存性を持たないという利点がある。さらに、本実施例では、定電流値Iが電源電圧VEE依存性を持つ場合であっても、一般にレベルシフトダイオードの電圧降下の電流依存性は抵抗の電圧降下の電流依存性(オームの法則)よりも小さいので、電圧発生器400cが出力する参照電圧V1～V10の電源電圧VEE依存性を抑圧することができる。

30

なお、電圧発生器400cにおいて電圧レベル微調整用の抵抗4024は必須の構成要素ではなく、RR=0としてもよい。

【0135】

[第12実施例]

次に、本発明の第12実施例について説明する。図33は本発明の第12実施例に係る制御回路の構成例を示すブロック図であり、図28～図32と同様の構成には同一の符号を付してある。第11実施例では、電圧発生器400cは単一の抵抗ラダーにより構成されていたが、本実施例では、第2実施例と同様に、同相信号側の電圧発生器400Icと直交信号側の電圧発生器400Qcとを別々に抵抗ラダーで構成している点異なる。

40

【0136】

同相信号側の電圧発生器400Icは、抵抗4011～4015からなる抵抗ラダーによって構成され、直交信号側の電圧発生器400Qcは、抵抗4016～4020からなる抵抗ラダーによって構成されている。同相信号側の抵抗ラダーと直交信号側の抵抗ラダーに参照電圧VRT、VRBを共通に与える。本実施例では、電源電圧VCCと電圧VRTとの間にレベルシフトダイオード4022、4023および抵抗4024を設け、電源電圧VEEと電圧VRBとの間に定電流源4021を設けることにより、第2実施例の電圧発生器で必要であった参照電圧VRT、VRBを内部で発生させることができる。

50

【 0 1 3 7 】

本実施例によれば、第 1 1 実施例と同様の効果を得ることができる。また、本実施例では、同相信号側の電圧発生器 4 0 0 I c と直交信号側の電圧発生器 4 0 0 Q c を別々に抵抗ラダーで構成することにより、配線寄生を同相信号側と直交信号側で同一にできるため、同相信号側の参照電圧と直交信号側の参照電圧を精度良く各差動増幅器に与えることができ、同相信号側と直交信号側の動作が不平衡になることを防止できる。

【 0 1 3 8 】

[第 1 3 実施例]

次に、本発明の第 1 3 実施例について説明する。図 3 4 は本発明の第 1 3 実施例に係る制御回路の構成例を示すブロック図であり、図 2 8 ~ 図 3 3 と同様の構成には同一の符号を付してある。本実施例は、第 1 1 実施例に P V T 補償回路 8 0 0 を付加している点異なる。P V T 補償回路 8 0 0 は、トランジスタ 8 0 0 0、レベルシフトダイオード 8 0 0 1、抵抗 8 0 0 2、8 0 0 3、および定電流源 8 0 0 4 から構成される。

10

【 0 1 3 9 】

P V T 補償回路 8 0 0 は、制御電圧 V C のレベルをシフトするエミッタフォロアであり、以下の回路定数を電圧発生器 4 0 0 c と一致させる。まず、P V T 補償回路 8 0 0 のエミッタフォロア（トランジスタ 8 0 0 0）とレベルシフトダイオード 8 0 0 1 の合計の段数を、電圧発生器 4 0 0 c のレベルシフトダイオード 4 0 2 2、4 0 2 3 の段数と一致させる。また、P V T 補償回路 8 0 0 の抵抗 8 0 0 2 の抵抗値を、電圧発生器 4 0 0 c の電圧レベル微調整用の抵抗 4 0 2 4 の抵抗値 R R と一致させる。さらに、P V T 補償回路 8 0 0 の定電流源 8 0 0 4 の定電流値を、電圧発生器 4 0 0 c の定電流源 4 0 2 1 の定電流値 I と一致させる。P V T 補償回路 8 0 0 の抵抗 8 0 0 3 の抵抗値 R T D L は、任意に選ぶことができる。例えば抵抗値 R T D L を、電圧発生器 4 0 0 c の抵抗ラダー内の抵抗 4 0 0 0 ~ 4 0 0 8 の合成抵抗値 R T L と一致させてもよいし、合成抵抗値 R T L の半分としてもよい。

20

なお、電圧発生器 4 0 0 c においてレベルシフトダイオードの段数を 4 0 2 2 のみの 1 段とした場合には、P V T 補償回路 8 0 0 のレベルシフトダイオード 8 0 0 1 は不要となる。また、電圧発生器 4 0 0 c において電圧レベル微調整用の抵抗 4 0 2 4 を用いない場合 (R R = 0) には、P V T 補償回路 8 0 0 の抵抗 8 0 0 2 は不要となる。

30

【 0 1 4 0 】

本実施例の電圧発生器 4 0 0 c では、レベルシフトダイオード 4 0 2 2、4 0 2 3 の 1 個あたりの電圧降下を V L S、定電流源 4 0 2 1 の電流値を I、抵抗ラダー内の抵抗 4 0 0 0 ~ 4 0 0 8 の合成抵抗値を R T L、抵抗 4 0 2 4 の抵抗値を R R とし、差動増幅器 4 4 0 I ~ 4 4 4 I、4 4 0 Q ~ 4 4 4 Q の入力への電流の流れこみを無視すると、電圧 V R T は $V R T = V C C - 2 \times V L S - R R \times I$ と表すことができ、電圧 V R B は $V R B = V C C - 2 \times V L S - (R R + R T L) \times I$ と表すことができる。したがって、レベルシフトダイオード 4 0 2 2、4 0 2 3 の段数と抵抗 4 0 2 4 の抵抗値 R R と定電流源 4 0 2 1 の電流値 I とを適切に設計することにより、電圧 V R T と V R B を任意の電圧レベルに設定することができる。

40

【 0 1 4 1 】

一方、本実施例の P V T 補償回路 8 0 0 では、制御電圧 V C は、エミッタフォロアのトランジスタ 8 0 0 0 とレベルシフトダイオード 8 0 0 1 と抵抗 8 0 0 2 により電圧レベルがシフトされる。トランジスタ 8 0 0 0 のベース - エミッタ間電圧がレベルシフトダイオード 4 0 2 2、4 0 2 3、8 0 0 1 の 1 個あたりの電圧降下 V L S と同一と仮定すると、差動増幅器 4 4 0 I ~ 4 4 4 I、4 4 0 Q ~ 4 4 4 Q に送られるレベルシフト後の制御電圧 V C L S は、 $V C L S = V C - 2 \times V L S - R R \times I$ となる。

以上により、 $V R T - V C L S = V C C - V C$ 、 $V C L S - V R B = R T L \times I - (V C C - V C)$ となり、電圧 V R T と V C L S 間の電圧差および電圧 V C L S と V R B 間の電圧差は、 $(V C C - V C)$ の関数で表すことができる。

50

【 0 1 4 2 】

本実施例によれば、第1実施例の電圧発生器で必要であった外部参照電圧 V_{RT} 、 V_{RB} を電圧発生器400cの内部で発生させることができ、外部からの電圧印加を不要にすることができる。また、本実施例では、定電流源4021の定電流値 I が電源電圧 V_{EE} 依存性を持たないものと仮定すると、電圧発生器400cが出力する参照電圧 $V_1 \sim V_{10}$ が電源電圧 V_{EE} 依存性を持たないという利点がある。また、電圧 V_{RT} と V_{CLS} はそれぞれ電源電圧 V_{EE} に対する依存性を持つが、電源電圧 V_{EE} に依存して電圧 V_{RT} と V_{CLS} が同様に変化するため、電圧 V_{RT} と V_{CLS} 間の電圧差としては電源電圧 V_{EE} に依存しないことになる。したがって、定電流値 I が電源電圧 V_{EE} 依存性を持つ場合であっても、電圧 V_{RT} と V_{CLS} 間の電圧差は $(V_{CC} - V_C)$ となり、電源電圧 V_{EE} に依存しないことから、PVT補償回路800を付加しない場合と比較して制御回路としての電源電圧 V_{EE} 依存性を抑圧することができる。

10

【0143】

また、レベルシフトダイオード4022、4023、8001の1個あたりのレベルシフト電圧 V_{LS} や抵抗4024、8002の抵抗値 R_R に温度依存性が存在しても、電圧 V_{RT} と V_{CLS} 間の電圧差には影響しないので、制御回路の温度依存性を抑圧することができる。同様に、レベルシフトダイオード4022、4023、8001の1個あたりのレベルシフト電圧 V_{LS} や抵抗4024、8002の抵抗値 R_R にプロセス間ばらつきが存在しても、電圧 V_{RT} と V_{CLS} 間の電圧差には影響しない。したがって、本実施例では、電圧発生器400cが出力する参照電圧 $V_1 \sim V_{10}$ がPVTに依存して変動したとしても、PVT補償回路800が制御電圧 V_C を同様に変動させることにより、PVT

20

に依存する制御回路出力の変動を低く抑えることができる。さらに、制御電圧 V_C の電圧範囲を電源電圧 V_{CC} の近傍にすることができるので、電源電圧 V_{CC} を接地($=0V$)した場合には、雑音耐性に優れるという利点を得られる。

【0144】

[第14実施例]

次に、本発明の第14実施例について説明する。図35は本発明の第14実施例に係る制御回路の構成例を示すブロック図であり、図28~図34と同様の構成には同一の符号を付してある。第13実施例では、電圧発生器400cは単一の抵抗ラダーにより構成されていたが、本実施例では、第11実施例と同様に、同相信号側の電圧発生器400Icと直交信号側の電圧発生器400Qcとを別々に抵抗ラダーで構成している点異なる。

30

【0145】

本実施例によれば、第13実施例と同様の効果を得ることができる。また、本実施例では、同相信号側の電圧発生器400Icと直交信号側の電圧発生器400Qcを別々に抵抗ラダーで構成することにより、配線寄生を同相信号側と直交信号側で同一にできるため、同相信号側の参照電圧と直交信号側の参照電圧を精度良く各差動増幅器に与えることができ、同相信号側と直交信号側の動作が不平衡になることを防止できる。

40

【0146】

図36は、第14実施例の制御回路を用いたベクトル合成型移相器をInP HBT (Heterojunction Bipolar Transistor)により集積化したICにおける制御電圧 V_C と出力信号の移相量との関係の温度依存性を示す図である。ベクトル合成型移相器への入力信号は21.5GHzの正弦波である。図36によれば、制御電圧 V_C を変化させることにより、 0° から 810° までの広大な移相が実現されていることが分かる。また、図17Aに示す差動増幅器の採用により、制御電圧 V_C の範囲を0.5Vという小さい値で実現することができる。また、図35に示した制御回路の採用により、 25° から 80° までの温度変化に対して、 40° 以下の小さい位相変動に抑制可能なことが分かる。

【0147】

図37は、第14実施例の制御回路を用いたベクトル合成型移相器をInP HBTに

50

より集積化したICにおける制御電圧 V_C と出力信号の移相量との関係の電源電圧依存性を示す図である。ベクトル合成型移相器への入力信号は 21.5GHz の正弦波である。ここでは、電源電圧 V_{CC} を接地電位としている。図35に示した制御回路の採用により、電源電圧 V_{EE} が -5.20V から $+5\%$ 変動した場合(-4.94V)、あるいは -5% 変動した場合(-5.46V)でも、 40° 以下の小さい位相変動に抑制可能なことが分かる。

【0148】

図38は、第14実施例の制御回路を用いたベクトル合成型移相器をInP HBTにより集積化したICにおける制御電圧 V_C と出力振幅との関係を示す図である。ベクトル合成型移相器への入力信号は 21.5GHz の正弦波である。図35に示した回路の採用により、制御回路は理想的な正弦波、余弦波に近い制御信号 C_I 、 C_Q を発生することができる。この結果、制御電圧 V_C の可変範囲($-0.5\text{V} \sim 0\text{V}$)において、ベクトル合成型移相器の平均出力振幅 360mV に対して振幅変動分は $\pm 11\text{mV}$ であり、 3% 程度の小さい振幅変動に抑制可能なことが分かる。

10

【0149】

[第15実施例]

次に、本発明の第15実施例について説明する。図39は本発明の第15実施例に係る制御回路の構成例を示すブロック図であり、図28～図35と同様の構成には同一の符号を付してある。本実施例は、第13実施例に制御利得調整回路900を付加している点が異なる。制御利得調整回路900は、抵抗 9000 、 9001 から構成される。

20

【0150】

第13実施例で説明したとおり、制御電圧 V_C と V_{CLS} との関係は $V_{RT} - V_{CLS} = V_{CC} - V_C$ で表されるので、レベルシフト後の制御電圧 V_{CLS} の最高値が V_{RT} であることを考慮すると、制御電圧 V_C の最高値は V_{CC} となる。例えば $V_{RT} - V_{RB}$ を 0.5V に設計し、電源電圧 V_{CC} を接地($=0\text{V}$)した場合には、 V_C に入力できる電圧範囲は、最高電圧 $V_{CC} = 0\text{V}$ 、最低電圧 $V_{CC} - 0.5\text{V} = -0.5\text{V}$ の範囲内、すなわち $-0.5\text{V} \sim 0\text{V}$ となる。図39の例のように、制御回路内に差動増幅器 $440I \sim 444I$ 、 $440Q \sim 444Q$ を10個使用する場合には、後述するベクトル合成型移相器の総移相量が 810° となるので、移相量を制御電圧の傾きで割った値である、制御電圧の利得は $810^\circ / 0.5\text{V} = 1620^\circ / \text{V}$ となる。

30

【0151】

装置の仕様や制御電圧 V_C のノイズ耐性やPVT耐性を向上させるために制御電圧 V_C の利得を任意に設計する要求があり、制御利得調整回路900はこのような要求に応えるために挿入されている。制御利得調整回路900の抵抗 9000 、 9001 の抵抗値をそれぞれ R_1 、 R_2 とすると、制御利得調整回路900を挿入していない第14実施例と比較して、制御利得を $R_1 / (R_1 + R_2)$ に低減することができる。抵抗2個で制御利得調整回路900が実現できるのは、制御回路にPVT補償回路800が採用されており、制御電圧 V_C の最高電圧が V_{CC} で固定されているためである。なお、抵抗 9001 を可変抵抗器としてもよく、抵抗 9000 と 9001 をポテンショメータで実現してもよい。本実施例によれば、制御回路の制御利得を任意に調整することができる。

40

【0152】

[第16実施例]

次に、本発明の第16実施例について説明する。図40は本発明の第16実施例に係る制御回路の構成例を示すブロック図であり、図28～図39と同様の構成には同一の符号を付してある。第15実施例では、電圧発生器400cは単一の抵抗ラダーにより構成されていたが、本実施例では、第11実施例と同様に、同相信号側の電圧発生器400Icと直交信号側の電圧発生器400Qcとを別々に抵抗ラダーで構成している点が異なる。

【0153】

本実施例によれば、第15実施例と同様の効果を得ることができる。また、本実施例では、同相信号側の電圧発生器400Icと直交信号側の電圧発生器400Qcを別々に抵

50

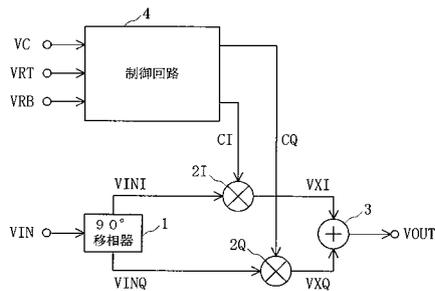
抗ラダーで構成することにより、配線寄生を同相信号側と直交信号側で同一にできるため、同相信号側の参照電圧と直交信号側の参照電圧を精度良く各差動増幅器に与えることができ、同相信号側と直交信号側の動作が不平衡になることを防止できる。

【産業上の利用可能性】

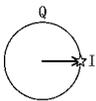
【0154】

本発明は、信号振幅を調整する可変利得増幅器または四象限乗算器と制御回路とを用いるベクトル合成型移相器、ベクトル合成型移相器を用いる光トランシーバ、可変利得増幅器または四象限乗算器等の手段に対して制御信号を出力する制御回路に適用することができる。

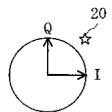
【図1】



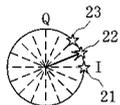
【図2A】



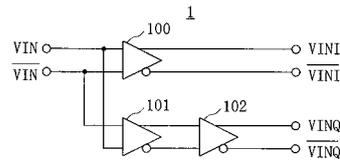
【図2B】



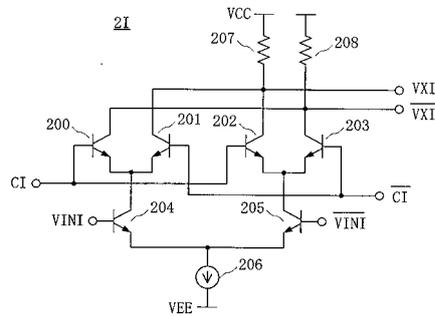
【図2C】



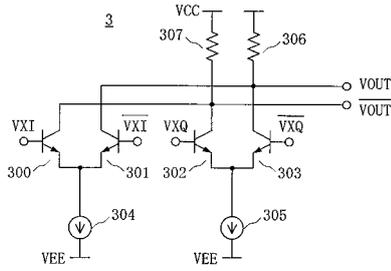
【図3】



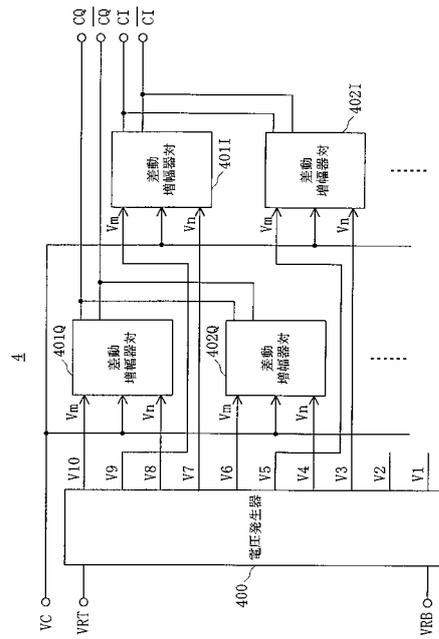
【図4】



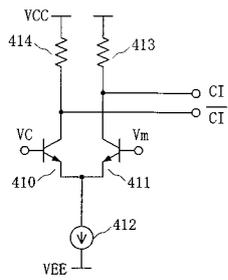
【 図 5 】



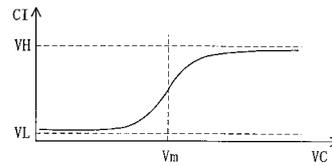
【 図 6 】



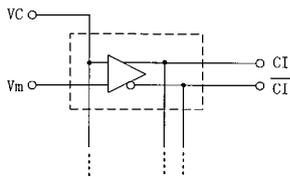
【 図 7 A 】



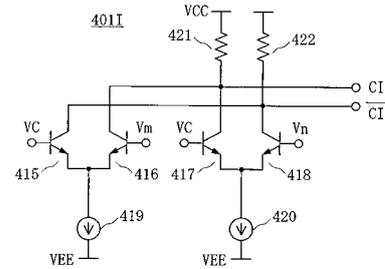
【 図 7 C 】



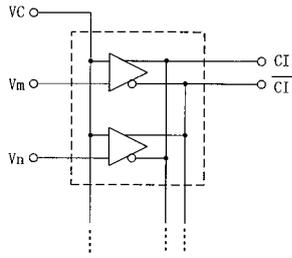
【 図 7 B 】



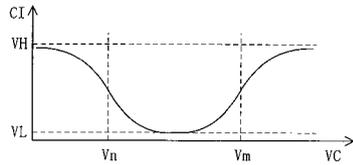
【 図 8 A 】



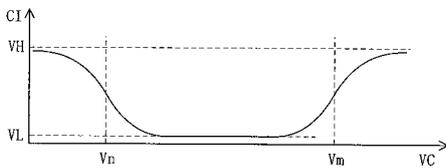
【 図 8 B 】



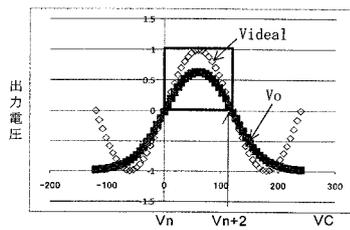
【 図 8 C 】



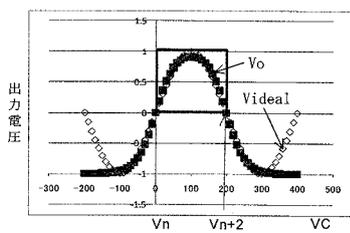
【 図 9 A 】



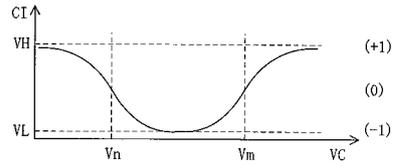
【 図 10 A 】



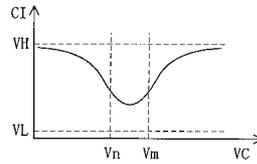
【 図 10 B 】



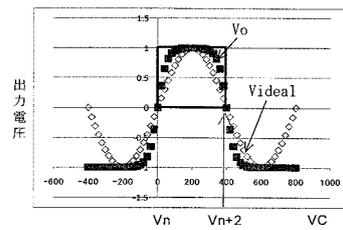
【 図 9 B 】



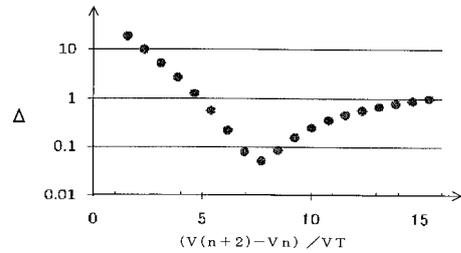
【 図 9 C 】



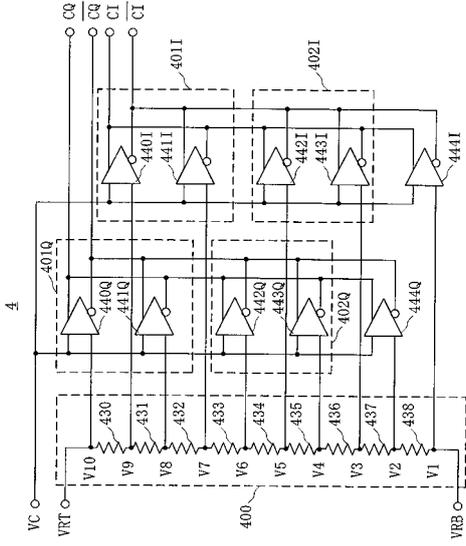
【 図 10 C 】



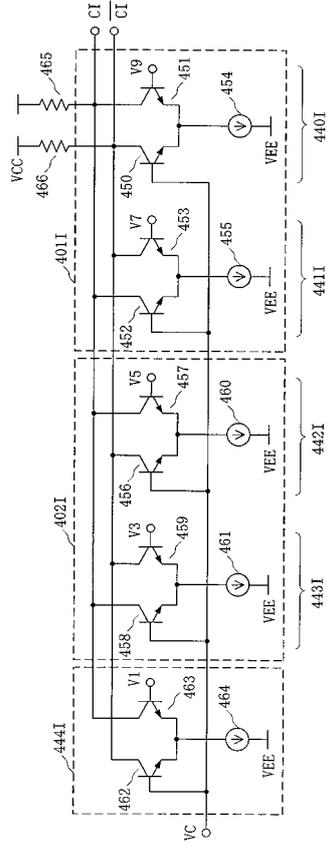
【 図 11 】



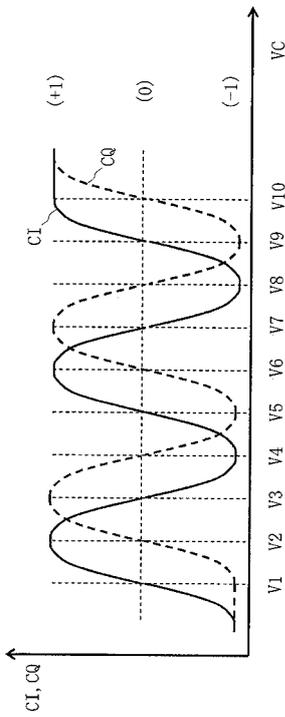
【 図 1 2 】



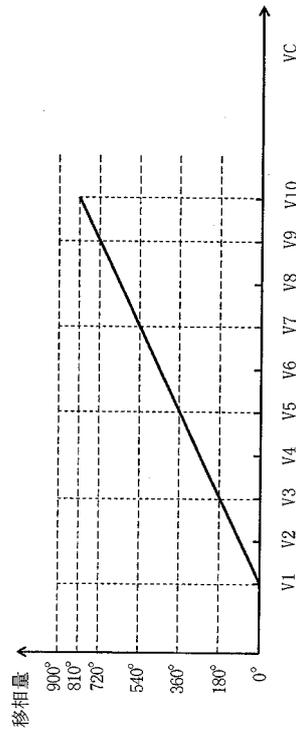
【 図 1 3 】



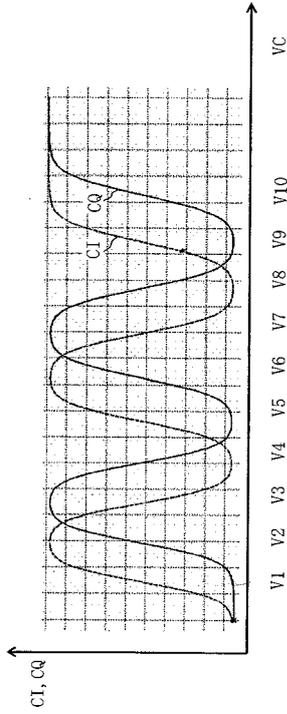
【 図 1 4 】



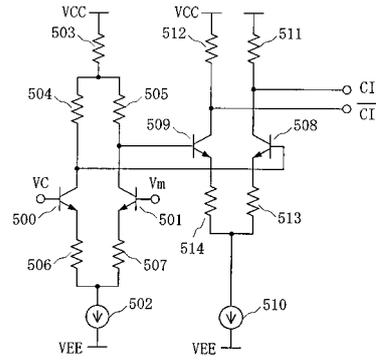
【 図 1 5 】



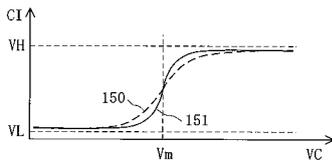
【 図 1 6 】



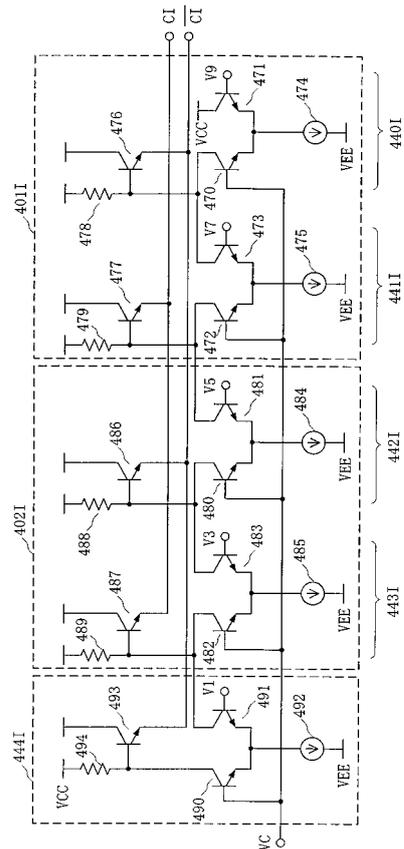
【 図 1 7 A 】



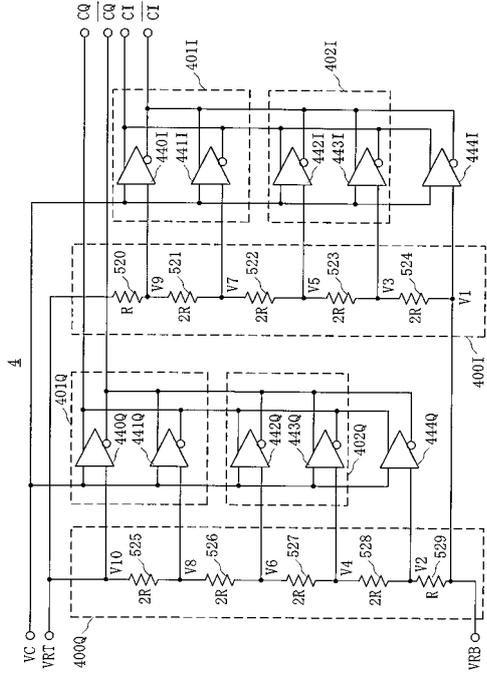
【 図 1 7 B 】



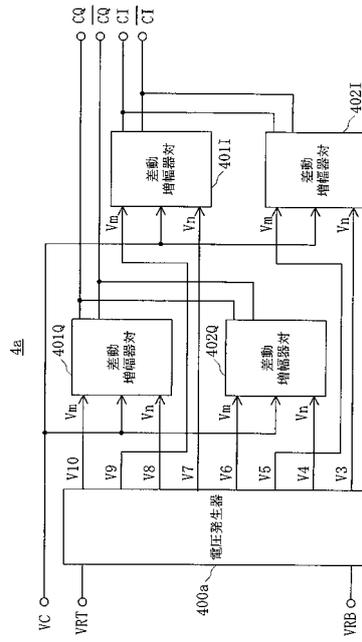
【 図 1 8 】



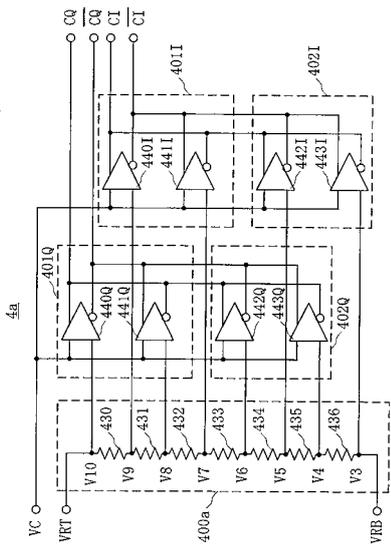
【 図 19 】



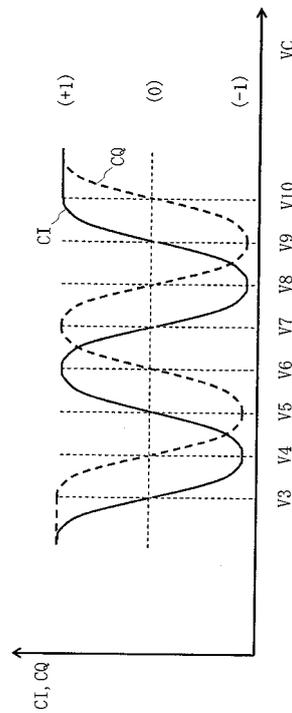
【 図 20 】



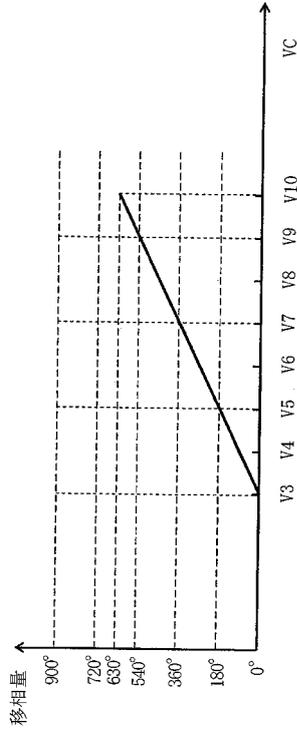
【 図 21 】



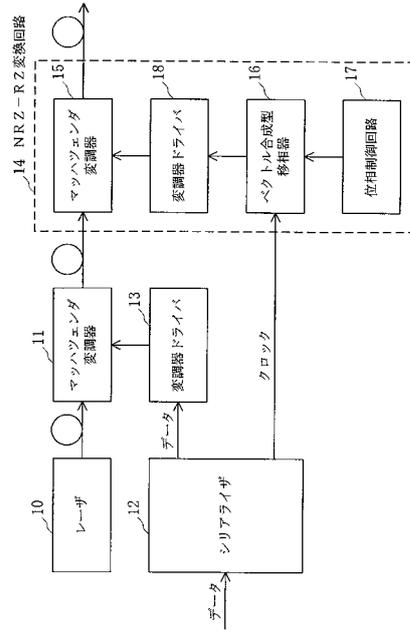
【 図 22 】



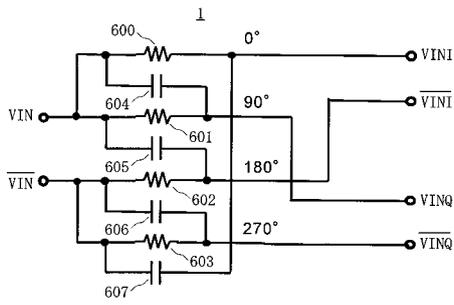
【 図 2 3 】



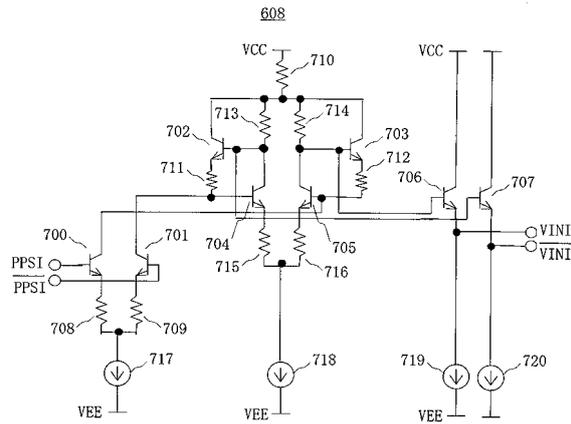
【 図 2 4 】



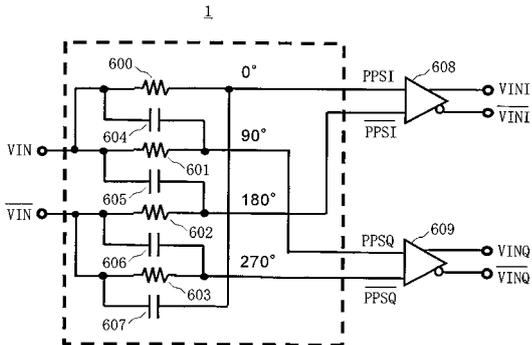
【 図 2 5 】



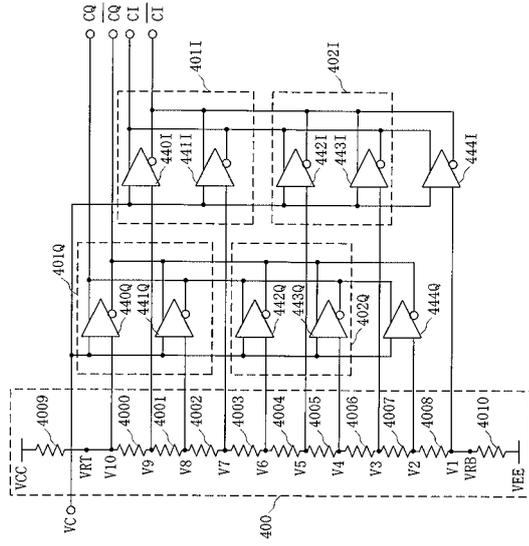
【 図 2 7 】



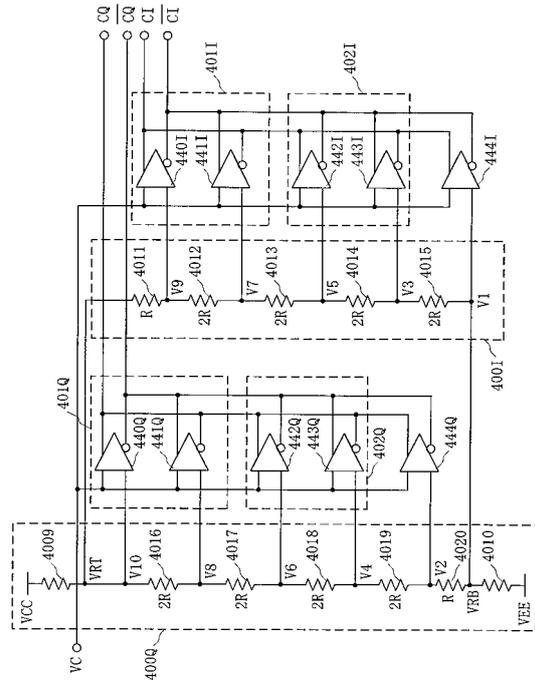
【 図 2 6 】



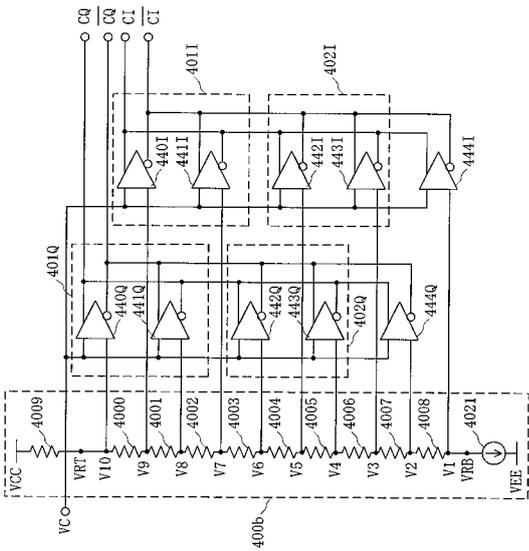
【 図 2 8 】



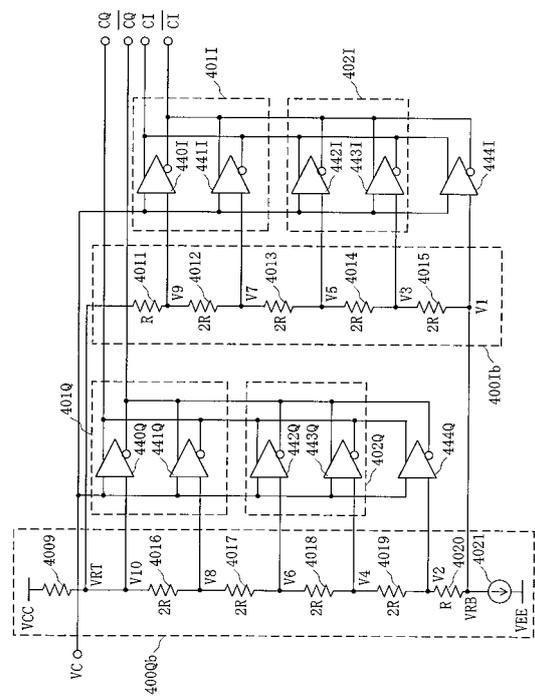
【 図 2 9 】



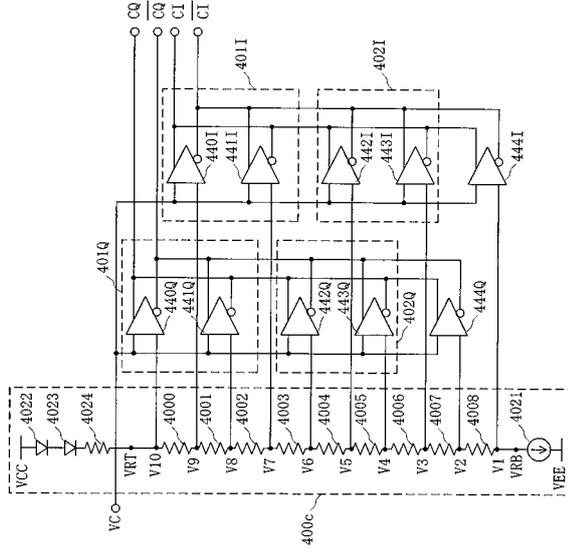
【 図 3 0 】



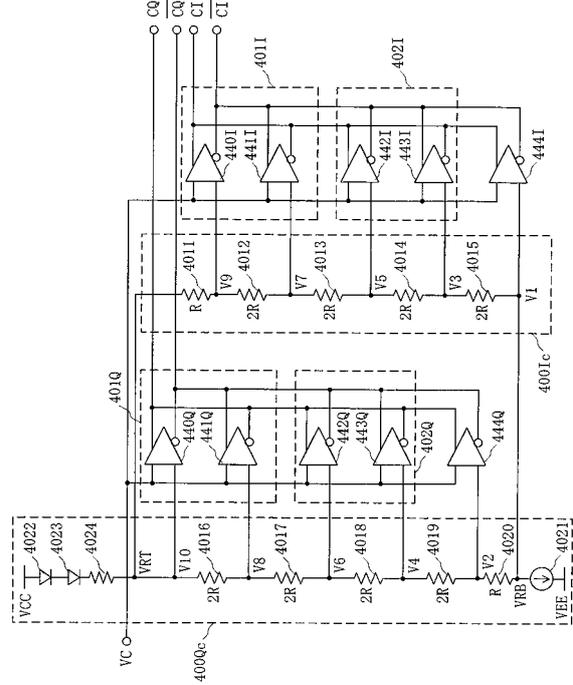
【 図 3 1 】



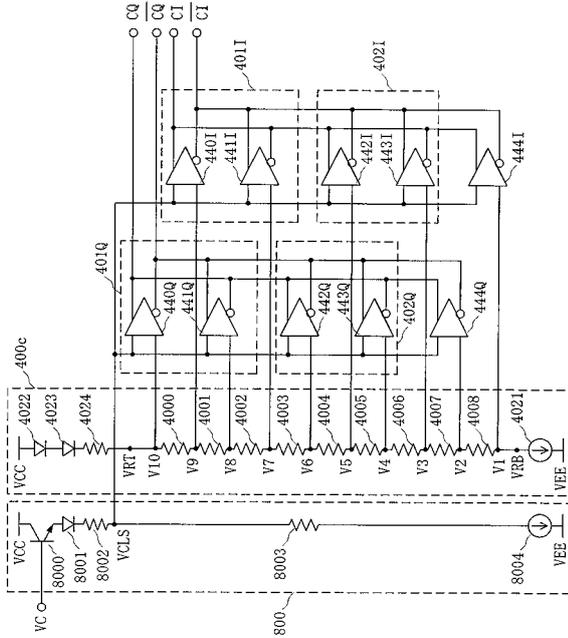
【 図 3 2 】



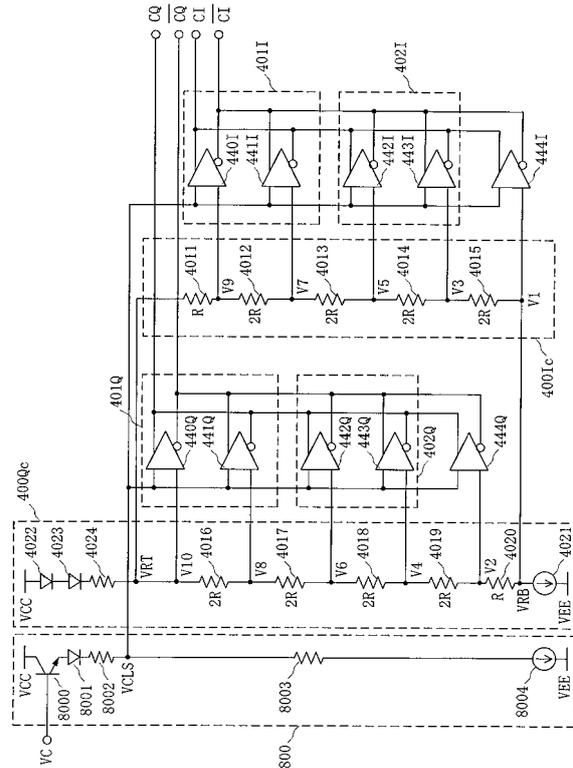
【 図 3 3 】



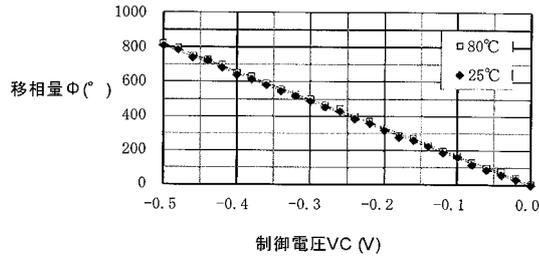
【 図 3 4 】



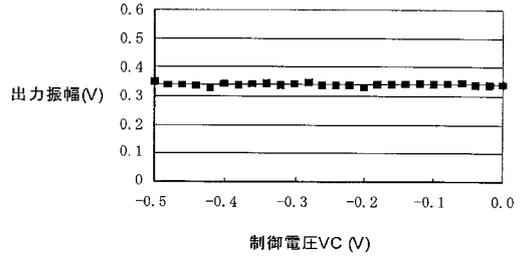
【 図 3 5 】



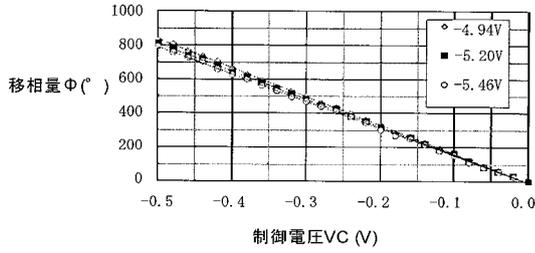
【 図 3 6 】



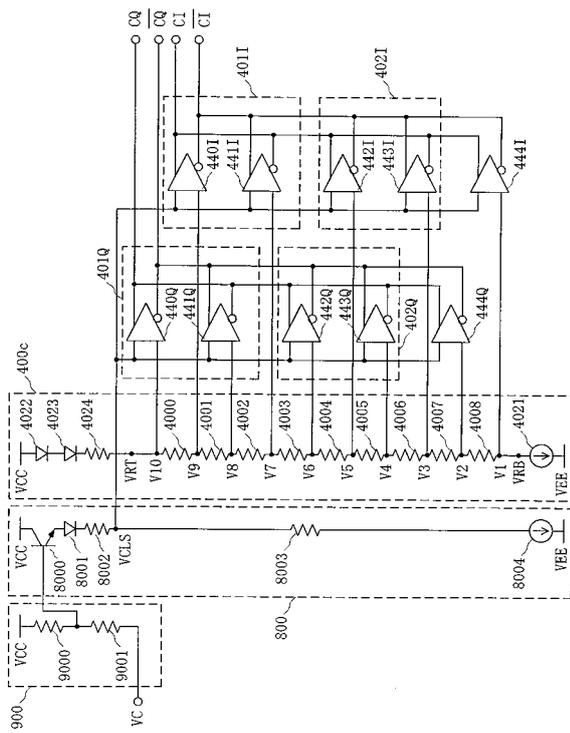
【 図 3 8 】



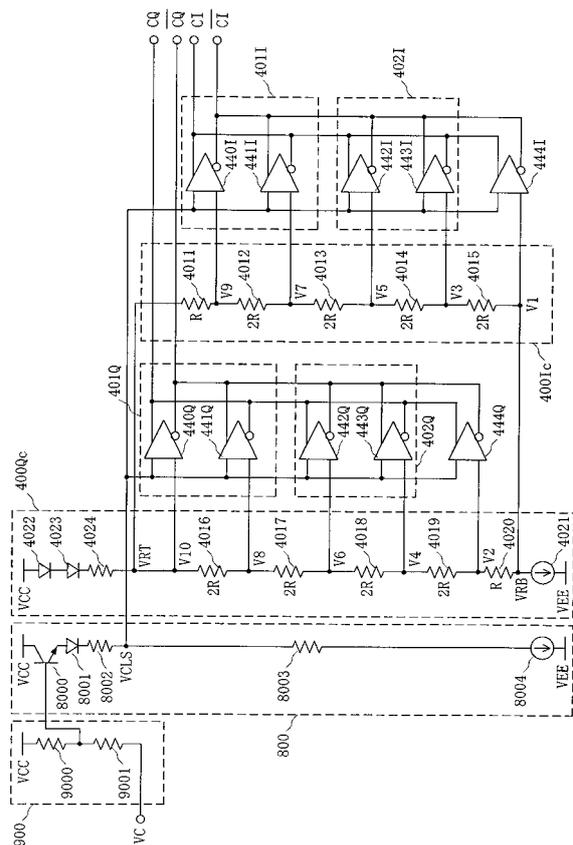
【 図 3 7 】



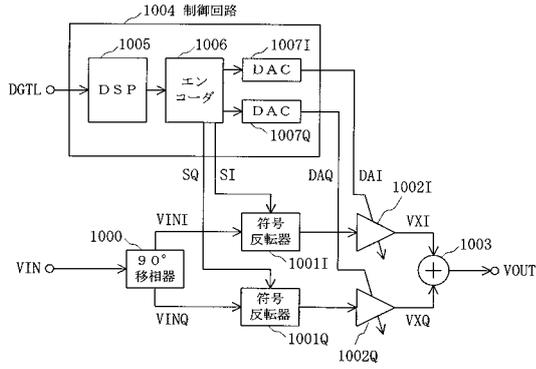
【 図 3 9 】



【 図 4 0 】



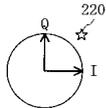
【 図 4 1 】



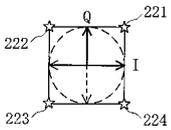
【 図 4 2 A 】



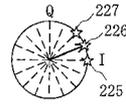
【 図 4 2 B 】



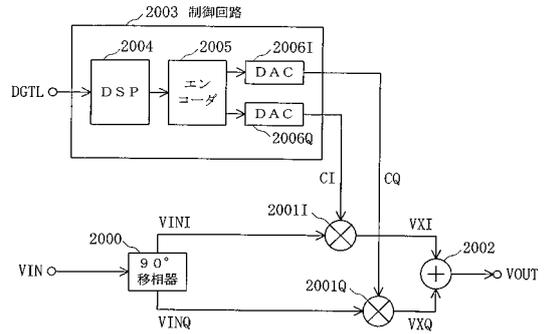
【 図 4 2 C 】



【 図 4 2 D 】



【 図 4 3 】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/064237

| | | |
|---|---|--|
| A. CLASSIFICATION OF SUBJECT MATTER H03H11/20(2006.01)i, H03H17/08(2006.01)i, H04B10/04(2006.01)i, H04B10/06(2006.01)i, H04B10/142(2006.01)i, H04B10/152(2006.01)i | | |
| According to International Patent Classification (IPC) or to both national classification and IPC | | |
| B. FIELDS SEARCHED | | |
| Minimum documentation searched (classification system followed by classification symbols) H03H11/00-H03H11/54, H03H17/08, H04B10/04, H04B10/06, H04B10/142, H04B10/152 | | |
| Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2009 Kokai Jitsuyo Shinan Koho 1971-2009 Toroku Jitsuyo Shinan Koho 1994-2009 | | |
| Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) | | |
| C. DOCUMENTS CONSIDERED TO BE RELEVANT | | |
| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
| A | JP 7-79131 A (NEC Corp.), 20 March 1995 (20.03.1995), paragraphs [0013] to [0027]; fig. 1 to 3 (Family: none) | 1-14 |
| A | JP 10-150363 A (Philips Electronics N.V.), 02 June 1998 (02.06.1998), paragraphs [0014] to [0024]; fig. 1 to 5 & US 5877713 A & EP 834990 A1 | 1-14 |
| A | JP 2008-28681 A (Sony Corp.), 07 February 2008 (07.02.2008), paragraphs [0047] to [0063], [0094] to [0106]; fig. 1 to 2, 5 & US 2008/0074163 A1 | 1-14 |
| <input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex. | | |
| * Special categories of cited documents: | | |
| "A" | document defining the general state of the art which is not considered to be of particular relevance | "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention |
| "E" | earlier application or patent but published on or after the international filing date | "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone |
| "L" | document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) | "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art |
| "O" | document referring to an oral disclosure, use, exhibition or other means | "&" document member of the same patent family |
| "P" | document published prior to the international filing date but later than the priority date claimed | |
| Date of the actual completion of the international search 02 November, 2009 (02.11.09) | | Date of mailing of the international search report 17 November, 2009 (17.11.09) |
| Name and mailing address of the ISA/ Japanese Patent Office | | Authorized officer |
| Facsimile No. | | Telephone No. |

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/064237

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|-----------|--|-----------------------|
| A | JP 10-256884 A (Mitsubishi Electric Corp.), 25 September 1998 (25.09.1998), paragraphs [0108] to [0112]; fig. 10 & US 5936434 A | 4-8 |
| A | JP 2003-8399 A (NEC Micro Systems, Ltd.), 10 January 2003 (10.01.2003), fig. 1 to 3 & US 2003/0001648 A1 | 9-11 |
| A | JP 2007-208472 A (Fujitsu Ltd.), 16 August 2007 (16.08.2007), paragraphs [0017] to [0025]; fig. 1 & US 2007/0177882 A1 | 12-13 |

| 国際調査報告 | | 国際出願番号 PCT/J P 2 0 0 9 / 0 6 4 2 3 7 | |
|--|---|--|---------|
| A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H03H11/20(2006.01)i, H03H17/08(2006.01)i, H04B10/04(2006.01)i, H04B10/06(2006.01)i, H04B10/142(2006.01)i, H04B10/152(2006.01)i | | | |
| B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H03H11/00-H03H11/54, H03H17/08, H04B10/04, H04B10/06, H04B10/142, H04B10/152 | | | |
| 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2009年 日本国実用新案登録公報 1996-2009年 日本国登録実用新案公報 1994-2009年 | | | |
| 国際調査で使用した電子データベース (データベースの名称、調査に使用した用語) | | | |
| C. 関連すると認められる文献 | | | |
| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求項の番号 | |
| A | JP 7-79131 A (日本電気株式会社) 1995.03.20, [0013]-[0027]、図 1-図 3 (ファミリーなし) | 1-14 | |
| A | JP 10-150363 A (フィリップス エレクトロニクス ネムローゼ フェンノートシャップ) 1998.06.02, [0014]-[0024]、図 1-図 5 & US 5877713 A & EP 834990 A1 | 1-14 | |
| <input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。 | | | |
| * 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願 | | の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献 | |
| 国際調査を完了した日 02.11.2009 | | 国際調査報告の発送日 17.11.2009 | |
| 国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号 | | 特許庁審査官 (権限のある職員) 崎間 伸洋 | 5W 3570 |
| | | 電話番号 03-3581-1101 | 内線 3576 |

| 国際調査報告 | | 国際出願番号 PCT/J P 2 0 0 9 / 0 6 4 2 3 7 |
|-----------------------|---|--------------------------------------|
| C (続き) . 関連すると認められる文献 | | |
| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求項の番号 |
| A | JP 2008-28681 A (ソニー株式会社) 2008.02.07, [0047]-[0063], [0094]-[0106]、図1-図2, 図5 & US 2008/0074163 A1 | 1-14 |
| A | JP 10-256884 A (三菱電機株式会社) 1998.09.25, [0108]-[0112]、図10 & US 5936434 A | 4-8 |
| A | JP 2003-8399 A (エヌイーシーマイクロシステム株式会社) 2003.01.10, 図1-図3 & US 2003/0001648 A1 | 9-11 |
| A | JP 2007-208472 A (富士通株式会社) 2007.08.16, [0017]-[0025]、図1 & US 2007/0177882 A1 | 12-13 |

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(72)発明者 山中 祥吾
東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内

(72)発明者 佐野 公一
東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内

(72)発明者 村田 浩一
東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内

(72)発明者 小野寺 清光
東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内

(72)発明者 榎木 孝知
東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内

Fターム(参考) 5J098 AA02 AA11 AB03 AB11 AB12 AB25 AB32 AC04 AC10 AC13
AC27 AD02 AD05 AD17 AD24 AD25 DA03 DA06

(注)この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。