

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-102123

(P2017-102123A)

(43) 公開日 平成29年6月8日(2017.6.8)

(51) Int.Cl.	F I	テーマコード (参考)
GO 1 R 33/09 (2006.01)	GO 1 R 33/06 R	2 GO 1 7
HO 1 L 43/12 (2006.01)	HO 1 L 43/12	5 FO 9 2
HO 1 L 35/16 (2006.01)	HO 1 L 35/16	
HO 1 L 35/34 (2006.01)	HO 1 L 35/34	
GO 1 K 7/16 (2006.01)	GO 1 K 7/16 Z	

審査請求 有 請求項の数 15 O L (全 22 頁)

(21) 出願番号 特願2017-1605 (P2017-1605)
 (22) 出願日 平成29年1月10日 (2017.1.10)
 (62) 分割の表示 特願2014-558926 (P2014-558926) の分割
 原出願日 平成25年2月25日 (2013.2.25)
 (31) 優先権主張番号 13/420,389
 (32) 優先日 平成24年3月14日 (2012.3.14)
 (33) 優先権主張国 米国 (US)

(71) 出願人 501144003
 アナログ・デバイス・インコーポレーテッド
 アメリカ合衆国マサチューセッツ州ノーウッド、ワン・テクノロジー・ウェイ (番地なし)
 (74) 代理人 100078282
 弁理士 山本 秀策
 (74) 代理人 100113413
 弁理士 森下 夏樹
 (74) 代理人 100181674
 弁理士 飯田 貴敏
 (74) 代理人 100181641
 弁理士 石川 大輔

最終頁に続く

(54) 【発明の名称】 センサおよびセンサの製造方法

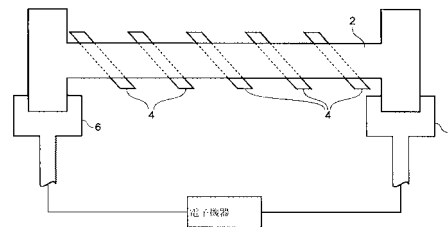
(57) 【要約】

【課題】 好適なセンサおよびセンサの製造方法を提供すること。

【解決手段】 センサの製造方法であって、方法は、第1の加工施設において、基板上にセンサの1つ以上のコンポーネントを形成することと、第2の加工施設において、基板上に、または1つ以上のコンポーネントにわたって、磁気抵抗センサ等のセンサ層を蒸着することを含む。したがって、そうでなければ磁気抵抗材料の蒸着が与える汚染効果が、第2の加工施設に限定され得、より高度な加工設備および技術が第1の加工施設において採用され得ることを可能にする。

【選択図】 図3

11431



【特許請求の範囲】

【請求項 1】

センサの製造方法であって、第 1 の加工施設において、基板上に前記センサの 1 つ以上のコンポーネントを形成することと、第 2 の加工施設において、前記基板上に、または前記 1 つ以上のコンポーネントにわたって、センサ素子を蒸着することと、を含む、方法。

【請求項 2】

前記第 1 の加工施設において、第 1 の誘電体層または前記基板の表面に差し込まれる、複数の短絡バーを形成することと、

第 2 の半導体加工施設において、

前記複数の短絡バーおよび前記第 1 の誘電体層または前記基板にわたって、センサ素子を蒸着することと、

を含む、請求項 1 に記載の方法。

10

【請求項 3】

前記第 1 の加工施設において、前記センサ素子と前記基板上に形成される電子回路との間で、または外部接点に、電気的に接触するために、第 1 および第 2 の導体を形成することをさらに含む、請求項 1 に記載の方法。

【請求項 4】

前記センサは、第 1 の誘電体層と第 2 の誘電体層とを備え、前記方法は、

前記第 2 の誘電体層を蒸着することと、

前記第 2 の誘電体層にわたって、第 1 の導電層を蒸着することと、

前記第 1 および第 2 の導体を形成するために、前記第 1 の導電層をエッチングすることと、

20

前記第 1 の誘電体層を蒸着し、前記センサ素子と接触するための前記第 1 および第 2 の導体の選択された部分を曝露するために、前記第 1 の誘電体層をエッチングすることと、

をさらに含む、

請求項 1 に記載の方法。

【請求項 5】

フリップコイル導電層を蒸着することと、

フリップコイルを形成するために、前記フリップコイル導電層の少なくとも一部を除去することと、

30

前記フリップコイルにわたって、前記第 2 の誘電体層を蒸着することと、

をさらに含む、請求項 1 に記載の方法。

【請求項 6】

前記基板は、シリコンを含む、請求項 1 に記載の方法。

【請求項 7】

前記第 1 の誘電体層および前記第 2 の誘電体層のうちの少なくとも 1 つは、二酸化ケイ素または窒化ケイ素を含む、請求項 4 に記載の方法。

【請求項 8】

前記センサ素子は、パーマロイを含む、請求項 1 に記載の方法。

【請求項 9】

前記複数の短絡バーは、タングステンを含む、請求項 1 に記載の方法。

40

【請求項 10】

前記短絡バーを形成することは、前記基板または前記第 1 の誘電体層のうちの少なくとも 1 つに、複数の陥凹を形成することと、前記陥凹中にタングステンを蒸着することと、

を含む、請求項 2 に記載の方法。

【請求項 11】

前記基板または前記第 1 の誘電体層の表面上からタングステンを除去するために、化学機械研磨 (CMP) およびエッチバックプロセスのうちの少なくとも 1 つを実施すること

50

をさらに含む、請求項 10 に記載の方法。

【請求項 12】

前記第 1 の加工施設において、前記半導体ウエハ上に少なくとも 1 つの集積回路を加工することをさらに含む、請求項 1 に記載の方法。

【請求項 1 3】

前記少なくとも 1 つの集積回路のうちの 1 つ以上は、前記センサ層によって形成される感知素子からの信号を処理するように配設される、請求項 1 2 に記載の方法。

【請求項 1 4】

薄膜センサ層を有するセンサの製造方法であって、第 1 の加工施設において、前記センサ層を除いて、基板上に前記センサの 1 つ以上のコンポーネントを形成することを含む、方法。

【請求項 1 5】

センサの製造方法であって、第 2 の加工施設において、基板上で、センサ層を除く前記センサの 1 つ以上のコンポーネントからなるセンサを受容することと、前記第 2 の加工施設において、前記 1 つ以上のコンポーネントにわたってセンサ層を蒸着することと、を含む、方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、磁気抵抗センサ、温度センサ、および赤外線検出器等のセンサ、ならびにセンサの製造に関する。

【背景技術】

20

【0002】

異方性磁気抵抗 (AMR) センサ等の既知の種類 of センサの製造中、パーマロイ等の磁気抵抗材料の薄膜は、半導体基板上に蒸着される。次いで、複数の導電ストリップ (短絡バーまたはパーバーポールとして一般的に既知である) が、例えば、センサが外部磁場の方向に応答するように磁気抵抗材料をバイアス点に設定するように、その磁場への応答を修正するために、磁気抵抗材料にわたって形成される。同様に、磁気抵抗材料への接続が、磁気抵抗材料にわたって形成される。

【0003】

かかるプロセスの問題は、パーマロイの成分、ニッケルおよび鉄が、半導体加工において望ましくない可能性があることである。多くの加工プロセスに対して、ニッケルおよび鉄は、汚染物質であり、それは、半導体材料の電気特性を不利に変化させ得る。パーマロイは、加工ツールを汚染し、それらを任意の他のプロセスで使用不可能な状態にし得る。さらに、かかる汚染物質は、関係のない集積回路の加工等、加工施設全体にわたって、プロセスの結果に影響を与える他のツールに広がり得る。さらに、集積回路を製造するための加工施設および機械は高価である。したがって、多目的施設の所有者は、かかる汚染金属の導入または使用を許可することはほとんどない。

30

【0004】

これらの問題を克服するために、ニッケルおよび鉄汚染物質を他の集積回路を製造するために使用される環境から離すために、特別な磁気抵抗センサ専用の加工施設、いわゆる「汚染された加工施設 (dirty fab)」が建設され得る。これらの専用の加工施設は、建設が高価であり、置き換えおよび更新はほとんどされず、それは、そうすることの出費がしばしば、磁気抵抗センサからの収入を上回るためである。結果として、かかるセンサの加工のために使用される施設はしばしば、古い設備を使用しており、それは現代の製造施設で利用可能なものほど良好ではない、センサ内の形状およびコンポーネント配置を引き起こし得る。その結果として、デバイス性能は、形状に依存するとき低下し得る。

40

【0005】

センサを形成する金属または合金層が汚染するかどうかにかかわらず、かかる層への接続は、問題となり得る。

【発明の概要】

50

【課題を解決するための手段】

【0006】

本開示の第1の態様に従って、
基板と、
複数の短絡バーと、

基板および複数の短絡バーにわたって形成され、短絡バーと当接し、電氣的に接触している、少なくとも1つの磁気抵抗素子と、
を備える、磁気抵抗センサが提供される。

【0007】

第1の態様によると、磁気抵抗素子は、短絡バーの上に直接蒸着され、それと電氣的に接触しているため、磁気抵抗素子の蒸着に先行する全てのプロセスステップは、磁気抵抗素子の汚染材料に曝露されない第1の加工施設において実施され得る。この第1の加工施設は、概念上、「汚染されていない(clean)」施設と見なされ得る。磁気抵抗層の蒸着に先行するプロセスステップは、パターニング、エッチング、ドーピング、および熱拡散、または半導体デバイスを製造するための既知の任意の他のプロセス等のプロセスを使用した、トランジスタ、集積回路、および相互接続導体の形成を含み得る。磁気抵抗素子の蒸着は、センサの加工のための処理ステップの大部分が完了した後、第2の場合によっては専用の施設で実施され得る。この施設は、それが、通常加工業の所有者がそれらの施設内で使用することを望まない材料を取り扱うため、「汚染されている(dirty)」と見なされ得る。結果として、集積回路は、センサと同じ半導体ウエハ上で加工され得る。これは、トランジスタ、金属コネクタ、および短絡バーが、現代の製造施設で利用可能な処理ステップを使用して定義され得、コンポーネントの形状および分解能のより良好な制御を提供し、それが、改良された性能を提供し得ることを意味する。例えば、短絡バーの位置決めにより正確な制御は、感度(例えば、より薄いバーはセンサ感度を向上させ得る)および直線性の観点から、改良されたセンサ性能をもたらす。

10

20

【0008】

短絡バーは、短絡バーがトレンチの形状によって画定されるように、誘電体材料(または少なくとも、抵抗が磁気抵抗素子のもよりも有意に大きい材料。したがって、低濃度ドーブまたは非ドーブ半導体もまたこの役割を果たし得る)中にトレンチを形成し、トレンチ中および周囲に金属を蒸着し、次いで、平坦化または研磨技術を使用する等して、金属の最上部分をエッチングおよび/または機械的に除去することによって形成され得る。かかるプロセスは、誘電体中のトレンチの形成が概して、金属のパターニングウェットエッチングのみによって短絡バーを形成するよりも高い精度で行われ得るため、有利であり得る。したがって、これらの実施形態において、磁気抵抗素子がそれらにわたって蒸着されるまで、短絡バーが全ての他のコンポーネントから電氣的に絶縁されるということになる。

30

【0009】

磁気抵抗素子は、パーマロイ等の材料の単層であってもよい。あるいは、磁気抵抗層は、他の磁気抵抗材料で作られてもよい。しかしながら、本発明は、単層または単一材料に限定されない。したがって、例えば、3層構造等の他の構造が、センサ層として形成されてもよい。例えば、Fe/Cr/Fe 3層構造が巨大磁気抵抗を示す。

40

【0010】

集積回路の生産で使用される高温拡散およびアニーリングステップは、パーマロイの品質およびその磁化方向に悪影響を及ぼす傾向がある。半導体デバイスが磁気抵抗素子の蒸着前に加工されるとき、磁気抵抗材料は、外部の高温処理ステップを受ける必要がない。

【0011】

ある特定の実施形態によると、第1の導体は、磁気抵抗素子の第1の端部を第1の電氣的ノードに接続し、第2の導体は、磁気抵抗素子の第2の端部を第2の電氣的ノードに接続する。少なくとも1つの短絡バーが、第1および第2の導体の間に配置され得る。第1および第2の導体は、磁気抵抗素子の下の層に形成され、金属ビアによってそれに接続さ

50

れてもよい。

【0012】

多くの実施形態において、センサは、磁気抵抗素子にわたって形成される、絶縁層をさらに備える。絶縁層は、ポリイミドから形成されてもよい。他の絶縁体を使用され得る。

【0013】

いくつかの実施形態において、短絡バーは、互いに実質的に平行であり、磁気抵抗素子の下の領域、またはその少なくとも第1の感知領域全体にわたって、ほぼ等間隔で離間している。

【0014】

ある特定の実施形態によると、磁気抵抗素子の磁化ベクトル

10

【化1】

\overline{M}

は、短絡バーの個々の縦軸に対して約 $35^\circ \sim 55^\circ$ の間の角度、好ましくは 45° の角度をなす。これらの角度は、センサの動作の直線性を実質的に最大化し得る。言い換えれば、短絡バーは、磁気抵抗素子の磁化容易軸に対して角度がある。

【0015】

一実施形態において、短絡バーは、タングステンで作られる。タングステンは、高い伝導性を提供する。あるいは、短絡バーは、銅、アルミニウム、またはその合金等、別の金属で作られてもよい。同様に、磁気抵抗素子を他の導体に接続するピアは、タングステンおよび/または銅もしくはアルミニウム等の別の金属で作られてもよい。

20

【0016】

磁気センサはさらに、磁気抵抗素子に、電氣的に制御された磁場を提供するように配設される、フリップコイルを備えてもよい。フリップコイルからの磁場は、磁気センサのオフセットを低減し、感度を高めるために、磁気抵抗素子の磁化ベクトルを再調整ために使用され得る。フリップコイルからの磁場はまた、外部磁場が、フリップコイルによって既知の切替速度で生成される磁場に対して、連続して加法的および減法的であるモードで、センサが使用されることを可能にし得る。したがって、信号処理技術は、背景雑音から外部磁場の影響を抽出することができる。

【0017】

したがって、外部場に対するセンサの配向が既知である場合、磁場の強度を測定することができるセンサを提供することが可能である。かかるセンサは、電流測定デバイスで有用であり得る。2つ以上のセンサが使用される場合、および/または磁場の強度が既知である場合、センサに対する磁場の方向を測定することが可能である。センサは、例えば、磁気コンパスで使用され得る。

30

【0018】

本開示の第2の態様によると、本開示の第1の態様のセンサを備える、モノリシック集積回路が提供される。

【0019】

したがって、信号処理コンポーネントまたは他のコンポーネントは、集積回路中でセンサと共に製造され得る。いくつかの実施形態において、1つ以上の回路が、磁気抵抗素子からの信号を処理するために、および/またはフリップコイルを制御するために、磁気センサと一体化されてもよい。

40

【0020】

本開示の第3の態様によると、センサの製造方法が提供され、方法は、第1の加工施設において、基板上にセンサの1つ以上のコンポーネントを形成することと、第2の加工施設において、基板上または1つ以上のコンポーネントにわたって、センサ層を蒸着することを含む。例えば、第1の加工施設は、基板上にセンサ層を除いたセンサの1つ以上のコンポーネントを形成することができ、次いで、基板は、第2の加工施設に輸送され得る。その上にセンサが部分的に形成された基板は、第2の加工施設で受容され得、センサ層

50

は、第2の加工施設において、1つ以上のコンポーネントにわたって蒸着され得る。

【0021】

これは、磁気抵抗層等のセンサ素子が、デバイスの生産の後半の段階で蒸着されるため、有利である。その結果として、磁気抵抗層の蒸着に先行するいくつかまたは全てのプロセスステップが、センサ層を形成するために使用される材料に曝露されない加工施設で実施され得る。これらのプロセスは、センサ層の下の短絡バーの形成を含んでもよく、ここで、センサ層は、磁気抵抗層である。これらのプロセスはまた、層のパターニング、エッチング、ドーピング、蒸着、熱拡散等による、半導体デバイス（例えば、トランジスタ）または他のコンポーネントの製造のためのステップを含んでもよい。センサ層は、加工中の後半の処理ステップで蒸着されるため、集積回路等の複雑なコンポーネントは、センサと同じ半導体ウエハ上で加工されてもよい。トランジスタの生産で使用される高温拡散およびアニーリングステップは、センサ材料の品質または動作に悪影響を及ぼす可能性がある。トランジスタおよび関連デバイスは、センサ層の蒸着前に加工され得るため、センサは、かかる高温処理ステップへの曝露を回避することができる。

10

【0022】

ある特定の実施形態によると、方法はさらに、センサ層がセンサ素子を形成する下にフリップコイルを形成することと、フリップコイルの第1の端部および第2の端部と電氣的に接続している第1および第2の導体を提供することを含む。

【0023】

多くの実施形態において、複数の短絡バーは、タングステンで作られ、化学機械研磨（CMP）およびエッチバックプロセスのうちの少なくとも1つを使用して形成される。

20

【0024】

本開示の第4の態様によると、薄膜センサ層を有するセンサの製造方法が提供され、方法は、第1の加工施設において、センサ層を除いて、基板上にセンサの1つ以上のコンポーネントを形成することを含む。

【0025】

次いで、センサは、第2の加工施設に送られてもよく、そこで、1つ以上のコンポーネント上にセンサ層を蒸着するステップが実施される。

【0026】

本開示の第5の態様によると、センサの製造方法が提供され、方法は、基板上的センサ層を除いたセンサの1つ以上のコンポーネントからなるセンサを、第2の加工施設において受容することと、第2の加工施設において、1つ以上のコンポーネントにわたって、センサ層を蒸着することを含む。

30

【0027】

本開示の第6の態様によると、

基板と、

回路素子を相互接続するための複数の伝導トラックを形成するようにパターニングされる、金属層と、

薄膜素子と、

金属層と薄膜素子との間の絶縁層と、

40

を備える、集積回路が提供され、

薄膜素子と伝導トラックのうちの選択されたものとの間の接続は、薄膜素子を他の回路コンポーネントに接続するために、絶縁層を通して延在する金属インターコネクタを介して行われ、薄膜素子は、金属インターコネクタにわたって位置付けられる。

【0028】

したがって、センサ材料への比較的容易な接続を促進する標準化金属インターコネクタを提供することが可能である。

本明細書は、例えば、以下の項目も提供する。

(項目1)

磁気抵抗センサであって、

50

基板と、

複数の短絡バーと、

前記基板および前記複数の短絡バーにわたって形成される、少なくとも1つの磁気抵抗素子であって、前記短絡バーと当接し、電氣的に接触している、前記少なくとも1つの磁気抵抗素子と、

を備える、磁気抵抗センサ。

(項目2)

前記短絡バーは、前記少なくとも1つの磁気抵抗素子の磁化容易軸に対して角度がある、項目1に記載のセンサ。

(項目3)

前記複数の短絡バーは、前記基板にわたって形成される、絶縁層に差し込まれる、項目1に記載のセンサ。

(項目4)

前記磁気抵抗素子より上に形成される、絶縁層をさらに備える、項目1に記載のセンサ

。

(項目5)

前記短絡バーは、タングステンを含む、項目1に記載のセンサ。

(項目6)

前記磁気抵抗層は、パーマロイを含む、項目1に記載のセンサ。

(項目7)

前記少なくとも1つの磁気抵抗素子と少なくとも1つの他の回路素子とを相互接続するように構成される、接続層中の複数の伝導トラックをさらに備え、前記接続層は、前記基板と前記少なくとも1つの磁気抵抗素子との間に配置され、前記短絡バーが前記伝導トラックと直接、電氣的に接触することを防止するために、前記短絡バーに隣接して配置される、絶縁体をさらに備える、項目1に記載のセンサ。

(項目8)

前記少なくとも1つの磁気抵抗センサを、前記伝導トラックのうちの選択されたものに接続するためのビアをさらに備え、前記ビアは、タングステンを含み、前記絶縁体を通して延在する、項目7に記載のセンサ。

(項目9)

項目1に記載のセンサを備える、半導体集積回路。

(項目10)

センサの製造方法であって、第1の加工施設において、基板上に前記センサの1つ以上のコンポーネントを形成することと、第2の加工施設において、前記基板上に、または前記1つ以上のコンポーネントにわたって、センサ素子を蒸着することと、を含む、方法。

(項目11)

前記第1の加工施設において、第1の誘電体層または前記基板の表面に差し込まれる、複数の短絡バーを形成することと、

第2の半導体加工施設において、

前記複数の短絡バーおよび前記第1の誘電体層または前記基板にわたって、センサ素子を蒸着することと、

を含む、項目10に記載の方法。

(項目12)

前記第1の加工施設において、前記センサ素子と前記基板上に形成される電子回路との間で、または外部接点に、電氣的に接触するために、第1および第2の導体を形成することをさらに含む、項目10に記載の方法。

(項目13)

前記センサは、第1の誘電体層と第2の誘電体層とを備え、前記方法は、

前記第2の誘電体層を蒸着することと、

前記第2の誘電体層にわたって、第1の導電層を蒸着することと、

10

20

30

40

50

前記第 1 および第 2 の導体を形成するために、前記第 1 の導電層をエッチングすることと、

前記第 1 の誘電体層を蒸着し、前記センサ素子と接触するための前記第 1 および第 2 の導体の選択された部分を曝露するために、前記第 1 の誘電体層をエッチングすることと、をさらに含む、

項目 10 に記載の方法。

(項目 14)

フリップコイル導電層を蒸着することと、

フリップコイルを形成するために、前記フリップコイル導電層の少なくとも一部を除去することと、

前記フリップコイルにわたって、前記第 2 の誘電体層を蒸着することと、をさらに含む、項目 10 に記載の方法。

(項目 15)

前記基板は、シリコンを含む、項目 10 に記載の方法。

(項目 16)

前記第 1 の誘電体層および前記第 2 の誘電体層のうちの少なくとも 1 つは、二酸化ケイ素または窒化ケイ素を含む、項目 13 に記載の方法。

(項目 17)

前記センサ素子は、パーマロイを含む、項目 10 に記載の方法。

(項目 18)

前記複数の短絡バーは、タングステンを含む、項目 10 に記載の方法。

(項目 19)

前記短絡バーを形成することは、前記基板または前記第 1 の誘電体層のうちの少なくとも 1 つに、複数の陥凹を形成することと、前記陥凹中にタングステンを蒸着することと、を含む、項目 11 に記載の方法。

(項目 20)

前記基板または前記第 1 の誘電体層の表面上からタングステンを除去するために、化学機械研磨 (CMP) およびエッチバックプロセスのうちの少なくとも 1 つを実施することとをさらに含む、項目 19 に記載の方法。

(項目 21)

前記第 1 の加工施設において、前記半導体ウエハ上に少なくとも 1 つの集積回路を加工することをさらに含む、項目 10 に記載の方法。

(項目 22)

前記少なくとも 1 つの集積回路のうちの 1 つ以上は、前記センサ層によって形成される感知素子からの信号を処理するように配設される、項目 21 に記載の方法。

(項目 23)

集積回路であって、

基板と、

回路素子を相互接続するための複数の伝導トラックを形成するためにパターンニングされる、金属層と、

薄膜素子と、

前記金属層と前記薄膜素子との間の絶縁層と、

を備え、前記薄膜素子と前記伝導トラックのうちの選択されたものとの間の接続は、前記薄膜素子を他の回路コンポーネントに接続するために、前記絶縁層を通して延在する金属インターコネクタによって行われ、前記薄膜素子は、前記金属インターコネクタにわたって位置付けられる、

集積回路。

(項目 24)

前記薄膜素子は、磁気抵抗特性を有する、項目 23 に記載の集積回路。

(項目 25)

10

20

30

40

50

前記薄膜素子と直接電気接触およびタッチ接触して形成される、短絡バーをさらに備える、項目 2 4 に記載の集積回路。

(項目 2 6)

前記短絡バーは、前記短絡バーが前記金属層中の前記複数の導体と物理的に接触しないように、前記絶縁層および前記薄膜素子によって包囲される、項目 2 5 に記載の集積回路。

(項目 2 7)

前記薄膜素子は、薄膜抵抗器である、項目 2 3 に記載の集積回路。

(項目 2 8)

前記薄膜素子は、少なくとも 2 つの材料が熱電対を形成するように、異なるゼーベック係数を有する前記少なくとも 2 つの材料から形成される、項目 2 3 に記載の集積回路。

(項目 2 9)

前記少なくとも 2 つの材料のうちの少なくとも 1 つは、テルル化ビスマスを含む、項目 2 8 に記載の集積回路。

(項目 3 0)

前記熱電対は、バッファ、増幅器、または信号処理回路のうちの少なくとも 1 つに接続される、項目 2 8 に記載の集積回路。

(項目 3 1)

薄膜センサ層を有するセンサの製造方法であって、第 1 の加工施設において、前記センサ層を除いて、基板上に前記センサの 1 つ以上のコンポーネントを形成することを含む、方法。

(項目 3 2)

センサの製造方法であって、第 2 の加工施設において、基板上で、センサ層を除く前記センサの 1 つ以上のコンポーネントからなるセンサを受容することと、前記第 2 の加工施設において、前記 1 つ以上のコンポーネントにわたってセンサ層を蒸着することと、を含む、方法。

【図面の簡単な説明】

【0029】

本発明の実施形態がここで、添付の図面を参照して、ほんの一例として説明される。

【0030】

【図 1】図 1 は、磁気抵抗素子にわたって短絡バーが配置された、既知の磁気抵抗センサの概略平面図である。

【0031】

【図 2】図 2 は、図 1 に示される磁気抵抗素子中の磁気抵抗と、磁化ベクトルと電流との間の角度との間の関係のグラフ図である。

【0032】

【図 3】図 3 は、一実施形態に従った、磁気センサの平面図である。

【0033】

【図 4】図 4 は、一実施形態に従った、磁気センサの感知素子の下にフリップコイルが配置された、磁気センサの平面図である。

【0034】

【図 5】図 5 は、図 4 に示されるセンサを通る断面図である。

【0035】

【図 6】図 6 は、別の実施形態に従った、センサを通る断面図である。

【0036】

【図 7 A】図 7 a ~ 7 i は、一実施形態に従った、センサの製造段階を示す断面図である。

【図 7 B】図 7 a ~ 7 i は、一実施形態に従った、センサの製造段階を示す断面図である。

【図 7 C】図 7 a ~ 7 i は、一実施形態に従った、センサの製造段階を示す断面図である

10

20

30

40

50

。【図 7 D】図 7 a ~ 7 i は、一実施形態に従った、センサの製造段階を示す断面図である。

。【図 7 E】図 7 a ~ 7 i は、一実施形態に従った、センサの製造段階を示す断面図である。

。【図 7 F】図 7 a ~ 7 i は、一実施形態に従った、センサの製造段階を示す断面図である。

。【図 7 G】図 7 a ~ 7 i は、一実施形態に従った、センサの製造段階を示す断面図である。

。【図 7 H】図 7 a ~ 7 i は、一実施形態に従った、センサの製造段階を示す断面図である。

。【図 7 I】図 7 a ~ 7 i は、一実施形態に従った、センサの製造段階を示す断面図である。

【0037】

【図 8】図 8 は、一実施形態に従った、熱電対の平面図である。

【発明を実施するための形態】

【0038】

本明細書で使用される場合、「～より上」、「～の上」、「～の下」等の用語は、文脈上明白に反対の指示がない限り、図面に示されるように配向された構造を指す。

【0039】

上記で考察されるように、既知の異方性磁気抵抗 (AMR) センサは、半導体基板上に蒸着される、磁気抵抗材料、典型的にはパーマロイ (NiFe) の膜を含む。概して 1 に指定される従来技術のセンサが、図 1 に示される。磁気抵抗膜は、縦軸を有する磁気抵抗素子 2 を形成するために、基板上でパターンニングされる。磁気抵抗素子 2 は、抵抗感知素子としての役割を果たす。パーマロイの磁気抵抗特性は、磁気抵抗素子 2 の抵抗が、磁場の存在下で約 2 % ~ 3 % の間で変化することを可能にする。パーマロイの好ましい磁化配向

【化 2】

\overline{M}

は、それが感知素子 2 の縦軸に平行するように、加工中に設定され得る。感知素子 2 の電気抵抗 R は、例えば、図 2 に示されるように、磁気抵抗素子 2 内の電流フローの方向 I と磁化ベクトルの配向

【化 3】

\overline{M}

との間の角度 θ によって決まる。パーマロイの抵抗 R は、電流フロー I が磁化ベクトル

【化 4】

\overline{M}

に平行であるとき、その最大であり、電流が磁化ベクトル

【化 5】

\overline{M}

に垂直であるとき、その最小である。これは、図 2 に概略的に示され、図中、抵抗軸の原点は、角度 θ の関数として抵抗 R の変化を強調するために表示されていない。

【0040】

センサが実質的に線形のモードで (図 1 に示されるように) 動作することができるように、短絡バー 4 またはバーポールと称され得る金属ストリップは、図 1 に示されるように、概して磁気抵抗素子 2 の縦軸に対して 45 ° の角度で、磁気抵抗素子 2 のパーマロ

10

20

30

40

50

イ抵抗ストリップの上に、それと接触して蒸着される。接点 6 および 7 は、短絡バー 4 と同一平面上で素子 2 の両端に形成される。短絡バー 4 は、パーマロイ磁気抵抗素子 2 よりもはるかに高い伝導性を有するため、短絡バー 4 は、素子 2 の縦軸に対して実質的に 45°、磁気抵抗素子 2 中の電流方向を回転させる。センサ 1 に印加される外部磁場 H は、磁化ベクトル

【化 6】

\vec{M}

の方向を変化させ、したがって、センサ 1 の抵抗を変化させる。したがって、センサ 1 に対する磁場の相対配向および / または大きさが測定され得る。従来、短絡バー 4 を形成する磁気材料および伝導性材料の蒸着、ならびにそれらのパターンニングは全て、同一加工施設において基板上で実施される。

10

【0041】

上記の通り、パーマロイ、または加工プロセス中の汚染物質であると通常みなされる他の材料の存在により、デバイスは、「汚染された加工」施設で製造される。利用可能な機械およびプロセスは、汚染された加工施設中に存在するものに限定され、それは典型的に、「標準」またはそれ以上の現代の加工施設において見られるものと比較して旧式である。新しい半導体加工施設を設立する莫大な費用は、かかる施設が汚染物質材料の存在によって他の集積回路の製造で利用できないとき、センサデバイスの製造のために 1 つを建設することを非経済的にする。したがって、現在利用可能な AMR センサ技術は、デバイス寸法のダウンスケリングおよび性能の向上が典型的には一般的な集積回路製造の動向と一致しないほど悩んでいる。

20

【0042】

図 3 は、一実施形態に従った、磁気センサの平面図を示す。例示されるように、感知素子 2 を形成するパーマロイの薄膜は、短絡バー 4 にわたって位置付けられる。図 3 に示される短絡バー 4 の位置決めは、異方性磁気抵抗センサを製造する当業者の認識された常識および技術的偏見に反する。パーマロイ層の蒸着は、製造プロセスのかなり後半に実施される。したがって、同一ウエハ上のフリップコイルおよび関連コントローラに対する、短絡バー 4 を形成すること、誘電体層を蒸着すること、および集積回路 5 (アナログデジタルコンバータ、デジタルシグナルプロセッサ、電流源等) の加工さえ含む、パーマロイの蒸着までの全ての処理ステップは、「汚染されていない」、すなわち、センサ層を蒸着するために使用されず、したがって、磁気抵抗感知素子 2 を形成するために使用される材料を処理しない、第 1 の加工施設で実施され得る。次いで、デバイスは、感知素子 2 の蒸着のための第 2 の汚染された施設に移され得る。

30

【0043】

先に述べたように、センサは概して、「フリップコイル」と称され得るコイル 8 が備わっている。コイル 8 は、感知素子 2 と関連付けられ、概してその下に加工され得る。かかる配列は、図 4 に概略的に示される。完成したデバイス中、コイル 8 が感知素子 2 および / または短絡バー 4 でショートすることを阻止するために、絶縁層がフリップコイル 8 にわたって形成されることが理解されるであろう。絶縁層は、二酸化ケイ素等の誘電体層であってもよい。フリップコイル 8 は典型的に、電流のフロー接続がコイル 8 に対して行われることを可能にするために、コイル 8 を形成する伝導トラックの両端に形成される接着パッド 9 (そのうちの 1 つのみが例示目的で示される) を有する。また、本実施例において、フリップコイル 8 は、磁気抵抗素子 2 と同心円状に配置されるため、短絡バー 4 の方向は、フリップコイル 8 からの磁場の逆方向を占めるために、他方の半分と比較してセンサの半分において逆にされる。コイル 8 が磁気抵抗素子 2 の片側に配置された場合、全ての短絡バー 4 が、例えば、図 3 に示されるように、同一配向にとどまり得る。

40

【0044】

図 5 は、図 4 に示される磁気センサの断面図である。短絡バー 4 は、第 1 の誘電体層 14 に埋め込まれ得るか、または差し込まれ得、それは、半導体基板 30 にわたって提供さ

50

れてもよい。例示されるように、第 1 の誘電体層 14 は、第 2 の誘電体層 24 にわたって提供され得る。短絡バー 4 は、第 1 の誘電体層 14 に実質的に完全に差し込まれる。

【0045】

任意の好適な数の短絡バー 4 が、誘電体層 14 中に配置されてもよい。短絡バー 4 の数は、センサで使用される磁気抵抗材料、デバイスのサイズ、および必要とされる磁気感度等であるがこれらに限定されない、いくつかのパラメータによって決まり得る。位置決め精度レベルは、製造中に利用される技術によって決まる。短絡バーの製造は、「標準的な」加工施設で実施され得るため、本明細書に記載される製造プロセスの利点は、短絡バー 4 が、利用可能な装置のより高い基準（分解能）によって、高密度および小さい形状で製造され得、より大きい最小形状で動作する、その中により古い装置を有する、「汚染された加工施設」で加工される同等の磁気抵抗センサと比較して、磁気抵抗センサの改良された性能をもたらすことである。

10

【0046】

短絡バー 4 または少なくとも短絡バー 4 の群は、デバイスに沿って均一に電流を分布し、したがって動作の直線性を改善するために、互いに実質的に平行であり、磁気抵抗素子 2 に沿って等距離間隔で位置付けられる。

【0047】

有利に、誘電体層 14 は、その上に配置されるセンサ素子 2 の下面の平滑な表面、およびしたがってよく制御された形状を提供するために、窒化ケイ素層 (Si_3N_4) を含むことができる。あるいは、誘電体層 14 は、 SiO_2 または任意の他の好適な誘電体材料で作られ得る。

20

【0048】

伝導トラックの端部で拡大パッド（接着パッド）として提供されてもよい電気接続 6 および 7 もまた、示されるように、基板 30 上に位置付けられ得る。あるいは、電気接続は、第 2 の誘電体層 24 に埋め込まれ得る。電気接続 6 および 7 は、磁気抵抗素子 2 の第 1 および第 2 の対向する端部を、外部ノード（図示せず）に接続する。

【0049】

あるいは、図 6 に示されるように、短絡バー 4 のうちの 1 つ以上は、選択された短絡バー 4 a が、関連した接続 6 または 7 と電流フロー接続しており、ビアとして機能を果たすような位置で、誘電体層 14 中で蒸着されてもよい。そのような場合、動作中、電流は、接続 6、7 のうちの 1 つ、選択された短絡バー 4 a（ビアとしての機能と果す）を通過して、磁気抵抗素子 2 へと（または磁気抵抗素子 2 から）流れる。

30

【0050】

例示されるように、磁気抵抗素子 2 は、第 1 の誘電体層 14 および差し込まれた短絡バー 4 にわたって位置付けられる。センサ素子 2 は、磁場中のスパッタリングまたは電子ビーム蒸着を介して蒸着され得る。磁気抵抗素子 2 は、図 3 に示されるように、薄いストリップ中に蒸着されてもよく、またはより複雑な設計において、ストリップの異なる部分がセンサのブリッジ内で異なるセンサを形成するように、蛇行経路に提供される薄いストリップ（すなわち、それはその長さよりもはるかに小さい幅を有する）として提供されてもよい。

40

【0051】

磁気抵抗素子 2 の材料は、約 19% ~ 21% の鉄および約 79% ~ 81% のニッケルを有するパーマロイ薄膜材料であってもよい。しかしながら、他の磁気抵抗材料が利用可能であり、代替として使用されてもよい。

【0052】

次いで、ポリイミド等のさらなる層 20 が、磁気抵抗素子 2 を保護するために、それにわたって蒸着されてもよい。

【0053】

磁気抵抗素子 2 の磁化ベクトル

【化 7】

 \overline{M}

は、素子の縦軸に実質的に平行になるように、製造中に事前設定されてもよい。

【0054】

【化 8】

 \overline{M}

ベクトルの配向は、温度変動、材料不純物、センサ素子 2 の欠陥、および / または高い外部場への磁気抵抗層の単純な曝露によって、動作中に乱され得る。かかる変動に抵抗するために、フリップコイル 8 は、半導体基板 30 に組み込まれてもよい。

10

【0055】

図 4 ~ 6 に示されるように、フリップコイル 8 は、第 1 の誘電体層 14 の下に配置され、第 2 の誘電体層 24 によって導体 6 および 7 から分離されてもよい。誘電体層 24 中に配置される 1 つ以上の導体 32 a および 32 b は、フリップコイル 8 を接着パッド 9 に電氣的に接続し得、それは、外部ノードに接続されてもよい。電流がコイル 8 を通過することを可能にするために、他の接続がフリップコイル 8 に行われ得るが、例示目的で図 5 および 6 では省略される。フリップコイル 8 は、アルミニウムおよび / もしくはチタン、または任意の他の好適な伝導性材料の薄膜で作られ得る。

20

【0056】

使用中、電流は、非永久磁場を提供するために、フリップコイル 8 を通過し得、それは、磁気抵抗素子 2 を飽和させ、磁化ベクトル

【化 9】

 \overline{M}

を再調整する。フリップコイル 8 を使用した磁化ベクトル

【化 10】

 \overline{M}

の周期的フリッピングは、当業者に既知のように、オフセットを減少させ、デバイスの感度を増加させ得る。弱い磁場の測定および AC 結合信号処理の使用を促進するために、ボックスカー / ロックイン型信号処理動作を可能にするために、磁気抵抗ストリップの周囲の磁場に既知の時間的に変化する貢献を行うために、低減した強度の電氣的に誘発された磁場が使用され得る。

30

【0057】

この例示的な実施形態において、フリップコイル 8 は、第 3 の誘電体層 28 上に配置され、それは、半導体基板 30 にわたって提供される。

【0058】

図 7 a ~ 7 i は、図 6 に示されるセンサの製造の様々な段階に対応する断面図を示す。これらの図は、1 つの特定の構造配置を示すが、本発明は、これに限定されず、いくつかの層が省略されるか、または代替もしくは同様の層および材料に置き換えられてもよい。

40

【0059】

本実施例において、第 3 の誘電体層 28 は、図 7 a に示されるように、半導体基板 30 上に形成される。基板 30 は、シリコンまたは他の好適な半導体基板材料であってもよい。トランジスタ等の集積回路デバイスが、基板の他の場所に形成されてもよい。

【0060】

本明細書に言及される第 3 の誘電体層 28 および他の誘電体層は、二酸化ケイ素または窒化ケイ素から形成され得、熱酸化 / 窒化、化学蒸着 (CVD)、物理蒸着 (PVD)、または任意の他の好適な方法を介して形成されてもよい。

【0061】

50

フリップコイル 8 がデバイスに組み込まれる実施形態において、導電層、例えば、アルミニウムが、図 7 b に示されるように、誘電体層 2 8 の表面上に蒸着され、次いで、螺旋状の伝導トラックを残す量に選択的にエッチングされ得、それは、図 4 に概略的に示されるように、基板 3 0 上に平面フリップコイル 8 を形成する。

【 0 0 6 2 】

次いで、第 2 の誘電体層 2 4 は、図 7 c に示されるように、フリップコイル 8 の上に蒸着され得る。次いで、1 つ以上のトレンチまたは開口が、第 2 の誘電体層 2 4 にエッチングされ、導体 3 2 a、3 2 b を形成するために、金属で充填されてもよい。導体 3 2 a、3 2 b は、電流が接着パッド 9 からフリップコイル 8 に流れるための経路を提供する。同様の接続（図示せず）が、フリップコイル 8 を形成する螺旋状トラックのもう一方の端部に行われてもよい。

10

【 0 0 6 3 】

図 7 d に示されるように、導電層は、誘電体層 2 4 上で蒸着され、磁気感知素子 2 の両端およびフリップコイル 8 を、半導体基板 3 0 上または中の外部ノードまたは他の回路に接続するように配設される、コネクタまたは接着パッド 6、7、および 9 を形成するようにエッチングされ得る。接着パッド 6、7、および 9 は、アルミニウム、チタン等、またはそれらの任意の組み合わせから形成され得る。次いで、例えば、窒化ケイ素の第 1 の誘電体層 1 4 が、図 7 e に示されるように、構造の上に蒸着され得る。次いで、同様に図 7 e に示されるように、短絡バー（バーバーポールおよびビア）が形成される、一連のトレンチ 3 3 を作製するために、異方性エッチングが実施され得る。次いで、図 7 f に示されるように、導電層は、トレンチ 3 3 を充填し、短絡バー 4 およびビア 4 a を形成するために、誘電体層 1 4 上に蒸着され得る。導電層は、任意の非鉄金属、例えば、アルミニウムまたはチタンから作られてもよい。タングステンが、その高い電導性により使用され得る。

20

【 0 0 6 4 】

フリップコイル 8 が磁気センサデバイスに組み込まれない実施形態において、フリップコイル 8、誘電体層 2 4、ならびに導体 3 2 a および 3 2 b の形成を説明する図 7 b ~ 7 c に示される動作は、製造プロセスから省略されてもよい。そのような場合、接着パッド 6、7、および 9 を形成する導電層は、第 3 の誘電体層 2 8 上に直接蒸着されてもよい。

【 0 0 6 5 】

短絡バー 4 を形成する導電層は、物理蒸着または任意の他の好適なプロセスを使用して蒸着され得る。次いで、導電層の頂部は、反応性イオンエッチング（RIE）、化学機械研磨（CMP）、またはこれらの組み合わせ等、任意の好適なエッチバックまたは平坦化プロセスを使用して除去されてもよい。本明細書に記載される製造プロセスの一点は、概して「汚染された」施設では利用可能ではない化学機械研磨が、ここで、磁気抵抗センサの製造で使用され得、誘電体トレンチ中の金属短絡バーの形成を可能にすることであり得る。化学機械研磨または他のエッチバック技術は、第 1 の誘電体層 1 4 にわたる金属被覆を除去し、短絡バー 4 およびビア 4 a を第 1 の誘電体層 1 4 に差し込まれたまま残す。

30

【 0 0 6 6 】

「汚染された加工施設」における従来の製造において、短絡バーは、金属蒸着および化学エッチングを使用して形成され、エッチングプロセスによって形状および精度が限定される。したがって、本明細書に記載される製造プロセスの利点は、例示されたダマスク模様処理等、高度な処理技術が、短絡バー寸法のスケールングを可能にすることである。したがって、より狭い短絡バー 4 が実現され得、感度を高め、特徴寸法を低減する。

40

【 0 0 6 7 】

いったん差し込まれた短絡バー 4 を形成するためにエッチバックされると、第 1 の誘電体層 1 4 は、図 7 g に示されるように、接着パッド 7 および 9 を曝露するようにパターンニングされてもよい。

【 0 0 6 8 】

上記の処理ステップは全て、パーマロイ処理が実行されないもの等、高精度かつ「汚染

50

されていない」加工施設内で実行され得る。

【0069】

この時点で、磁気抵抗薄膜層2を蒸着することは、異なる加工施設で行われ得る。添付の図面には示されないが、集積回路加工に利用可能な任意の数のプロセスは、磁気抵抗素子2を形成する層の蒸着前の任意の段階で行われてもよい。したがって、かかる処理の利点は、複雑な集積回路が、磁気センサと同じウエハ上で、「汚染されていない加工施設」において加工され得ることである。

【0070】

パーマロイが含まれていないウエハは、「汚染された」加工施設に移され得る。次いで、磁気抵抗材料は、磁化ベクトル

【化11】

\overline{M}

の好ましい方向を設定するために、磁場の存在下で、例えば、スパッタリングまたは電子ビーム蒸着プロセスによって蒸着され、図7hに示されるように、短絡バー4にわたって磁気抵抗層10を形成するように、エッチバックされ得る。磁気抵抗層2は、薄いストリップにエッチングされ得、その一実施例が図3および4に見られる。例示された実施形態において、チタンを含み得る短絡バー4は、その電流のフロー接触間のセンサ2の中間部分において下部の金属導体と接触するために、絶縁体14を通して延在しない。

【0071】

パーマロイ(NiFe)は、その高い透磁率、低い飽和保磁力、低い磁気歪み、および妥当な磁気抵抗により、磁気抵抗素子2に使用され得る。好適な感知特性を示す任意の他の材料が、代替的または追加的に使用され得る。

【0072】

図7iに示されるように、ポリイミド層20等の保護層が、環境保護を提供し、接着パッド7、9を覆われていない状態で残すために、構造にわたって蒸着およびパターニングされ得るか、または接着パッドは、後に、別個の充填プロセス中に開放され得る。

【0073】

したがって、2つの加工施設間で製造プロセスを分離することが可能である。第1の製造施設は、短絡バー4等の特徴形成の強化された精度を提供することができ、一方で、第2の製造施設は、その中にそれほど高性能ではない装置を有してもよく、センサ材料、および所望に応じて、環境密封層を蒸着することができる。

【0074】

本発明が、センサを形成する薄膜が磁気抵抗を示すセンサとの関連で記載されてきたが、他の膜が他のセンサを形成するために使用され得る。したがって、1つ以上の膜が、温度センサ(熱電対)または環境発電デバイスを形成するために蒸着され得る。環境発電デバイスには、容量性蓄積デバイス等の電荷蓄積デバイス、および/またはダイオード等の一方向電流のフロー回路もしくはデバイスが含まれ得る。

【0075】

図8は、第1および第2の熱電対素子50および52への電流のフロー接続を行うために、接点40および42が第1の加工施設において形成されてもよく、それらは、熱電対を含有する集積回路の生産の後の段階において、接点40および42にわたって蒸着されてもよい、熱電対を概略的に示す。接点は、演算増幅器44と接続していてもよい。さらなる接点46もまた、熱電対素子50および52の間に接合ノードを形成するために、第1の加工施設において基板上に蒸着される。

【0076】

接点40および42は、概念上互いに近く、熱電対の第1の端部にある。コネクタ46は、熱電対の第2の端部にある。温度差が熱電対の第1および第2の端部の間に存在し、かつ熱電対素子50および52が異なるゼーベック係数を有するという条件で、電圧差が接点40および42の間で生じる。増幅器は、例えば、信号処理または環境発電のための

10

20

30

40

50

他の回路に置き換えられてもよい。

【0077】

熱電対素子は、任意の好適な金属を含有してもよい。それらのうちの1つは、テルル化ビスマスであってもよい。熱電対素子は、回路加工のかなり後半で蒸着され、第2の加工施設において蒸着されてもよい。

【0078】

本明細書に記載される方法、システム、および/または装置は、様々な電子デバイスで実施され得る。電子デバイスの例としては、消費家電製品、消費家電製品の部品、電子検査装置等が挙げられ得るがこれらに限定されない。例示的な消費家電製品としては、無線デバイス、携帯電話（例えば、カメラ付きスマートフォン）、コンピュータ用モニタ、コンピュータ、ハンドヘルドコンピュータ、タブレットコンピュータ、携帯端末（PDA）、電子レンジ、冷蔵庫、ステレオシステム、カセットレコーダまたはプレイヤー、DVDプレイヤー、CDプレイヤー、デジタルビデオレコーダ（DVR）、VCR、MP3プレイヤー、ラジオ、カムコーダ、カメラ、デジタルカメラ、携帯型メモリチップ、洗濯機、乾燥機、乾燥機付き洗濯機、コピー機、ファクシミリ装置、スキャナ、多機能周辺デバイス、腕時計、時計等が挙げられ得るがこれらに限定されない。さらに、電子デバイスとしては、未完成製品が挙げられ得る。

10

【0079】

文脈が明確に他を必要としない限り、本明細書および特許請求の範囲全体にわたって、用語「備える」、「備えること」、「含む」、「含むこと」等は、排他的または網羅的な意味とは対照的に、包含的な意味、つまり「含むがこれらに限定されない」という意味で解釈されるものとする。したがって、かかる条件語句は概して、特徴、要素、および/もしくは状態が、何らかの方法で1つ以上の実施形態に必要とされること、または1つ以上の実施形態が、著者の示唆または促しの有無にかかわらず、これらの特徴、要素、および/もしくは状態が任意の特定の実施形態に含まれるかどうか、または任意の特定の実施形態で実施されるものであるかどうかを決定するための論理を必ず含むことを意味するよう意図されていない。

20

【0080】

概して本明細書で使用される場合、用語「結合される」または「接続される」は、直接接続され得るか、あるいは1つ以上の中間素子によって接続され得る、2つ以上の素子を指す。さらに、本出願で使用される場合、用語「本明細書に」、「上記に」、「下記に」、および同様の意味の用語は、本出願の任意の特定の部分ではなく、全体として本出願を参照するものとする。文脈が許す場合、単数または複数を使用した[発明を実施するための形態]における用語はまた、複数または単数をそれぞれ含んでもよい。2つ以上の項目のリストに関連した用語「または」は、以下の用語の解釈の全てを含むよう意図される：リスト中の項目のうちのいずれか、リスト中の項目のうちの全て、およびリスト中の項目の任意の組み合わせ。

30

【0081】

本明細書の教示は、必ずしも上記のシステムではなく、他のシステムにも適用され得る。上記の様々な実施形態の要素および動作は、さらなる実施形態を提供するために組み合わせられ得る。

40

【0082】

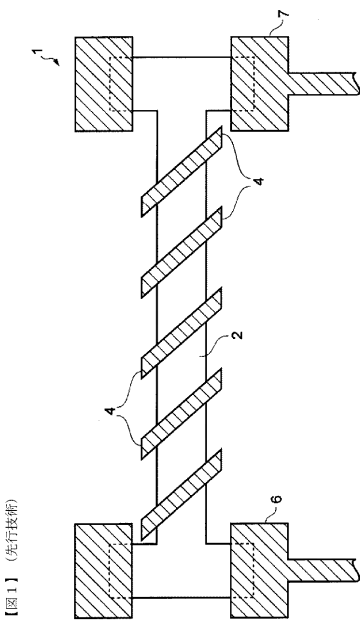
ある特定の実施形態が記載されてきたが、これらの実施形態は、ほんの一例として示され、本開示の範囲を制限するよう意図されない。実際に、本明細書に記載される新規の方法およびシステムは、様々な他の形態で具現化されてもよい。さらに、本明細書に記載される方法およびシステムの形態の様々な省略、置換、および変更が、本開示の精神から逸脱することなく行われてもよい。添付の特許請求の範囲およびそれらの同等物は、本開示の範囲および精神内に入るように、かかる形態または修正を含むよう意図される。したがって、本発明の範囲は、添付の特許請求の範囲を参照することによってのみ定義される。

【0083】

50

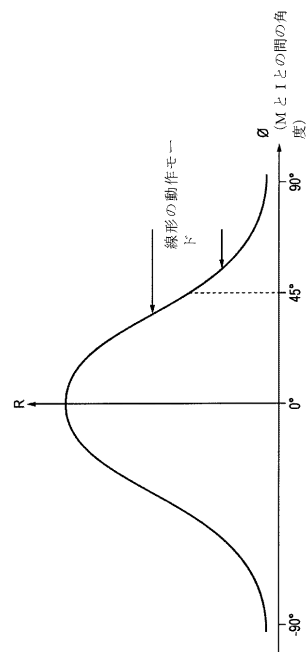
特許請求の範囲は、個々の従属請求が好ましい、米国における出願のために起草された。しかしながら、複数の従属請求が許可される他の管轄権に対して、所与の種類に従属請求は、同一種類であり、かつ最終的に共通の独立請求に従属する、全ての前述の請求項に従属すると推定されるものであり、これは明らかに、技術的に実行可能ではない。

【 図 1 】



【 図 1 】 (先行技術)

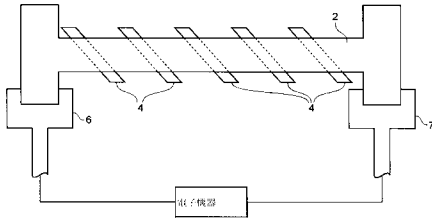
【 図 2 】



【 図 2 】

【 図 3 】

[003]



【 図 4 】

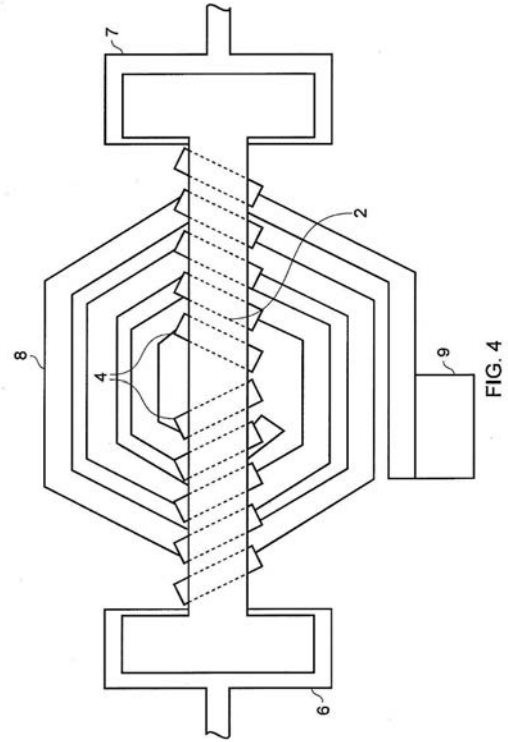


FIG. 4

【 図 5 】

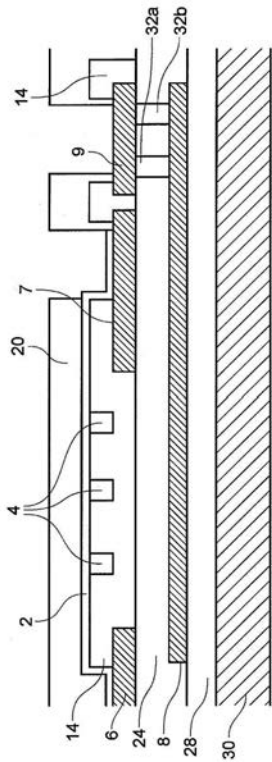


FIG. 5

【 図 6 】

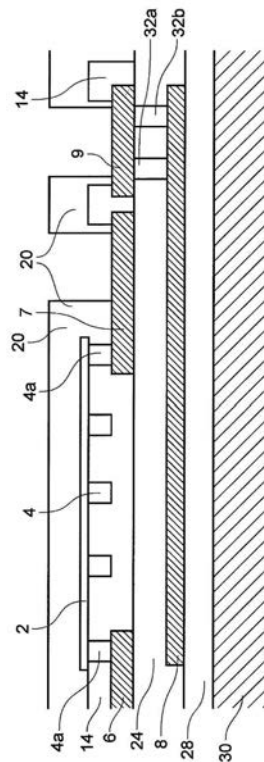


FIG. 6

【 7 A 】

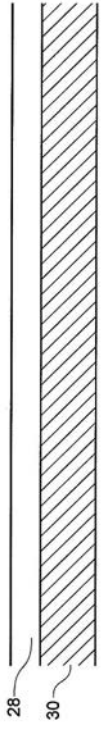


FIG. 7A

【 7 B 】

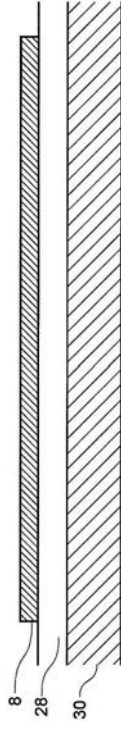


FIG. 7B

【 7 C 】

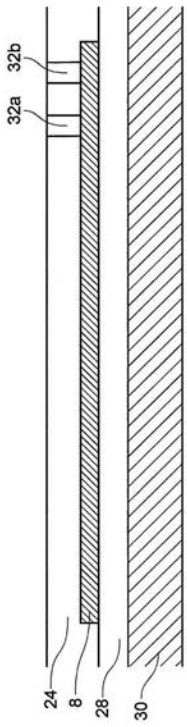


FIG. 7C

【 7 D 】

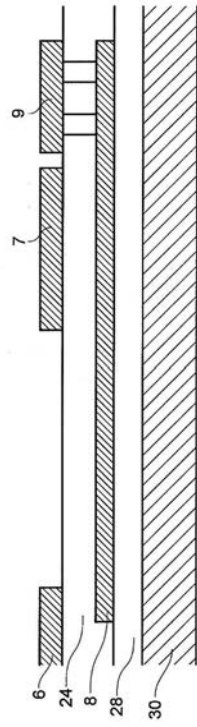


FIG. 7D

【 7 E 】

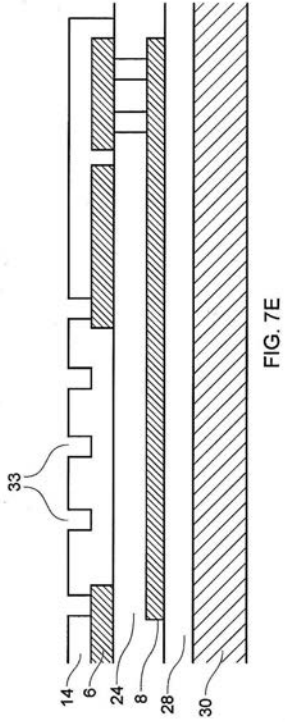


FIG. 7E

【 7 F 】

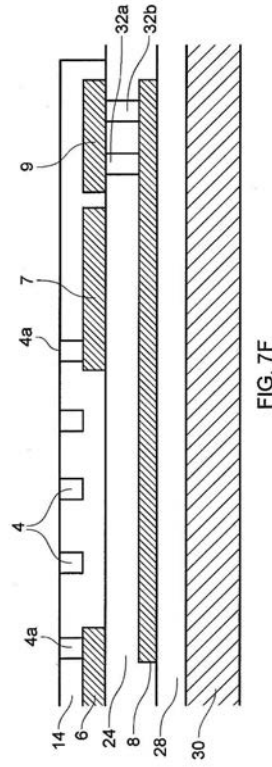


FIG. 7F

【 7 G 】

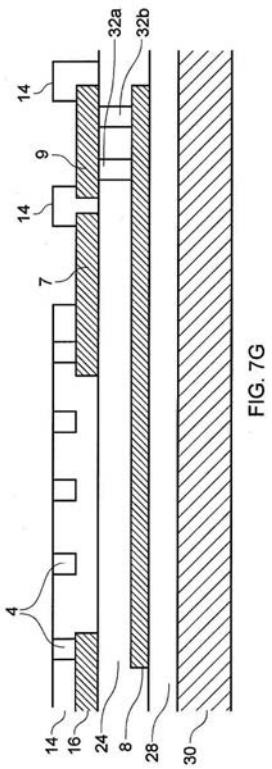


FIG. 7G

【 7 H 】

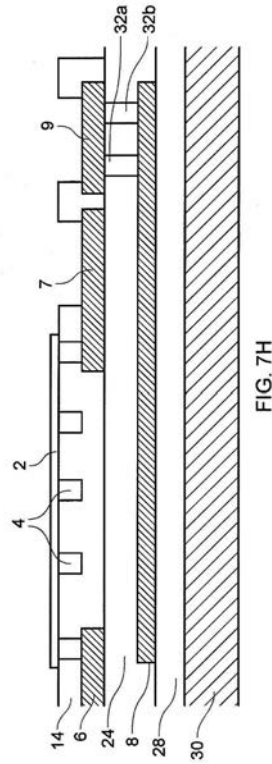


FIG. 7H

【 図 7 I 】

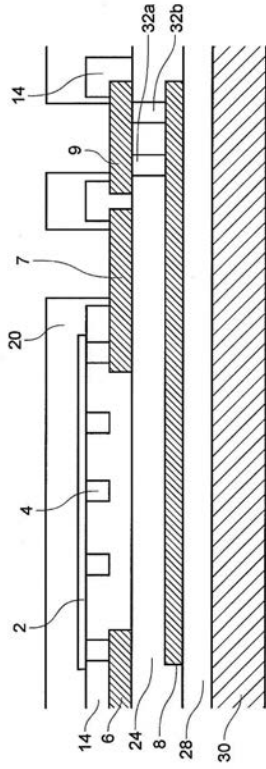


FIG. 7I

【 図 8 】

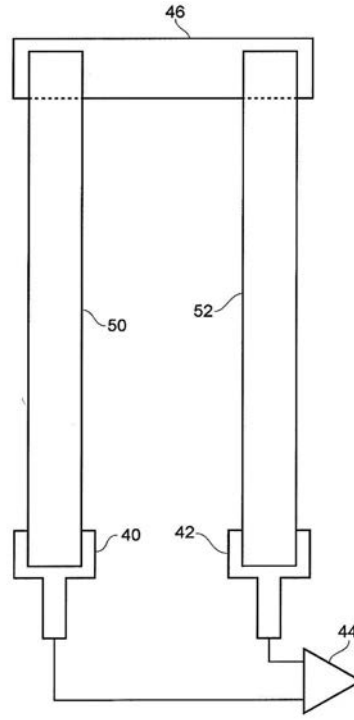


FIG. 8

フロントページの続き

(74)代理人 230113332

弁護士 山本 健策

(72)発明者 バーナード ステンソン

アイルランド国 カウンティー リムリック, アッパー マニスター, バルカハン

(72)発明者 ステファン オブライエン

アイルランド国 リムリック シティー, ドーラドイル, グレンカーン, グリーンビュー
クローズ 36

(72)発明者 マシュー トーマス キャンティ

アイルランド国 カウンティー リムリック, パレスグリーン, ボアー, ラクルー ハウス

Fターム(参考) 2G017 AA02 AA10 AD55 AD61 AD62 AD63 AD65

5F092 AB01 AC05 BB42 BB53 BB55 CA02 CA08 EA08