

FEDERÁLNÍ ÚŘAD
PRO VYNÁLEZY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

(21) PV 7981-86.V

(22) Přihlášeno

03 11 86

(40) Zveřejněno

12 09 89

(45) Vydáno

30 06 92

(89) 1415410, 11 01 85, SU

272 287

(11)

(13) B1

(51) Int. Cl.⁵

H 03 B 19/00

(75) Autor vynálezu

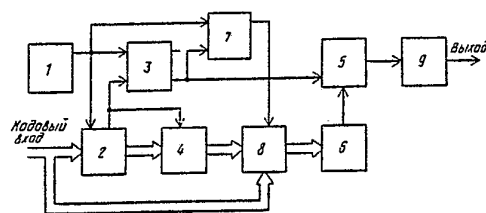
NIKIFOROV VLADIMIR ILJIČ, OMSK (SU)

(54)

Kmitočtový syntetizér

(57)

Řešení se týká oblasti radiotechniky. Zvyšuje se spektrální čistota výstupního signálu. Zařízení obsahuje referenční generátor (1), střadač kódů (2), dva D- bistabilní klopné obvody (3,7), paměťový registr (4), generátor lineárně se měnícího napětí GLIN (5), CAP (6), multiplexor (8), bistabilní klopný obvod (9). Tvarování výstupního signálu GLIN (5) se provádí jedním CAP (6). Změna hodnoty výstupního proudu CAP (6) se neodráží na měřítku přeměny různých hodnot kódových čísel, postupujících na jeho vstup. Změna časové konstanty náboje GLIN (5) nevede k vytváření chyby kompenzace na linkovém úseku, protože se současně mění rychlost nárůstu napětí na obou úsecích tvarovaného signálu. GLIN (5). Koeficient potlačení poruch není závislý na působení typu změny parametrů, na kolísání teploty, úchylných napětí, na stárnutí prvků. Účelu je dosahováno zavedením sériově zapojených D-bistabilního klopného obvodu (7) a multiplexoru (8).



СИНТЕЗАТОР ЧАСТОТ

Изобретение относится к радиотехнике и может быть использовано для получения сетки стабильных частот в приемопередающей и измерительной аппаратуре.

Цель изобретения - повышение спектральной чистоты выходного сигнала.

На чертеже представлена структурная электрическая схема синтезатора частот.

Синтезатор частот содержит опорный генератор 1, накопитель 2 кодов, первый D-триггер 3, регистр 4 памяти, генератор линейно изменяющегося напряжения /ГЛИН/ 5, цифроаналоговый преобразователь /ЦАП/ 6, второй D-триггер 7, мультиплексор 8, триггер 9.

Синтезатор частот работает следующим образом.

Число M , задающее частоту синтезируемого сигнала, поступает на кодовый вход накопителя 2 кодов, имеющего емкость N , и на второй вход мультиплексора 8. Процесс заполнения M происходит с частотой f_0 сигнала опорного генератора 1, поступающего на тактовый вход накопителя 2 кодов. Импульс, формируемый накопителем 2 кодов при переполнении, поступает на управляющий вход регистра 4 для записи кодового числа P , оставшегося в накопителе 2 кодов после переполнения, и одновременно - на вход первого D-триггера 3 для установки его в состояние "1". Первый D-триггер 3 сбрасывается в состояние "0" от импульсов, поступающих на другой его вход с выхода опорного генератора 1. Поскольку D-вход второго D-триггера 7 подключен к инверсному выходу первого D-триггера 3, то установка второго D-триггера 7 в состояние "1" происходит синхронно сбросу первого D-триггера 3 в "0". Сброс второго D-триггера 7 производится импульсами опорного генератора 1, поступающими на другой его вход. Выходной сигнал второго D-триггера 7

поступает на управляющий вход мультиплексора 8 и производит выбор одного из двух каналов. При логической "1" мультиплексор 8 пропускает на вход ЦАП 6 кодовое значение числа P , записанное в регистр 4, а при логическом "0" мультиплексор 8 пропускает на свой выход число M с кодового входа синтезатора. В результате выходной ток ЦАП 6 пропорционален значению числа P при установке второго D-триггера 7 в состояние "1" и пропорционален значению числа M при сбросе в состояние "0".

Поскольку выход ЦАП 6 соединен с токозадающим входом ГЛИН 5, то изменения выходного тока ЦАП 6 однозначно определяют скорость нарастания выходного напряжения ГЛИН 5 на соответствующих временных интервалах. ГЛИН 5 находится в режиме линейно изменяющегося напряжения с момента сброса в состояние "0" первого D-триггера 3 и переходит в ждущий режим при установлении данного триггера в состояние "1". Порог срабатывания триггера 9 выбирается на линейном участке выходного сигнала ГЛИН 5, определяемом выходным током ЦАП 6, пропорциональным входному числу M .

Процесс изменения информации на кодовом выходе накопителя 2 кодов происходит в дискретные моменты времени nT , где T - период следования импульсов опорного генератора 1. Приращение информации равно постоянному числу M . При переполнении в накопитель кодов записывается значение остатка P . Период последовательности импульсов на выходе первого D-триггера 3 изменяется дискретно и не равен периоду синтезируемого сигнала. Однако, средний период последовательности точно соответствует периоду синтезируемого сигнала. На входы второго D-триггера 7 и ГЛИН 5 приходит сигнал с инверсного выхода первого D-триггера 3. Информация на выходе мультиплексора 8 периодически изменяется при воздействии управляющих сигналов с выхода второго D-триггера 7. Мультиплексор 8 пропускает в течение одного периода тактовой частоты на свой выход

значение остатка P , записанного в регистр 4 после переполнения накопителя 2 кодов. В остальное время на выход мультиплексора поступает кодовое значение входного числа M . ГЛИН 5 переходит в ждущий режим за время длительности импульса выходного сигнала первого D-триггера 3. В следующий интервал времени, равный T , выходной сигнал ГЛИН 5 нарастает пропорционально току ЦАП 6, преобразующему значение остатка P , после чего ЦАП 6 выдает ток, соответствующий входному числу M , в течение нескольких периодов опорного сигнала. Достаточно установить порог срабатывания триггера 9, причем длительность периода равна периоду синтезируемого сигнала.

Таким образом, в предлагаемом синтезаторе частот формирование выходного сигнала ГЛИН 5 осуществляется одним ЦАП 6, что исключает ошибку, образующуюся в известном в результате сопряжения выходных сигналов двух ЦАП и генератора изменяющегося напряжения. Изменение величины выходного тока ЦАП 6 не отражается на масштабе преобразования различных значений кодовых чисел, поступающих на его вход. Изменение постоянной времени заряда ГЛИН 5 в предлагаемом синтезаторе не приводит к образованию ошибки компенсации на линейном участке, поскольку одновременно изменяется скорость нарастания напряжения на обоих отрезках формируемого сигнала ГЛИН 5. Следовательно, коэффициент ослабления помех предлагаемого синтезатора не зависит от влияния воздействия типа изменения параметров от колебаний температуры окружающей среды, уходов напряжений питания, старения элементов, изменения линейных режимов работы элементов.

ФОРМУЛА ИЗОБРЕТЕНИЯ

Синтезатор частот, содержащий последовательно соединенные опорный генератор, накопитель кодов и регистр памяти, последовательно соединенные первый D-триггер и генератор линейно изменяющегося напряжения, триггер и цифроаналоговый преобразователь, выход которого соединен с токозадающим входом генератора линейно изменяющегося напряжения, первый вход первого D-триггера соединен с выходом опорного генератора, второй вход первого D-триггера объединен с управляющим входом регистра памяти и подключен к выходу переполнения накопителя кодов, отличающийся тем, что, с целью повышения спектральной чистоты выходного сигнала между выходом опорного генератора и кодовым входом цифроаналогового преобразователя введены последовательно соединенные второй D-триггер и мультиплексор, первый и второй кодовые входы которого соединены соответственно с выходом регистра памяти и с кодовым входом накопителя кодов, второй вход второго D-триггера соединен с выходом первого D-триггера, а выход генератора линейно изменяющегося напряжения подключен к входу триггера.

Источники информации, принятые во внимание при экспертизе:

1. SU, А, 1061235;
2. SU, А, 978314.

Р Е Ф Е Р А Т

СИНТЕЗАТОР ЧАСТОТ

Изобретение относится к области радиотехники. Повышается спектральная чистота выходного сигнала. Устройство содержит опорный генератор 1, накопитель кодов 2, два D-триггера 3, 7, регистр памяти 4, генератор линейно изменяющегося напряжения /ГЛИН/ 5, ЦАП 6, мультиплексор 8, триггер 9. Формирование выходного сигнала ГЛИН 5 осуществляется одним ЦАП 6. Изменение величины выходного тока ЦАП 6 не отражается на масштабе преобразования различных значений кодовых чисел, поступающих на его вход. Изменение постоянной времени заряда ГЛИН 5 не приводит к образованию ошибки компенсации на линейном участке, так как одновременно изменяется скорость нарастания напряжения на обоих отрезках формируемого сигнала ГЛИН 5. Коэффициент ослабления помех не зависит от воздействия типа изменения параметров, от колебаний температуры, ухода напряжения питания, старения элементов. Цель достигается введением последовательно соединенных D-триггера 7 и мультиплексора 8.

Сопутствующий чертеж.

PŘEDMĚT VYNÁLEZU

Syntezátor kmitočtů, obsahující sériově zapojené referenční generátor, střadač kódů a paměťový registr, sériově zapojené první D-bistabilní klopný obvod a generátor lineárně se měnícího napětí, bistabilní klopný obvod a číslicově analogový převodník, jehož výstup je spojen s proud nastavujícím vstupem, generátoru lineárně se měnícího napětí, první vstup prvního D-bistabilního klopného obvodu je spojen s výstupem referenčního generátoru, druhý vstup prvního D-bistabilního klopného obvodu je spojen s řídicím vstupem paměťového registru a je připojen k výstupu přeplnění střadače kódů, vyznačující se tím, že za účelem zvýšení spektrální čistoty výstupního signálu jsou mezi výstupem referenčního generátoru a kódovým vstupem číslicově analogového převodníku zavedeny sériově zapojené druhý D-bistabilní klopný obvod a multiplexor, jehož první a druhý kódové vstupy jsou odpovídajícím způsobem spojeny s výstupem paměťového registru a s kódovým vstupem střadače kódů, druhý vstup druhého D-bistabilního klopného obvodu je spojen s výstupem prvního D-bistabilního klopného obvodu, a výstup generátoru lineárně se měnícího napětí je připojen ke vstupu bistabilního klopného obvodu.

272287

