

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成 19 年 6 月 14 日 (2007.6.14)

【公表番号】特表 2006-524844 (P2006-524844A)

【公表日】平成 18 年 11 月 2 日 (2006.11.2)

【年通号数】公開・登録公報 2006-043

【出願番号】特願 2006-513274 (P2006-513274)

【国際特許分類】

G 0 9 G 3/36 (2006.01)

G 0 9 G 3/20 (2006.01)

【F I】

G 0 9 G 3/36

G 0 9 G 3/20 6 2 1 M

G 0 9 G 3/20 6 3 3 P

G 0 9 G 3/20 6 3 3 H

G 0 9 G 3/20 6 3 3 B

G 0 9 G 3/20 6 2 4 B

G 0 9 G 3/20 6 3 1 A

G 0 9 G 3/20 6 3 1 H

G 0 9 G 3/20 6 5 0 Z

G 0 9 G 3/20 6 3 1 K

【手続補正書】

【提出日】平成 19 年 4 月 18 日 (2007.4.18)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

異なった表示状態間を切換え可能な画素のアレイを有する、半導体基板上に存在する微小表示装置と、

該半導体基板上に同じく存在し、第 1 のフォーマットで画像データを受信し、かつ、第 2 のフォーマットで該微小表示装置の画素に該画像データを供給し、該第 1 のフォーマットは標準ビデオ信号であるデジタル・インタフェイス・デバイスと、

からなる画像データを表示するための微小表示装置システム。

【請求項 2】

前記微小表示装置は第 1 の色、第 2 の色、および、第 3 の色の各フィールドを順次表示することにより画像データを表示する請求項 1 に記載の微小表示装置システム。

【請求項 3】

前記第 1 のフォーマットは画素に対する R G B データを含み、第 2 の画素に対する R G B データが続き、および、R G B 画素データの行全体が供給されるまで順次継続し、その後に R G B 画素データの別の行続く請求項 1 に記載の微小表示装置システム。

【請求項 4】

前記第 2 のフォーマットは第 1 の色、第 2 の色、および、第 3 の色の順次フィールドを含む請求項 1 に記載の微小表示装置システム。

【請求項 5】

前記デジタル・インタフェイス・デバイスは、R G B データを、輝度成分および少なくとも

も２つの色成分を有するデータ・フォーマットに変換する請求項１に記載の微小表示装置システム。

【請求項６】

前記微小表示装置は、輝度成分および少なくとも２つの色成分を有する前記データ・フォーマットにおいて前記画像データを保存すべく該微小表示装置内に所在するメモリ・セルを含む請求項５に記載の微小表示装置システム。

【請求項７】

輝度データは各画素に対して保存され、色データは複数の画素のグループに対して保存される請求項６に記載の微小表示装置システム。

【請求項８】

前記微小表示装置は表示される画像データを保存するためのメモリ・セルを備え、同メモリ・セルは微小表示全体に分散している請求項１に記載の微小表示装置システム。

【請求項９】

前記分配されたメモリ・セルはいずれの特定の画素内、または、画素に隣接して必ずしも所在するわけではない請求項８に記載の微小表示

【請求項１０】

前記分配されたメモリ・セルは前記画素アレイとは共存されるが、該画素アレイ内の特定の画素とは物理的に接続されていない請求項８に記載の微小表示装置システム。

【請求項１１】

各画素は反射性画素電極を含み、同反射性画素電極は第１の平面内にあり、かつ、前記分配されたメモリ・セルは該第１の平面に平行な第２の平面内にあり、さらに、該反射性画素電極の少なくともいくつかの該第２の平面上への直角な投影は、別の反射性画素電極に対する画像情報を保存するメモリ・セルを覆う請求項１０に記載の微小表示装置。

【請求項１２】

照明装置、および、前記半導体基板に装着しているビームスプリッタ。アセンブリをさらに含む請求項１に記載の微小表示装置システム。

【請求項１３】

前記微小表示装置は各画素に対する画像データの２つの連続したフレームを保存するための二連メモリ・バッファを含む請求項１に記載の微小表示装置。

【請求項１４】

該微小表示装置は表示される画像データを保存するための、低電力ＳＲＡＭのメモリ・セルを含む請求項１に記載の微小表示装置システム。

【請求項１５】

該微小表示装置の各画素は画素電極を含み、該画素は、画素電圧源が、該微小表示装置の残り部分を駆動するために使用される論理電圧源により供給される電圧とは異なった大きさの電圧を、選択された画素電極に供給するために使用されることを可能にする回路、を含む請求項１に記載の微小表示装置システム。

【請求項１６】

特定の微小表示装置システムに固有の情報を保存し、それにより、該微小表示装置は該保存された情報を利用可能であり、かつ、該情報に基づき、該微小表示装置システムにより表示される画像の品質を向上する、該微小表示装置に接続された不揮発性メモリ、を含む請求項１に記載の微小表示装置システム。

【請求項１７】

前期微小表示装置における該画素のアレイは行に配列され、該行の第１の部分は１つのグループ内にあり、該行の第２の部分は第２のグループ内にあり、さらに、該第１および該第２のグループの１つのグループの該画素は画像情報を使用して頂部行から底部行に更新される一方、該第１および該第２のグループの別のグループの該画素は画像情報を使用して底部行から頂部行に更新される、請求項１に記載の微小表示装置システム。

【請求項１８】

前期微小表示装置は、複数の画素の各画素に対してランブ・カウンタ信号と所望の画素値

の間で比較が行われ、かつ、これに基づき、各画素に対する独立した画素状態信号が各画素に送出される、請求項 1 に記載の微小表示装置システム。

【請求項 19】

前記微小表示装置は表示される画像データを保存するためのメモリ・セルを含み、該メモリ・セルは該微小表示装置全体を通じて分配され、該分配されたメモリ・セルは該画素アレイと同位置に存在するが、該画素アレイの特定の画素に物理的には接続されておらず、かつ、さらに、各画素は反射性画素電極を含み、該反射性画素電極は第 1 の平面内にあり、かつ、該分配されたメモリ・セルは該第 1 の平面であり、かつ、該第 1 の平面に平行である第 2 の面内にあり、かつ、さらに、該反射性画素電極の少なくともいくつかの該第 2 の平面上への直角投影は、別の反射性画素電極に対する画像情報を保存しているメモリ・セルを覆っている、請求項 1 に記載の微小表示装置システム。

【請求項 20】

各画素は内部に回路を有し、該回路は該画素に動作可能に接続され、該画素の内部の、かつ、該画素と動作可能に接続された該回路は複数のトランジスタを含み、該回路中には 700 未満のトランジスタが存在する請求項 1 に記載の微小表示装置システム。

【請求項 21】

各画素は表示表面を有し、各画素は該画素の今後の表示状態に関する情報を含む該画素に動作可能に接続された少なくとも 1 つのメモリ・レジスタを有する微小表示装置と、

各画素および該画素に動作可能に接続された少なくとも 1 つのメモリ・レジスタにより占められた半導体基板上の表面積は 1,000 平方ミクロン未満である、請求項 1 に記載の微小表示装置システム。

【請求項 22】

絵部分のアレイおよび一緒に集積化されたデータ保存部分のアレイを設ける工程と、

各部分に対する何らかの数のビットを含む画像データを受信する工程と、

その部分に対して受信されたビット数より小さい各画素に対する数のビットを該データ保存アレイに保存し、それにより、保存された画像を作成する工程と、

その画素に対して保存されたビット数より大きいビット数を各画素に対して表示することにより、該保存された画像を該画素アレイ上に表示する工程と、

からなる、色および濃度諧調を有する画像を生成する方法。