

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4169760号
(P4169760)

(45) 発行日 平成20年10月22日(2008.10.22)

(24) 登録日 平成20年8月15日(2008.8.15)

(51) Int.Cl.		F I			
HO 1 P	1/203	(2006.01)	HO 1 P	1/203	
HO 1 P	5/10	(2006.01)	HO 1 P	5/10	C
HO 1 P	1/205	(2006.01)	HO 1 P	1/205	Z

請求項の数 4 (全 17 頁)

<p>(21) 出願番号 特願2006-6861 (P2006-6861)</p> <p>(22) 出願日 平成18年1月16日 (2006.1.16)</p> <p>(65) 公開番号 特開2007-189563 (P2007-189563A)</p> <p>(43) 公開日 平成19年7月26日 (2007.7.26)</p> <p>審査請求日 平成18年8月30日 (2006.8.30)</p>	<p>(73) 特許権者 000003067 TDK株式会社 東京都中央区日本橋一丁目13番1号</p> <p>(74) 代理人 100107559 弁理士 星宮 勝美</p> <p>(72) 発明者 松原 英哉 東京都中央区日本橋一丁目13番1号 TDK株式会社内</p> <p>(72) 発明者 戸蒔 重光 東京都中央区日本橋一丁目13番1号 TDK株式会社内</p> <p>(72) 発明者 戸田 慎一郎 東京都中央区日本橋一丁目13番1号 TDK株式会社内</p>
--	--

最終頁に続く

(54) 【発明の名称】 高周波フィルタ

(57) 【特許請求の範囲】

【請求項1】

交互に積層された誘電体層と導体層とを含む積層基板と、
それぞれ前記積層基板内の導体層よりなり、誘導結合する第1および第2の共振器と、
それぞれ前記積層基板内の導体層よりなり、前記第1の共振器と第2の共振器とを容量結合する、少なくとも一対の第1および第2の電極とを備え、

前記第1の電極は、前記積層基板内に設けられたスルーホールを介して、前記第1の共振器と第2の共振器のうち的一方に接続され、

前記第2の電極は、前記積層基板内に設けられた他のスルーホールを介して、前記第1の共振器と第2の共振器のうち他方に接続され、

前記第1および第2の電極は、前記第1および第2の共振器に対して前記誘電体層の積層方向における同じ側にのみ存在し、前記積層基板内の誘電体層を介して互いに対向することを特徴とする高周波フィルタ。

【請求項2】

前記第1の共振器と第2の共振器は、前記積層基板内の同じ誘電体層の上に配置されていることを特徴とする請求項1記載の高周波フィルタ。

【請求項3】

前記第1および第2の共振器はいずれも、両端開放の1/2波長共振器であり、

前記第1および第2の電極は二対設けられ、

一方の対の第1および第2の電極は、前記第1および第2の共振器の一方の端部同士を

結合し、他方の対の第1および第2の電極は、前記第1および第2の共振器の他方の端部同士を結合することを特徴とする請求項1または2記載の高周波フィルタ。

【請求項4】

更に、不平衡信号の入力または出力が行われる不平衡入出力端子と、平衡信号の入力または出力が行われる2つの平衡入出力端子とを備え、

前記第1および第2の共振器は、回路構成上、前記不平衡入出力端子と平衡入出力端子との間に設けられていることを特徴とする請求項3記載の高周波フィルタ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、複数の共振器を有する積層型の高周波フィルタに関する。

【背景技術】

【0002】

ブルートゥース規格の通信装置や無線LAN（ローカルエリアネットワーク）用の通信装置では、小型化、薄型化の要求が強いことから、高密度の部品実装技術が要求されている。そこで、積層基板を用いて部品を集積することも提案されている。

【0003】

ところで、上記通信装置における部品の一つに、受信信号を濾波するバンドパスフィルタがある。このバンドパスフィルタとしては、例えば特許文献1に記載されているような積層型のバンドパスフィルタが知られている。この積層型のバンドパスフィルタは、積層基板における導体層を用いて構成された複数の共振器を備えている。この積層型のバンドパスフィルタにおいて、隣接する共振器同士は誘導結合している。また、特許文献1に記載されているように、積層型のバンドパスフィルタでは、隣接する共振器同士を容量結合させる場合もある。この場合には、誘導結合の大きさと容量結合の大きさによって、バンドパスフィルタにおける2つの減衰極の周波数と通過帯域幅とを調整することができる。従って、隣接する共振器同士を容量結合させることにより、隣接する共振器同士を容量結合させない場合に比べて、バンドパスフィルタの特性の調整が容易になる。

【0004】

特許文献1には、結合調整電極を用いて、隣接する共振器同士を容量結合させる技術が記載されている。結合調整電極は、隣接する2つの共振器のそれぞれに対して誘電体層を介して対向している。

【0005】

また、特許文献2には、伝送線路となる複数のコイル導体を備えた積層型誘電体共振器が記載されている。この積層型誘電体共振器では、隣接するコイル導体同士を、誘電体層を介して対向させることによって、隣接するコイル導体同士を容量結合させている。

【0006】

【特許文献1】特開2000-22404号公報

【特許文献2】実開平5-78003号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

特許文献1に記載された技術では、結合調整電極は、隣接する2つの共振器のそれぞれに対して誘電体層を介して対向する。そのため、この技術では、一方の共振器と結合調整電極との間と、他方の共振器と結合調整電極との間に、それぞれキャパシタが形成される。この2つのキャパシタは直列に接続される。そして、隣接する2つの共振器は、この直列に接続された2つのキャパシタを介して容量結合される。

【0008】

特許文献1に記載された技術では、直列に接続された2つのキャパシタの合成容量は、個々のキャパシタの容量よりも小さくなる。そのため、この技術では、上記合成容量を所望の値にするためには、キャパシタを形成するために必要な領域、すなわち結合調整電極

10

20

30

40

50

と各共振器とが対向する領域の面積を、ある程度大きくする必要があり、そのため、この技術では、フィルタの小型化が難しくなるという問題点がある。

【0009】

積層型のバンドパスフィルタにおいて、特許文献2に記載された技術を利用して、隣接する2つの共振器同士を容量結合させることも考えられる。しかしながら、この場合には、以下のような問題点がある。すなわち、積層型のバンドパスフィルタでは、積層基板の作製時に、積層方向における異なる位置に配置される複数の導体層の位置関係が所望の位置関係からずれる場合がある。以下、このことを、導体層の位置ずれと言う。特許文献2に記載された技術では、2つのコイル導体は、積層方向における異なる位置に配置されるため、これらの相対的な位置関係が変化し得る可能性がある。そして、2つのコイル導体の相対的な位置関係が変化すると、2つのコイル導体間の誘導結合の大きさと容量結合の大ききの両方が変化する。そのため、積層型のバンドパスフィルタにおいて、特許文献2に記載された技術を利用して隣接する2つの共振器同士を容量結合させる場合には、導体層の位置ずれに起因して2つの共振器の相対的な位置関係が変化すると、2つの共振器間の誘導結合の大きさと容量結合の大ききの両方が変化する。従って、この場合には、導体層の位置ずれに起因して、バンドパスフィルタの特性のばらつきが大きくなりやすいという問題点がある。

10

【0010】

また、上述のように、隣接する2つの共振器の相対的な位置関係が変化したときに、2つの共振器間の誘導結合の大きさと容量結合の大ききの両方が変化する場合には、バンドパスフィルタの特性の調整が難しくなるという問題点がある。

20

【0011】

本発明はかかる問題点に鑑みてなされたもので、その第1の目的は、複数の共振器を有する積層型の高周波フィルタであって、小型化でき、且つ特性の調整が容易な高周波フィルタを提供することにある。

【0012】

本発明の第2の目的は、上記第1の目的に加え、導体層の位置ずれに起因した特性のばらつきを抑制できるようにした高周波フィルタを提供することにある。

【課題を解決するための手段】

【0013】

本発明の高周波フィルタは、
交互に積層された誘電体層と導体層とを含む積層基板と、
それぞれ積層基板内の導体層よりなり、誘導結合する第1および第2の共振器と、
それぞれ積層基板内の導体層よりなり、第1の共振器と第2の共振器とを容量結合する、
少なくとも一対の第1および第2の電極と、
積層基板内に設けられ、第1の共振器と第2の共振器のうちの一方と第1の電極とを接続する1つ以上のスルーホールとを備え、
第2の電極は、第1の共振器と第2の共振器のうちの他方に接続され、且つ積層基板内の誘電体層を介して、対となる第1の電極に対向するものである。

30

【0014】

本発明の高周波フィルタでは、スルーホールを介して第1の共振器と第2の共振器のうちの一方に接続された第1の電極と、第1の共振器と第2の共振器のうちの他方に接続された第2の電極とが、誘電体層を介して対向し、これにより、第1の共振器と第2の共振器とが容量結合される。

40

【0015】

本発明の高周波フィルタにおいて、第1の共振器と第2の共振器は、積層基板内の同じ誘電体層の上に配置されていてもよい。

【0016】

また、本発明の高周波フィルタにおいて、第1および第2の共振器はいずれも、両端開放の1/2波長共振器であり、第1および第2の電極は二対設けられ、一方の対の第1お

50

よび第2の電極は、第1および第2の共振器の一方の端部同士を結合し、他方の対の第1および第2の電極は、第1および第2の共振器の他方の端部同士を結合してもよい。この場合、本発明の高周波フィルタは、更に、不平衡信号の入力または出力が行われる不平衡入出力端子と、平衡信号の入力または出力が行われる2つの平衡入出力端子とを備え、第1および第2の共振器は、回路構成上、不平衡入出力端子と平衡入出力端子との間に設けられていてもよい。

【発明の効果】

【0017】

本発明の高周波フィルタでは、スルーホールを介して第1の共振器と第2の共振器のうちの一方に接続された第1の電極と、第1の共振器と第2の共振器のうちの他方に接続された第2の電極とが、誘電体層を介して対向する。これにより、第1の電極と第2の電極とによってキャパシタが形成され、このキャパシタを介して第1の共振器と第2の共振器とが容量結合される。本発明によれば、第1の共振器と第2の共振器とを容量結合させない場合に比べて、高周波フィルタの特性の調整が容易になるという効果を奏する。また、本発明によれば、直列に接続された2つのキャパシタを介して第1の共振器と第2の共振器とが容量結合される場合に比べて、第1の共振器と第2の共振器とを容量結合するキャパシタを形成するために必要な領域の面積を小さくすることができる。これにより、本発明によれば、高周波フィルタの小型化が可能になるという効果を奏する。

【0018】

また、本発明の高周波フィルタにおいて、第1の共振器と第2の共振器は、積層基板内の同じ誘電体層の上に配置されていてもよい。この場合には、導体層の位置ずれが生じて、第1の共振器と第2の共振器との間の誘導結合の大きさは変化しない。従って、この場合には、導体層の位置ずれに起因した特性のばらつきを抑制することができるという効果を奏する。

【発明を実施するための最良の形態】

【0019】

[第1の実施の形態]

以下、本発明の実施の形態について図面を参照して詳細に説明する。始めに、図1および図2を参照して、本発明の第1の実施の形態に係る高周波フィルタの構成について説明する。図1は、本実施の形態に係る高周波フィルタの回路構成を示す回路図である。図2は、本実施の形態に係る高周波フィルタの外観を示す斜視図である。

【0020】

図1に示したように、本実施の形態に係る高周波フィルタ1は、不平衡信号の入力または出力が行われる1つの不平衡入出力端子2と、平衡信号の入力または出力が行われる2つの平衡入出力端子3A、3Bと、直流電圧印加用端子4と、それぞれTEM線路よりなる共振器11、12とを備えている。共振器11、12は、回路構成上、不平衡入出力端子2と平衡入出力端子3A、3Bとの間に設けられている。なお、TEM線路とは、電界および磁界が共に電磁波の進行方向に垂直な断面内のみ存在する電磁波であるTEM波(Transverse Electromagnetic Wave)を伝送する伝送線路である。

【0021】

共振器11、12はいずれも、両端開放の1/2波長共振器である。この共振器11、12はいずれも、一方向に長い形状を有している。共振器11と共振器12とは、互いに平行に、隣接するように配置され、誘導結合している。共振器11は本発明における第1の共振器に対応し、共振器12は本発明における第2の共振器に対応する。

【0022】

高周波フィルタ1は、更に、不平衡入出力端子2と共振器11の一方の端部との間に設けられた入力用キャパシタ21を備えている。不平衡入出力端子2は、入力用キャパシタ21を介して共振器11の一方の端部に接続されている。しかし、不平衡入出力端子2は、共振器11の一方の端部に直接接続されていてもよい。平衡入出力端子3Aは、共振器12の一方の端部に接続され、平衡入出力端子3Bは、共振器12の他方の端部に接続さ

10

20

30

40

50

れている。直流電圧印加用端子 4 は、共振器 1 2 における長手方向の中央の近傍に接続されている。

【 0 0 2 3 】

高周波フィルタ 1 は、更に、直流電圧印加用端子 4 とグランドとの間に設けられたキャパシタ 2 2 と、共振器 1 1 の一方の端部とグランドとの間に設けられたキャパシタ 2 3 と、共振器 1 1 の他方の端部とグランドとの間に設けられたキャパシタ 2 4 と、共振器 1 2 の一方の端部とグランドとの間に設けられたキャパシタ 2 5 と、共振器 1 2 の他方の端部とグランドとの間に設けられたキャパシタ 2 6 とを備えている。

【 0 0 2 4 】

高周波フィルタ 1 は、更に、共振器 1 1 の一方の端部と共振器 1 2 の一方の端部との間に設けられたキャパシタ 2 7 と、共振器 1 1 の他方の端部と共振器 1 2 の他方の端部との間に設けられたキャパシタ 2 8 とを備えている。

【 0 0 2 5 】

図 2 に示したように、高周波フィルタ 1 は、更に、高周波フィルタ 1 の構成要素を一体化するための積層基板 3 0 を備えている。後で詳しく説明するが、積層基板 3 0 は、交互に積層された誘電体層と導体層とを含んでいる。共振器 1 1 , 1 2 は、積層基板 3 0 内の導体層を用いて構成されている。また、共振器 1 1 , 1 2 は、分布定数線路になっている。キャパシタ 2 1 ~ 2 8 は、積層基板 3 0 内の導体層と誘電体層を用いて構成されている。

【 0 0 2 6 】

共振器 1 1 , 1 2 は、前述のように誘導結合していると共に、キャパシタ 2 7 , 2 8 を介して容量結合している。共振器 1 1 , 1 2 は、所定の周波数帯域内の周波数の信号を選択的に通過させるバンドパスフィルタを構成する。このバンドパスフィルタにおける 2 つの減衰極の周波数と通過帯域幅は、共振器 1 1 , 1 2 の誘導結合の大きさと容量結合の大きさによって調整することができる。

【 0 0 2 7 】

次に、本実施の形態に係る高周波フィルタ 1 の作用について説明する。高周波フィルタ 1 の不平衡入出力端子 2 に不平衡の信号が入力された場合には、この信号のうち、所定の周波数帯域内の周波数の信号が選択的に、共振器 1 1 , 1 2 によって構成されるバンドパスフィルタを通過する。共振器 1 1 , 1 2 では、長手方向についての一方の半分の部分と他方の半分の部分とで電界の位相が 180° 異なる。そのため、平衡入出力端子 3 A , 3 B から出力される各電圧は、位相が互いに 180° 異なっている。従って、平衡入出力端子 3 A , 3 B からは、平衡信号が出力される。逆に、平衡入出力端子 3 A , 3 B に平衡信号が入力された場合には、この信号のうち、所定の周波数帯域内の周波数の信号が選択的に、共振器 1 1 , 1 2 によって構成されるバンドパスフィルタを通過し、不平衡入出力端子 2 から不平衡の信号が出力される。このように、本実施の形態に係る高周波フィルタ 1 は、バンドパスフィルタの機能とバランスの機能とを兼ね備えている。

【 0 0 2 8 】

直流電圧印加用端子 4 は、共振器 1 2 に直流電圧を印加するために用いられる。この直流電圧は、例えば、平衡入出力端子 3 A , 3 B に接続される集積回路を駆動するために用いられる。なお、高周波フィルタ 1 において、直流電圧印加用端子 4 とキャパシタ 2 2 は設けられていなくてもよい。

【 0 0 2 9 】

次に、図 2 ないし図 1 3 を参照して、積層基板 3 0 の構成について詳しく説明する。図 2 に示したように、積層基板 3 0 は、上面と底面と 4 つの側面を有する直方体形状をなしている。積層基板 3 0 の側面および底面には、端子 2 , 3 A , 3 B , 4 と、2 つのグランド端子 3 1 , 3 2 が配置されている。

【 0 0 3 0 】

図 3 ないし図 1 2 は、それぞれ、上から 1 層目ないし 1 0 層目（最下層）の誘電体層の上面を示している。図 1 3 は、上から 1 0 層目の誘電体層およびその下の導体層を、上か

10

20

30

40

50

ら見た状態で表したものである。図3に示した1層目の誘電体層41の上面には、導体層は形成されていない。

【0031】

図4に示した2層目の誘電体層42の上面には、グランド用導体層421が形成されている。このグランド用導体層421は、グランド端子31, 32に接続されている。

【0032】

図5に示した3層目の誘電体層43の上面には、導体層431, 432と、電極用導体層433, 434とが形成されている。また、誘電体層43には、導体層431に接続されたスルーホール435, 436と、導体層432に接続されたスルーホール437, 438と、導体層433に接続されたスルーホール439と、導体層434に接続されたスルーホール440とが形成されている。

10

【0033】

導体層431, 432, 433, 434は、図4に示した誘電体層42を介して、図4に示したグランド用導体層421に対向している。図1に示したキャパシタ23は、導体層431, 421と誘電体層42とによって構成されている。図1に示したキャパシタ24は、導体層432, 421と誘電体層42とによって構成されている。図1に示したキャパシタ25は、導体層433, 421と誘電体層42とによって構成されている。図1に示したキャパシタ26は、導体層434, 421と誘電体層42とによって構成されている。

【0034】

20

図6に示した4層目の誘電体層44の上面には、電極用導体層441, 442と、導体層443が形成されている。導体層443は、不平衡入出力端子2に接続されている。この導体層443は、図5に示した誘電体層43を介して、図5に示した導体層431と対向している。図1に示した入力用キャパシタ21は、導体層431, 443と誘電体層43とによって構成されている。

【0035】

電極用導体層441は、細長い部分441aと、この部分441aよりも幅の大きい部分441bとを含んでいる。部分441aの一端部には、図5に示したスルーホール436を介して、図5に示した導体層431が接続されている。部分441aの他端部には、部分441bの一端部が連結されている。部分441bは、図5に示した誘電体層43を介して、図5に示した電極用導体層433に対向している。図1に示したキャパシタ27は、導体層441, 433と誘電体層43とによって構成されている。電極用導体層441, 433は、本発明における一方の対の第1の電極、第2の電極に対応する。

30

【0036】

同様に、電極用導体層442は、細長い部分442aと、この部分442aよりも幅の大きい部分442bとを含んでいる。部分442aの一端部には、図5に示したスルーホール438を介して、図5に示した導体層432が接続されている。部分442aの他端部には、部分442bの一端部が連結されている。部分442bは、図5に示した誘電体層43を介して、図5に示した電極用導体層434に対向している。図1に示したキャパシタ28は、導体層442, 434と誘電体層43とによって構成されている。電極用導体層442, 434は、本発明における他方の対の第1の電極、第2の電極に対応する。

40

【0037】

また、誘電体層44には、スルーホール445, 447, 449, 450が形成されている。スルーホール445, 447, 449, 450には、それぞれ、図5に示したスルーホール435, 437, 439, 440が接続されている。

【0038】

図7に示した5層目の誘電体層45には、スルーホール455, 457, 459, 460が形成されている。スルーホール455, 457, 459, 460には、それぞれ、図6に示したスルーホール445, 447, 449, 450が接続されている。

【0039】

50

図 8 に示した 6 層目の誘電体層 4 6 の上面には、共振器 1 1 , 1 2 が形成されている。共振器 1 1 , 1 2 は、同じ誘電体層 4 6 の上において、互いに平行に、隣接するように配置され、誘導結合している。

【 0 0 4 0 】

共振器 1 1 の一方の端部には、スルーホール 4 3 5 , 4 4 5 , 4 5 5 を介して、図 5 に示した導体層 4 3 1 が接続されている。この導体層 4 3 1 は、スルーホール 4 3 6 を介して、図 6 に示した電極用導体層 4 4 1 に接続されている。従って、電極用導体層 4 4 1 は、スルーホール 4 3 6 、導体層 4 3 1 およびスルーホール 4 3 5 , 4 4 5 , 4 5 5 を介して、共振器 1 1 の一方の端部に物理的且つ電氣的に接続されている。

【 0 0 4 1 】

共振器 1 1 の他方の端部には、スルーホール 4 3 7 , 4 4 7 , 4 5 7 を介して、図 5 に示した導体層 4 3 2 が接続されている。この導体層 4 3 2 は、スルーホール 4 3 8 を介して、図 6 に示した電極用導体層 4 4 2 に接続されている。従って、電極用導体層 4 4 2 は、スルーホール 4 3 8 、導体層 4 3 2 およびスルーホール 4 3 7 , 4 4 7 , 4 5 7 を介して、共振器 1 1 の他方の端部に物理的且つ電氣的に接続されている。

【 0 0 4 2 】

共振器 1 2 の一方の端部には、スルーホール 4 3 9 , 4 4 9 , 4 5 9 を介して、図 5 に示した電極用導体層 4 3 3 が物理的且つ電氣的に接続されている。共振器 1 2 の他方の端部には、スルーホール 4 4 0 , 4 5 0 , 4 6 0 を介して、図 5 に示した電極用導体層 4 3 4 が物理的且つ電氣的に接続されている。

【 0 0 4 3 】

誘電体層 4 6 の上面には、更に、導体層 4 6 3 A , 4 6 3 B , 4 6 4 が形成されている。導体層 4 6 3 A の一端部は、共振器 1 2 の一方の端部に接続されている。導体層 4 6 3 A の他端部は、平衡入出力端子 3 A に接続されている。導体層 4 6 3 B の一端部は、共振器 1 2 の他方の端部に接続されている。導体層 4 6 3 B の他端部は、平衡入出力端子 3 B に接続されている。導体層 4 6 4 の一端部は、共振器 1 2 における長手方向の中央の近傍に接続されている。また、誘電体層 4 6 には、導体層 4 6 4 の他端部に接続されたスルーホール 4 6 5 が形成されている。

【 0 0 4 4 】

図 9 に示した 7 層目の誘電体層 4 7 には、スルーホール 4 7 5 が形成されている。このスルーホール 4 7 5 には、図 8 に示したスルーホール 4 6 5 が接続されている。

【 0 0 4 5 】

図 1 0 に示した 8 層目の誘電体層 4 8 の上面には、グランド用導体層 4 8 1 が形成されている。このグランド用導体層 4 8 1 は、グランド端子 3 1 , 3 2 に接続されている。また、誘電体層 4 8 には、スルーホール 4 8 5 が形成されている。このスルーホール 4 8 5 には、図 9 に示したスルーホール 4 7 5 が接続されている。

【 0 0 4 6 】

図 1 1 に示した 9 層目の誘電体層 4 9 の上面には、導体層 4 9 1 が形成されている。この導体層 4 9 1 は、直流電圧印加用端子 4 に接続されている。また、誘電体層 4 9 には、導体層 4 9 1 に接続されたスルーホール 4 9 5 が形成されている。このスルーホール 4 9 5 には、図 1 0 に示したスルーホール 4 8 5 が接続されている。

【 0 0 4 7 】

図 1 2 に示した 1 0 層目の誘電体層 5 0 の上面には、グランド用導体層 5 0 1 が形成されている。このグランド用導体層 5 0 1 は、グランド端子 3 1 , 3 2 に接続されている。図 1 1 に示した導体層 4 9 1 は、図 1 0 に示した誘電体層 4 8 を介して図 1 0 に示したグランド用導体層 4 8 1 に対向していると共に、図 1 1 に示した誘電体層 4 9 を介して図 1 2 に示したグランド用導体層 5 0 1 に対向している。図 1 に示したキャパシタ 2 2 は、導体層 4 8 1 , 4 9 1 , 5 0 1 と誘電体層 4 8 , 4 9 とによって構成されている。

【 0 0 4 8 】

図 1 3 に示したように、誘電体層 5 0 の下面、すなわち積層基板 3 0 の底面には、端子

10

20

30

40

50

2, 3A, 3B, 4, 31, 32を構成する導体層502, 503A, 503B, 504, 531, 532が形成されている。

【0049】

なお、本実施の形態において、積層基板30としては、誘電体層の材料として樹脂、セラミック、あるいは両者を複合した材料を用いたもの等、種々のものを用いることができる。しかし、積層基板30としては、特に、高周波特性に優れた低温同時焼成セラミック多層基板を用いることが好ましい。

【0050】

以上説明したように、本実施の形態に係る高周波フィルタ1では、スルーホール436、導体層431およびスルーホール435, 445, 455を介して共振器11の一方の端部に接続された電極用導体層441と、スルーホール439, 449, 459を介して共振器12の一方の端部に接続された電極用導体層433とが、誘電体層43を介して対向している。導体層441, 433と誘電体層43は、共振器11, 12の一方の端部同士を結合するキャパシタ27を構成する。

10

【0051】

また、高周波フィルタ1では、スルーホール438、導体層432およびスルーホール437, 447, 457を介して共振器11の他方の端部に接続された電極用導体層442と、スルーホール440, 450, 460を介して共振器12の他方の端部に接続された電極用導体層434とが、誘電体層43を介して対向している。導体層442, 434と誘電体層43は、共振器11, 12の他方の端部同士を結合するキャパシタ28を構成する。

20

【0052】

このようにして、高周波フィルタ1では、キャパシタ27, 28を介して、共振器11, 12が容量結合される。本実施の形態によれば、共振器11, 12を容量結合させない場合に比べて、高周波フィルタ1の特性の調整が容易になる。

【0053】

また、本実施の形態によれば、直列に接続された2つのキャパシタを介して共振器11, 12が容量結合される場合に比べて、共振器11, 12を容量結合するキャパシタ27, 28を形成するために必要な領域の面積を小さくすることができる。これにより、本実施の形態によれば、高周波フィルタ1の小型化が可能になる。

30

【0054】

また、本実施の形態によれば、共振器11, 12の各端部とグランドとの間にキャパシタ23~26を設けることにより、共振器11, 12の物理的な長さを、バンドパスフィルタの通過帯域の中心周波数に対応する波長の1/2よりも短くすることができる。これにより、本実施の形態によれば、高周波フィルタ1の小型化が可能になる。

【0055】

また、本実施の形態によれば、前述のように共振器11, 12を容量結合するキャパシタ27, 28を形成するために必要な領域の面積を小さくすることができることから、高周波フィルタ1の特性を向上させることができる。すなわち、キャパシタ27, 28を形成するために必要な領域の面積が小さければ、共振器11, 12の周囲において導体層が存在しない空間を大きくすることができ、その結果、共振器11, 12の周囲において導体層によって電界の通過が妨げられることを防止することができる。これにより、共振器11, 12のQ値を大きくすることができ、その結果、高周波フィルタ1の特性を向上させることができる。

40

【0056】

また、本実施の形態では、共振器11, 12は、積層基板30内の同じ誘電体層46の上に配置されている。そのため、本実施の形態では、積層基板30の作製時に導体層の位置ずれが生じて、共振器11, 12の相対的な位置関係は変化せず、共振器11, 12間の誘導結合の大きさも変化しない。従って、本実施の形態によれば、導体層の位置ずれに起因した高周波フィルタ1の特性のばらつきを抑制することができる。

50

【 0 0 5 7 】

[第 2 の実施の形態]

次に、図 1 4 および図 1 5 を参照して、本発明の第 2 の実施の形態に係る高周波フィルタについて説明する。本実施の形態に係る高周波フィルタ 1 では、積層基板 3 0 における上から 3 層目および 4 層目の誘電体層の上面に形成された導体層と 3 層目および 4 層目の誘電体層に形成されたスルーホールとの構成が、第 1 の実施の形態と異なっている。図 1 4 は、本実施の形態における 3 層目の誘電体層の上面を示している。図 1 5 は、本実施の形態における 4 層目の誘電体層の上面を示している。

【 0 0 5 8 】

図 1 4 に示したように、本実施の形態における 3 層目の誘電体層 4 3 の上面には、電極用導体層 6 3 1 , 6 3 4 と、導体層 6 3 2 , 6 3 3 とが形成されている。また、誘電体層 4 3 には、導体層 6 3 1 に接続されたスルーホール 6 3 5 と、導体層 6 3 2 に接続されたスルーホール 6 3 6 , 6 3 7 と、導体層 6 3 3 に接続されたスルーホール 6 3 8 , 6 3 9 と、導体層 6 3 4 に接続されたスルーホール 6 4 0 とが形成されている。

10

【 0 0 5 9 】

導体層 6 3 1 , 6 3 2 , 6 3 3 , 6 3 4 は、図 4 に示した誘電体層 4 2 を介して、図 4 に示したグラウンド用導体層 4 2 1 に対向している。図 1 に示したキャパシタ 2 3 は、導体層 6 3 1 , 4 2 1 と誘電体層 4 2 とによって構成されている。図 1 に示したキャパシタ 2 4 は、導体層 6 3 2 , 4 2 1 と誘電体層 4 2 とによって構成されている。図 1 に示したキャパシタ 2 5 は、導体層 6 3 3 , 4 2 1 と誘電体層 4 2 とによって構成されている。図 1 に示したキャパシタ 2 6 は、導体層 6 3 4 , 4 2 1 と誘電体層 4 2 とによって構成されている。

20

【 0 0 6 0 】

図 1 5 に示したように、本実施の形態における 4 層目の誘電体層 4 4 の上面には、電極用導体層 6 4 1 , 6 4 2 と、導体層 6 4 3 が形成されている。導体層 6 4 3 は、不平衡入出力端子 2 に接続されている。この導体層 6 4 3 は、図 1 4 に示した誘電体層 4 3 を介して、図 1 4 に示した導体層 6 3 1 と対向している。図 1 に示した入力用キャパシタ 2 1 は、導体層 6 3 1 , 6 4 3 と誘電体層 4 3 とによって構成されている。

【 0 0 6 1 】

電極用導体層 6 4 1 は、細長い部分 6 4 1 a と、この部分 6 4 1 a よりも幅の大きい部分 6 4 1 b とを含んでいる。部分 6 4 1 a の一端部には、図 1 4 に示したスルーホール 6 3 8 を介して、図 1 4 に示した導体層 6 3 3 が接続されている。部分 6 4 1 a の他端部には、部分 6 4 1 b の一端部が連結されている。部分 6 4 1 b は、図 1 4 に示した誘電体層 4 3 を介して、図 1 4 に示した電極用導体層 6 3 1 に対向している。図 1 に示したキャパシタ 2 7 は、導体層 6 4 1 , 6 3 1 と誘電体層 4 3 とによって構成されている。電極用導体層 6 4 1 , 6 3 1 は、本発明における一方の対の第 1 の電極、第 2 の電極に対応する。

30

【 0 0 6 2 】

同様に、電極用導体層 6 4 2 は、細長い部分 6 4 2 a と、この部分 6 4 2 a よりも幅の大きい部分 6 4 2 b とを含んでいる。部分 6 4 2 a の一端部には、図 1 4 に示したスルーホール 6 3 6 を介して、図 1 4 に示した導体層 6 3 2 が接続されている。部分 6 4 2 a の他端部には、部分 6 4 2 b の一端部が連結されている。部分 6 4 2 b は、図 1 4 に示した誘電体層 4 3 を介して、図 1 4 に示した電極用導体層 6 3 4 に対向している。図 1 に示したキャパシタ 2 8 は、導体層 6 4 2 , 6 3 4 と誘電体層 4 3 とによって構成されている。電極用導体層 6 4 2 , 6 3 4 は、本発明における他方の対の第 1 の電極、第 2 の電極に対応する。

40

【 0 0 6 3 】

また、誘電体層 4 4 には、スルーホール 6 4 5 , 6 4 7 , 6 4 9 , 6 5 0 が形成されている。スルーホール 6 4 5 , 6 4 7 , 6 4 9 , 6 5 0 には、それぞれ、図 1 4 に示したスルーホール 6 3 5 , 6 3 7 , 6 3 9 , 6 4 0 が接続されている。

【 0 0 6 4 】

50

本実施の形態では、図 7 に示した 5 層目の誘電体層 4 5 に形成されたスルーホール 4 5 5 , 4 5 7 , 4 5 9 , 4 6 0 には、それぞれ、図 1 5 に示したスルーホール 6 4 5 , 6 4 7 , 6 4 9 , 6 5 0 が接続されている。

【 0 0 6 5 】

本実施の形態に係る高周波フィルタ 1 では、スルーホール 6 3 8、導体層 6 3 3 およびスルーホール 6 3 9 , 6 4 9 , 4 5 9 を介して共振器 1 2 の一方の端部に接続された電極用導体層 6 4 1 と、スルーホール 6 3 5 , 6 4 5 , 4 5 5 を介して共振器 1 1 の一方の端部に接続された電極用導体層 4 3 1 とが、誘電体層 4 3 を介して対向している。導体層 6 4 1 , 6 3 1 と誘電体層 4 3 は、共振器 1 1 , 1 2 の一方の端部同士を結合するキャパシタ 2 7 を構成する。

10

【 0 0 6 6 】

また、本実施の形態に係る高周波フィルタ 1 では、スルーホール 6 3 6、導体層 6 3 2 およびスルーホール 6 3 7 , 6 4 7 , 4 5 7 を介して共振器 1 1 の他方の端部に接続された電極用導体層 6 4 2 と、スルーホール 6 4 0 , 6 5 0 , 4 6 0 を介して共振器 1 2 の他方の端部に接続された電極用導体層 6 3 4 とが、誘電体層 4 3 を介して対向している。導体層 6 4 2 , 6 3 4 と誘電体層 4 3 は、共振器 1 1 , 1 2 の他方の端部同士を結合するキャパシタ 2 8 を構成する。

【 0 0 6 7 】

本実施の形態におけるその他の構成、作用および効果は、第 1 の実施の形態と同様である。

20

【 0 0 6 8 】

[第 3 の実施の形態]

次に、図 1 6 および図 1 7 を参照して、本発明の第 3 の実施の形態に係る高周波フィルタについて説明する。本実施の形態に係る高周波フィルタ 1 では、積層基板 3 0 における上から 3 層目および 4 層目の誘電体層の上面に形成された導体層と 3 層目および 4 層目の誘電体層に形成されたスルーホールの構成が、第 1 の実施の形態と異なっている。図 1 6 は、本実施の形態における 3 層目の誘電体層の上面を示している。図 1 7 は、本実施の形態における 4 層目の誘電体層の上面を示している。

【 0 0 6 9 】

図 1 6 に示したように、本実施の形態における 3 層目の誘電体層 4 3 の上面には、導体層 7 3 1 , 7 3 4 と、電極用導体層 7 3 2 , 7 3 3 とが形成されている。また、誘電体層 4 3 には、導体層 7 3 1 に接続されたスルーホール 7 3 5 , 7 3 6 と、導体層 7 3 2 に接続されたスルーホール 7 3 7 と、導体層 7 3 3 に接続されたスルーホール 7 3 8 と、導体層 7 3 4 に接続されたスルーホール 7 3 9 , 7 4 0 とが形成されている。

30

【 0 0 7 0 】

導体層 7 3 1 , 7 3 2 , 7 3 3 , 7 3 4 は、図 4 に示した誘電体層 4 2 を介して、図 4 に示したグラウンド用導体層 4 2 1 に対向している。図 1 に示したキャパシタ 2 3 は、導体層 7 3 1 , 4 2 1 と誘電体層 4 2 とによって構成されている。図 1 に示したキャパシタ 2 4 は、導体層 7 3 2 , 4 2 1 と誘電体層 4 2 とによって構成されている。図 1 に示したキャパシタ 2 5 は、導体層 7 3 3 , 4 2 1 と誘電体層 4 2 とによって構成されている。図 1 に示したキャパシタ 2 6 は、導体層 7 3 4 , 4 2 1 と誘電体層 4 2 とによって構成されている。

40

【 0 0 7 1 】

図 1 7 に示したように、本実施の形態における 4 層目の誘電体層 4 4 の上面には、電極用導体層 7 4 1 , 7 4 2 と、導体層 7 4 3 が形成されている。導体層 7 4 3 は、不平衡入出力端子 2 に接続されている。この導体層 7 4 3 は、図 1 6 に示した誘電体層 4 3 を介して、図 1 6 に示した導体層 7 3 1 と対向している。図 1 に示した入力用キャパシタ 2 1 は、導体層 7 3 1 , 7 4 3 と誘電体層 4 3 とによって構成されている。

【 0 0 7 2 】

電極用導体層 7 4 1 は、細長い部分 7 4 1 a と、この部分 7 4 1 a よりも幅の大きい部

50

分 7 4 1 b とを含んでいる。部分 7 4 1 a の一端部には、図 1 6 に示したスルーホール 7 3 6 を介して、図 1 6 に示した導体層 7 3 1 が接続されている。部分 7 4 1 a の他端部には、部分 7 4 1 b の一端部が連結されている。部分 7 4 1 b は、図 1 6 に示した誘電体層 4 3 を介して、図 1 6 に示した電極用導体層 7 3 3 に対向している。図 1 に示したキャパシタ 2 7 は、導体層 7 4 1 , 7 3 3 と誘電体層 4 3 とによって構成されている。電極用導体層 7 4 1 , 7 3 3 は、本発明における一方の対の第 1 の電極、第 2 の電極に対応する。

【 0 0 7 3 】

同様に、電極用導体層 7 4 2 は、細長い部分 7 4 2 a と、この部分 7 4 2 a よりも幅の大きい部分 7 4 2 b とを含んでいる。部分 7 4 2 a の一端部には、図 1 6 に示したスルーホール 7 3 9 を介して、図 1 6 に示した導体層 7 3 4 が接続されている。部分 7 4 2 a の他端部には、部分 7 4 2 b の一端部が連結されている。部分 7 4 2 b は、図 1 6 に示した誘電体層 4 3 を介して、図 1 6 に示した電極用導体層 7 3 2 に対向している。図 1 に示したキャパシタ 2 8 は、導体層 7 4 2 , 7 3 2 と誘電体層 4 3 とによって構成されている。電極用導体層 7 4 2 , 7 3 2 は、本発明における他方の対の第 1 の電極、第 2 の電極に対応する。

【 0 0 7 4 】

また、誘電体層 4 4 には、スルーホール 7 4 5 , 7 4 7 , 7 4 9 , 7 5 0 が形成されている。スルーホール 7 4 5 , 7 4 7 , 7 4 9 , 7 5 0 には、それぞれ、図 1 6 に示したスルーホール 7 3 5 , 7 3 7 , 7 3 8 , 7 4 0 が接続されている。

【 0 0 7 5 】

本実施の形態では、図 7 に示した 5 層目の誘電体層 4 5 に形成されたスルーホール 4 5 5 , 4 5 7 , 4 5 9 , 4 6 0 には、それぞれ、図 1 7 に示したスルーホール 7 4 5 , 7 4 7 , 7 4 9 , 7 5 0 が接続されている。

【 0 0 7 6 】

本実施の形態に係る高周波フィルタ 1 では、スルーホール 7 3 6 、導体層 7 3 1 およびスルーホール 7 3 5 , 7 4 5 , 4 5 5 を介して共振器 1 1 の一方の端部に接続された電極用導体層 7 4 1 と、スルーホール 7 3 8 , 7 4 9 , 4 5 9 を介して共振器 1 2 の一方の端部に接続された電極用導体層 7 3 3 とが、誘電体層 4 3 を介して対向している。導体層 7 4 1 , 7 3 3 と誘電体層 4 3 は、共振器 1 1 , 1 2 の一方の端部同士を結合するキャパシタ 2 7 を構成する。

【 0 0 7 7 】

また、本実施の形態に係る高周波フィルタ 1 では、スルーホール 7 3 9 、導体層 7 3 4 およびスルーホール 7 4 0 , 7 5 0 , 4 6 0 を介して共振器 1 2 の他方の端部に接続された電極用導体層 7 4 2 と、スルーホール 7 3 7 , 7 4 7 , 4 5 7 を介して共振器 1 1 の他方の端部に接続された電極用導体層 7 3 2 とが、誘電体層 4 3 を介して対向している。導体層 7 4 2 , 7 3 2 と誘電体層 4 3 は、共振器 1 1 , 1 2 の他方の端部同士を結合するキャパシタ 2 8 を構成する。

【 0 0 7 8 】

本実施の形態におけるその他の構成、作用および効果は、第 1 の実施の形態と同様である。

【 0 0 7 9 】

[第 4 の実施の形態]

次に、図 1 8 および図 1 9 を参照して、本発明の第 4 の実施の形態に係る高周波フィルタについて説明する。本実施の形態に係る高周波フィルタ 1 では、積層基板 3 0 における上から 3 層目および 4 層目の誘電体層の上面に形成された導体層と 3 層目および 4 層目の誘電体層に形成されたスルーホールの構成が、第 1 の実施の形態と異なっている。図 1 8 は、本実施の形態における 3 層目の誘電体層の上面を示している。図 1 9 は、本実施の形態における 4 層目の誘電体層の上面を示している。

【 0 0 8 0 】

図 1 8 に示したように、本実施の形態における 3 層目の誘電体層 4 3 の上面には、電極

10

20

30

40

50

用導体層 831, 832 と、導体層 833, 834 とが形成されている。また、誘電体層 43 には、導体層 831 に接続されたスルーホール 835 と、導体層 832 に接続されたスルーホール 836 と、導体層 833 に接続されたスルーホール 837, 838 と、導体層 834 に接続されたスルーホール 839, 840 とが形成されている。

【0081】

導体層 831, 832, 833, 834 は、図 4 に示した誘電体層 42 を介して、図 4 に示したグランド用導体層 421 に対向している。図 1 に示したキャパシタ 23 は、導体層 831, 421 と誘電体層 42 とによって構成されている。図 1 に示したキャパシタ 24 は、導体層 832, 421 と誘電体層 42 とによって構成されている。図 1 に示したキャパシタ 25 は、導体層 833, 421 と誘電体層 42 とによって構成されている。図 1 に示したキャパシタ 26 は、導体層 834, 421 と誘電体層 42 とによって構成されている。

10

【0082】

図 19 に示したように、本実施の形態における 4 層目の誘電体層 44 の上面には、電極用導体層 841, 842 と、導体層 843 が形成されている。導体層 843 は、不平衡入出力端子 2 に接続されている。この導体層 843 は、図 18 に示した誘電体層 43 を介して、図 18 に示した導体層 831 と対向している。図 1 に示した入力用キャパシタ 21 は、導体層 831, 843 と誘電体層 43 とによって構成されている。

【0083】

電極用導体層 841 は、細長い部分 841a と、この部分 841a よりも幅の大きい部分 841b とを含んでいる。部分 841a の一端部には、図 18 に示したスルーホール 838 を介して、図 18 に示した導体層 833 が接続されている。部分 841a の他端部には、部分 841b の一端部が連結されている。部分 841b は、図 18 に示した誘電体層 43 を介して、図 18 に示した電極用導体層 831 に対向している。図 1 に示したキャパシタ 27 は、導体層 841, 831 と誘電体層 43 とによって構成されている。電極用導体層 841, 831 は、本発明における一方の対の第 1 の電極、第 2 の電極に対応する。

20

【0084】

同様に、電極用導体層 842 は、細長い部分 842a と、この部分 842a よりも幅の大きい部分 842b とを含んでいる。部分 842a の一端部には、図 18 に示したスルーホール 839 を介して、図 18 に示した導体層 834 が接続されている。部分 842a の他端部には、部分 842b の一端部が連結されている。部分 842b は、図 18 に示した誘電体層 43 を介して、図 18 に示した電極用導体層 832 に対向している。図 1 に示したキャパシタ 28 は、導体層 842, 832 と誘電体層 43 とによって構成されている。電極用導体層 842, 832 は、本発明における他方の対の第 1 の電極、第 2 の電極に対応する。

30

【0085】

また、誘電体層 44 には、スルーホール 845, 847, 849, 850 が形成されている。スルーホール 845, 847, 849, 850 には、それぞれ、図 18 に示したスルーホール 835, 836, 837, 840 が接続されている。

【0086】

本実施の形態では、図 7 に示した 5 層目の誘電体層 45 に形成されたスルーホール 455, 457, 459, 460 には、それぞれ、図 19 に示したスルーホール 845, 847, 849, 850 が接続されている。

40

【0087】

本実施の形態に係る高周波フィルタ 1 では、スルーホール 838、導体層 833 およびスルーホール 837, 849, 459 を介して共振器 12 の一方の端部に接続された電極用導体層 841 と、スルーホール 835, 845, 455 を介して共振器 11 の一方の端部に接続された電極用導体層 831 とが、誘電体層 43 を介して対向している。導体層 841, 831 と誘電体層 43 は、共振器 11, 12 の一方の端部同士を結合するキャパシタ 27 を構成する。

50

【 0 0 8 8 】

また、本実施の形態に係る高周波フィルタ 1 では、スルーホール 8 3 9、導体層 8 3 4 およびスルーホール 8 4 0、8 5 0、4 6 0 を介して共振器 1 2 の他方の端部に接続された電極用導体層 8 4 2 と、スルーホール 8 3 6、8 4 7、4 5 7 を介して共振器 1 1 の他方の端部に接続された電極用導体層 8 3 2 とが、誘電体層 4 3 を介して対向している。導体層 8 4 2、8 3 2 と誘電体層 4 3 は、共振器 1 1、1 2 の他方の端部同士を結合するキャパシタ 2 8 を構成する。

【 0 0 8 9 】

本実施の形態におけるその他の構成、作用および効果は、第 1 の実施の形態と同様である。

10

【 0 0 9 0 】

なお、本発明は、上記各実施の形態に限定されず、種々の変更が可能である。例えば、本発明の高周波フィルタは、隣接する共振器間が誘導結合するように配置された 3 つ以上の共振器を備えていてもよい。この場合には、隣接する共振器間を、それぞれ、実施の形態で示したキャパシタ 2 7、2 8 と同様の構成のキャパシタを介して容量結合すればよい。

【 0 0 9 1 】

また、実施の形態では、1 / 2 波長共振器である共振器 1 1、1 2 を用いてバンドパスフィルタを構成している。しかし、本発明は、これに限らず、誘導結合および容量結合する少なくとも 2 つの共振器を備えたフィルタ全般に適用することができる。例えば、本発明の高周波フィルタは、複数の 1 / 4 波長共振器を備えたものや、1 / 2 波長共振器と 1 / 4 波長共振器とを備えたものであってもよい。また、本発明において、2 つの共振器を容量結合させるための第 1 および第 2 の電極は、少なくとも一対あればよい。例えば、2 つの 1 / 4 波長共振器同士を容量結合させる場合には、一対の第 1 および第 2 の電極によって、2 つの 1 / 4 波長共振器同士を容量結合させることができる。

20

【 0 0 9 2 】

本発明の高周波フィルタは、ブルートゥース規格の通信装置や無線 LAN 用の通信装置において用いられるフィルタ、特にバンドパスフィルタとして有用である。

【 図面の簡単な説明 】

【 0 0 9 3 】

【 図 1 】 本発明の第 1 の実施の形態に係る高周波フィルタの回路構成を示す回路図である。

30

【 図 2 】 本発明の第 1 の実施の形態に係る高周波フィルタの外観を示す斜視図である。

【 図 3 】 図 2 に示した積層基板における 1 層目の誘電体層の上面を示す平面図である。

【 図 4 】 図 2 に示した積層基板における 2 層目の誘電体層の上面を示す平面図である。

【 図 5 】 図 2 に示した積層基板における 3 層目の誘電体層の上面を示す平面図である。

【 図 6 】 図 2 に示した積層基板における 4 層目の誘電体層の上面を示す平面図である。

【 図 7 】 図 2 に示した積層基板における 5 層目の誘電体層の上面を示す平面図である。

【 図 8 】 図 2 に示した積層基板における 6 層目の誘電体層の上面を示す平面図である。

【 図 9 】 図 2 に示した積層基板における 7 層目の誘電体層の上面を示す平面図である。

40

【 図 1 0 】 図 2 に示した積層基板における 8 層目の誘電体層の上面を示す平面図である。

【 図 1 1 】 図 2 に示した積層基板における 9 層目の誘電体層の上面を示す平面図である。

【 図 1 2 】 図 2 に示した積層基板における 1 0 層目の誘電体層の上面を示す平面図である。

。

【 図 1 3 】 図 2 に示した積層基板における 1 0 層目の誘電体層およびその下の導体層を示す平面図である。

【 図 1 4 】 本発明の第 2 の実施の形態に係る高周波フィルタの積層基板における 3 層目の誘電体層の上面を示す平面図である。

【 図 1 5 】 本発明の第 2 の実施の形態に係る高周波フィルタの積層基板における 4 層目の誘電体層の上面を示す平面図である。

50

【図16】本発明の第3の実施の形態に係る高周波フィルタの積層基板における3層目の誘電体層の上面を示す平面図である。

【図17】本発明の第3の実施の形態に係る高周波フィルタの積層基板における4層目の誘電体層の上面を示す平面図である。

【図18】本発明の第4の実施の形態に係る高周波フィルタの積層基板における3層目の誘電体層の上面を示す平面図である。

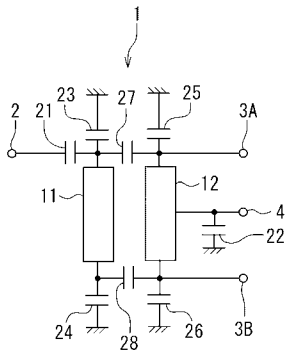
【図19】本発明の第4の実施の形態に係る高周波フィルタの積層基板における4層目の誘電体層の上面を示す平面図である。

【符号の説明】

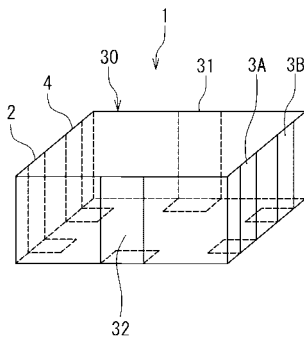
【0094】

1...高周波フィルタ、2...不平衡入出力端子、3A, 3B...平衡入出力端子、4...直流電圧印加用端子、11...共振器(第1の共振器)、12...共振器(第2の共振器)、21~28...キャパシタ、30...積層基板、433, 434...電極用導体層(第2の電極)、441, 442...電極用導体層(第1の電極)。

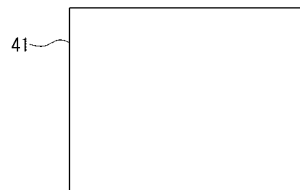
【図1】



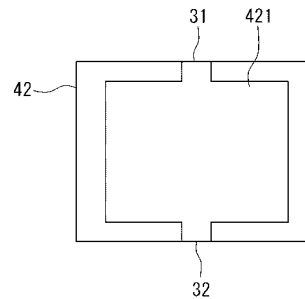
【図2】



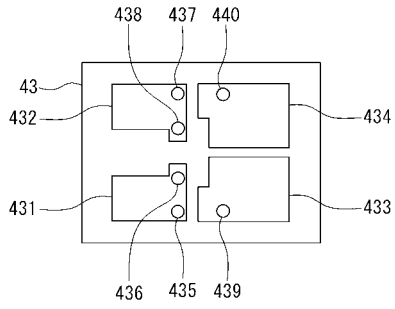
【図3】



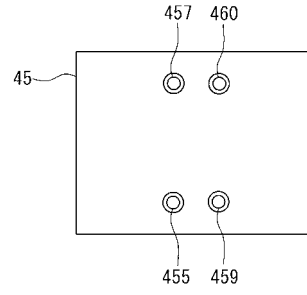
【図4】



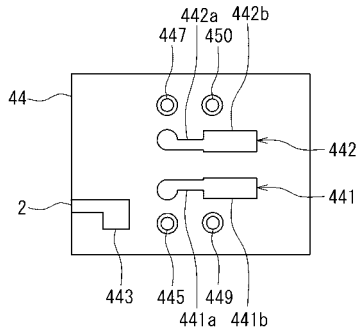
【図5】



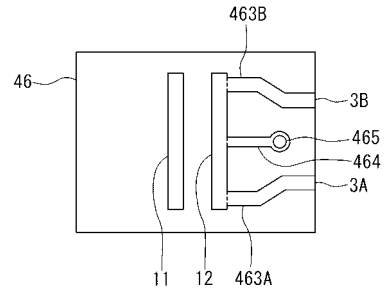
【図7】



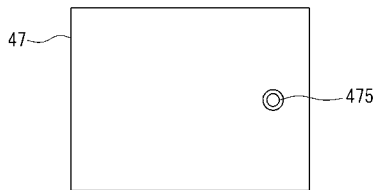
【図6】



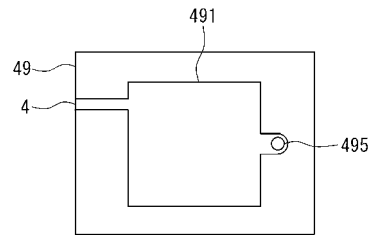
【図8】



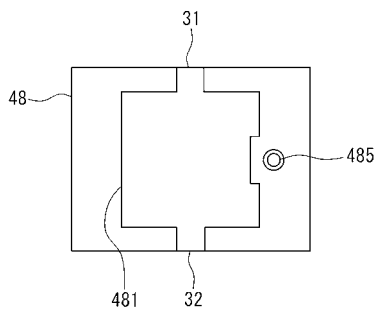
【図9】



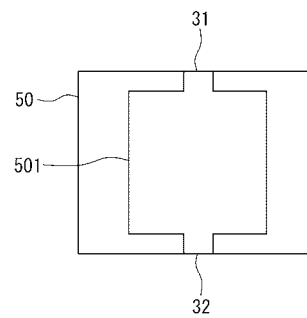
【図11】



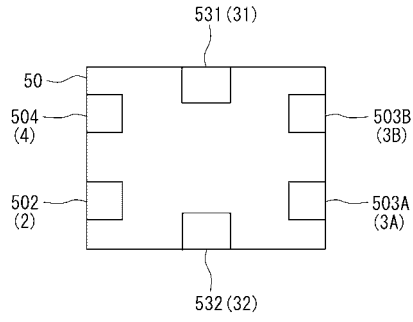
【図10】



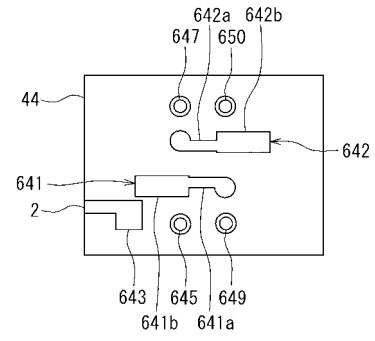
【図12】



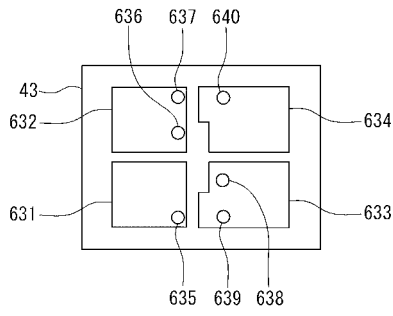
【図 13】



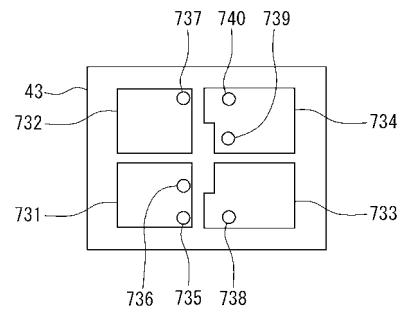
【図 15】



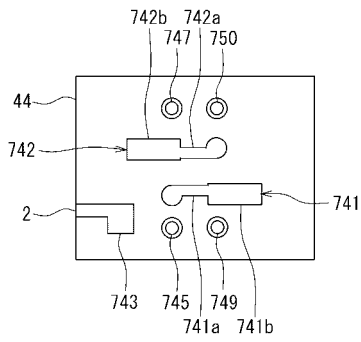
【図 14】



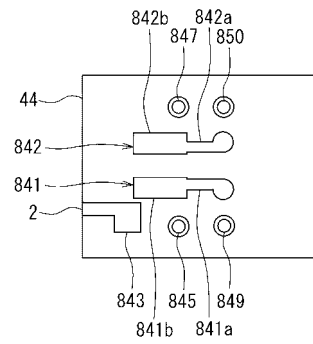
【図 16】



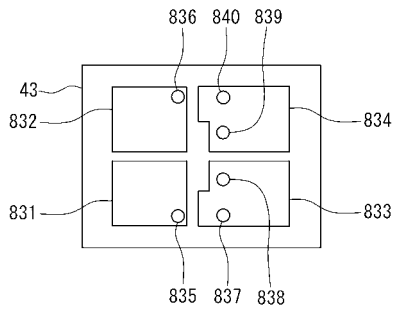
【図 17】



【図 19】



【図 18】



フロントページの続き

(72)発明者 岡田 篤典
東京都中央区日本橋一丁目13番1号 TDK株式会社内

審査官 岸田 伸太郎

(56)参考文献 特開2007-180632(JP,A)
特開2001-217607(JP,A)
特開2005-045447(JP,A)
特開2002-299905(JP,A)
特開2005-080248(JP,A)
特開2004-349862(JP,A)

(58)調査した分野(Int.Cl., DB名)
H01P 1/203
H01P 1/205
H01P 5/10