



## (12) 发明专利

(10) 授权公告号 CN 103645449 B

(45) 授权公告日 2015. 11. 25

(21) 申请号 201310719255. 9

(22) 申请日 2013. 12. 24

(73) 专利权人 江苏多维科技有限公司

地址 215600 江苏省苏州市张家港市保税区  
广东路 7 号

(72) 发明人 詹姆斯·G·迪克

(74) 专利代理机构 苏州创元专利商标事务所有  
限公司 32103

代理人 李艳 孙仿卫

(51) Int. Cl.

G01R 33/09(2006. 01)

(56) 对比文件

CN 101421635 A, 2009. 04. 29,

CN 102298125 A, 2011. 12. 28,

CN 102621504 A, 2012. 08. 01,

CN 203658561 U, 2014. 06. 18,

JP H0197882 A, 1989. 04. 17,

US 2007194787 A1, 2007. 08. 23,

US 2008309331 A1, 2008. 12. 18,

US 6771472 B1, 2004. 08. 03,

郝建华 等. 基于 GMI 效应的磁传感器研究与发展现状. 《国外电子测量技术》. 2011, 第 30 卷 (第 4 期), 第 20-26 页.

龙亮 等. 微型光纤磁传感器的设计与制作. 《光学精密工程》. 2013, 第 21 卷 (第 9 期), 第 2294-2302 页.

吕凤军 等. TbDyFe-FeNi 多层膜 / 光纤磁传感器磁敏性能实验研究. 《半导体光电》. 2006, 第 27 卷 (第 4 期), 第 419-422 页.

审查员 宋婉甜

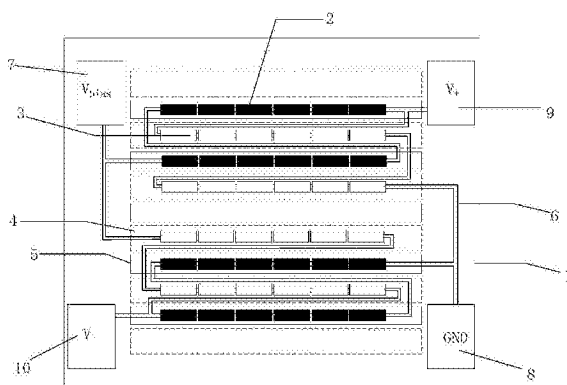
权利要求书2页 说明书5页 附图6页

### (54) 发明名称

一种用于高强度磁场的单芯片参考桥式磁传感器

### (57) 摘要

本发明公开了一种用于高强度磁场的单芯片参考桥式磁传感器, 该传感器包括基片、参考臂、感应臂、屏蔽结构以及衰减器。其中参考臂、感应臂各自包含有至少两行 / 列由一个或多个相同磁电阻传感元件电连接构成的参考元件串、感应元件串; 参考元件串与感应元件串相互交错排放, 每个参考元件串上对应设置有一屏蔽结构, 每个感应元件串上对应设置有一衰减器, 磁电阻传感元件为选自 AMR、GMR 或者 TMR 传感元件中的一种, 屏蔽结构和衰减器均为由坡莫合金这种铁磁材料制成的长矩形条阵列。此传感器可在准桥、参考半桥、参考全桥这三种电桥结构上得到实现。该传感器具有以下优点: 功耗低、线性度好、工作范围宽以及能在高强度磁场中工作等。



1. 一种用于高强度磁场的单芯片参考桥式磁传感器,其特征在于,该传感器包括:  
一个基片;  
至少一个沉积在所述基片上的参考臂,所述参考臂包含有至少一行/列由一个或者至少两个相同的磁电阻传感元件电连接构成的参考元件串;  
至少一个沉积在所述基片上的感应臂,所述感应臂包含有至少一行/列由一个或者至少两个相同的磁电阻传感元件电连接构成的感应元件串;  
至少一个衰减器和至少两个屏蔽结构,所述衰减器与所述屏蔽结构相交错间隔地排列,所述衰减器和所述屏蔽结构的形状相同,所述屏蔽结构的宽度和面积分别比所述衰减器的宽度和面积大;  
所述参考臂与所述感应臂连接构成一电桥;  
每个所述参考元件串上对应设置有一屏蔽结构,每个所述感应元件串上对应设置有一衰减器,所述参考元件串位于所述屏蔽结构的下方或上方,所述感应元件串位于所述衰减器的下方或上方;  
所述参考元件串和所述感应元件串的行/列数相同,并沿纵向或横向相交错间隔地排布;  
所述感应元件串处磁场的增益系数大于所述参考元件串处磁场的增益系数。
2. 根据权利要求1所述的单芯片参考桥式磁传感器,其特征在于,构成所述参考元件串和构成所述感应元件串的所述磁电阻传感元件为选自AMR、GMR、TMR传感元件中的一种。
3. 根据权利要求2所述的单芯片参考桥式磁传感器,其特征在于,所述磁电阻传感元件为GMR自旋阀结构、GMR多层膜结构、TMR自旋阀结构或者TMR三层膜结构。
4. 根据权利要求1-3中任一项所述的单芯片参考桥式磁传感器,其特征在于,所述电桥为半桥、全桥或者准桥。
5. 根据权利要求1所述的单芯片参考桥式磁传感器,其特征在于,所述感应臂和所述参考臂上的所述磁电阻传感元件的个数相同。
6. 根据权利要求1所述的单芯片参考桥式磁传感器,其特征在于,每个所述感应元件串与相邻的所述参考元件串之间均相隔间距L,当所述衰减器的个数为奇数时,正中间有两个所述参考元件串相邻且两者之间的间距为2L,当所述衰减器的个数为偶数时,正中间有两个所述感应元件串相邻且两者之间的间距为2L。
7. 根据权利要求1所述的单芯片参考桥式磁传感器,其特征在于,所述衰减器的个数N不少于所述感应元件串的行/列数,所述屏蔽结构的个数M不少于所述参考元件串的行/列数,并且 $N \leq M$ ,其中N、M均为正整数。
8. 根据权利要求1所述的单芯片参考桥式磁传感器,其特征在于,所述基片包括了集成电路,或与包括了集成电路的其它基片相连接。
9. 根据权利要求8所述的单芯片参考桥式磁传感器,其特征在于,所述集成电路为CMOS、BiCMOS、Bipolar、BCDMOS或SOI,所述参考臂与所述感应臂直接沉积在所述基片的集成电路上面。
10. 根据权利要求8所述的单芯片参考桥式磁传感器,其特征在于,所述基片为ASIC芯片,所述ASIC芯片含有偏移电路、增益电路、校准电路、温度补偿电路和逻辑(logic)电路中的任一种或至少两种电路。

11. 根据权利要求 10 所述的单芯片参考桥式磁传感器,其特征在于,所述逻辑电路为数字开关电路或者旋转角度计算电路。

12. 根据权利要求 1 所述的单芯片参考桥式磁传感器,其特征在于,所述屏蔽结构和所述衰减器的形状均为沿横 / 纵向延伸的长条形阵列。

13. 根据权利要求 1 或 12 所述的单芯片参考桥式磁传感器,其特征在于,所述屏蔽结构和所述衰减器的组成材料相同,均为软铁磁合金,所述软铁磁合金包含有 Ni、Fe 和 Co 中的一种元素或至少两种元素。

14. 根据权利要求 1 所述的单芯片参考桥式磁传感器,其特征在于,所述单芯片参考桥式磁传感器的输入输出连接端电连接于半导体封装的输入输出连接端,所述半导体封装的方法包括焊盘引线键合、倒装芯片、球栅阵列封装、晶圆级封装或板上芯片封装。

15. 根据权利要求 1 所述的单芯片参考桥式磁传感器,其特征在于,所述单芯片参考桥式磁传感器的工作磁场强度为 20~500 高斯。

16. 根据权利要求 1 所述的单芯片参考桥式磁传感器,其特征在于,所述屏蔽结构将所述参考元件串完全覆盖。

## 一种用于高强度磁场的单芯片参考桥式磁传感器

### 技术领域

[0001] 本发明涉及磁传感器技术领域,特别涉及一种用于高强度磁场中的单芯片参考桥式磁传感器。

### 背景技术

[0002] 磁传感器广泛用于现代工业和电子产品中以感应磁场强度来测量电流、位置、方向等物理参数。在现有技术中,有许多不同类型的传感器用于测量磁场及其他参数,例如霍尔(Hall)元件,各向异性磁电阻(Anisotropic Magnetoresistance, AMR)元件或巨磁电阻(Giant Magnetoresistance, GMR)元件为敏感元件的磁传感器。

[0003] 霍尔磁传感器虽然能在高强度磁场中工作,但灵敏度很低、功耗大、线性度差等缺点。AMR磁传感器虽然灵敏度比霍尔传感器高,但其制造工艺复杂,功耗高,并且不适用于高强度磁场。GMR磁传感器相比霍尔磁传感器有更高的灵敏度,但其线性范围偏低,并且也不适用于高强度磁场。

[0004] TMR(Tunnel MagnetoResistance)磁传感器是近年来开始工业应用的新型磁电阻效应传感器,其利用的是磁性多层膜材料的隧道磁电阻效应对磁场进行感应,其相对于霍尔磁传感器、AMR磁传感器以及GMR磁传感器具有更高的灵敏度、更低的功耗、更好的线性度以及更宽的工作范围。但现有的TMR磁传感器仍然不适用于高强度磁场中工作,并且线性范围也不够宽。

### 发明内容

[0005] 本发明的目的在于克服现有技术中存在的以上问题,提供一种适用于高强度磁场中的单芯片参考桥式磁传感器。

[0006] 为实现上述技术目的,达到上述技术效果,本发明通过以下技术方案实现:

[0007] 本发明提供了一种用于高强度磁场的单芯片参考桥式磁传感器,该传感器包括:

[0008] 一个基片;

[0009] 至少一个沉积在所述基片上的参考臂,所述参考臂包含有至少一行/列由一个或者至少两个相同的磁电阻传感元件电连接构成的参考元件串;

[0010] 至少一个沉积在所述基片上的感应臂,所述感应臂包含有至少一行/列由一个或者至少两个相同的磁电阻传感元件电连接构成的感应元件串;

[0011] 至少一个衰减器和至少两个屏蔽结构,所述衰减器与所述屏蔽结构相交错间隔地排列,所述衰减器和所述屏蔽结构的形状相同,所述屏蔽结构的宽度和面积分别比所述衰减器的宽度和面积大;

[0012] 所述参考臂与所述感应臂连接构成一电桥;

[0013] 每个所述参考元件串上对应设置有一屏蔽结构,每个所述感应元件串上对应设置有一衰减器,所述参考元件串位于所述屏蔽结构的下方或上方,所述感应元件串位于所述衰减器的下方或上方;

- [0014] 所述参考元件串和所述感应元件串的行 / 列数相同, 并沿纵向或横向相间隔排布;
- [0015] 所述感应元件串处磁场的增益系数大于所述参考元件串处磁场的增益系数。
- [0016] 优选的, 构成所述参考元件串和构成所述感应元件串的所述磁电阻传感元件为选自 AMR、GMR、TMR 传感元件中的一种。
- [0017] 优选的, 所述磁电阻传感元件为 GMR 自旋阀结构、GMR 多层膜结构、TMR 自旋阀结构或者 TMR 三层膜结构。
- [0018] 优选的, 所述电桥为半桥、全桥或者准桥。
- [0019] 优选的, 所述感应臂和所述参考臂上的所述磁电阻传感元件的个数相同。
- [0020] 优选的, 每个所述感应元件串与相邻的所述参考元件串之间均相隔间距  $L$ , 当所述衰减器的个数为奇数时, 正中间有两个所述参考元件串相邻且两者之间的间距为  $2L$ , 当所述衰减器的个数为偶数时, 正中间有两个所述感应元件串相邻且两者之间的间距为  $2L$ 。
- [0021] 优选的, 所述衰减器的个数  $N$  不少于所述感应元件串的行 / 列数, 所述屏蔽结构的个数  $M$  不少于所述参考元件串的行 / 列数, 并且  $N < M$ , 其中  $N$ 、 $M$  均为正整数。
- [0022] 优选的, 所述基片包括了集成电路, 或与包括了集成电路的其它基片相连接。
- [0023] 优选的, 所述集成电路为 CMOS、BiCMOS、Bipolar、BCDMOS 或 SOI, 所述参考臂与所述感应臂直接沉积在所述基片的集成电路上面。
- [0024] 优选的, 所述基片为 ASIC 芯片, 所述 ASIC 芯片含有偏移电路、增益电路、校准电路、温度补偿电路和逻辑 (logic) 电路中的任一种或至少两种电路。
- [0025] 优选的, 所述逻辑电路为数字开关电路或者旋转角度计算电路。
- [0026] 优选的, 所述屏蔽结构和所述衰减器的形状均为沿横 / 纵向延伸的长条形阵列。
- [0027] 优选的, 所述屏蔽结构和所述衰减器的组成材料相同, 均为软铁磁合金, 所述软铁磁合金包含有 Ni、Fe 和 Co 中的一种元素或至少两种元素。
- [0028] 优选的, 所述单芯片参考桥式磁传感器的输入输出连接端电连接于半导体封装的输入输出连接端, 所述半导体封装的方法包括焊盘引线键合、倒装芯片、球栅阵列封装、晶圆级封装或板上芯片封装。
- [0029] 优选的, 所述单芯片参考桥式磁传感器的工作磁场强度为 20~500 高斯。
- [0030] 优选的, 所述屏蔽结构将所述参考元件串完全覆盖。
- [0031] 与现有技术相比, 本发明具有以下有益效果: 功耗低、线性度好、工作范围宽以及适用于高强度磁场。

#### 附图说明

[0032] 为了更清楚地说明本发明实施例技术中的技术方案, 下面将对实施例技术描述中所需要使用的附图作简单地介绍, 显而易见地, 下面描述中的附图仅仅是本发明的一些实施例, 对于本领域普通技术人员来讲, 在不付出创造性劳动的前提下, 还可以根据这些附图获得其他的附图。

[0033] 图 1 为现有技术中单芯片桥式磁传感器的结构示意图。

[0034] 图 2 为本发明的单芯片参考桥式磁传感器的结构示意图。

[0035] 图 3 为本发明的单芯片参考桥式磁传感器的另一种结构示意图。

[0036] 图 4 为本发明的单芯片参考桥式磁传感器在外磁场中的磁场分布图。

[0037] 图 5 为本发明中参考元件串和感应元件串所在位置与相对应的增益系数之间的关系曲线。

[0038] 图 6 为现有技术中参考元件串和感应元件串所在位置与相对应的增益系数之间的关系曲线。

[0039] 图 7 为 TMR 和 GMR 自旋阀结构的磁电阻传感元件的响应曲线。

[0040] 图 8 为 TMR 三层膜结构和 GMR 多层膜结构的磁电阻传感元件的响应曲线。

[0041] 图 9 为 AMR Barber-pole(类似于理发店门口的旋转彩柱)结构的磁电阻传感元件的响应曲线。

[0042] 图 10 为本发明中 TMR 自旋阀结构的磁传感器有无衰减器的转换特性曲线。

[0043] 图 11 为本发明中 TMR 三层膜结构的磁传感器有无衰减器的转换特性曲线。

## 具体实施方式

[0044] 下面结合附图及实施例对本发明的发明内容作进一步的描述。

[0045] 图 1 为现有技术中专利申请 201310203311.3 所公开的单芯片桥式磁传感器的结构示意图。该传感器包括基片 1、感应元件串 2、参考元件串 3、屏蔽结构 4、电连接导体 6 以及四个用于输入输出连接的焊盘 7-10, 分别作为电源供应端  $V_{bias}$ , 接地端 GND, 电压输出端  $V+$ ,  $V-$ 。其中感应元件串 2 与参考元件串 3 相互交错排放, 感应元件串 2 位于两个屏蔽结构 4 的间隙处, 参考元件串 3 位于屏蔽结构 4 的下方。感应臂、参考臂和焊盘 7-10 之间均用电连接导体 6 连接。该传感器具有高灵敏度、线性度好、偏移量小等优点, 但其容易饱和, 其可适用的最大磁场强度为 100 高斯左右, 不能用于更高强度的磁场当中。

## 实施例

[0046] 图 2 为本发明中单芯片参考桥式磁传感器的结构示意图。其与图 1 中所示的传感器的不同之处在于: 该传感器还包括衰减器 5, 衰减器 5 与屏蔽结构 4 相隔排列, 并且衰减器 5 的个数  $N$  不少于感应元件串 2 的行 / 列数, 屏蔽结构 4 的个数  $M$  不少于参考元件串 3 的行 / 列数, 并且  $N < M$ ,  $N$  和  $M$  均为正整数, 图 2 中  $N$  为 5,  $M$  为 6。衰减器 5 与屏蔽结构 4 的形状相同, 优选地为沿横 / 纵向延伸的长条形阵列, 它们的组成材料也相同, 均为选自 Ni、Fe 和 Co 一种元素或几种元素组成的软铁磁合金, 也可以为非铁磁材料, 但不限于以上材料。感应元件串 2 和参考元件串 3 各自均由至少一行 / 列由一个或者至少两个相同的磁电阻传感元件电连接构成, 优选地, 磁电阻传感元件为 AMR、GMR 或者 TMR 传感元件, 并且感应元件串 2 和参考元件串 3 所包含的磁电阻传感元件的个数相同, 其钉扎层的磁化方向也相同。感应元件串 2 与参考元件串 3 相互交错排放, 每个感应元件串 2 与相邻的参考元件串 3 之间均相隔间距  $L$ , 但对于如图 2 所示的奇数个衰减器 5, 正中间有两个参考元件串 3 相邻, 其之间间距为  $2L$ , 对于如图 3 所示的偶数个衰减器 5, 正中间有两个感应元件串 2 相邻, 其之间间距为  $2L$ 。间距  $L$  很小, 优选地为 20~100 微米。每个感应元件串 2 上对应设置有一衰减器 5, 每个参考元件串 3 上对应设置有一屏蔽结构 4, 感应元件串 2 和参考元件串 3 可分别放置于衰减器 5 和屏蔽结构 4 的上方或者下方, 图 2 中所示为放置于下方的情形。屏蔽结构 4 的宽度和面积要比衰减器 5 的宽度和面积大, 其足够大到能将参考元件串 3 完全覆盖,

致使在参考元件串 3 处的磁场能很大程度的衰减甚至完全屏蔽,而感应元件串 2 所能感测到的磁场在衰减器 5 的作用下会有所衰减,但衰减幅度并不是很大,从而导致感应元件串 2 处磁场的增益系数  $A_{sns}$  大于参考元件串 3 处磁场的增益系数  $A_{ref}$ 。感应元件串 2 相互连接构成的感应臂和参考元件串 3 相互连接构成的参考臂电连接形成一电桥,该电桥的输入输出连接端分别为电源供应端  $V_{bias}$  7,接地端 GND 8,电压输出端  $V+$  9,  $V-$  10。该传感器上各元件之间通过电连接导体 6 连接。

[0047] 在基片 1 上也还可以印制有集成电路,或与另一印制有集成电路的基片相连接,优选地,所印制的集成电路可以为 CMOS (Complementary Metal Oxide Semiconductor,互补金属氧化物半导体)、BiCMOS (双极互补金属氧化物半导体 bipolar complementary metal oxide semiconductor)、Bipolar、BCDMOS 或者 SOI (Silicon-On-Insulator,绝缘衬底上的硅),参考臂与感应臂便直接沉积在基片 1 的集成电路上面。此外,基片 1 还可以为专用集成电路 ASIC (Application Specific Integrated Circuit) 芯片,其含有偏移电路、增益电路 (gain circuit)、校准电路、温度补偿电路和逻辑电路 (Logic Circuit) 中的任一种或几种应用电路,其中逻辑电路还可以为数字开关电路或者旋转角度计算电路,但并不限于以上电路。

[0048] 本实施例中是采用焊盘来进行输入输出连接,也可以采用倒装芯片、球栅阵列封装、晶圆级封装以及板上芯片封装等半导体封装方法。该传感器可适用于 20~500 高斯的磁场中。

[0049] 图 4 为感应元件串 2 与参考元件串 3 在外加磁场中的磁场分布图。图中,外加磁场的方向为 11。构成感应元件串 2 和参考元件串 3 的磁电阻传感元件为 TMR 传感元件。从图中可以看出,在参考元件串 3 处的磁场在屏蔽结构的作用下大大衰减,而在感应元件串 2 处的磁场的衰减幅度相比前者要小。图 5 为与图 4 所对应的感应元件串 2 和参考元件串 3 的所在位置与相应的位置处的增益系数之间的关系曲线。图中横轴表示的位置是以比例距离的形式体现的。从图 5 中可以看出,在感应元件串 2 处的磁场幅度的增益系数  $A_{sns}$  与参考元件串 3 处的磁场幅度的增益系数  $A_{ref}$  均在 0~1 之间,其中增益系数  $A_{sns}$  大于  $A_{ref}$ ,也就是说在参考元件串 3 处的磁场的衰减幅度要比在感应元件串 2 处的磁场衰减幅度大,这与从图 4 中所得到的结论一致。

[0050] 图 6 为图 1 中所对应的传感器结构的感应元件串 2 和参考元件串 3 的所在位置与相应的位置处的增益系数之间的关系曲线。为便于比较,参考元件串 3 和感应元件串 2 的所取个数与图 5 中相同。对比图 5 和图 6 中的两曲线 12 和 13 可以发现,本发明中的感应元件串 2 处的磁场幅度大幅度衰减,这样就即使把本发明中的单芯片参考桥式磁传感器放置于高强度的磁场中,该传感器所感测到的磁场大小是衰减后的磁场,只要在其饱和范围之内,此传感器仍然可以正常工作。

[0051] 图 7 为磁电阻传感元件为 TMR 和 GMR 自旋阀结构时的响应曲线。当外加磁场 11 的方向与钉扎层的磁化方向 19 平行,同时外加磁场的强度大于  $-B_s+B_0$  25 时,磁性自由层的磁化方向 18 与外加磁场 11 的方向平行,进而与钉扎层的磁化方向 19 平行,此时 TMR 元件的磁阻最小,即为  $R_L$  21。当外加磁场 11 的方向与钉扎层的磁化方向 19 反平行,同时外加磁场的强度大于  $B_s+B_0$  26 时,磁性自由层的磁化方向 18 与外加磁场 11 的方向平行,进而与钉扎层的磁化方向 19 反平行,此时 TMR 元件的磁阻最大,即为  $R_H$  22。当外加磁场 11 的

强度为  $B_0$  23 时,磁性自由层的磁化方向 18 与钉扎层的磁化方向 19 垂直,此时, TMR 元件的磁阻为  $R_L$  21 和  $R_H$  22 的中间值,即  $(R_L + R_H)/2$ 。  $-B_s + B_0$  25 与  $B_s + B_0$  26 之间的磁场便是单芯片线性桥式磁场传感器的测量范围。从图中可以看出,曲线 20 在  $-B_s + B_0$  25 与  $B_s + B_0$  26 之间呈线性,

$$[0052] \quad \text{电阻变化率为} \frac{R_H - R_L}{R_L} \times 100\% = \frac{\Delta R}{R_L} \times 100\%$$

[0053] 对于 TMR 自旋阀,其电阻变化率最高可达到 200%,对于 GMR 自旋阀,其电阻变化率最高只有 10%。

[0054] 图 8 为磁电阻传感元件为 TMR 三层膜结构和 GMR 多层膜结构时的响应曲线。当外加磁场 11 的方向与钉扎层的磁化方向 19 平行,同时外加磁场的强度大于  $-B_s$  31 或者  $B_s$  32 时,磁性自由层的磁化方向 18 与外加磁场 11 的方向平行,进而与钉扎层的磁化方向 19 平行,此时 MTJ 元件的磁阻最小,即为  $R_L$  28。当外加磁场为 0,磁性自由层的磁化方向 18 与钉扎层的磁化方向 19 反平行,此时 MTJ 元件的磁阻最大,即为  $R_H$  27。  $-B_s$  31 与  $B_s$  32 之间的磁场便是传感器的测量范围。从图中可以看出,曲线 29、30 在  $-B_s$  31 与  $B_s$  32 之间呈线性,磁电阻元件的电阻变化率最高也能达到 200%。

[0055] 图 9 为磁电阻传感元件为 AMR Barber-pole 结构时的响应曲线。从图中可以看出,该种磁电阻元件的电阻变化率将近在 1% 左右。

[0056] 图 10 为磁电阻传感元件为 TMR 自旋阀结构的单芯片参考桥式传感器有无衰减器时的转换特性曲线。曲线 15 表示的是没有衰减器的情形,曲线 16 表示的是使用了衰减器的情形,横轴为外加磁场的大小,纵轴为传感器输出电压与电源电压之间的比值。对比两曲线可看出,曲线 15 所对应的磁场线性范围在 35 奥斯特左右,而曲线 16 所对应的磁场线性范围则在 150 奥斯特左右,由此可见,使用了衰减器之后,传感器的线性工作范围明显变宽。

[0057] 图 11 为磁电阻传感元件为 TMR 三层膜结构的单芯片参考桥式传感器有无衰减器时的转换特性曲线。曲线 33 表示的是没有衰减器的情形,曲线 34 表示的是使用了衰减器的情形,横轴为外加磁场的大小,纵轴为传感器输出电压与电源电压之间的比值。对比这两曲线可看出,使用了衰减器之后,传感器工作范围明显变宽。

[0058] 以上讨论的是电桥为全桥的情形,由于半桥和准桥的工作原理与全桥相同,在此就不再赘述,上述所得到的结论也同样适用于半桥和准桥结构的单芯片参考桥式磁传感器。

[0059] 以上所述仅为本发明的优选实施例而已,并不用于限制本发明,对于本领域的技术人员来说,本发明可以有各种更改和变化。凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

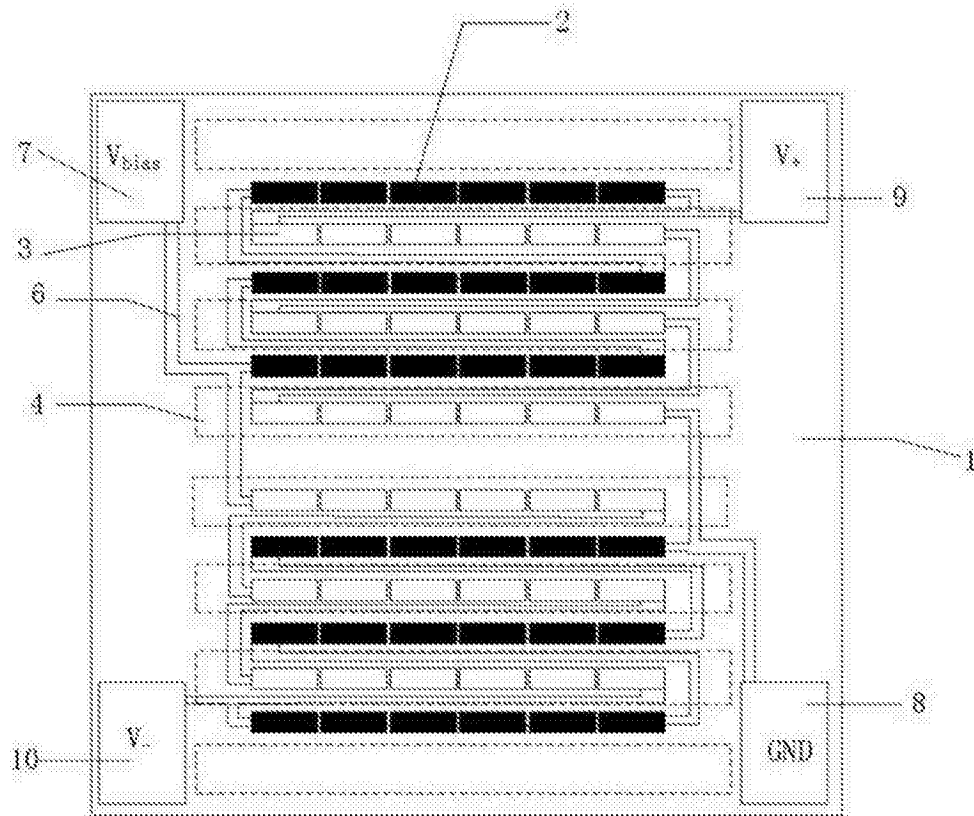


图 1

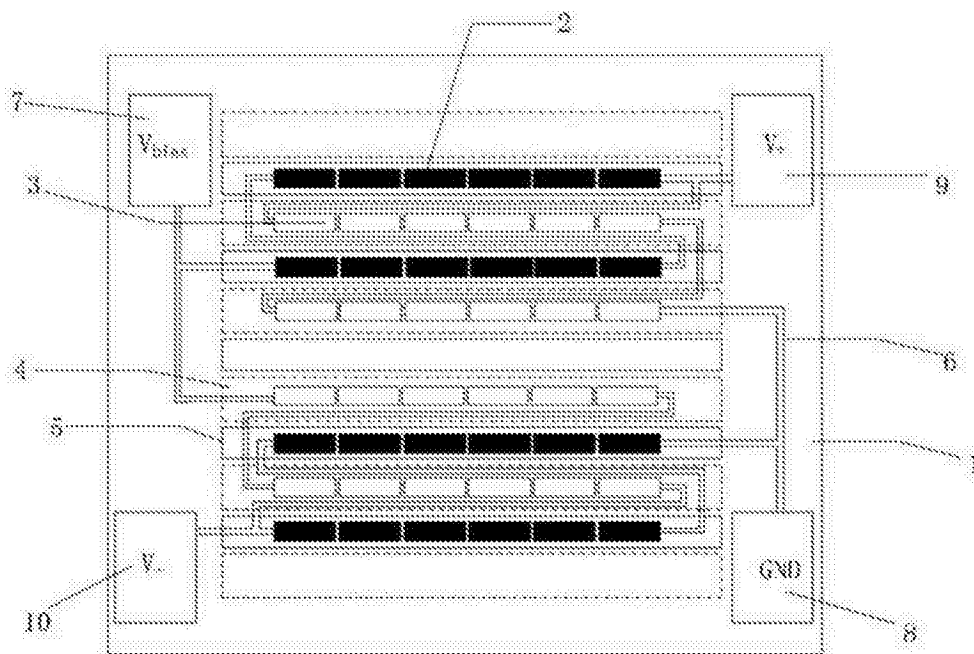


图 2

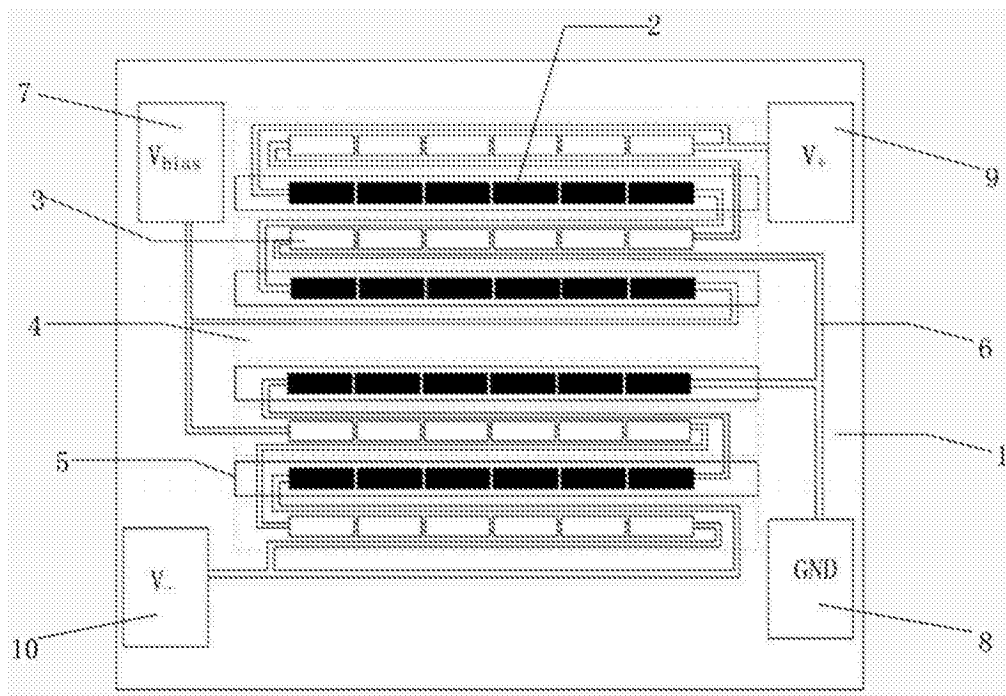


图 3

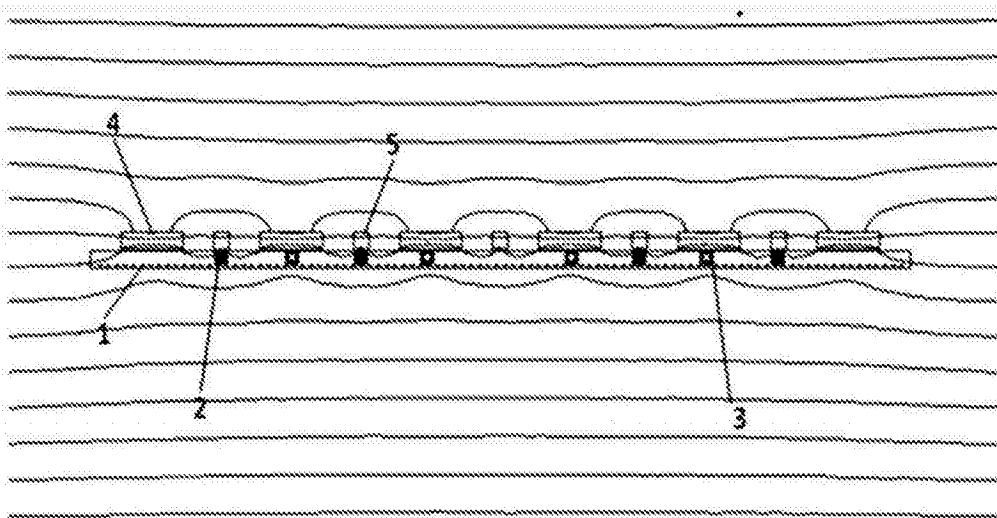


图 4

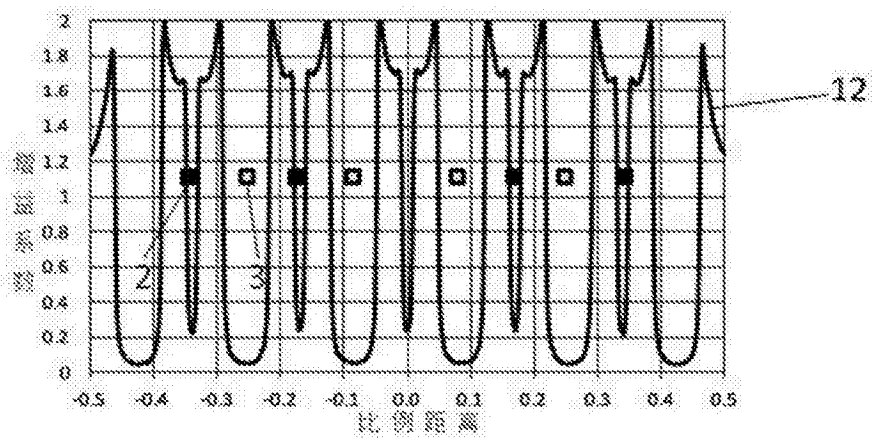


图 5

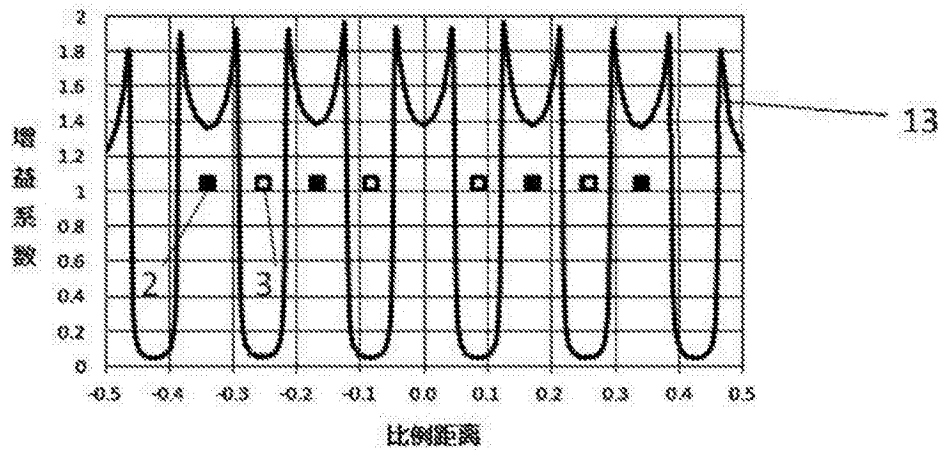


图 6

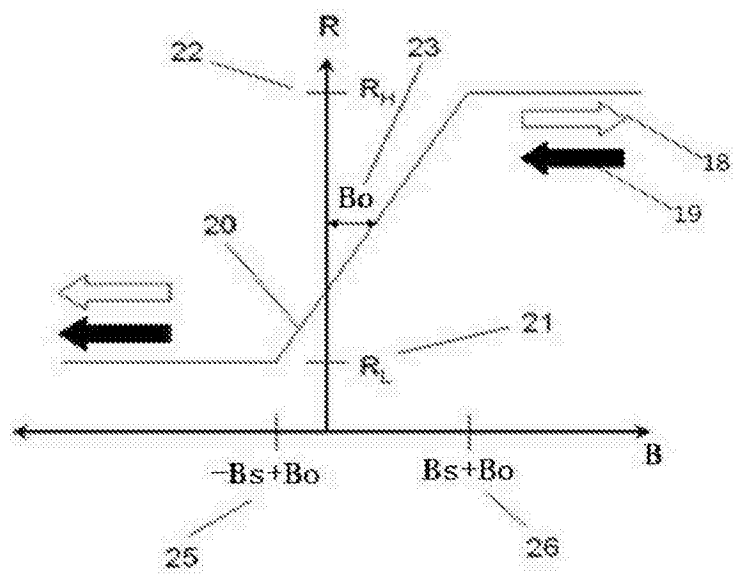


图 7

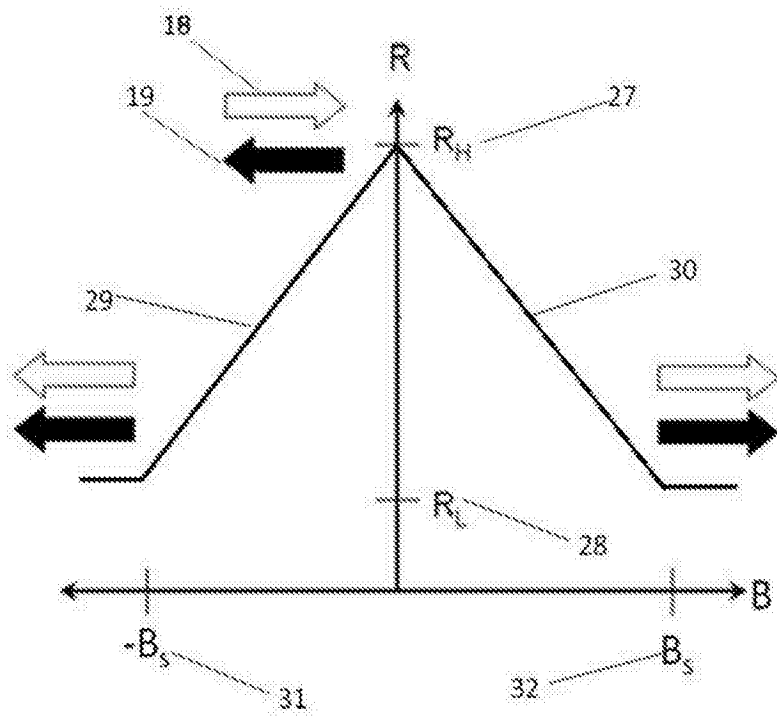


图 8

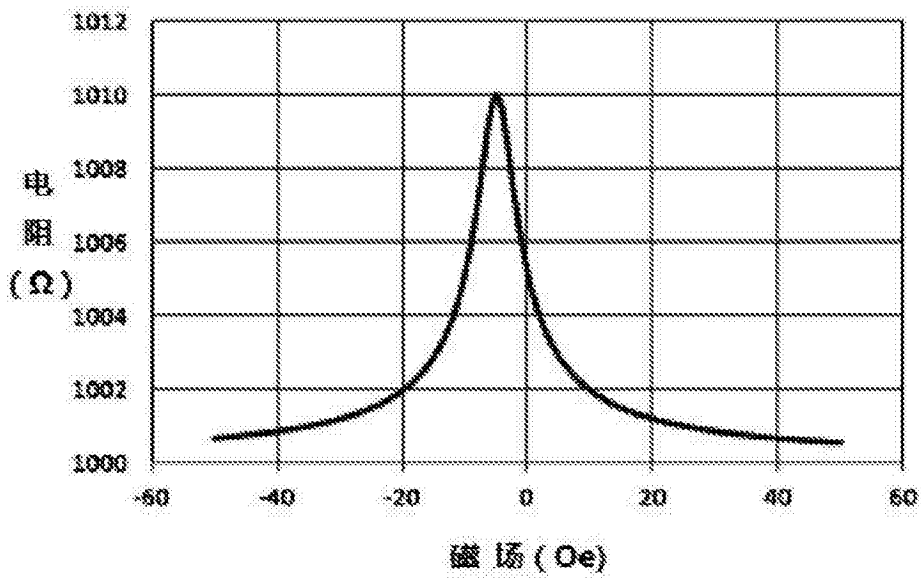


图 9

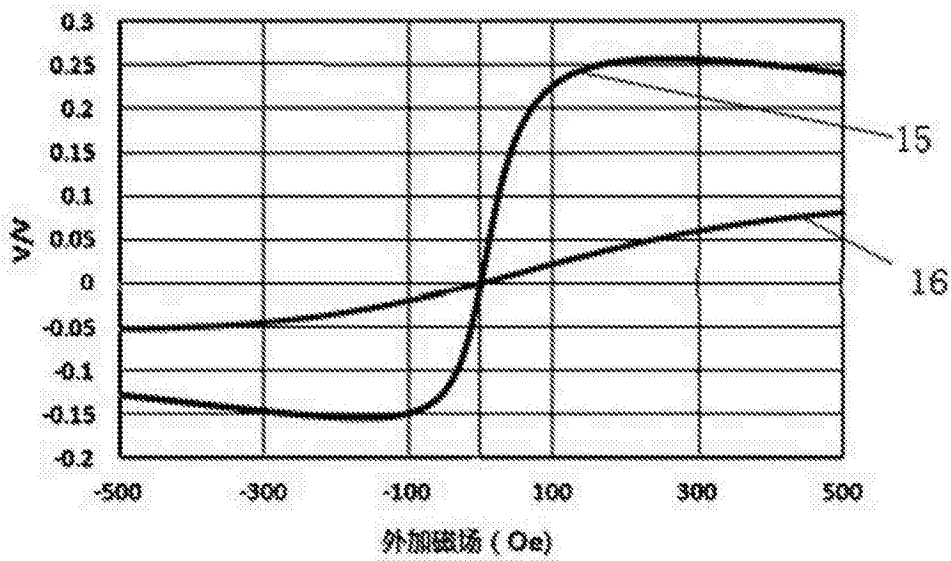


图 10

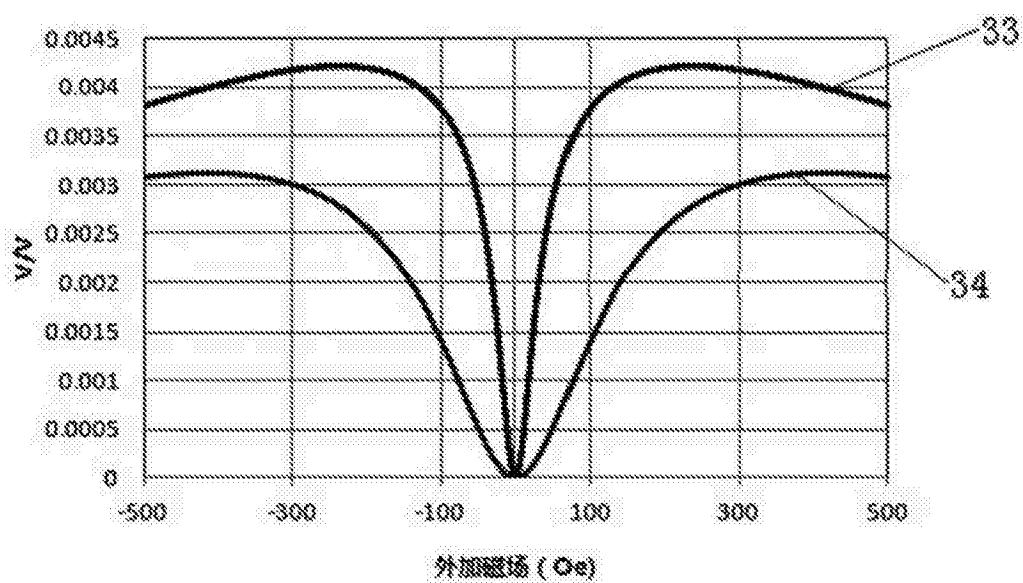


图 11