

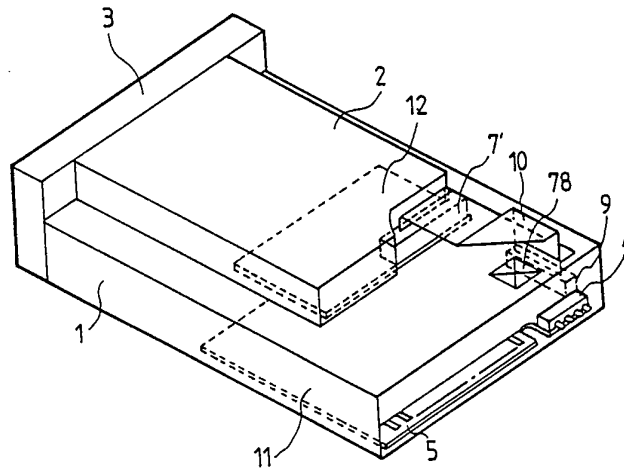


特許協力条約に基づいて公開された国際出願

<p>(51) 国際特許分類 5 G11B 19/02, 33/12, 25/04</p>	<p>A1</p>	<p>(11) 国際公開番号 WO 94/01864</p> <p>(43) 国際公開日 1994年1月20日 (20.01.1994)</p>
<p>(21) 国際出願番号 PCT/JP93/00935 (22) 国際出願日 1993年7月2日 (02. 07. 93)</p> <p>(30) 優先権データ 特願平4/176404 1992年7月3日 (03. 07. 92) JP 特願平5/130803 1993年6月1日 (01. 06. 93) JP</p> <p>(71) 出願人 (米国を除くすべての指定国について) セイコーエプソン株式会社 (SEIKO EPSON CORPORATION) [JP/JP] 〒163 東京都新宿区西新宿2丁目4番1号 Tokyo, (JP)</p> <p>(72) 発明者; および (75) 発明者/出願人 (米国についてのみ) 大塚忠志 (OHTSUKA, Tadashi) [JP/JP] 小泉和彦 (KOIZUMI, Kazuhiko) [JP/JP] 延谷 力 (NOBUTANI, Tsutomu) [JP/JP] 〒392 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内 Nagano, (JP)</p> <p>(74) 代理人 弁理士 鈴木喜三郎, 外 (SUZUKI, Kisaburo et al.) 〒163 東京都新宿区西新宿2丁目4番1号 セイコーエプソン株式会社内 Tokyo, (JP)</p>	<p>(81) 指定国 AT (欧州特許), BE (欧州特許), CH (欧州特許), DE (欧州特許), DK (欧州特許), ES (欧州特許), FR (欧州特許), GB (欧州特許), GR (欧州特許), IE (欧州特許), IT (欧州特許), JP, LU (欧州特許), MC (欧州特許), NL (欧州特許), PT (欧州特許), SE (欧州特許), US.</p> <p>添付公開書類 国際調査報告書</p>	

(54) Title : RECORDING APPARATUS IN WHICH PLURAL RECORDING MEDIA CAN BE LOADED

(54) 発明の名称 複数の記録媒体を搭載可能な記録装置



(57) Abstract

A plurality of recording medium drives such as a 5.25-inch floppy disk drive (1) and a 3.5-inch floppy disk drive (2) are provided in a front bezel (3) of the captioned apparatus. The drive (2) is connected in advance with the drive (1) through a flat cable (10) in the apparatus. To the host side, only the drive (1) is connected. Therefore, it is unnecessary to individually connect the recording medium drives through cables. Further, the drive (1) to which the flat cable is connected has an additional function of setting signals for the selection of each drive. The drive (1) can be used as an output buffer for the other drive.

(57) 要約

本発明に係る記録装置は、複数の記録媒体が搭載された記録装置、例えば、5.25インチのフロッピーディスクドライブ(1)と、3.5インチのフロッピーディスクドライブ(2)とがフロントベゼル(3)に装着された記録装置であって、ドライブ(2)がドライブ(1)とフラットケーブル(10)により、記録装置内部で予め接続されており、ホスト側とはドライブ(1)側を接続すれば良い。従って、個々の記録媒体毎にケーブル接続をする必要はない。さらに、フラットケーブル(10)で接続してあるドライブ(1)に各ドライブを選択する信号を設定する機能を付加し、また、ドライブ(1)を他のドライブの出力バッファとして用いることも可能となる。

情報としての用途のみ

PCTに基づいて公開される国際出願のパンフレット第1頁にPCT加盟国を同定するために使用されるコード

AT	オーストリア	CS	チェコスロヴァキア	KR	大韓民国	PL	ポーランド
AU	オーストラリア	CZ	チェッコ共和国	KZ	カザフスタン	PT	ポルトガル
BB	バルバドス	DE	ドイツ	LI	リヒテンシュタイン	RO	ルーマニア
BE	ベルギー	DK	デンマーク	LK	スリランカ	RU	ロシア連邦
BF	ブルキナファソ	ES	スペイン	LU	ルクセンブルグ	SD	スーダン
BG	ブルガリア	FI	フィンランド	LV	ラトヴィア	SE	スウェーデン
BJ	ベナン	FR	フランス	MC	モナコ	SI	スロヴェニア
BR	ブラジル	GA	ガボン	MG	マダガスカル	SK	スロヴァキア共和国
BY	ベラルーシ	GB	イギリス	ML	マリ	SN	セネガル
CA	カナダ	GN	ギニア	MN	モンゴル	TD	チャード
CF	中央アフリカ共和国	GR	ギリシャ	MR	モーリタニア	TG	トーゴ
CG	コンゴ	HU	ハンガリー	MW	マラウイ	UA	ウクライナ
CH	スイス	IE	アイルランド	NE	ニジェール	US	米国
CI	コートジボアール	IT	イタリア	NL	オランダ	UZ	ウズベキスタン共和国
CM	カメルーン	JP	日本	NO	ノルウェー	VN	ヴェトナム
CN	中国	KP	朝鮮民主主義人民共和国	NZ	ニュー・ジーランド		

- 1 -

明 細 書

複数の記録媒体を搭載可能な記録装置

5 技術分野

本発明は、フロッピーディスクドライブ、光ディスク、RAMカードなどの記録媒体を複数搭載可能な記録装置に関し、特に、複数の記録媒体に対し外部の情報処理装置などから単一、あるいは1セットのケーブルによって制御可能な記録装置に関するものである。

10

背景技術

パーソナルコンピューターなどの情報処理装置の外部記憶装置としてフロッピーディスク、CD-ROMなどの光ディスク、カード式のRAMカードあるいはROMカードなどの多様な記録媒体が用いられている。これらの記録媒体を用いて記録、再生、消去などを行う記録装置として、複数の記録媒体を1つの記録装置に搭載したものが開発されている。例えば、デジタルデータを取り扱う記録媒体および記録装置においては、記録密度の向上などによって媒体あるいは装置の小形化が進んでいるので、従来、5.25インチ型の

15

20

フロッピーディスクドライブ（以下FDD）の搭載されていた空間に、薄型の5.25インチ型のFDDと3.5インチ型のFDDとを備えた記録装置を搭載することも可能となっている。従来、5.25インチ型のFDDが複数搭載されていた空間に、複数の薄型の3.5インチまたは5.25インチ型のFDD、あるいは5.25

25

インチ型と3.5インチ型のFDDを搭載し、空いたスロットをCD-ROM等の記録装置などに利用することも可能である。複数のFDDを組み合わせるだけに限らず、FDDとCD-ROMなどを

- 2 -

組み合わせて搭載した記録装置も可能である。

図 9 に、5.25 インチ型の FDD と 3.5 インチ型の FDD とを組み合わせて、ホスト側のコンピュータと接続する様子を示してある。一般に、電源インターフェース・コネクタや信号インターフェース・コネクタは 5.25 インチ型の FDD 1 と 3.5 インチ型の FDD 2 とでは異なっているので、5.25 インチ型の FDD に対応するホスト・システムは、5.25 インチ型の FDD 用の電源インターフェース・コネクタ 16 と、信号インターフェース・コネクタ 17 が用意されている。従って、5.25 インチ型の FDD と共に 3.5 インチ型の FDD を接続する場合は、アダプター基板 13 を介して 3.5 インチ型の FDD の接続を行う必要がある。このアダプター基板 13 には、5.25 インチ型の FDD の制御基板 11 のインターフェース・カードエッジ 5 と同じカードエッジ 15 と、電源インターフェース・コネクタ 4 と同じコネクタ 14 が一方の端 13 a に用意されている。また、他方の端 13 b には、3.5 インチ型の FDD の制御基板 12 の信号インターフェース・コネクタ 7 と対応するコネクタおよび、電源インターフェース・コネクタ 6 と対応するコネクタが用意されている。従って、アダプター基板 13 の接続端 13 b と 3.5 インチ型の FDD を、電源インターフェース・ケーブル 18 と信号インターフェース・ケーブル 19 とで接続すれば、5.25 インチ型の FDD と互換性のあるコネクタ 16、17 によって、3.5 インチ型の FDD をホスト・システムと接続することができる。

図 10 に、薄型の 5.25 インチ型の FDD と 3.5 インチ型の FDD とが 1 つの外枠（フロントベゼル）3 に取り付けられ、一体化された記録装置を示してある。このデュアル構成の FDD 装置は、例えば、実開昭 63-11792 号公報に開示されており、基本

的な構成は、図 9 に示した記録装置と同様である。5. 25 インチ型の F D D に対応したホスト側のコネクタと、3. 5 インチ型の F D D 2 との互換性を図るために、アダプター基板 1 3 が 5. 25 インチ型の F D D 1 の上に搭載されている。図 1 0 に示す記録装置において、5. 25 インチおよび 3. 5 インチの 2 つの記録媒体用のドライブに対し、2 つの信号インターフェース・コネクタ 5 および 1 5 と、2 つの電源インターフェース・コネクタ 4 および 1 4 が用意されている。

図 9 および図 1 0 に示した 5. 25 インチ型の F D D および 3. 5 インチ型の F D D とを備えた、従来の記録装置においては、ホスト側と接続するために、電源インターフェースケーブルと信号インターフェースケーブルが 2 本ずつ必要となる。

図 9 あるいは図 1 0 に示した記録装置を接続する場合、ホスト側にそれぞれの F D D に対応した複数のインターフェースが用意されていないケースもある。例えば、上述したような 1 つの従来のスロットに 2 つ以上の F D D を搭載した記録装置を設置する場合がある。このような場合は、2 台の F D D をデージチェーン接続することが一般的である。図 1 1 に、デージチェーン接続を示す一例を示してある。ホスト側 3 0 と、5. 25 インチ型の F D D (F D D 1) および 3. 5 インチ型の F D D (F D D 2) とは信号インタフェースケーブルおよび電源インターフェースケーブルによって接続されるが、本図においては、F D D 1 および F D D 2 の動作を制御するインタフェース信号の接続のみを示してある。ホスト側 3 0 および F D D 1 は、インタフェース信号の経路となるケーブル 3 1 によって接続されており、F D D 2 は、このケーブル 3 1 から分岐したケーブル 3 2 によってホスト側 3 0 と接続されている。このケーブル 3 2 のドライブセレクト信号 (D S 信号) およびモーターオン信号

(MON信号)は、FDD 1の制御基板 1 1およびFDD 2の制御基板 1 2の上にそれぞれ設置されたセレクタースイッチ 2 3および2 4を介して、各FDD 1、2の制御IC 2 1および2 2に供給される。

5 このセレクタースイッチ 2 3および2 4の所定のスイッチを選択してショート(オン)することにより、ホスト側 3 0の所定のDS信号によってFDD 1あるいはFDD 2を選択でき、それぞれのFDDとホストとのアクセスが成立する。従って、ホスト側に1つのインターフェースが設けられており、これによって複数のFDDを
10 個別に制御する場合は、それぞれのFDDにセレクタースイッチを設ける必要がある。さらに、図 1 1に示した接続では、MON信号がFDD 1およびFDD 2に共通しているので、MON信号がオンとなると、FDD 1およびFDD 2のモーターは同時に稼働状態となる。また、セレクタースイッチの設定を間違えると、両方同時に
15 アクセスする不都合が発生する。

DS信号およびそのセレクタースイッチ 2 3、2 4の動作についてさらに詳しく説明する。ホスト側 3 0には3 4ピンインターフェースが設けられており、その1 0番ピンからDS 0信号、1 2番ピンからDS 1信号、1 4番ピンからDS 2信号、1 6番ピンからM
20 ON信号、6番ピンからDS 3信号を供給する。ホスト側のシステムは、DS 0～DS 3信号のいずれかをアクティブにすることによって、アクセスするFDDを選択する。また、MON信号をアクティブにすることによってFDDのモーターが稼働する。DS 0をアクティブとした時にFDD 1とのアクセスが成立し、DS 1をアク
25 ティブとした時にFDD 2とのアクセスが成立するようにセレクタスイッチを設定する場合は、セレクタースイッチ 2 3のうち、DS 0信号の供給されるスイッチ 2 3 aのみをショートし、スイッチ 2

3 b、2 3 c、2 3 dをオープンする。セレクタースイッチ2 4 については、D S 1 信号の供給されるスイッチ2 4 bのみをショートし、スイッチ2 4 a、2 4 c、2 4 dをオープンする。このように設定すると、F D D 1 のセレクタースイッチ2 3 は、ホストシステムからのD S 0 信号のみを受付、制御I C 2 1 に供給し、他のD S 1 ~D S 3 信号は受け付けない。一方、F D D 2 のセレクタースイッチ2 4 は、ホストシステムからのD S 1 信号のみを受付、制御I C 2 2 に供給し、他のD S 0、D S 2、D S 3 信号は受け付けない。D S 信号以外の信号はF D D 1 およびF D D 2 の制御I C 2 1、2 2 に共通に供給されるので、D S 信号によって選択されたF D D がこれらの信号によって制御され、ホスト側とのアクセスが成立する。このように、ホスト側に設けられた1つのインターフェースから複数のF D D にアクセスするためには、個々のF D D に設けられたセレクタースイッチの設定をそれぞれ間違いなく設定する必要がある。

図1 2 には、F D D 1 およびF D D 2 のモーターも個々に制御が可能ないように接続するデージ接続の例を示してある。F D D 1 およびF D D 2 の制御基板1 1、1 2 の構成は図1 1 と同じである。従って、モーターを個々に制御するためには、図1 1 に示した接続方法と異なり、制御基板1 1、1 2 のインターフェースの同じピンに異なる信号を入力するように接続する必要がある。インターフェースの接続順序を変えるためには、通常、F D D 2 へのインタフェースケーブル3 2 を、その途中で符号9 0 で示したように振り、ケーブル配列を変える必要がある。

本図のケースのD S 信号およびM O N 信号についてさらに詳しく説明する。ホスト側の3 4 ピンのインターフェースの内、1 0 番ピンはモーターオンA 信号(M O N A 信号)、1 4 番ピンはドライブ

- 6 -

セレクトA信号(D S A信号)、12番ピンはドライブセレクトB信号(D S B信号)、16番ピンはモーターオンB信号(M O N B信号)を出力する。ホスト側30から見て、F D D 2をAドライブ、すなわちD S A信号によって選択するためには、セレクトスイッチ24のスイッチ24cのみをショートし、24a、24bおよび24dはオープンとする。この際、F D D 1はBドライブとして設定する必要があるので、セレクトスイッチ23のスイッチ23cのみをショートし、23a、23bおよび23dをオープンとする。結果的には、セレクトスイッチの設定がF D D 1とF D D 2とで全く同じとなる。A側のモーターのオンを指示するM O N A信号は、インターフェースケーブル32に捻り90があるので、F D D 2のM O N入力と接続する。B側のモーターのオンを指示するM O N B信号は、インターフェースケーブル31によってF D D 1のM O N入力と接続する。従って、D S A信号とM O N A信号がアクティブとなれば、F D D 2のモーターのみがオンし、F D D 2とホスト30とのアクセスが成立する。一方、D S B信号とM O N B信号がアクティブとなれば、F D D 1のモーターのみがオンし、F D D 1とホスト30とのアクセスが成立する。このように、同じ構成の制御基板を備えたF D Dを接続した場合、それぞれのモーターを個別に制御するためには、インターフェースケーブル32を捻ってデジチェーン接続しなければならない。この際、上述したように個々の基板のセレクトスイッチの設定を同一とすれば、個々のF D Dを個別に制御可能であるが、セレクトスイッチの設定を間違えると、両方同時にアクセスしたり、あるいはアクセスが成立しない場合がある。

さらに、複数のF D Dをホストと接続するときの問題として、各F D Dから出力される出力インターフェースの信号が頻繁となり、

このスイッチング動作をする際のスイッチング電流により記録に影響のあるノイズが発生することがある。すなわち、ホストとのインターフェース接続においては、信号がホスト側から供給されるか F D D 側から供給されるかにかかわらず、ラインドライバは 7 4 3 8 相当品が用いられ、オープンドレイン状態で出力されるのが一般的である。従って、ホスト側へ供給される F D D からの出力インターフェースの信号のプルアップは、ラインレシーバー側であるホストシステムで行われる。ホスト側のプルアップ抵抗値はケーブル長さが長くなっても良好な伝達特性が得るように、1 5 0 Ω 程度の値が採用されている。従って、リードデータ信号（R D 信号）、インデックス信号、トラック 0 0 信号、ライトプロテクト信号、レディー／ディスクチェンジ信号などの出力インターフェースにおける信号が動作すると、F D D 内で 4 0 m A 程度の大きな電流が高速でオン・オフすることとなる。記録装置の F D D で記録、あるいは再生を行っている時に、大電流のオン・オフが頻繁に行われると、このスイッチング電流によって電磁界が発生し、F D D の磁気ヘッドなどに飛び込み、記録、再生のノイズの原因となる。

これらの問題は、F D D に限らず、光ディスクなどの記録媒体を複数搭載した記録装置に共通するものである。従って、本発明は、フロッピーディスクなどの記録媒体を複数搭載可能な記録装置における上記のようなホスト側との接続における不都合、ノイズの発生を解消し、簡単な構成で、ホストとの接続も簡単な複数記録媒体を搭載可能な記録装置を提供することを目的としている。また、小形、高性能の記録装置を提供することも目的としている。

本発明によりインターフェースケーブルを振ったりせずにホストとの接続が可能な記録装置を提供することを目的としている。さらに、セレクタースイッチの設定を間違えて複数の記録媒体に同時に

アクセスするような不都合を防止できる記録装置を提供することも目的としている。また、複数の記録媒体が搭載されていてもスイッチング電流の影響を最小限に止め、信頼性の向上した記録装置を提供することも目的としている。

5

発明の開示

本発明に係る記録装置では、記録媒体を搭載可能な複数の記録部を少なくとも1つのフラットケーブルなどで予め接続するようにしている。記録媒体が異種の場合、例えば、サイズの異なるフロッピーディスクを搭載したり、あるいはフロッピーディスクとCD-ROMを搭載している場合は、それぞれの接続に対応した接続変換手段を設けるようにしている。すなわち、本発明に係る、第1の記録媒体にデジタルデータの記録および再生の少なくともいずれかを行う第1の記録部と、この第1の記録媒体とは異種の第2の記録媒体にデジタルデータの記録および再生の少なくともいずれかを行う第2の記録部とを少なくとも有する複数の記録媒体を搭載可能な記録装置においては、第1の記録部と第2の記録部とを接続する内部接続手段を設け、この内部接続手段に、第1の記録部と外部機器との接続配列を第2の記録部に合わせて変換する接続変換手段を設けることにより、ホスト側との接続を一本、あるいは1セットのインターフェースケーブルで可能なものとしている。

本発明に係る記録装置において、第2の記録部は、内部接続手段によって第1の記録部と接続され、第1の記録部を介して外部機器と接続される。従って、第2の記録部を直接ホスト側に接続するためのインターフェースケーブルを装着する必要はない。また、アダプター基板を別個に設けなくとも、内部接続手段に設けられた接続変換手段によって異種の記録部の間の変換は可能である。例えば、

第1の記録部と第2の記録部とがフラットケーブルなどの接続部材によって接続される場合は、フラットケーブルの配線組み合わせなどをケーブル上で変換しても良く、第1の記録部上、あるいは第2の記録部上における配線との接続点で変換しても勿論良い。このような構成の記録装置においては、いわゆるデージチェーン接続と、変換回路とが記録装置自体によって実現されていることになる。従って、ホスト側との接続は非常に簡単である。

さらに、本発明に係る記録装置においては、異種の記録媒体を内蔵する場合であっても、記録装置を組み立てる際には、第1の記録部と第2の記録部をフラットケーブルなどの接続部材で単に接続すれば良い。従って、記録装置を構成する部品点数を低減でき、記録装置の組立も容易となる。

第1の記録部の後端部に外部装置との接続が可能な外部接続コネクタが設けられ、これと干渉しないように、第1の記録部の側端部に第2の記録部との接続が可能な内部接続コネクタを設けることが望ましい。この内部接続コネクタと第2の記録部の後端部に設けられた接続コネクタとは、内部接続手段として備えられたフラットケーブルを折り曲げた状態で接続することが可能である。これにより、ケーブルの設置は容易となり、ケーブルの収まりも良い。

異種に限らず、同種の記録媒体を複数搭載可能な記録装置も本発明に含まれる。このような記録装置においては、少なくとも2つの記録部を内部接続手段によって接続し、この内部接続手段によって接続された少なくともいずれか一方の記録部に、この記録部と外部装置とを接続する外部接続手段と、外部接続手段と内部接続手段とを接続する中継手段と、少なくともいずれか一方の記録部を選択する外部装置からの選択信号を設定する設定手段とを設けることができる。また、この設定手段で双方の記録部を選択する信号をそれぞれ

れ設定可能としても良い。選択信号としては、例えば、その記録部へのアクセスを許可するドライブセレクト信号などが含まれる。

また、フロッピーディスク、光ディスクのような駆動される記録媒体が採用されている記録装置においては、選択信号として記録部
5 を選択する信号に加えて、記録媒体を駆動する信号、例えばモーターオン信号などを含めても良い。

片方の記録部に設けられた設定手段によって、内部接続手段により接続された複数の記録部の選択信号を設定できるので、設定作業は楽である。また、片方の記録部の設定を変更するとき他方の記
10 録部の設定も変更すれば、選択信号の設定を間違えて2つの記録部が同時にアクセスされるような不具合を防止することもできる。

このような設定手段としては、中継手段における接続、あるいは、外部接続手段と一方の記録部の記録制御手段との間の接続の少なくとも1部を選択的にオン・オフ可能なスイッチ手段を用いること
15 ができる。また、中継手段における接続、あるいは外部接続手段と一方の記録部の記録制御手段との間の接続の少なくとも1部を組み換える手段でも良い。組み換える手段としては、所定の配線パターンの形成された差替え可能なスイッチボードを用いることができる。あるいは、組み換える手段として、中継手段における接続、ある
20 いは外部接続手段と一方の記録部の記録制御手段との間の接続の少なくとも1部を行う論理手段を用い、この論理手段を外部制御手段によって制御して組み替えを行うことも可能である。この場合、記録制御手段と、論理手段と、外部制御手段とを同一の集積回路上で実現することも可能である。

25 複数の記録媒体を搭載可能な記録装置にとって、スイッチング電流によるノイズを抑制することは重要である。上記のような少なくとも2つの記録部が内部接続手段によって接続されている記録装置

においては、内部接続手段によって接続された少なくともいずれか一方の記録部に、他方の記録部からの信号により駆動される出力ドライバ手段を設け、この出力ドライバ手段から外部の機器に出力インターフェースの信号を出力すれば良い。一方の記録部を、他方の
5 記録部のいわゆる出力用バッファとして用いることにより、複数の記録媒体が装着された記録装置内においては、スイッチング電流を低く抑えることが可能となり、ノイズの発生を抑制することができるからである。

例えば、他の記録部からオープンドレインまたはオープンコレクタによって出力される信号を、一方の記録部に用意された電圧印加
10 手段によってプルアップし、出力ドライバ手段に入力すれば良い。記録装置内においては距離も短いので、プルアップ用の抵抗値を高く設定でき、内部接続手段を介してやり取りされる信号の電流を低減でき、ノイズ源となることを防止することができる。

15

図面の簡単な説明

図1は、本発明の実施例1に係る複数の記録媒体を搭載可能な記録装置の概要を示す斜視図であり、2つの記録部の接続を示すために、装置を後方から見た図である。

20 図2は、図1に示す記録装置の内部接続を示す回路図であり、セレクタースイッチを用いた場合の内部接続を示す図である。

図3は、図1に示す記録装置の内部接続を示す異なる実施例の回路図であり、スイッチボードを用いた場合の内部接続を示す図である。

25 図4は、図3に示すスイッチボードおよびその接続の詳細を示す回路図である。

図5は、本発明の実施例2に係る複数の記録媒体を搭載可能な記

録装置の概要を示す斜視図であり、2つの記録部の接続を示すために、装置を後方から見た図である。

図6は、図5に示す記録装置の内部接続を示す回路図である。

図7は、図5に示す記録装置の2つの記録部を接続する論理ブロックを示す回路図である。

図8は、図5に示す記録装置の出力インターフェースの構成を例示す説明図である。

図9は、2種類の記録装置を組み合わせる際の通常な接続を展開して示す展開接続図である。

図10は、2種類の記録部を一体化させた従来の記録装置を示す斜視図であり、接続の様子を示すために、装置を後方から見た図である。

図11は、図10に示す記録装置とホストとをデータチェーン接続する1つの例を示す接続回路図である。

図12は、図10に示す記録装置とホストとをデータチェーン接続する他の例を示す接続回路図である。

発明を実施するための最良の形態

以下に上記の図面を参照して、本発明の実施例を説明する。

〔実施例1〕

図1に、本発明の1つの実施例として、5.25インチ型のFDD1と、3.5インチ型のFDD2とを備えた記録装置を示してある。この記録装置は、フロントベゼル3に5.25インチ型のFDD1と、3.5インチ型のFDD2とが装着されて一体となっており、フロントベゼル3から5.25インチのフロッピーディスクと3.5インチのフロッピーディスクをそれぞれ挿入することが可能なデュアル構成のFDD装置である。それぞれのFDD1、2は、

図示されていないが、個々にモーターなどのドライブ装置、磁気ヘッドなどの記録・再生装置を備え、独立してパーソナルコンピュータなどの情報処理装置とアクセスすることが可能な構成となっている。

5 5. 25インチ型のFDD1の制御基板11には、インターフェース・カードエッジ5と、電源インターフェース・コネクタ4とが用意されている。また、3.5インチ型のFDD2の制御基板12には、信号インターフェース・コネクタ6と、電源インターフェース・コネクタ7が用意されており、それぞれのFDD1、2をホスト
10 ト側とそれぞれ接続することも可能である。本例の記録装置においては、さらに、制御基板11にインターナル・コネクタ9が用意されている。また、制御基板12にも、インターナル・コネクタ8が用意されている。そして、インターナル・コネクタ8と9とはそれぞれ基板11および12の側端部に設けられており、これらは、記
15 録装置の側面に取り付けられたフラットケーブル10によって接続されている。

図2の接続回路図に、制御基板11および12の接続に関する部分の概略を示してある。図2に示した記録装置は、5.25インチ型のFDDとの接続インターフェースが設けられているホスト30
20 と接続するように構成された本発明に係る記録装置である。基板11に設けられた構成を基板12に適用し、3.5インチ型のFDDと接続するような接続インターフェースを備えたホストと接続するための記録装置ももちろん本発明に含まれる。

25 5.25インチ型のFDD1の基板11に設けられた電源インターフェース・コネクタ4は、コネクタ17により接続された接続ケーブル36によってホスト30の電源インターフェース・コネクタ34と接続されている。電源インターフェース・コネクタ4から基

板 1 1 上に基板上電源の電源配線 4 1 が設置されており、この電源配線 4 1 から基板 1 1 の上に装着された制御 I C 2 1 などへ電源が供給されている。この電源配線 4 1 は基板 1 1 の上の中継領域 4 5 において内部接続配線 4 6 と接続されている。本例においては、ホ
5 スト 3 0 から供給された 3 本の基板電源配線 4 1 の内、2 本が内部接続配線 4 6 に接続されている。この内部接続配線 4 6 は、F D D 1 のインターナル・コネクタ 9 に繋がっており、このインターナル・コネクタ 9 に接続されたフラットケーブル 1 0 を介して F D D 2 のインターナル・コネクタ 8 に接続されている。そして、F D D 2
1 0 の基板 1 2 においては、基板 1 2 の電源インターフェース・コネクタ 6 から延びた 2 本の基板上電源配線 5 1 と内部接続配線 5 6 を介して接続されている。

F D D 1 の基板 1 1 に設けられた信号インターフェース・コネクタ 5 は、ホスト 3 0 の信号インターフェース・コネクタ 3 5 と接続
1 5 ケーブル 3 7 およびコネクタ 1 6 によって接続されており、信号インターフェース・コネクタ 5 は基板 1 1 上の信号配線 4 2 によって制御 I C 2 1 と接続されている。信号配線 4 2 は、中継領域 4 5 において内部接続配線 4 7 と接続されており、内部接続配線 4 7 はインターナル・コネクタ 9 に繋がっている。従って、この信号用の内
2 0 部接続配線 4 7 は、電源用の内部接続配線 4 6 と同様にフラットケーブル 1 0 を介して F D D 2 の内部接続配線 5 7 と接続されている。基板 1 2 上において、内部接続配線 5 7 は、信号インターフェース・コネクタ 7 から延びた信号配線 5 2 と接続され、この信号配線 5 2 は基板 1 2 の制御 I C 2 2 に接続されている。基板 1 1 の信号
2 5 インターフェース・コネクタ 5 のコネクタ配列と、基板 1 2 の信号インターフェース・コネクタ 7 のコネクタ配列とが異なっており、また、アクセスのために必要な接続数も異なっているため、図 2 に

示すように中継領域 4 5 では、F D D 2 に必要な信号配線 4 2 のみが選択され、F D D 2 の基板 1 2 上で配線 5 2 との接続が容易となるような並びかたで内部接続配線 4 7 と接続されている。

さらに、本例の記録装置においては、基板 1 1 上に、アクセスする F D D を選択する信号（ドライブセレクト信号、以下 S D 信号）を設定するためのセレクタースイッチ 6 0 が搭載されている。本例のセレクタースイッチ 6 0 は 2 つのスイッチ 6 1 および 6 2 から構成されている。スイッチ 6 1 は、信号配線 4 2 の内、S D 0 信号と S D 1 信号をホスト 3 0 側から伝達する信号配線に接続されており、
10 スイッチ 6 1 において S D 0 あるいは S D 1 の信号が選択されて、制御 I C 2 1 に伝達される。すなわち、S D 0 を伝達する信号配線はスイッチ 6 1 のショート・プラグ 6 1 a の一端に接続されており、S D 1 を伝達する信号配線はスイッチ 6 1 のショート・プラグ 6 1 b に接続されている。ショート・プラグ 6 1 a、6 1 b の他の
15 一端はショートされ、制御 I C 2 1 に入力されている。

スイッチ 6 2 も、スイッチ 6 1 と同様に S D 0 および S D 1 を伝達する信号配線に接続されている。スイッチ 6 2 の他の一端は、ショートされ、内部接続配線 4 7、インターナル・コネクタ 9、フラットケーブル 1 0、インターナル・コネクタ 8、内部接続配線 5 7
20 、信号配線 5 2 を介して F D D 2 の制御 I C 2 2 に入力されている。

このように接続された本例の記録装置において、基板 1 1 上にある F D D 1 用のドライブ・セレクト・スイッチ 6 1 をショート・プラグ 6 1 a の位置に設定し、同じく基板 1 1 上にある F D D 2 用の
25 ドライブ・セレクト・スイッチ 6 2 をショート・プラグ 6 2 b の位置に設定した場合の動作を説明する。ホスト 3 0 側から、0 番のドライブを選択する S D 0 信号が供給されると、この S D 0 信号は基

板 1 1 の信号インターフェース・コネクタ 5、信号配線 4 2、ドライブ・セレクト・スイッチ 6 1 を介して基板 1 1 上の F D D 1 の制御 I C 2 1 に到達する。これによって、5. 2 5 インチ型の F D D 1 がホスト 3 0 から選択されたこととなり、ホスト 3 0 と F D D 1 とのアクセスが成立する。従って、F D D 1 の磁気ヘッドなどを介して F D D 1 のフロッピーディスクに対して記録、再生などの作業が指示され、ホスト側とのデータのやり取りが行われる。

一方、1 番のドライブを選択する S D 1 信号が供給されると、この S D 1 信号は基板 1 1 の信号インターフェース・コネクタ 5、信号配線 4 2、ドライブ・セレクト・スイッチ 6 2、内部接続配線 4 6、インターナル・コネクタ 9、フラットケーブル 1 0、インターナル・コネクタ 8、内部接続配線 5 7、信号配線 5 2 を介して、F D D 2 の制御 I C 2 2 に到達する。これによって、3. 5 インチ型の F D D 2 がホスト 3 0 から選択されたこととなり、ホスト 3 0 と F D D 2 とのアクセスが成立する。この場合、F D D 2 の磁気ヘッドなどによって記録再生されたデータは、S D 1 信号と同様の経路で、基板 1 1 を介してホスト 3 0 側とやり取りされる。ドライブ・セレクト・スイッチ 6 1 をショート・プラグ 6 1 b に設定し、ドライブ・セレクト・スイッチ 6 2 をショート・プラグ 6 2 a に設定すれば、上記と逆に S D 1 信号で F D D 1 を選択し、S D 0 信号で F D D 2 を選択することも可能である。

このように、本例の記録装置では、F D D 2 とホスト側とデータのやり取りを行うために、F D D 2 の信号インターフェース・コネクタ 7 に、インターフェース・ケーブルを接続する必要はない。フラットケーブル 1 0 によって接続された F D D 1 の信号インターフェース・コネクタ 5 を通じてデータのやり取りをすることが可能だからである。F D D 1 とホスト 3 0 とは、もちろんインターフェー

ス・コネクタ 5 を介してデータのやり取りをすることが可能である。
。電源についても同様である。

さらに、本例の記録装置では、媒体の型式が、例えば、5. 25
インチと 3. 5 インチのように異なっているために、FDD 1 と F
5 DD 2 のインターフェース・コネクタの組み合わせは異なっている。
。しかし、フラットケーブル 10 によってそれぞれのインターフェ
ース・コネクタの組み合わせに合致するように信号配線の組み合わ
せを変換している。従って、ホスト側には、5. 25 インチに対応
したコネクタしか用意されていない場合であっても、3. 5 インチ
10 の FDD にアクセスすることができる。そのために、アダプター基
板などを追設する必要はない。

図 3 および図 4 に、セレクター・スイッチ 60 の代わりに、スイ
ッチボード 65 を用いた例を示してある。さらに、図 2 に示したセ
レクター・スイッチ 60 を用いた例では、SD 信号を切り換えている
15 が、ドライブ・モーターのオン・オフを制御するモーターオン信
号 (MON 信号) は切り換えていないため、FDD 1 および FDD
2 のモーターは同時に起動する。しかし、以下の例では、MON 信
号も切り換えて FDD 1 と FDD 2 のモーターを別個に制御できる
ようにしている。先に説明した従来の装置であれば、図 12 に基づ
20 き説明したインターフェース・ケーブルを換える必要があったケー
スに相当する。図 3 および図 4 に示した接続配線を備えた記録装置は
、スイッチボード 65 を採用しているが、それ以外の構成は略同じ
であり、共通する部分については同じ符号を付して説明を省略する
。

25 本例の記録装置は、中継領域 45 に、スイッチボード 65 を挿入
するスロット (スイッチ・コネクタ) 64 が設けられている。この
スロット 64 には、信号配線 42 のうち、DSA 信号、DSB 信号

- 1 8 -

、MONA信号、MONB信号がホスト30側から供給される信号配線が入力されている。そして、スロット64からは基板11の制御IC21にDS信号およびMON信号を供給する信号配線がそれぞれ制御IC21に接続されており、さらに、基板12の制御IC22にDS信号およびMON信号を供給する信号配線がそれぞれ内部接続配線47、インターナル・コネクタ9、フラットケーブル10、インターナル・コネクタ8、内部接続配線57、信号配線52を介して制御IC22に接続されている。

図4は、スロット64近傍の配線と、スイッチボード65の配線の詳細を示してある。図4(a)に示した本例のスロット64には、8つのピン64a~64hが用意されている。ホスト30の14番ピンからDSA信号の供給される信号配線は、ピン64aに接続され、12番ピンからDSB信号の供給される信号配線は、ピン64cに接続されている。16番ピンからMONB信号の供給される信号配線は、ピン64eに接続され、10番ピンからMONA信号の供給される信号配線は、ピン64gに接続されている。ピン64bからはFDD1を選択するDS信号を供給する信号配線が、FDD1の制御IC21に接続され、ピン64hからはFDD1のモーターをオンするMON信号を供給する信号配線が制御IC21に接続されている。さらに、ピン64dからはFDD2を選択するDS信号を供給する信号配線が、FDD2の制御IC22に接続され、ピン64fからはFDD2のモーターをオンするMON信号を供給する信号配線が制御IC22に接続されている。

このように接続されたスロット64に、図4(b)に示すように配線されたスイッチボード65aが挿入された場合の動作を説明する。本例のスイッチボード65は、実願平4-21624に示されているような小形フレキシブル基板で構成されており、8極スイッ

チ・コネクタとなっているスロット64に対し容易に抜き差しできるようになっている。このスイッチボード65aは、隣合うピンを接続するように配線されたスイッチボードであり、スロット64に挿入されると、例えば、ピン64aおよび64bが接続され、同様に、64cおよび64dが接続されるなど、隣接するピンがペアをなすように順番に接続される。従って、ホスト30においてDSA信号とMONA信号がアクティブとなると、ピン64aと接続されたピン64bから制御IC21にDSA信号が供給され、ピン64gと接続されたピン64hから制御IC21にMONA信号が供給される。これによって、FDD1のモーターが駆動し、FDD1とホストとの接続が成立される。この際、MONA信号はFDD2の制御IC22には入力されていないので、FDD2のモーターは駆動されず、またFDD2とホストとの接続は成り立たない。一方、ホスト30においてDSB信号とMONB信号がアクティブとなると、上記とは逆にDSB信号とMONB信号は内部接続配線を介してFDD2の制御IC22に入力され、FDD2のモーターがオンとなり、FDD2とホストとのデータのやり取りが可能となる。この際、FDD2とホストとのデータのやり取りは、上記にて説明したようにFDD1のインタフェースを介して行われる。

スイッチボード65aに代わり、図4(c)に示すスイッチボード65bをスロット64に挿入した場合を説明する。スイッチボード65bは、ピン64aとピン64dを接続し、ピン64bとピン64cを接続するように配線されており、ピン64e～64hについても同様である。従って、ホスト30側から、DSA信号とMONA信号がアクティブになると、DSA信号は、ピン64aと接続されたピン64dから制御IC22に供給され、ピン64gと接続されたピン64fから制御IC22にMONA信号が供給される。

- 2 0 -

これによって、FDD 2 のモーターが駆動し、FDD 2 とホストとの接続が成立する。この際、DSA 信号およびMONA 信号がFDD 1 の制御IC 2 1 に入力されないのは上記と同様である。一方、ホスト 3 0 からDSB 信号とMONB 信号がアクティブとなると、
5 上記とは逆にDSB 信号とMONB 信号はFDD 1 の制御IC 2 1 に入力され、FDD 1 のモーターがオンとなり、FDD 1 とホストとのデータのやり取りが行われる。このように、スイッチボード 6 5 a をスイッチボード 6 5 b と差し替えることにより、FDD 1 とFDD 2 との設定を容易に変えることが可能である。また、FDD
10 1 とFDD 2 との設定を同時に変えるようになっているので、一方の設定のみを変えて、FDD 1 とFDD 2 との両方へアクセスするような不具合を未然に防止することもできる。さらに、MON 信号も切り換えできるので、FDD 1 とFDD 2 とへ別個のMON 信号を供給できる。従来であれば、ホストと接続するために 2 セットの
15 インターフェースケーブルが必要であり、その一方を振る必要もあった。しかし、本発明に係る装置においては、1 セットのケーブルで良く、もちろん振る必要もない。このため、本例の記録装置の接続は非常に簡単であり、接続不良などのトラブルの発生も少ない。
ドライブを選択する信号の設定、変更もFDD 1 上にスイッチボー
20 ドを差し込むだけで良いので、簡単であり、設定を間違えることもない。

また、1 つのスイッチボード上の異なる面、あるいは異なる端部に上述したスイッチボード 6 5 a および 6 5 b に対応する回路をそれぞれ形成することも可能であり、1 つのスイッチボードの差し込み
25 方を変えるだけで切り換えを可能とし、取扱を簡単にすることもできる。また、上記実施例においては、FDD 1 およびFDD 2 の双方にインターナルコネクタを用意してあるが、FDD 2 のインタ

ーナルコネクタに代わり、通常設けられている信号あるいは電源インターフェースを用いてFDD1と接続することも可能である。これについては以下の実施例において詳述する。

〔実施例2〕

5 図5に、本発明に係る異なる実施例としての記録装置を示してある。本例の記録装置も、5.25インチのFDD1と3.5インチのFDD2とを搭載した記録装置であり、フロントベゼル3から、それぞれの媒体を挿入できるデュアル構造のFDD装置である。FDD1の制御基板ユニット(PCB)11には、信号インターフェースカードエッジ5と電源インターフェースコネクタ4とが設けら
10 れており、これらをホスト側と接続することによって、記録装置はホスト側から電源を受けて稼働し、データのやり取りが可能である。FDD2の制御基板ユニット(PCB)12には、信号インターフェースと電源インターフェースとが一体となった接続コネクタ7
15 'が用意されており、この接続コネクタ7'が、フラットケーブル(FCC)10によってPCB11のインターナル・コネクタ9と接続されている。本例のPCB12には、インターナル・コネクタは別個に設けられておらず、FDD2が通常3.5インチ対応のホスト機と接続される接続コネクタ7'を用いてFDD1とFDD2
20 との内部接続が行われている。本例の装置においては、インターナル・コネクタ9がPCB11の側端部に設けられており、外部とのインターフェース5、4と干渉しないようになっている。そして、このコネクタ9とFDD2の後端部に設けられた接続コネクタ7'とはフラットケーブル10で接続されている。フラットケーブル1
25 0は、その両端の接続端の向きを90度変えるために途中で折り曲げられており、それぞれのコネクタ9、7'への差し込み作業が容易となっている。また、接続されたフラットケーブル10が記録装

置の外側にはみ出すこともない。さらに、インターナル・コネクタ 9 の近傍には、後述する設定スイッチ 7 9 が搭載されており、F D D 1 のケースカバーの一か所にスイッチ 7 9 を操作するための開口 7 8 が設けられている。

5 図 6 に示すように、P C B 1 1 および P C B 1 2 の接続配線は、ほぼ上述した実施例と同様である。したがって、共通する部分については同じ符号を付して説明を省略する。本例の記録装置においては、F D D 2 にインターナル・コネクタを別途用意していないので、P C B 1 2 には内部接続配線は設けられていない。F D D 1 との
10 接続は全て接続コネクタ 7' を介して行われる。P C B 1 1 は、先に説明した記録装置の基板 1 1 と同様に信号配線 4 2、電源配線 4 1 は中継領域 4 5 内で、P C B 1 2 の接続コネクタ 7' の配列と合致するように内部接続配線 4 6、4 7 と接続されている。この内部
15 接続配線 4 6、4 7 はインターナル・コネクタ 9 に接続され、インターナル・コネクタ 9 に F C C 1 0 が接続されている。

本例の P C B 1 1 においては、D S A、D S B、M O N A、M O N B を供給する信号配線は、一旦、F D D 1 の制御 I C 2 1 に入力されている。制御 I C 2 1 内には、論理ブロック 7 1 が設けられており、論理ブロック 7 1 によってホスト側と接続が成立する F D D
20 が設定される。F D D 2 の制御 I C 2 2 に入力される D S 信号、および M O N 信号を供給する配線は、論理ブロック 7 1 から出力され、制御 I C 2 1 からインターナル・コネクタ 9 を介して P C B 1 2 に供給される。論理ブロック 7 1 の構成などの詳細は、以下に図 7 に基づき説明する。

25 P C B 1 1 にはさらに、プルアップ回路 8 0、8 8 も用意されている。このプルアップ回路 8 0 は、先に示した記録装置においても搭載されている回路であるが、ここでは、以下に述べる出力信号の

プルアップを説明するために図面上に表してある。図 7 には、さらに、FDD 2 の出力インターフェース信号であるリードデータ信号（RD 信号）を供給する配線も示してある。本例の記録装置では、FDD 2 からの RD 信号を供給する配線は、インターナル・コネクタ 9 から一旦、FDD 1 の制御 IC 2 1 内のドライバ回路 8 5 に入力され、このドライバ回路 8 5 からの出力が信号配線 4 2 を介して信号インターフェース・コネクタ 5 からホスト側 3 に出力されている。プルアップ回路 8 8 は、FDD 2 から制御 IC 2 1 に入力される RD 信号を供給する回路のプルアップ可能なように構成されている。詳しくは、図 8 に基づき以下で説明する。

本例の制御 IC 2 1 に設けられた論理ブロック 7 1 の構成を論理ゲートを用いて図 7 に示してある。論理ブロック 7 1 は、4 つのセクタ 7 2 ~ 7 5 から構成されており、それぞれのセクタは、例えば、NOR ゲートに並列に入力された 2 つの AND ゲートから構成されている。セクタ 7 2 ~ 7 5 によって選択される信号は、設定スイッチ 7 9 によって制御される。すなわち、設定スイッチ 7 9 をショートするとセクタ 7 2 の端子 7 2 a には高レベルの信号が供給され、7 2 c には低レベルの信号が供給される。設定スイッチ 7 9 をオープンすると、逆のレベルの信号が供給される。

ホスト 3 0 からは、先に説明した実施例と同様に 1 0 番ピンから MONA、1 4 番ピンから DSA、1 2 番ピンから DSB、1 6 番ピンから MONB のそれぞれの信号がオープンドレイン出力として供給される。この DSA 信号などを供給する配線はプルアップ回路 8 0 のプルアップ抵抗 8 1 を介して基板電源の 5 V ラインに接続されており、ホスト側がオープンの際に高レベル信号が論理ブロック 7 1 に入力される。以下では高レベル時がアクティブであるとして説明する。セクタ 7 2 と 7 3 には、DSA 信号と DSB 信号が入

- 2 4 -

力され、設定スイッチ 7 9 のポジションによっていずれかの信号が各セクタ 7 2、7 3 のそれぞれから出力される。セクタ 7 2 からの出力は制御 IC 2 1 内の制御回路に接続され、F D D 1 を選択する D S 信号が供給される。セクタ 7 3 からの出力は制御 IC 2 1 外にでて、内部接続配線を介して F D D 2 の制御 IC 2 2 に供給され、F D D 2 を選択する D S 信号となる。

M O N A 信号、および M O N B 信号も同様である。M O N A 信号および M O N B 信号はセクタ 7 4 と 7 5 に入力され、設定スイッチ 7 9 のポジションによって、いずれかの信号が各セクタ 7 4、7 5 からそれぞれ出力される。セクタ 7 4 からの出力は制御 IC 2 1 から出て、F D D 2 の制御 IC 2 2 に供給され、F D D 2 のモーターを制御する M O N 信号となる。セクタ 7 5 からの出力は制御 IC 2 1 内の制御回路に供給され、F D D 1 のモーターを制御する M O N 信号となる。

例えば、設定スイッチ 7 9 がショートのパジションにあると、セクタ 7 2 の出力は、D S B 信号が高レベルの時にのみ低レベルとなり、バッファによって反転されて高レベルの D S 信号が F D D 1 の制御回路に供給される。従って、D S B 信号によって F D D 1 とホストとのアクセスが成立する。

セクタ 7 3 では、D S A 信号が高レベルの時にのみバッファを介して高レベルの D S 信号が F D D 2 の制御 IC 2 2 に供給される。従って、D S A 信号によって F D D 2 とホストとのアクセスが成立する。

セクタ 7 4 では、M O N A 信号が高レベルの時にのみバッファを介して高レベルの M O N 信号が F D D 2 の制御 IC 2 2 に供給される。従って、M O N A 信号によって F D D 2 のモーターが稼働する。

セレクタ 75 では、MONB 信号が高レベルの時にのみバッファを介して高レベルの MON 信号が制御 IC 21 の制御回路に供給される。従って、MONB 信号によって FDD 1 のモーターが稼働する。

5 設定スイッチ 79 をオープンポジションとすると、セレクタ 72 ~ 75 によって選択される DSA 信号などは逆転する。従って、セレクタ 72 では DSA 信号が選択され、FDD 1 とホスト 30 とのアクセスは DSA 信号によって成立される。同様に、セレクタ 73
10 74 では DSB 信号が、セレクタ 74 では MONB 信号が、また、セレクタ 75 では MONA 信号がそれぞれ選択される。このように設定を変更しても、FDD 1 と FDD 2 とへ同時にアクセスしてしまうような不具合がないことは、先に図 3 および図 4 に基づき説明した実施例と同様である。

15 なお、本例の装置では設定スイッチ 79 をマニュアルで操作するように構成しているが、ホスト 30 側からの信号で操作することも勿論可能であり、この場合、ホスト 30 側のシステムで FDD 1 および FDD 2 の設定を自由に変更することができる。

20 図 8 は、FDD 2 の制御 IC 22 からホスト 30 に出力される RD 信号の接続経路を抜き出して示してある。FDD 2 からは、RD 信号に限らず、インデックス信号、トラック 00 信号、ライトプロテクト信号などの出力インターフェース用の信号がホスト 30 側に出力される。これらの信号はオープンドレイン出力であり、従来であれば、ホスト側でプルアップされる信号である。しかし、本例においては、RD 信号に代表して示してあるように、FDD 2 の制御
25 IC 22 から出力された信号は、FDD 2 のインターフェース・コネクタ 7'、FCC 10、インターナル・コネクタ 9 を介して FDD 1 に一旦伝達される。さらに、インターナル・コネクタ 9 から内

部接続配線 47 を介して F D D 1 の制御 I C 2 1 内のドライバ回路 85 に入力される。ドライバ回路 85 に入力されるまでの内部接続配線 47 に、プルアップ回路 88 が接続されており、オープンドレイン出力がプルアップ抵抗 89 により基板電圧 5 V によりプルアップされる。ドライバ回路 85 に入力された R D 信号はバッファ 86 を介してドライバ 87 に入力され、この出力ドライバ 87 がオン・オフされる。この出力ドライバ 87 は図示されていないが、F D D 1 の R D 出力ドライバと兼用されている。出力ドライバ 87 のオープンドレイン出力は制御 I C 2 1 から出され、信号配線 42 を介して信号出力インターフェース・コネクタ 5 に伝達され、ホスト 30 に伝達される。従って、出力ドライバ 87 のオープンドレイン出力はホスト側によってプルアップされる。

この本発明に係る記録装置においては、F D D 1 と内部で接続された F D D 2 の出力信号を一旦 F D D 1 で受け、F D D 1 で新たにオープンドレイン出力化してホスト側に出力している。従って、F D D 2 と F D D 1 の間、すなわち、記録装置内においては、装置内のプルアップ回路 80 によって信号がプルアップされる。ホスト 30 側でプルアップされるのは、ドライバ回路 85 以降である。このため、F D D 2 と F D D 1 との間の信号配線に流れるスイッチング電流を小さくすることができ、ノイズを大幅に低減することができる。従来の記録装置のように、F D D 1 と F D D 2 とを別個に接続している場合には、F D D 2 の出力信号もホスト側でプルアップされるために、大きなスイッチング電流が流れ、装置内部のノイズの大きな原因となっている。従って、本発明に係る構成を採用することにより、フロッピーへの記録、再生時に問題となる内部ノイズを大幅に低減することができ、信頼性の高い記録装置を提供することが可能となる。また、出力ドライバ回路 85 は、F D D 1 と F D D

2 とに共通した回路として構成するともちろん可能である。すなわち、出力インターフェースを複数の F D D が共有している構成とすることも可能である。

5 なお、本例においては、ノイズを低減し、F D D の設定を簡単にするために、ドライバ回路 8 5 や論理ブロック 7 1 を追設しているが、これらを制御 I C 内に追加して形成することは容易である。従って、これらの回路のために F D D 1 の P C B 1 1 が大型となったり、あるいは、構成が複雑になることはない。

10 上記のような実施例によって説明した本発明に係る記録装置においては、複数の記録媒体を備えているにも係わらず、ホストとの接続は単一の記録媒体を搭載可能な記録装置と同様に 1 セットで良く、ホストと複数の記録媒体との間で新たにデータチェン接続を行う必要はない。また、独立してモーターの制御を行うために接続用のケーブルを換ったりする必要もない。装置内部、例えば、F D D 15 1 の基板上に設けられたスイッチ、スイッチボードあるいは論理ブロックによって複数の F D D をセレクトする信号の設定を簡単に、また、間違いなく行うこともできる。両方の F D D を、例えば、D S A に設定してしまうようなミスを未然に防止することができる。

20 本発明に係る記録装置は、このようなメリットを有し、さらに、複数の種類の異なる記録媒体を搭載している場合であっても、ホストとの接続は 1 セットで良く、さらに、異なる記録媒体との互換性を取るためにアダプターボードなど余分な基板を追加する必要もない。従って、本発明に係る記録装置の部品点数を削減し、基板の省スペースを図り、装置の小形化を図ることもできる。

25 さらに、ホスト側と接続された記録媒体の基板、例えば、上記の実施例においては F D D 1 の基板を出力バッファとして用いることも可能である。これにより、F D D 1 に接続された他の F D D 上で

は出力ドライバのスイッチング電流を小電流で済ますことができる。スイッチング電流による電磁界がFDDの磁気ヘッドなどに飛び込むノイズの原因となり、このノイズの大きさはスイッチング電流の値に比例する。従って、スイッチング電流を小さくすることは、
5 内部ノイズを大幅に低減できることに繋がり、記録装置の性能向上に大きなメリットがある。さらに、スイッチング電流による電源電圧の揺れによるノイズを低減できるという効果もある。

このような幾つかのメリットを備えた本発明に係る記録装置は、上記にて説明したFDD1およびFDD2が搭載された記録装置に
10 限定されるものではないことはもちろんである。記録媒体としてはフロッピーディスクに限らず、光ディスク、CD、ROMカード、RAMカードなど種々のものが採用できる。また、記録媒体の数量は2つに限定されるものでないことは勿論である。さらに、接続回路構成、論理ブロックの構成なども上記の実施例に限定されるもの
15 ではない。

産業上の利用可能性

本発明に係る記録装置は、コンピュータなどの情報処理装置の外部記憶装置として用いられるものであり、特に、近年、記録装置が
20 小形化しているため、従来の記録装置のスペースを複数の記録媒体を搭載可能な記録装置に置き換える際に好適な装置である。本発明に係る記録装置は、フロッピーディスクドライブ、光ディスク、RAMカードなどの複数の記録媒体を備えることが可能である。

請 求 の 範 囲

1. 第1の記録媒体にデジタルデータの記録および再生の少なくともいずれかを行う第1の記録部と、

5 前記第1の記録媒体とは異種の第2の記録媒体にデジタルデータの記録および再生の少なくともいずれかを行う第2の記録部とを少なくとも有する複数の記録媒体を搭載可能な記録装置において、

前記第1の記録部と前記第2の記録部とを接続する内部接続手段を有し、この内部接続手段は、前記第1の記録部と外部機器との接続配列を前記第2の記録部に合わせて変換する接続変換手段を備えて
10 いることを特徴とする複数の記録媒体を搭載可能な記録装置。

2. 請求項1において、前記第1の記録部は、該記録部の後端部に設けられた前記外部機器との接続が可能な外部接続コネクタと、
15 該記録部の側端部に設けられた前記第2の記録部との接続が可能な内部接続コネクタとを備え、

前記内部接続手段は、前記内部接続コネクタと前記第2の記録部の後端部に設けられた接続コネクタとを接続するフラットケーブルを備え、このフラットケーブルは折り曲げられた状態で取り付けら
20 れていることを特徴とする複数の記録媒体を搭載可能な記録装置。

3. 記録媒体にデジタルデータの記録および再生の少なくともいずれかを行う記録部を複数有する複数の記録媒体を搭載可能な記録装置において、

25 少なくとも2つの前記記録部が内部接続手段によって接続されており、この内部接続手段によって接続された少なくともいずれか一方の記録部は、該記録部と外部装置とを接続する外部接続手段と、

この外部接続手段と前記内部接続手段とを接続する中継手段と、少なくとも前記いずれか一方の記録部を選択するために前記外部装置から供給される選択信号を設定する設定手段とを備えていることを特徴とする複数の記録媒体を搭載可能な記録装置。

5

4. 請求項3において、

前記記録部は、それぞれの前記記録媒体を駆動させて、その記録媒体上の所定の位置に対してデジタルデータの記録および再生の少なくともいずれかを行い、

10 前記選択信号は、前記記録部を選択する信号と、前記記録媒体を駆動する信号とを少なくとも具備していることを特徴とする複数の記録媒体を搭載可能な記録装置。

5. 請求項3または4において、

15 前記設定手段は、さらに、前記内部接続手段によって接続された双方の記録部の各々を選択するために、前記外部装置から供給される2以上の選択信号を設定可能であることを特徴とする複数の記録媒体を搭載可能な記録装置。

20 6. 請求項5において、

前記設定手段は、前記中継手段における接続、あるいは、前記外部接続手段と前記一方の記録部の記録制御手段との間の接続の少なくとも1部を選択的にオン・オフ可能なスイッチ手段であることを特徴とする複数の記録媒体を搭載可能な記録装置。

25

7. 請求項5において、

前記設定手段は、前記中継手段における接続、あるいは、前記外

部接続手段と前記一方の記録部の記録制御手段との間の接続の少なくとも1部を組み換える手段であることを特徴とする複数の記録媒体を搭載可能な記録装置。

5 8. 請求項7において、

前記組み換える手段は、所定の配線パターンの形成された前記一方の記録部に差替え可能なスイッチボードであることを特徴とする複数の記録媒体を搭載可能な記録装置。

10 9. 請求項7において、

前記組み換える手段は、前記中継手段における接続、あるいは、前記外部接続手段と前記一方の記録部の記録制御手段との間の接続の少なくとも1部を行う論理手段と、

この論理手段を制御する外部制御手段とを備えていることを特徴とする複数の記録媒体を搭載可能な記録装置。
15

10. 請求項9において、前記記録制御手段と、前記論理手段と、前記外部制御手段とが同一の集積回路上で実現されていることを特徴とする複数の記録媒体を搭載可能な記録装置。

20

11. 記録媒体にデジタルデータの記録および再生の少なくともいずれかを行う記録部を複数有する複数の記録媒体を搭載可能な記録装置において、

少なくとも2つの前記記録部が内部接続手段によって接続されており、この内部接続手段によって接続された少なくともいずれか一方の記録部に、他方の前記記録部からの出力信号により駆動されて、前記一方の記録部から外部装置に信号を出力する出力ドライバー
25

手段を備えていることを特徴とする複数の記録媒体を搭載可能な記録装置。

1 2. 請求項 1 1 において、前記他方の記録部からの出力信号は、
5 オープンドレイン出力またはオープンコレクタ出力を具備した信号出力手段から出力され、

前記一方の記録部は、前記信号出力手段のオープンドレイン出力またはオープンコレクタ出力をプルアップする電圧印加手段を備えていることを特徴とする複数の記録媒体を搭載可能な記録装置。

1 0

1 3. 請求項 3 ないし 1 2 のいずれかにおいて、前記一方の記録部は、該記録部の後端部に設けられた前記外部装置との接続が可能な外部接続コネクタと、該記録部の側端部に設けられた前記他方の記録部との接続が可能な内部接続コネクタとを備え、

1 5 前記内部接続手段は、前記内部接続コネクタと前記他方の記録部の後端部に設けられた接続コネクタとを接続するフラットケーブルを備え、このフラットケーブルは折り曲げられた状態で取り付けられていることを特徴とする複数の記録媒体を搭載可能な記録装置。

☒ 1

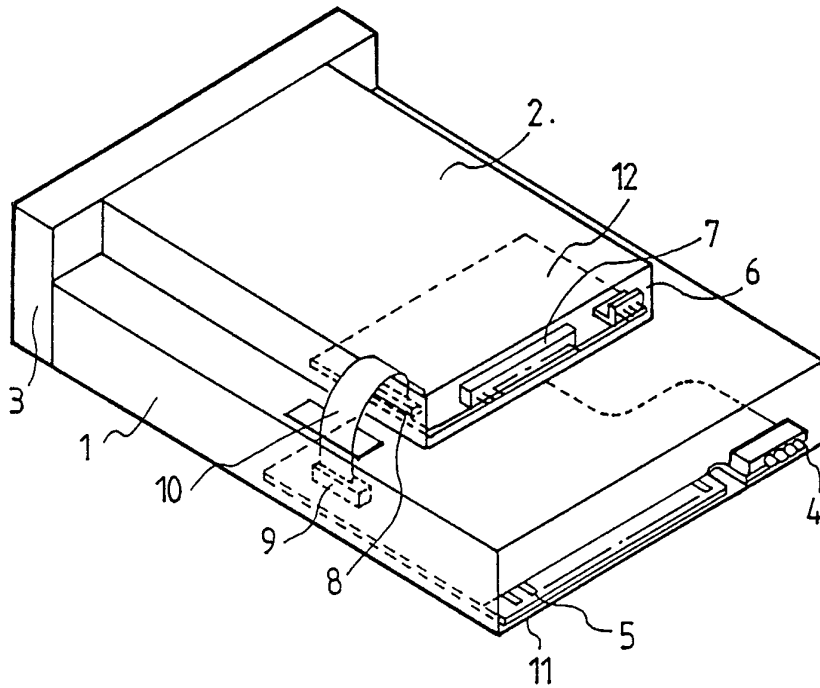


図 2

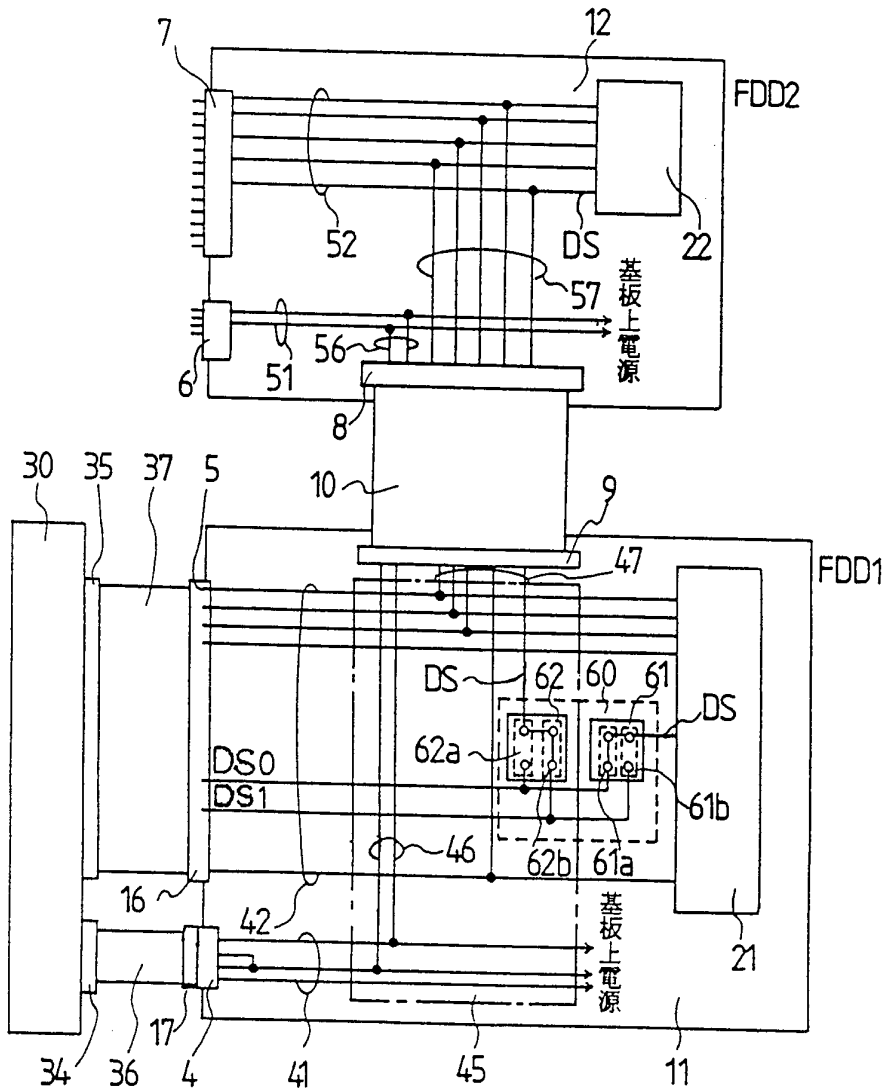


図 3

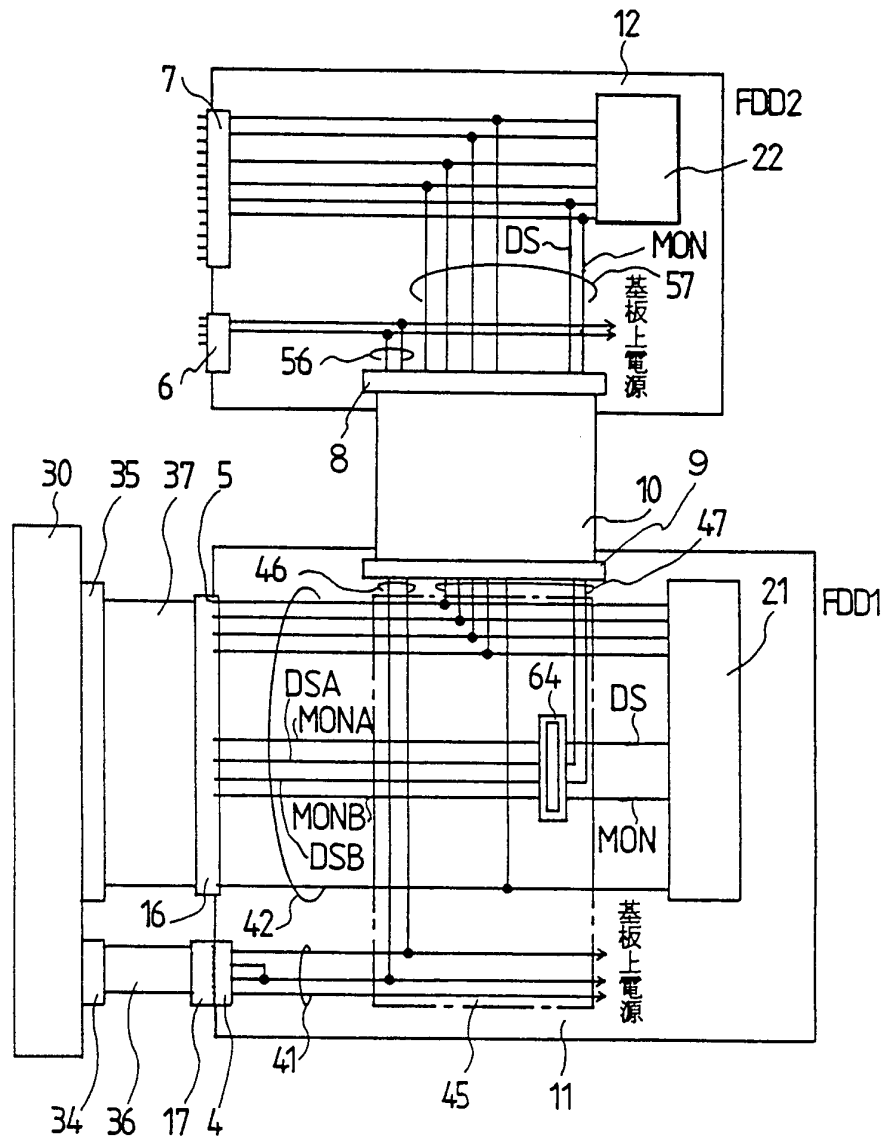


図 4

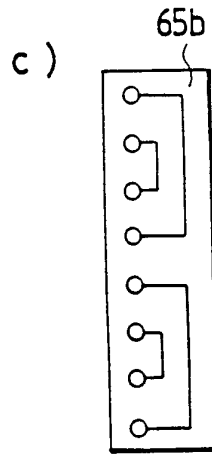
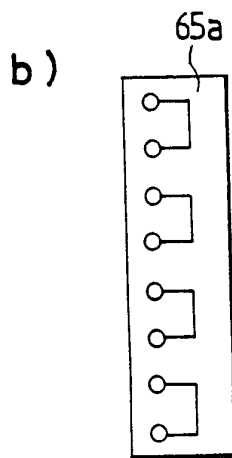
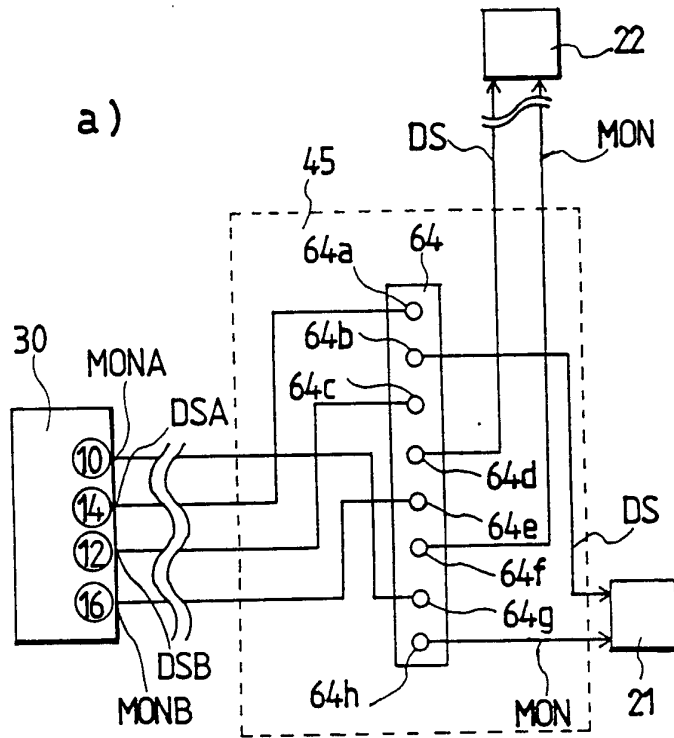


図 5

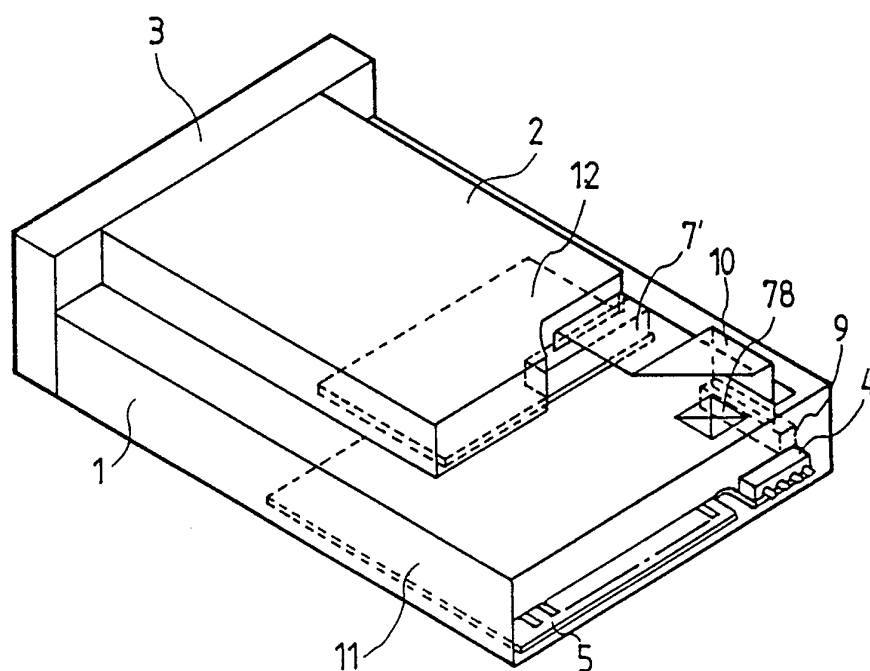


図 7

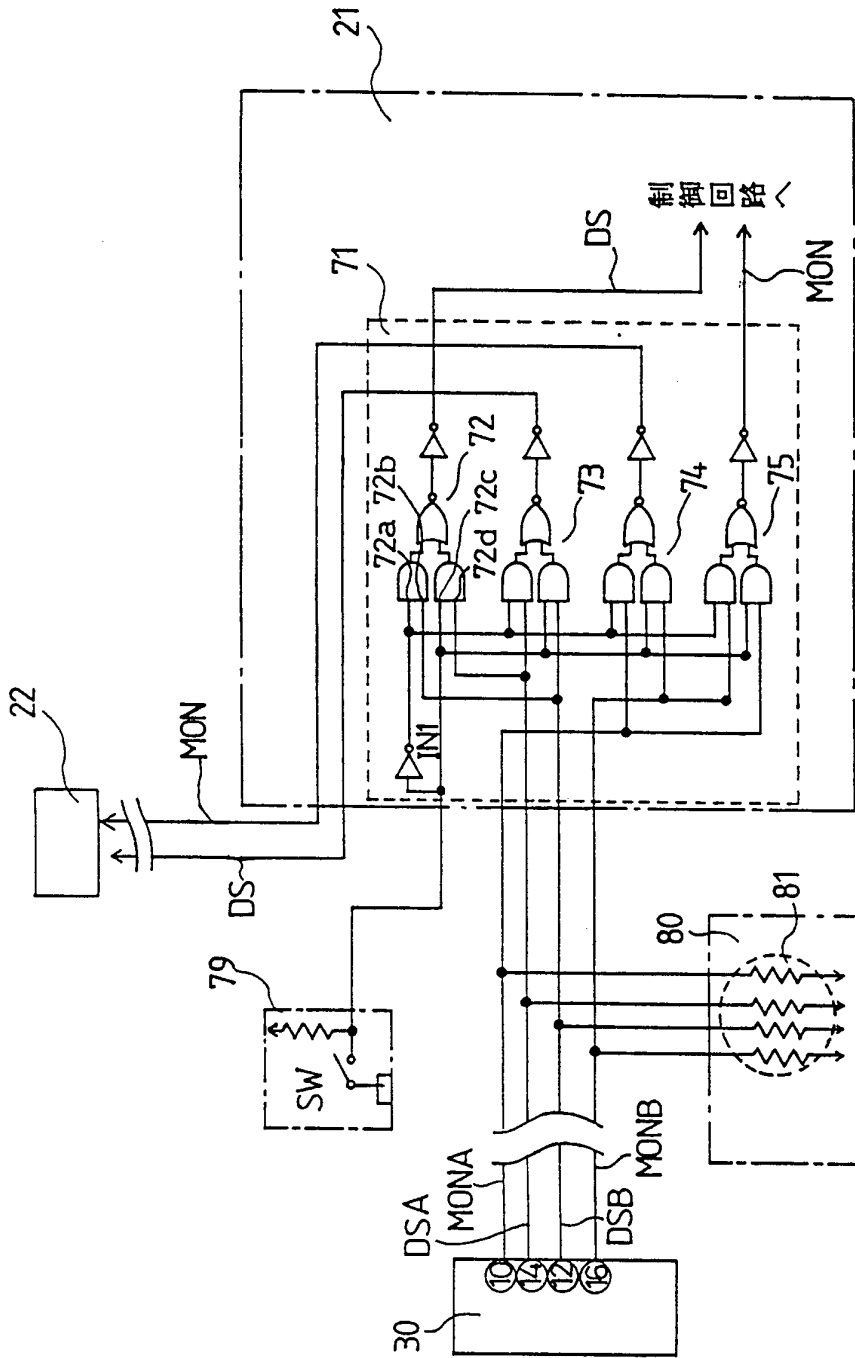
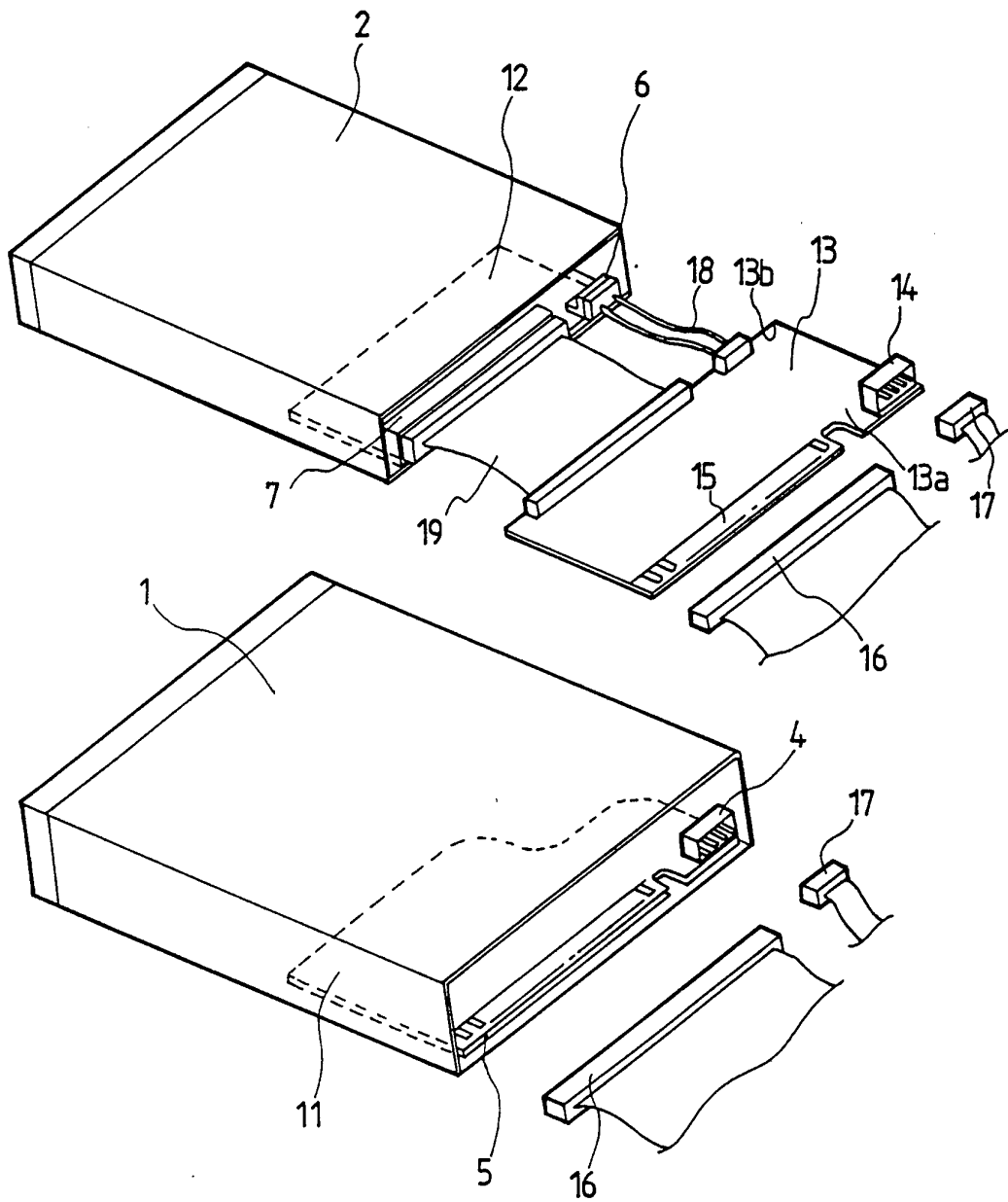


図 9



10/12

☒ 10

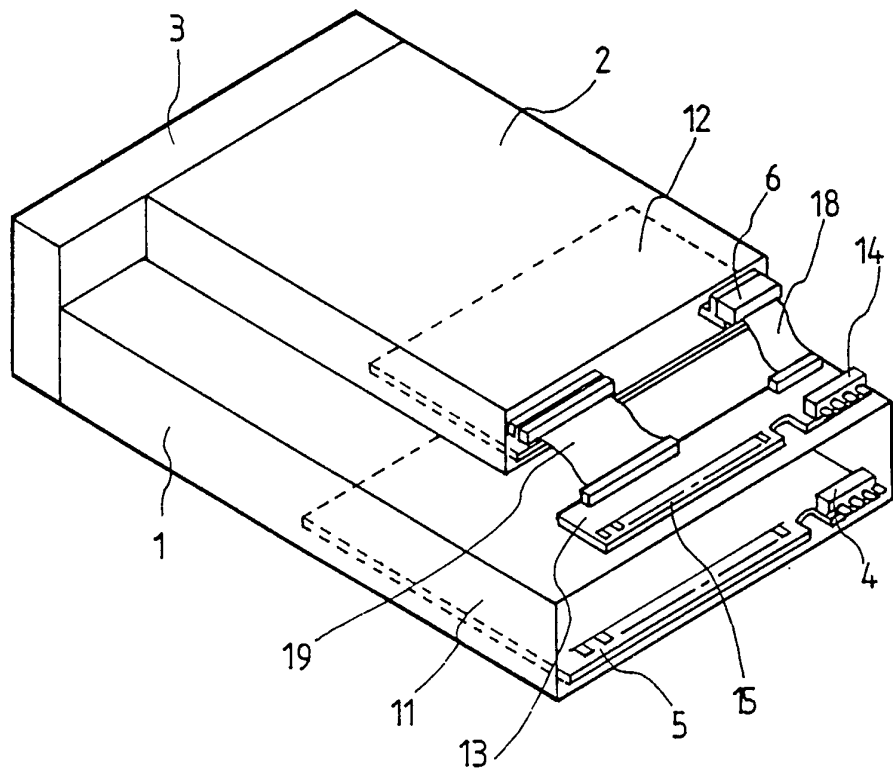


図 11

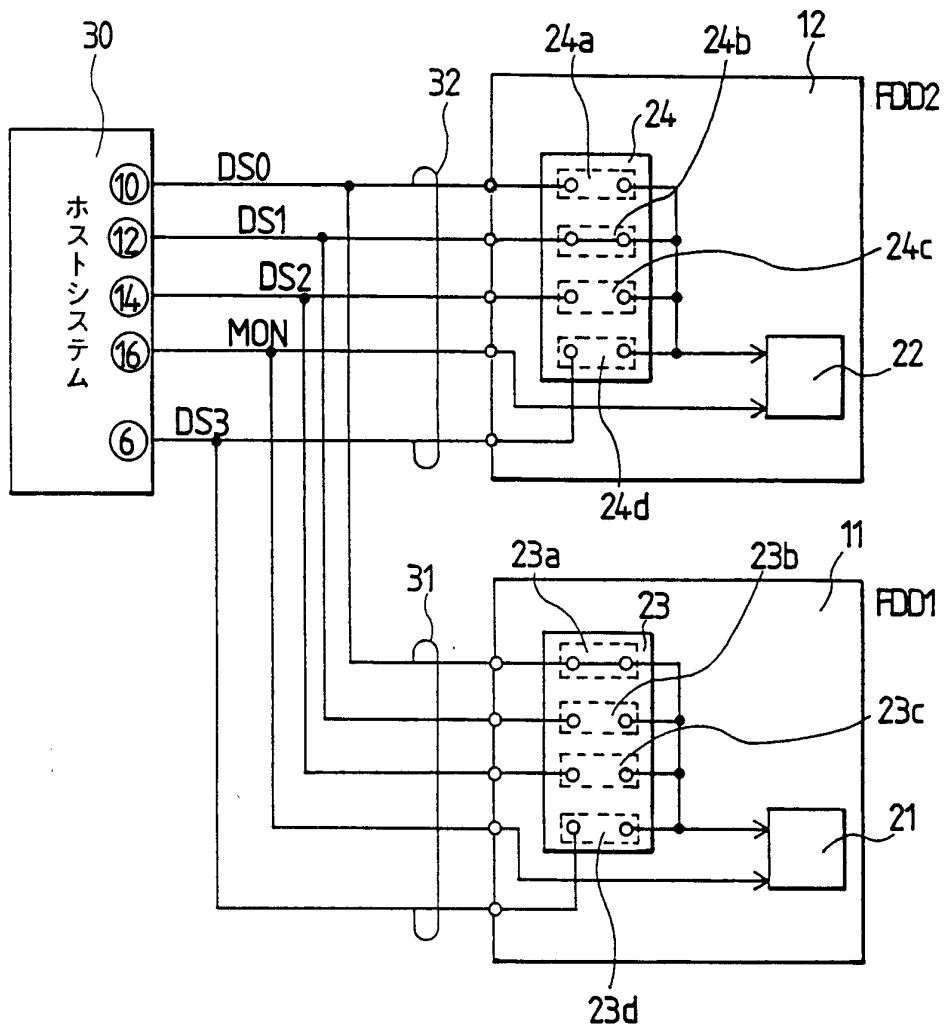
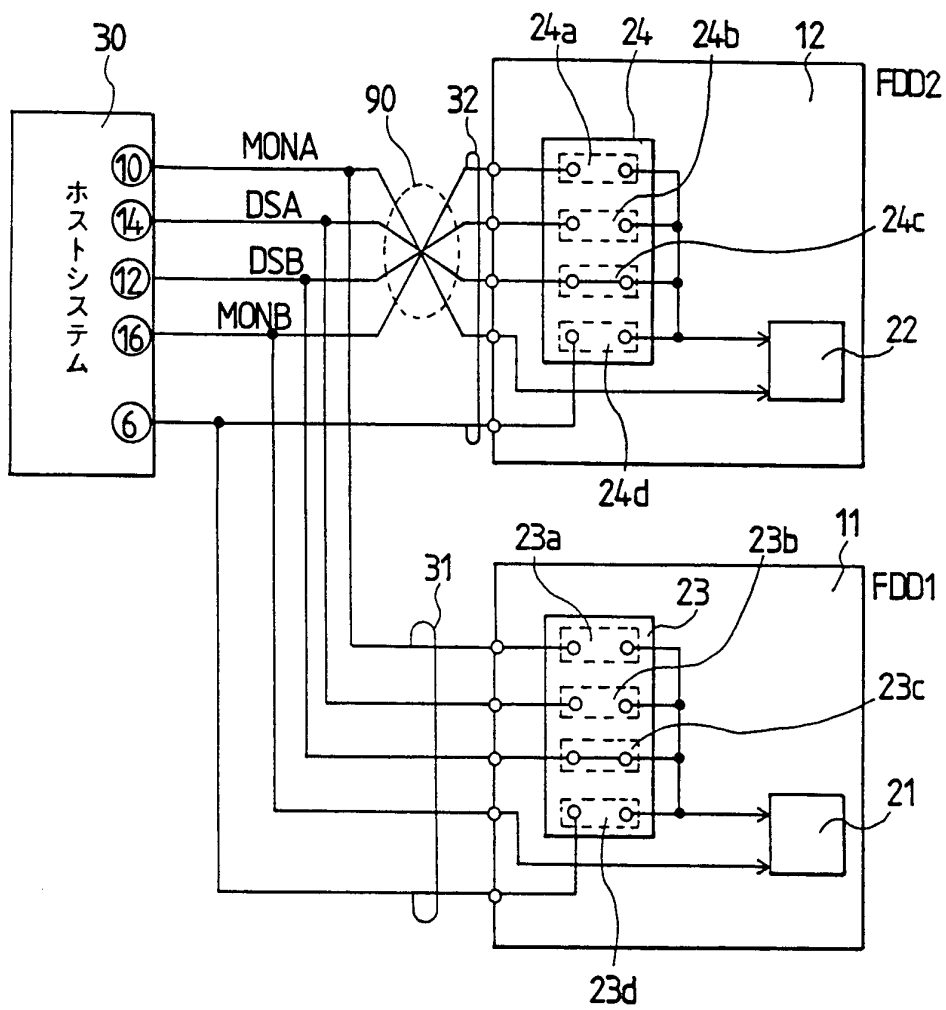


図 12



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP93/00935

A. CLASSIFICATION OF SUBJECT MATTER Int. Cl ⁵ G11B19/02, G11B33/12, G11B25/04 According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int. Cl ⁵ G11B19/02, G11B33/12, G11B25/04 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1960 - 1992 Kokai Jitsuyo Shinan Koho 1971 - 1992 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, A, 59-33667 (Tokyo Electric Co., Ltd.), February 23, 1984 (23. 02. 84), Line 9, upper left column to line 16, lower left column, page 2 (Family: none)	1-2, 3-10, 11-13
Y	JP, U, 59-13805 (Alpus Electric Co., Ltd.), September 14, 1984 (14. 09. 84), Figs. 1, 4 (Family: none)	1-2, 3-10, 11-13
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search September 6, 1993 (06. 09. 93)		Date of mailing of the international search report October 5, 1993 (05. 10. 93)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.		Authorized officer Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))		
Int. Cl. ⁸ G11B19/02, G11B33/12, G11B25/04		
B. 調査を行った分野		
調査を行った最小限資料 (国際特許分類 (IPC))		
Int. Cl. ⁸ G11B19/02, G11B33/12, G11B25/04		
最小限資料以外の資料で調査を行った分野に含まれるもの		
日本国実用新案公報 1960-1992年 日本国公開実用新案公報 1971-1992年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP, A, 59-33667 (東京電機株式会社), 23. 2月, 1984 (23. 02. 84), 第2頁左上欄第9行-第2欄左下欄第16行 (ファミリーなし) 頁	1-2, 3-10, 11-13
Y	JP, U, 59-138051 (アルプス電気株式会社), 14. 9月, 1984 (14. 09. 84), 第1図, 第4図 (ファミリーなし)	1-2, 3-10, 11-13
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 先行文献ではあるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日	国際調査報告の発送日	
06. 09. 93	05. 10. 93	
名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 新宮 佳典 ㊞	5 D 7 5 2 5
	電話番号 03-3581-1101 内線	3553