

發明專利說明書 200529156

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：P312604P

※申請日期：P3-8-30

※IPC 分類：G09G3/36

一、發明名稱：(中文/英文)

液晶顯示裝置及其驅動方法

LIQUID CRYSTAL DISPLAY DEVICE AND DRIVING METHOD THEREOF

二、申請人：(共1人)

姓名或名稱：(中文/英文)

友達光電股份有限公司/AU Optronics Corp.

代表人：(中文/英文) 李焜耀/K. Y. Lee

住居所或營業所地址：(中文/英文)

新竹科學工業園區新竹市力行二路一號

No. 1, Li-Hsin Rd. 2, Science-Based Industrial Park, Hsinchu 300, Taiwan, R.O.C.

國籍：(中文/英文) 中華民國/TW

三、發明人：(共1人)

姓名：(中文/英文)

1. 陳晶川/Ching-Chuan Chen

國籍：(中文/英文)

1. 中華民國/TW

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

美國 US 2004/02/25 10/785,099

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係有關於一種液晶顯示 (Liquid Crystal Display, LCD) 裝置，特別是有關於一種驅動電路及驅動方法，適用於薄膜電晶體液晶顯示 (Thin Film Transistor Liquid Crystal Display, TFTLCD) 裝置。

【先前技術】

一般而言，習知薄膜電晶體液晶顯示 (Thin Film Transistor Liquid Crystal Display, TFTLCD) 裝置包括驅動電路以及由驅動電路所驅動之顯示單元陣列。驅動電路包括複數彼此平行之閘極線，以及閘極線垂直之源極線。每一顯示單元對應交錯之一閘極線及源極線，且包括薄膜電晶體 (Thin Film Transistor, TFT) 以及儲存電容器。薄膜電晶體具有與對應之閘極線所耦接之閘極，以及與對應之源極線所耦接之汲極。習知技術中，Cs on gate 架構係儲存電容器耦接於對應之薄膜電晶體之源極以及前一條閘極線之間。

第 1A 圖係表示習知 Cs on gate 架構之 TFTLCD 裝置 10 之架構圖。TFTLCD 裝置 10 之每一顯示單元，以顯示單元 12 為例，其包括薄膜電晶體 14 (Thin Film Transistor, TFT) 以及儲存電容器 16。TFT 14 具有與閘極線 G_n 耦接之閘極 14-2、與源極線 S_m 耦接之汲極 14-4、以及作為儲存電容器 16 之一電極之源極 14-6。其中，汲極與源極為可交換的。儲存電容器 16 之另一電極 16-2 耦接至前一閘極線 G_{n-1} 。顯示單元 12 更可包括另一電容器 18，形成在源極 14-6 與共通電極之間 (未標示)。

第 1B 及 1C 圖係表示第 1A 圖中 TFTLCD 裝置 10 之波形圖。參閱第 1C 圖，當閘極線 G_{n-1} 被選擇時，換言之，當閘極信號 $V(G_{n-1})$ 為高邏輯位準時，源極 14-6 之電壓 V_{16} 由參考電壓位準拉高。當閘極線 G_{n-1} 之選擇期間結束以及閘極信號 $V(G_{n-1})$ 變為低邏輯位準時，電壓 V_{16} 拉低至參考電壓位準。接著，當閘極線 G_n 被選擇時，即當閘極信號 $V(G_n)$ 為高邏輯位準時，儲存電容器 16 由參考電壓位準充電至透過源極線 S_m 所傳送之源極信號 $V(S_m)$ 之峰值 (peak value)。假設，源極信號 $V(S_m)$ 係以線反轉 (line inversion) 或是點反轉 (dot inversion) 提供。以線反轉來驅動 LCD 顯示器之情況下，在一畫框時間中，對應每一閘極線之源極信號之極性相反。以點反轉來驅動 LCD 顯示器之情況下，在一畫框時間中，對應每一源極線之源極信號之極性相反。源極信號 $V(S_m)$ 以及閘極信號 $V(G_{n-1})$ 與 $V(G_n)$ 藉由 TFTLCD 裝置 10 之計時控制器 (未標示) 而為同步。當閘極線 G_n 之選擇期間結束且閘極信號變為低邏輯位準時，因為饋通效應 (feed-through effect) 使得儲存電容器 16 由峰值稍微地放電。饋通效應係指當 TFT 由導通狀態變為關閉狀態時，提供至 TFT 之電壓改變為負極性電壓。假使饋通電壓 ΔV 變大，影像閃爍 (flicker) 之現象會更加嚴重。

第 2A 圖係表示另一習知 Cs on gate 架構之 TFTLCD 30 之架構圖。TFTLCD 裝置 30 之每一顯示單元，以顯示單元 32 為例，其包括第一 TFT34、第二 TFT38 以及儲存電容器 36。第一 TFT34 包括耦接於閘極線 G_n 之閘極 34-2、耦接於源極線 S_m 之汲極 34-4、以及作為儲存電容器 36 之一電極之源極 34-6。第二 TFT38 包括耦接於閘極線 G_{n-1} 之閘極 38-2、耦接於源極線 S_m 之

汲極 38-4，以及耦接於第一 TFT34 之源極 34-6 之源極（未標示）。儲存電容器 36 之另一電極 36-2 耦接於閘極線 G_{n-1} 。顯示單元 32 更包括另一電容器 40，形成於源極 34-6 與共通電極（未標示）之間。

第 2B 及 2C 圖係表示第 2A 圖之 TFTLCD 裝置 30 之波形圖。參閱第 2C 圖，當閘極線 G_{n-1} 被選擇時，換言之，當閘極信號 $V(G_{n-1})$ 為高邏輯位準時，源極 34-6 之電壓由參考電壓拉高，接著當第二 TFT38 被閘極信號 $V(G_{n-1})$ 所導通時，源極 34-6 之電壓被拉低。當閘極線 G_{n-1} 之選擇期間結束以及閘極信號 $V(G_{n-1})$ 變為低邏輯位準時，電壓 V_{36} 拉低至負電壓位準。接著，當閘極線 G_n 被選擇時，即當閘極信號 $V(G_n)$ 為高邏輯位準時，儲存電容器 16 由負電壓位準充電至透過源極線 S_m 所傳送之源極信號 $V(S_m)$ 之峰值 (peak value)。當閘極線 G_n 之選擇期間結束以及閘極信號 $V(G_n)$ 變為低邏輯位準時，因為饋通效應使得儲存電容器 16 由峰值稍微地放電。參閱第 1B 及 2B 圖，在線反轉或點反轉下，對顯示單元 32 充電之困難度高於對第 1A 圖之顯示單元 12 充電。

因此，提供驅動電路及驅動方法以降低饋通效應係重要得課題。

【發明內容】

有鑑於此，為了解決上述問題，本發明主要目的在於提供一種驅動電路及驅動方法，適用於液晶顯示裝置，以排除習知技術之限制及缺點所造成之問題。

為獲致上述之目的，本發明提出一種液晶顯示裝置，其包括彼此平行之複數閘極線、彼此平行之複數源極線以及顯示陣列。複數源極線且與複數閘極線形成垂直。顯示陣列具有由複數行及複數列所形成之複數顯示單

元，且每一該顯示單元對應一組交錯之閘極線及源極線。此外，對應第 N 閘極線之每一顯示單元包括由一第 $(N-2)$ 閘極線所驅動之第一電晶體以及由第 N 閘極線所驅動之第二電晶體。

再者，每一顯示單元更包括配置在電極與該第 $(N-2)$ 閘極線之間之第一電容器以及配置在電極與第 $(N-1)$ 閘極線之間之第二電容器。

本發明另提出一種液晶顯示裝置，其包括彼此平行之複數閘極線、彼此平行之複數源極線以及顯示陣列。複數源極線且與複數閘極線形成垂直。顯示陣列具有由複數行及複數列所形成之複數顯示單元，且每一顯示單元對應一組交錯之第 N 閘極線及第 M 源極線。此外，每一顯示單元包括配置在電極與第 $(N-2)$ 閘極線之間之第一電容器以及配置在電極與第 $(N-1)$ 閘極線之間之第二電容器。

再者，每一顯示單元更包括具有耦接於第 $(N-2)$ 閘極線之閘極之第一電晶體以及具有耦接於第 N 閘極線之閘極之第二電晶體。

本發明更提出一種驅動方法，首先提供彼此平行之複數閘極線，且提供彼此平行且與閘極線垂直之複數源極線。由複數列及複數行之複數顯示單元以形成顯示陣列，其中，每一顯示單元對應一組交錯之第 N 閘極線及第 M 源極線，且 N, M 為整數。此外，在每一顯示單元中，配置第一電晶體及第二電晶體，透過第 $(N-2)$ 閘極線來驅動第一電晶體，以及透過第 N 閘極線來驅動第二電晶體。

本發明另提出一種驅動方法，首先，提供彼此平行之複數閘極線，提供彼此平行且與閘極線垂直之複數源極線。由複數列及複數行之複數顯示單元以形成顯示陣列，其中，每一顯示單元對應一組交錯之第 N 閘極線及第 M 源極線，且 N, M 為整數。此外，由第 M 源極線提供信號，且此信號包括第一電壓位準及第二電壓位準。接著，選擇該第 $(N-2)$ 閘極線，且在第 $(N-2)$ 閘極線之選擇期間後，將每一顯示單元之第一電容器充電至介於第

一及第二電壓位準間之第三電壓位準。接下來，選擇第 $(N-1)$ 閘極線，且在第 $(N-1)$ 閘極線之選擇期間後，將第一電容器之一端之電位維持在介於第一及第二電壓位準間之第三電壓位準。最後，選擇第 N 閘極線，且在第 N 閘極線之選擇期間後，將第一電容器由介於第一及第二電壓位準間之第三電壓位準充電至第一電壓位準。

【實施方式】

第 3A 圖係表示本發明一實施例之 TFTLCD 裝置 50 之架構圖。TFTLCD 裝置 50 包括彼此平行之複數閘極線、彼此平行且與複數閘極線垂直之複數源極線，以及顯示陣列，其中顯示單元包括配置成複數行及複數列之複數顯示單元。每一顯示單元對應交錯之一閘極線及源極線。簡單地來說，第 3A 圖只表示閘極線 G_{N-2} 、 G_{N-1} 以及 G_N 以及源極線 S_{M-2} 、 S_{M-1} 以及 S_M 。

參閱第 3A 圖，每一顯示單元，以顯示單元 52 為例，其包括第一電晶體 54、第二電晶體 56、第一電容器 58 以及第二電容器 60。第一電晶體 54 包括耦接於閘極線 G_N 之閘極 54-2、耦接於源極線 S_M 之汲極 54-4、以及作為第一電容器 58 及第二電容器 60 之一電極之源極 54-6。第二電晶體 56 包括耦接於閘極線 G_{N-2} 之閘極 56-2、耦接於源極線 S_M 之汲極 56-4、以及耦接於第一電晶體 54 之源極 54-6 之源極（未標示）。第一電容器 58 之另一電極 58-2 耦接於閘極線 G_{N-2} 。第二電容器 60 之另一電極 60-2 耦接於閘極線 G_{N-1} 。顯示單元 52 更包括第三電容器 62，形成在源極 54-6 與共通電極（未標示）之間。

第 3B 及 3C 圖係表示第 3A 圖之 TFTLCD 裝置 50 之時序波形圖，其中，第 3B 圖係表示以時序規格所合併之波形，第 3C 圖係分別表示波形。參閱第 3C 圖，當閘極線 G_{N-2} 被選擇時，換言之，當對應之閘極信號 $V(G_{N-2})$ 為

高邏輯位準時，閘極 56-2 被閘極信號 $V(G_{N-2})$ 驅動，以導通第二電晶體 56。此時，由源極線 S_M 所傳送之源極信號 $V(S_M)$ 為第一狀態（高邏輯位準），透過第二電晶體 56 之源極 56-4 以寫入至第一電容器 58 及第二電容器 60。因此，源極 54-6 之電壓 V_{58} 由源極信號 $V(S_M)$ 之第二狀態（低邏輯位準）充電至第一狀態（高邏輯位準），其中，此時之源極信號 $V(S_M)$ 之第二狀態，係在前一畫框中源極信號 $V(S_M)$ 充電至低邏輯位準之狀態，並維持到此畫框直到再次充電。當閘極線 G_{N-2} 之選擇期間結束時，閘極信號 $V(G_{N-2})$ 變為低邏輯位準且第二電晶體 56 關閉。電壓 V_{58} 放電至一第三狀態，且在顯示單元 52 在此畫框中完全充電之前，電壓 V_{58} 暫時地維持在第三狀態。

接著，當閘極線 G_{N-1} 被選擇時，換言之，當對應之閘極信號 $V(G_{N-1})$ 為高邏輯位準時，第一電晶體 54 及第二電晶體 56 關閉，沒有源極信號寫入至第一電容器 58 或是第二電容器 60，且電壓 V_{58} 被拉高。當閘極線 G_{N-1} 之選擇期間結束時，電壓 V_{58} 被拉低。其中，電壓 V_{58} 拉高或拉低，係由於閘極線 G_{N-1} 之邏輯位準作為第一電容器 58 之參考位準。在系統關閉的情況下（電晶體關閉），維持電位將根據參考電位而變動。

接著，當閘極線 G_N 被選擇時，換言之，當對應之閘極信號 $V(G_N)$ 為高邏輯位準時，閘極 54-2 被閘極信號 $V(G_N)$ 驅動，以導通第一電晶體 54。此時，源極信號 $V(S_M)$ 透過第一電晶體 54 之源極 54-4，寫入至第一電容器 58 及第二電容器 60。電壓 V_{58} 由第三狀態充電至第一狀態。當閘極線 G_N 之選擇期間結束時，閘極信號 $V(G_N)$ 變為低邏輯位準且第一電晶體 54 關閉。電壓 V_{58} 因為饋通效應而稍微地放電。

第 4 圖係表示比較第 1A 圖之 TFTLCD 裝置 10 與第 3A 圖之 TFTLCD 裝置 50 之充電能力之示意圖，其中，TFTLCD 裝置 50 之電壓 V_{58} 係以實線表示，TFTLCD 裝置 10 之電壓 V_{16} 係以虛線表示。參閱第 4 圖，TFTLCD 裝置 50 之電壓 V_{58} ，係由第三狀態充電至第一狀態，取代了由第二狀態充電至第一狀態。因此，TFTLCD 裝置 50 之電壓 V_{58} 充電至第一狀態之速度高於 TFTLCD 裝置 10

之電壓 V_{16} 。在給予相同之饋通電壓 ΔV 下，TFTLCD 裝置 50 有利於降低饋通效應。

本發明提供驅動 TFTLCD 裝置之方法。提供彼此平行之複數閘極線，包括 G_{N-2} 、 G_{N-1} 以及 G_N ，以及提供彼此平行且與複數閘極線垂直之複數源極線，至少包括 S_{M-2} 、 S_{M-1} 以及 S_M 。此外，提供以複數行及列所形成之顯示陣列 12。顯示陣列 12 之每一顯示單元對應交錯之第 N 條閘極線及第 M 條源極線，其中 N 及 M 為整數。第一電晶體 54 及第二電晶體 56 形成在每一顯示單元。第一電晶體 54 透過第 $(N-2)$ 條閘極線而被驅動。第二電晶體 56 透過第 N 條閘極線而被驅動。

在本發明之實施例中，第一電容器 58 配置在源極 54-6 與第 $(N-2)$ 條閘極線之間，且第二電容器 60 配置在源極 54-6 與第 $(N-1)$ 條閘極線之間。

本發明提供另一驅動 TFTLCD 裝置之方法。提供彼此平行之複數閘極線，包括 G_{N-2} 、 G_{N-1} 以及 G_N ，以及提供彼此平行且與複數閘極線垂直之複數源極線，至少包括 S_{M-2} 、 S_{M-1} 以及 S_M 。此外，提供以複數行及列所形成之顯示陣列 12。顯示陣列 12 之每一顯示單元對應交錯之第 N 條閘極線及第 M 條源極線，其中 N 及 M 為整數。透過第 M 條源極線所提供之源極信號 $V(S_M)$ 包括第一電壓位準及第二電壓位準。第一及第二電壓位準分別為高邏輯位準及低邏輯位準。第 $(N-2)$ 條閘極線被選擇。在第 $(N-2)$ 條閘極線之選擇期間後，顯示陣列 12 之每一顯示單元內之第一電容器 58 充電至在第一及第二電壓位準間之第三電壓位準。第 $(N-1)$ 條閘極線接著被選擇。在第 $(N-1)$ 條閘極線之選擇期間後，與第一電容器 58 耦接之源極 54-6 之電位維持在第三電壓位準。第 N 條閘極線接著被選擇。在第 N 條閘極線之選擇期間後，第一電容器 58 由第三電壓位準充電至第一電壓位準。

根據本發明之實施例，第一電晶體 54 及第二電晶體 56 配置在顯示陣列 12 之每一顯示單元內。第一電晶體 54 係透過第 $(N-2)$ 條閘極線而被驅動，且第二電晶體 56 係透過第 N 條閘極線而被驅動。

本發明雖以較佳實施例揭露如上，然其並非用以限定本發明的範圍，任何熟習此項技藝者，在不脫離本發明之精神和範圍內，當可做些許的更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

第 1A 圖表示一習知 Cs on gate 架構之 TFTLCD 裝置之架構圖。

第 1B 及 1C 圖表示第 1A 圖中 TFTLCD 裝置之波形圖。

第 2A 圖表示另一習知 Cs on gate 架構之 TFTLCD 之架構圖。

第 2B 及 2C 圖表示第 2A 圖之 TFTLCD 裝置之波形圖。

第 3A 圖表示本發明一實施例之 TFTLCD 裝置之架構圖。

第 3B 及 3C 圖表示第 3A 圖之 TFTLCD 裝置之時序波形圖。

第 4 圖表示比較第 1A 圖之 TFTLCD 裝置與第 3A 圖之 TFTLCD 裝置之充電能力之示意圖。

【主要元件符號說明】

10～TFTLCD 裝置；

12～顯示單元；

14～薄膜電晶體；

14-2～閘極；

14-4～汲極；

14-6～源極；

16～儲存電容器；

16-2～電極；

18～電容器；

$G_{n-2} \cdots G_n$ ～閘極線；

$S_{m-1} \cdots S_m$ ～源極線；

30 ～ TFTLCD 裝置；

32 ～顯示單元；

34、38 ～薄膜電晶體；

34-2、38-2 ～閘極；

34-4、38-4 ～汲極；

34-6 ～源極；

36 ～儲存電容器；

36-2 ～電極；

40 ～電容器；

50 ～ TFTLCD 裝置；

52 ～顯示單元；

54、56 ～薄膜電晶體；

54-2、56-2 ～閘極；

54-4、56-4 ～汲極；

54-6 ～源極；

58、58、60、62 ～電容器；

58-2、60-2 ～電極；

$G_{N-2} \cdots G_N$ ～閘極線；

$S_{M-2} \cdots S_M$ ～源極線。

五、中文發明摘要：

一種液晶顯示裝置，其包括彼此平行之複數閘極線、彼此平行之複數源極線以及顯示陣列。複數源極線且與複數閘極線形成垂直。顯示陣列具有複數顯示單元，且排列成複數行及複數列，且每一該顯示單元對應一組交錯之閘極線及源極線。此外，對應在第 N 閘極線之每一顯示單元包括由一第 $(N-2)$ 閘極線所驅動之第一電晶體以及由第 N 閘極線所驅動之第二電晶體。

六、英文發明摘要：

A liquid crystal device that comprises a plurality of gate lines formed in parallel to each other, a plurality of source lines formed in parallel to each other and orthogonal to the gate lines, array of cells formed in rows and columns, each of the cells being formed near an intersection of one of the gate lines and one of the source lines, a first transistor of each of the cells corresponding to an N -th gate line, N being integer, driven by an $(N-2)$ -th gate line, and second transistor of the each of the cells driven by the N -th gate line.

十、申請專利範圍：

1. 一種液晶顯示裝置，包括：

複數閘極線，該等閘極線彼此相互平行；

複數源極線，該等彼此相互平行，且與該等閘極線垂直；以及

一顯示陣列，具有由複數行及複數列所形成之複數顯示單元，其中，每一該顯示單元對應一組交錯之該閘極線及該源極線；

每一該顯示單元，對應一第 N 閘極線， N 為整數，包括：

一第一電晶體，由一第 $(N-2)$ 閘極線所驅動；以及

一第二電晶體，由一第 N 閘極線所驅動。

2. 如申請專利範圍第 1 項所述之液晶顯示裝置，其中，每一顯示單元更包括一電容器，配置在一電極與該第 $(N-2)$ 閘極線之間。

3. 如申請專利範圍第 1 項所述之液晶顯示裝置，其中，每一顯示單元更包括一電容器，配置在一電極與一第 $(N-1)$ 閘極線之間。

4. 如申請專利範圍第 1 項所述之液晶顯示裝置，其中，每一顯示單元更包括：

一第一電容器，配置在一電極與該第 $(N-2)$ 閘極線之間；以及

一第二電容器，配置在該電極與一第 $(N-1)$ 閘極線之間。

5. 如申請專利範圍第 4 項所述之液晶顯示裝置，其中，該第一電容器根據由該第 $(N-2)$ 閘極線所傳送之信號之第一狀態，而充電至一第一電壓位準，且根據由該第 $(N-2)$ 閘極線所傳送之信號之第二狀態，而放電至一第二電壓位準。

6. 如申請專利範圍第 5 項所述之液晶顯示裝置，其中，該電極之電位根據由該第 $(N-1)$ 閘極線所傳送之信號之第一狀態，而拉高至一第三電壓位準，且根據由該第 $(N-1)$ 閘極線所傳送之信號之第二狀態，而拉低至該第二電壓位準。

7. 如申請專利範圍第 6 項所述之液晶顯示裝置，其中，該第一電容

器根據由該 N 閘極線所傳送之信號之第一狀態，而由該第二電壓位準充電至該第一電壓位準。

8. 一種液晶顯示裝置，包括：

複數閘極線，該等閘極線彼此相互平行；

複數源極線，該等彼此相互平行，且與該等閘極線垂直；以及

一顯示陣列，具有由複數行及複數列所形成之複數顯示單元，其中，每一該顯示單元對應一組交錯之一第 N 閘極線及一第 M 源極線，N，M 為整數；

每一該顯示單元包括：

一第一儲存電容器，配置在一電極與一第 (N-2) 閘極線之間；以及

及

一第二儲存電容器，配置在該電極與一第 (N-1) 閘極線之間。

9. 如申請專利範圍第 8 項所述之液晶顯示裝置，其中，每一顯示單元更包括：

一第一電晶體，具有耦接於該第 (N-2) 閘極線之閘極；以及

一第二電晶體，具有耦接於該第 N 閘極線之閘極。

10. 如申請專利範圍第 9 項所述之液晶顯示裝置，其中，該第一電晶體更具有耦接於該電極之一第一端，以及耦接該第 M 源極線之一第二端。

11. 如申請專利範圍第 9 項所述之液晶顯示裝置，其中，該第二電晶體更具影耦接該電極之一第一端，以及耦接該第 M 源極線之一第二端。

12. 如申請專利範圍第 8 項所述之液晶顯示裝置，其中，由該第 M 源極線所傳送之信號包括一第一電壓位準及一第二電壓位準。

13. 如申請專利範圍第 12 項所述之液晶顯示裝置，其中，在該第 (N-2) 閘極線之選擇期間後，該第一電容器充電至介於該第一及第二電壓位準間之一第三電壓位準。

14. 如申請專利範圍第 12 項所述之液晶顯示裝置，其中，在該第

(N-1) 閘極線之選擇期間後，該電極之電位維持在介於該第一及第二電壓位準間之一第三電壓位準。

15. 如申請專利範圍第 12 項所述之液晶顯示裝置，其中，在該第 N 閘極線之選擇期間後，該第一電容器由介於該第一及第二電壓位準間之一第三電壓位準充電至該第一電壓位準。

16. 一種驅動方法，適用於一液晶顯示裝置，包括：

提供彼此平行之複數閘極線；

提供彼此平行且與該等閘極線垂直之複數源極線；

由複數列及複數行之複數顯示單元以形成一顯示陣列，其中，每一該顯示單元對應一組交錯之一第 N 閘極線及一第 M 源極線，N，M 為整數；

在每一該顯示單元中，配置一第一電晶體及一第二電晶體；

透過一第 (N-2) 閘極線來驅動該第一電晶體；以及

透過該第 N 閘極線來驅動該第二電晶體。

17. 如申請專利範圍第 16 項所述之驅動方法，更包括：

在每一顯示單元中，於一電極與該第 (N-2) 閘極線間配置一第一電容器；以及

在每一顯示單元中，於該電極與一第 (N-1) 閘極線間配置一第二電容器。

18. 如申請專利範圍第 17 項所述之驅動方法，更包括由該第 M 源極線提供一信號至該第一及第二電晶體，其中該信號具有一第一電壓位準及一第二電壓位準。

19. 如申請專利範圍第 18 項所述之驅動方法，更包括：

選擇該第 (N-2) 閘極線；以及

在該第 (N-2) 閘極線之選擇期間後，將該第一電容器充電至介於該第一及第二電壓位準間之一第三電壓位準。

20. 如申請專利範圍第 18 項所述之驅動方法，更包括：

選擇該第 (N-1) 閘極線；以及

在該第 (N-1) 閘極線之選擇期間後，將該電極之電位維持在介於該第一及第二電壓位準間之一第三電壓位準。

21. 如申請專利範圍第 18 項所述之驅動方法，更包括：

選擇該第 N 閘極線；以及

在該第 N 閘極線之選擇期間後，將該第一電容器由介於該第一及第二電壓位準間之一第三電壓位準充電至該第一電壓位準。

22. 一種驅動方法，適用於一液晶顯示裝置，包括：

提供彼此平行之複數閘極線；

提供彼此平行且與該等閘極線垂直之複數源極線；

由複數列及複數行之複數顯示單元以形成一顯示陣列，其中，每一該顯示單元對應一組交錯之一第 N 閘極線及一第 M 源極線，N、M 為整數；

由該第 M 源極線提供一信號，該信號包括一第一電壓位準及一第二電壓位準；

選擇一第 (N-2) 閘極線；

在該第 (N-2) 閘極線之選擇期間後，將每一該顯示單元之一第一電容器充電至介於該第一及第二電壓位準間之一第三電壓位準；

選擇一第 (N-1) 閘極線；

在該第 (N-1) 閘極線之選擇期間後，將該第一電容器之一端之電位維持在介於該第一及第二電壓位準間之該第三電壓位準；

選擇該第 N 閘極線；以及

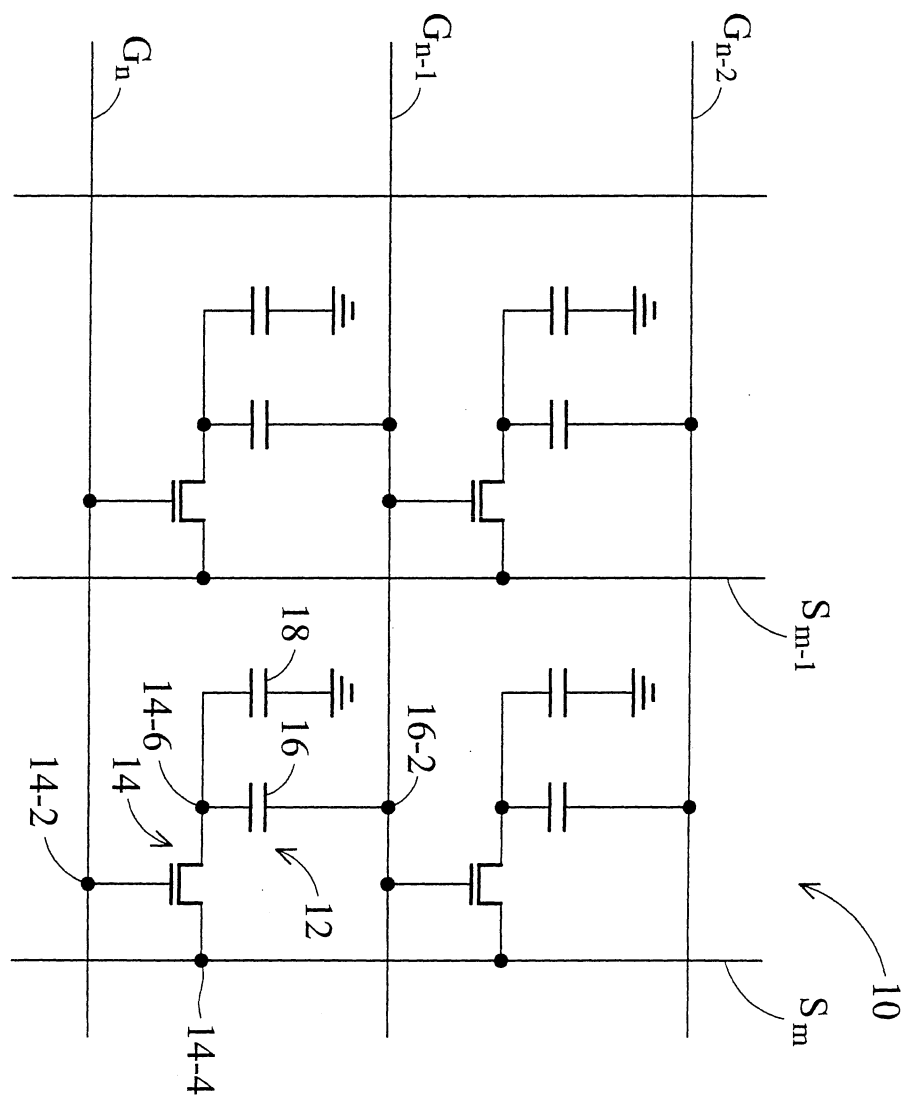
在該第 N 閘極線之選擇期間後，將該第一電容器由介於該第一及第二電壓位準間之該第三電壓位準充電至該第一電壓位準。

23. 如申請專利範圍第 22 項所述之驅動方法，更包括在每一顯示單元中配置一第一電晶體及一第二電晶體。

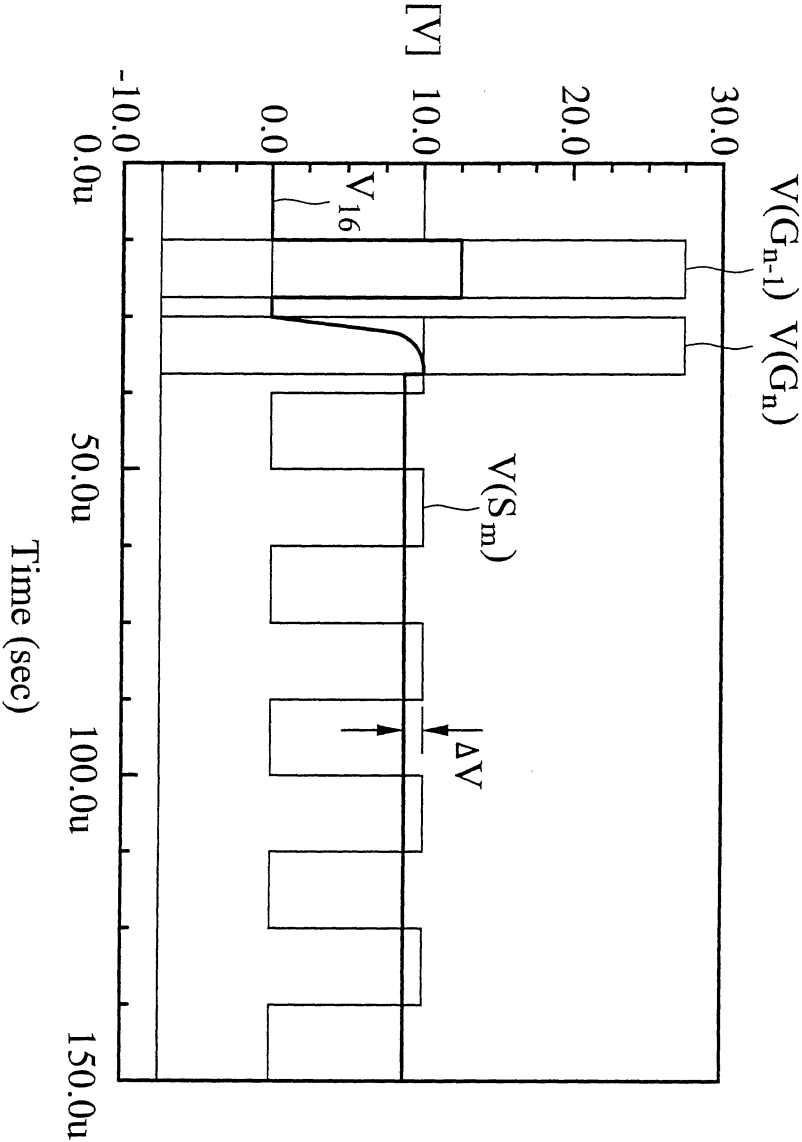
24. 如申請專利範圍第 23 項所述之驅動方法，更包括透過該第

(N-2) 閘極線來驅動該第一電晶體。

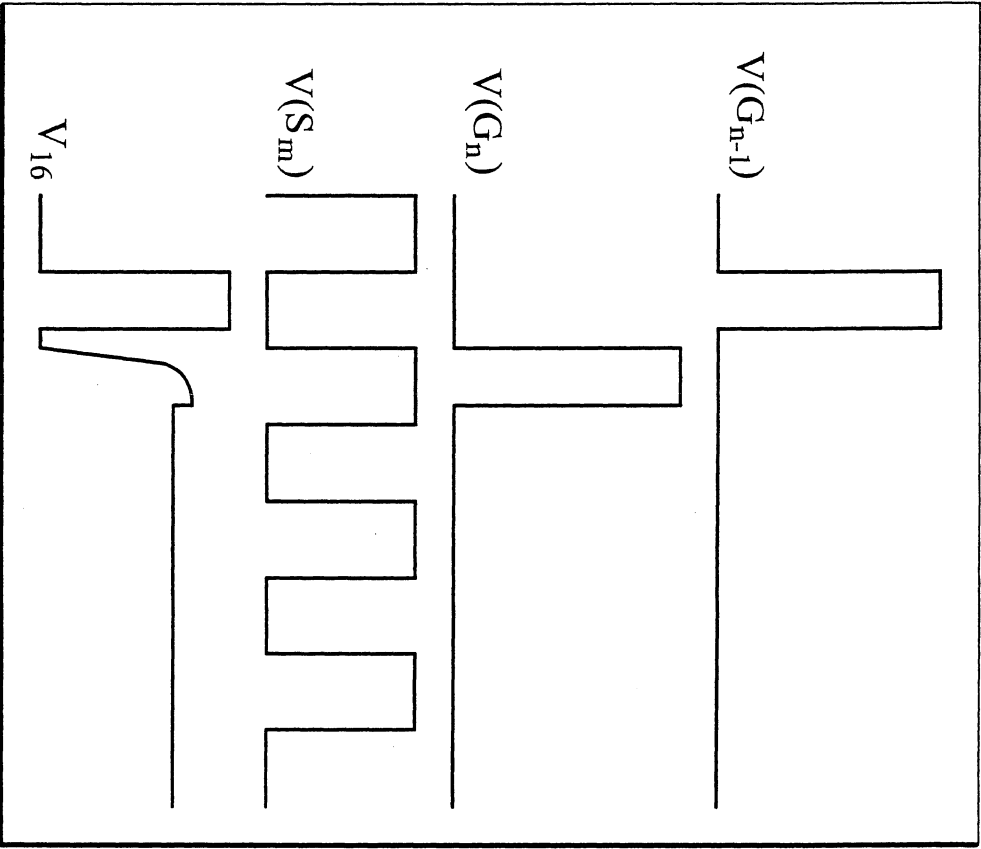
25. 如申請專利範圍第 23 項所述之驅動方法，更包括透過該第 N 閘極線來驅動該第二電晶體。



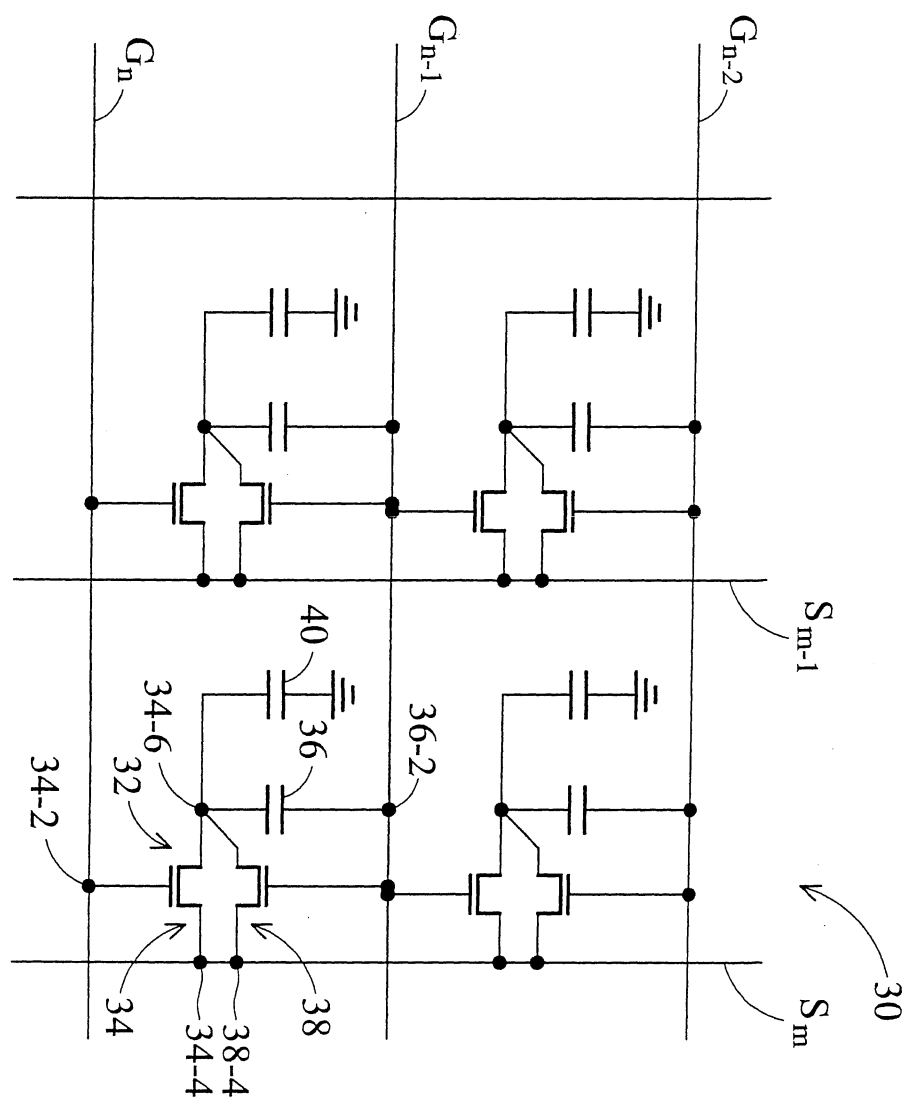
第1A圖



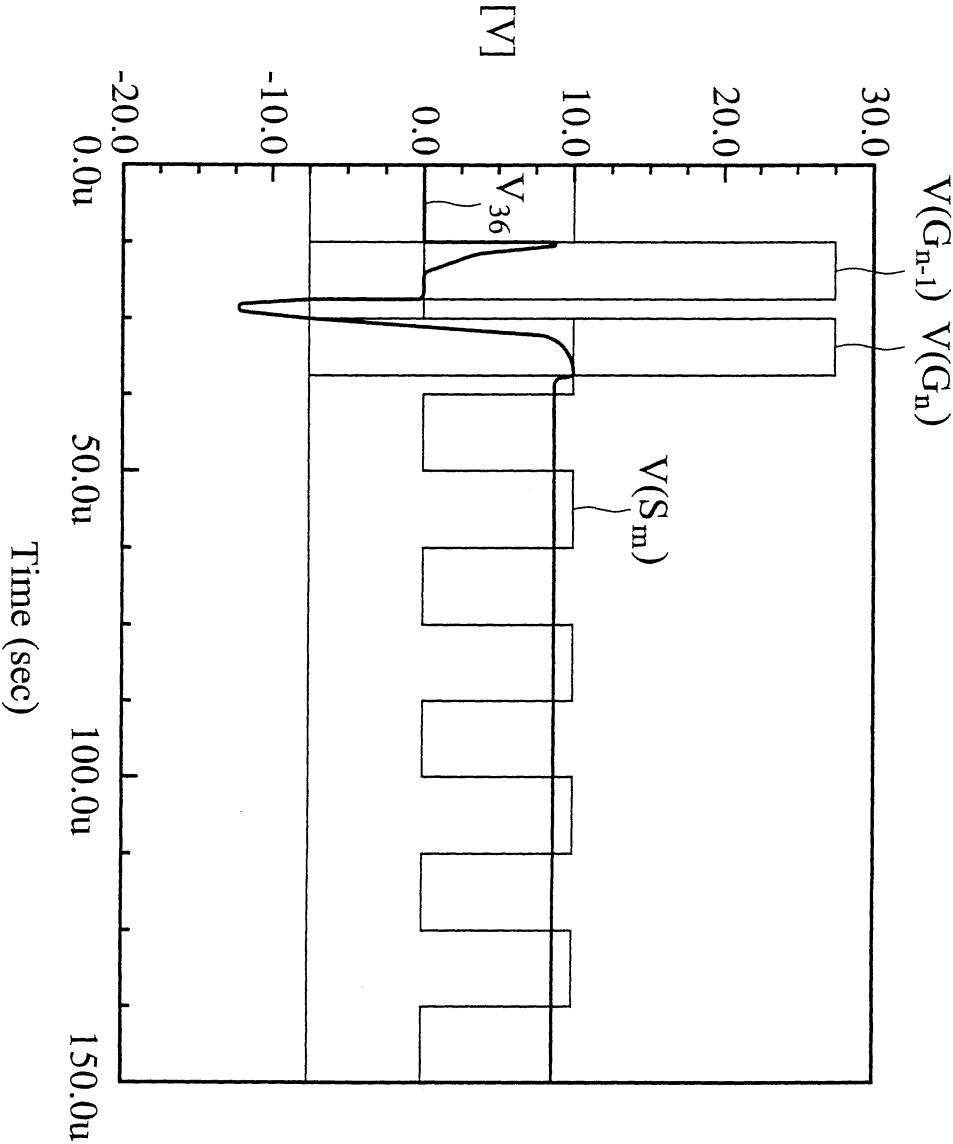
第1B圖



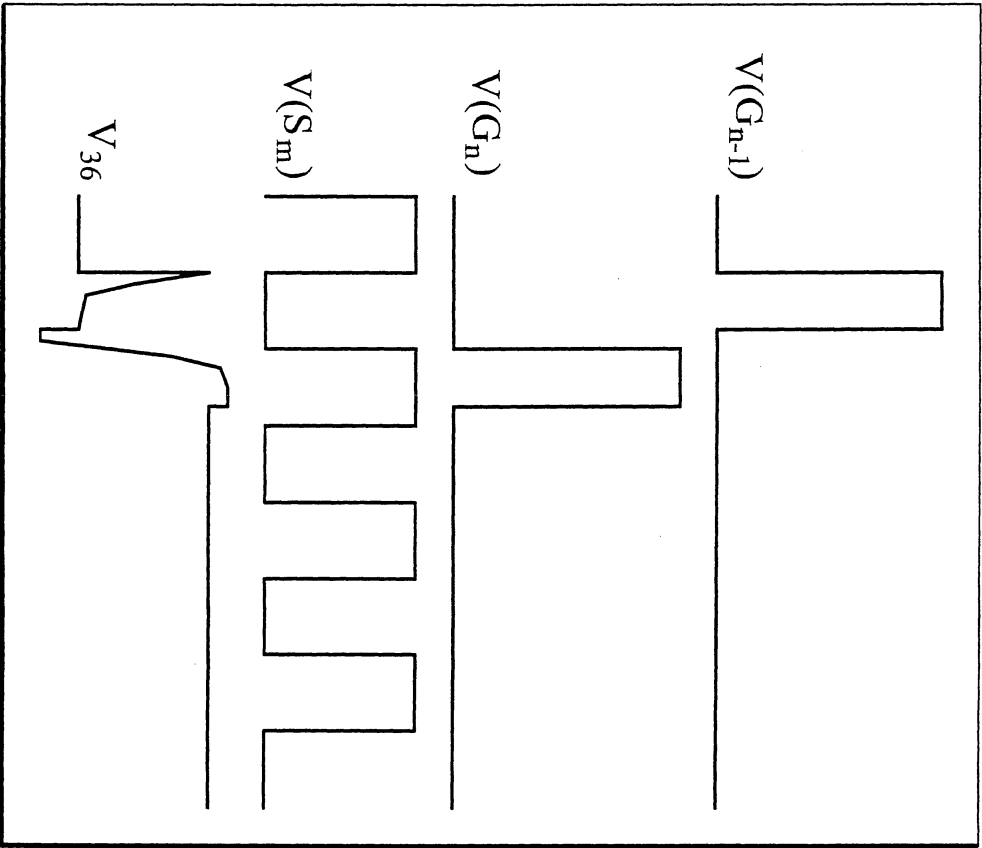
第1C圖



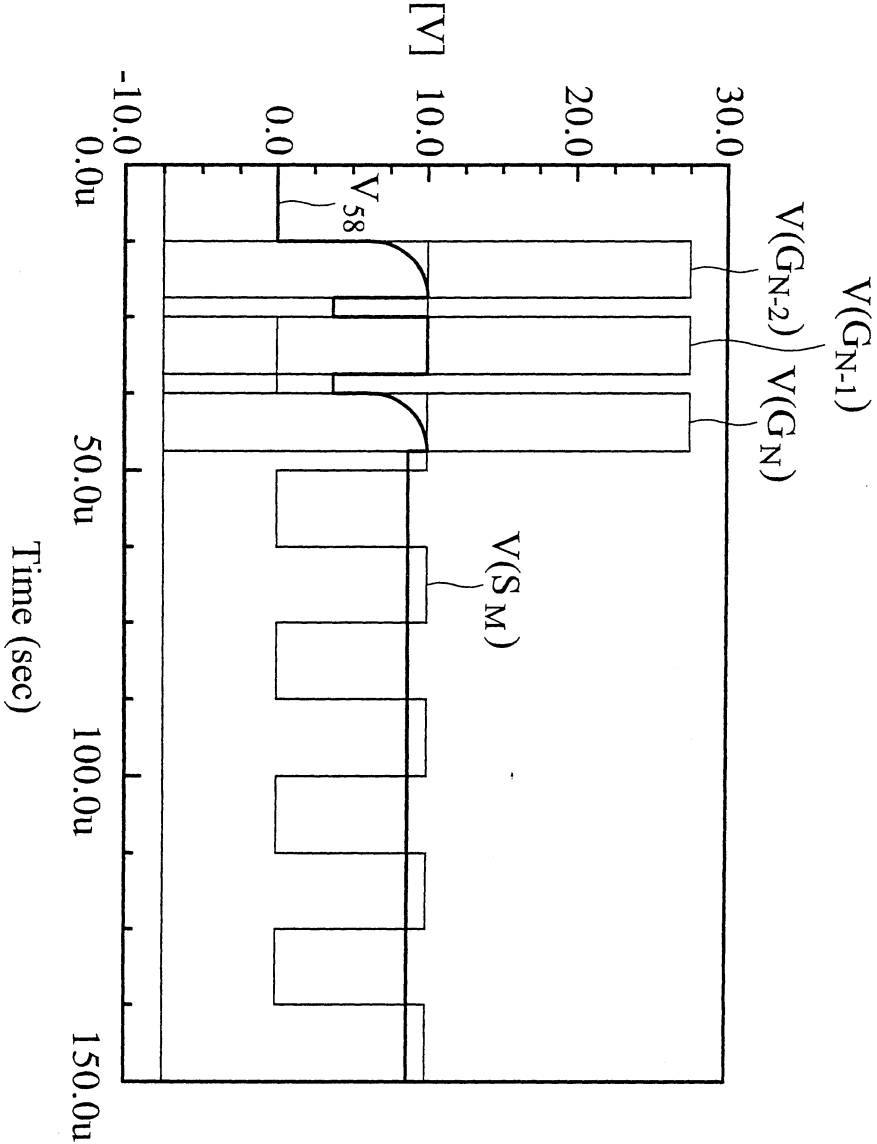
第2A圖



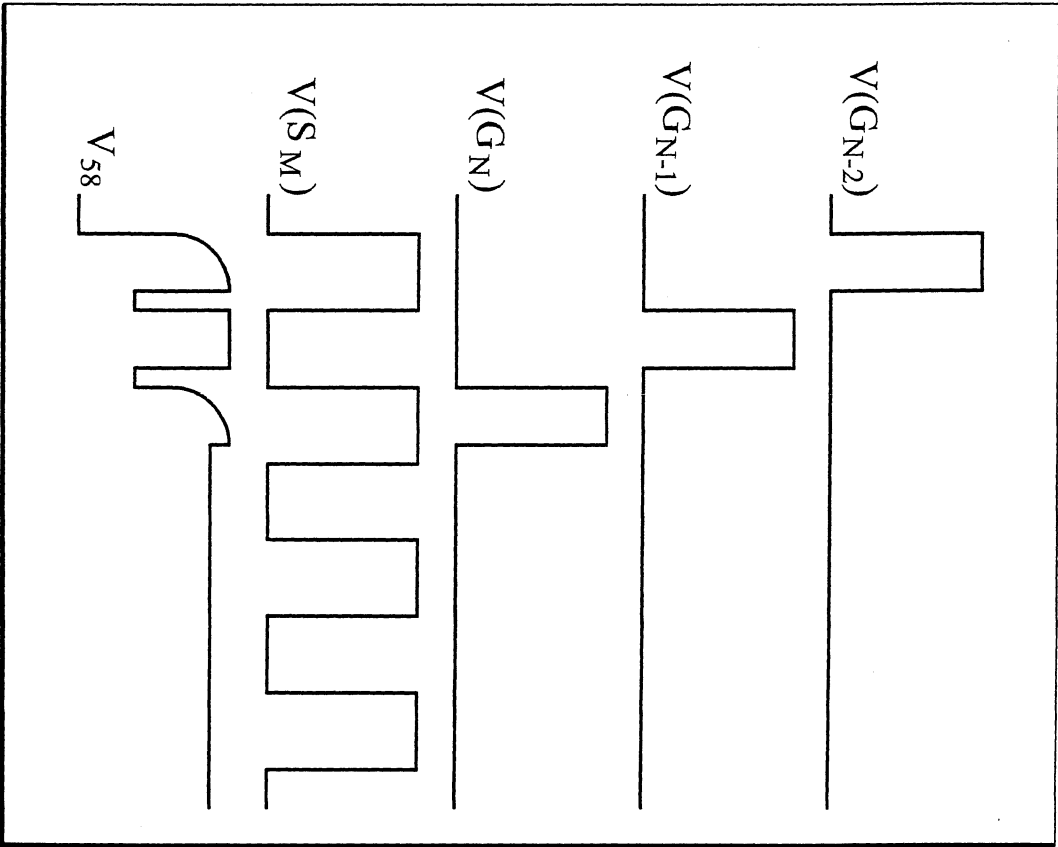
第2B圖



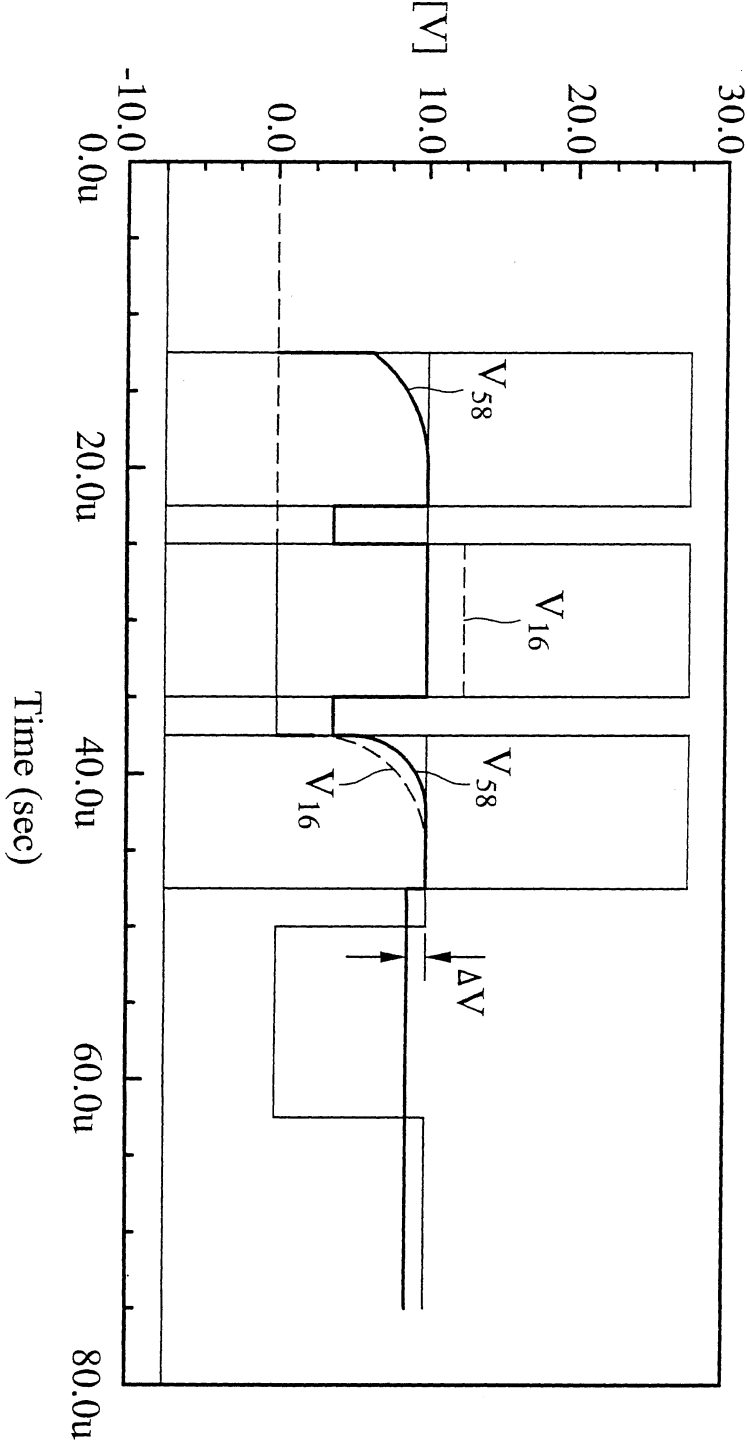
第2C圖



第 3B 圖



第3C圖



第4圖

七、指定代表圖：

(一)本案指定代表圖為：第 3A 圖。

(二)本代表圖之元件符號簡單說明：

50～TFTLCD 裝置；

52～顯示單元；

54、56～薄膜電晶體；

54-2、56-2～閘極；

54-4、56-4～汲極；

54-6～源極；

58、58、60、62～電容器；

58-2、60-2～電極；

$G_{N-2} \dots G_N$ ～閘極線；

$S_{M-2} \dots S_M$ ～源極線。

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：
略。