



(21) 申請案號：104134450

(22) 申請日：中華民國 104 (2015) 年 10 月 20 日

(51) Int. Cl. : **H05K1/16 (2006.01)**

(30) 優先權：2015/10/16 中國大陸 201510669718.4

(71) 申請人：鵬鼎科技股份有限公司 (中華民國) (TW)

新北市板橋區中山路 1 段 156 號 4 樓

(72) 發明人：胡先欽 HU, XIAN-QIN (CN)；沈蒂雲 SHEN, FU-YUN (CN)；何明展 HO, MING-JAAN (TW)；莊毅強 ZHUANG, YI-QIANG (CN)

申請實體審查：有 申請專利範圍項數：10 項 圖式數：6 共 21 頁

## (54) 名稱

電路板及電路板製作方法

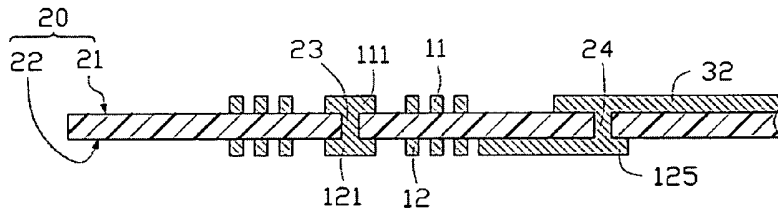
CIRCUIT BOARD AND METHOD FOR MANUFACTURING SAME

## (57) 摘要

一種電路板，整合有電感單元。所述電路板包括基底。所述電感單元包括分別位於所述基底兩側的第一電感線圈及第二電感線圈。所述第一電感線圈與所述第二電感線圈藉由貫穿所述基底的第一導通孔電連接。所述第一電感線圈環繞所述第一導通孔，並逐圈內引至所述第一導通孔。所述第二電感線圈環繞所述第一導通孔，並自所述第一導通孔逐圈外引。

A circuit board integrated with a inductance unit includes a base. The inductance unit includes a first inductance coil and a second inductance coil. The first and second inductance coils are located at opposite sides of the base. The first and second inductance coils are electrically connected with each other via a first conductive hole. The first and second inductance coils are both arranged circularly around the first conductive hole. The first inductance coil extends inside circularly and turn-by-turn to the first conductive hole. The second inductance coil extend outside circularly and turn-by-turn from the first conductive hole.

指定代表圖：



符號簡單說明：

20 . . . 基底

32 . . . 第二接地銅箔

21 . . . 第一表面

22 . . . 第二表面

11 . . . 第一電感線圈

12 . . . 第二電感線圈

23 . . . 第一導通孔

111 . . . 第一連接墊

121 . . . 第二連接墊

125 . . . 接地墊

圖 2

## 【發明說明書】

【中文發明名稱】 電路板及電路板製作方法

【英文發明名稱】 CIRCUIT BOARD AND METHOD FOR MANUFACTURING SAME

【技術領域】

【0001】 本發明涉及一種電路板及電路板製作方法，尤其涉及一種具有電感單元的電路板及具有電感單元的電路板的製作方法。

【先前技術】

【0002】 目前，各類天線，例如Wireless Fidelity (Wi-Fi)，Blue teeth，Global Positioning System (GPS)，Near Field Communication (NFC)，Code Division Multiple Access(CDMA)，Long Term Evolution (LTE)等為實現其功能，均需要在對應的電路板上安裝電感元件。目前通常採用打件方式將所需的電感元件藉由錫膏焊接到電路板上。然而，打件方式焊接電感元件使得制程冗長，生產效率較低，且由於錫膏的阻值較電路板的導線材料的阻值大，使得最終產品的雜訊增多。另外，打件方式焊接電感元件，所述電感元件通常凸出於所述電路板，不利於縮小最終產品的尺寸。

【發明內容】

【0003】 有鑑於此，有必要提供一種克服上述問題的一種電路板及電路板製作方法。

【0004】 一種電路板，整合有電感單元。所述電路板包括基底。所述電感單元包括分別位於所述基底兩側的第一電感線圈及第二電感線圈。所述第一電感線圈與所述第二電感線圈藉由貫穿所述基底的第

一導通孔電連接。所述第一電感線圈環繞所述第一導通孔，並逐圈內引至所述第一導通孔。所述第二電感線圈環繞所述第一導通孔，並自所述第一導通孔逐圈外引。

**【0005】** 一種電路板製作方法，包括步驟：在一基底內形成第一導通孔及第二導通孔，以導通基底兩側的第一銅層及第二銅層；選擇性蝕刻移除部分所述第一銅箔層及第二銅箔層，以形成第一電感線圈及第二電感線圈，所述第一電感線圈與所述第二電感線圈藉由貫穿所述基底的第一導通孔電連接，所述第一電感線圈環繞所述第一導通孔，並逐圈內引至所述第一導通孔，所述第二電感線圈環繞所述第一導通孔，並自所述第一導通孔逐圈外引。

**【0006】** 相較于先前技術，本發明提供的電路板及電路板製作方法，直接將電感元件整合到所述電路板中，無需打件焊接電感元件，一方面，可縮短制程，提高生產效率；另一方面，由於所述電感元件直接以電感線圈的形式整合在所述電路板中，無需採用錫膏焊接，可減少最終產品的雜訊。此外，將所述電感元件整合到所述電路板中，還可以縮小最終產品的尺寸。

**【圖式簡單說明】**

**【0007】** 圖1是本發明實施方式提供的整合有電感單元的電路板的立體示意圖。

**【0008】** 圖2是圖1沿I-I線的剖視示意圖。

**【0009】** 圖3是圖1所示的電路板的俯視示意圖。

**【0010】** 圖4是圖1所示的電路板的仰視示意圖。

**【0011】** 圖5是在圖1所示的電路板上形成第一及第二覆蓋層後的剖視示意

圖。

【0012】 圖6是本發明提供的在基底內形成導通其兩側的第一及第二銅層的第一及第二導通孔後的剖視示意圖。

【實施方式】

【0013】 下面結合具體實施方式對本發明提供的電路板及電路板製作方法進行詳細說明。

【0014】 請一併參閱圖1及圖2，本發明實施方式提供的電路板100整合有電感單元10。所述電路板100包括基底20、第一接地銅箔31及第二接地銅箔32。

【0015】 所述基底20包括相背且平行的第一表面21及第二表面22。

【0016】 所述電感單元10位於1.8毫米\*1.9毫米的面積內。本實施方式中，所述電感單元10的電感範圍為：43.12~52.49納亨。所述電感單元10的直流電阻範圍為：0.208~0.235歐姆。所述電感單元的品質因素範圍為：32.385~45.99。所述電感單元的自諧振頻率範圍為：829~1089兆赫。所述電感單元10包括第一電感線圈11及第二電感線圈12。所述第一電感線圈11及第二電感線圈12位於所述基底20的相背兩側。本實施方式中，所述第一電感線圈11位於所述第一表面21。所述第二電感線圈12位於所述第二表面22。所述第一電感線圈11與所述第二電感線圈12藉由貫穿所述基底20的第一導通孔23電連接。

【0017】 請參閱圖3，所述第一電感線圈11環繞所述第一導通孔23，並逐圈內引至所述第一導通孔23。本實施方式中，所述第一電感線圈11包括第一連接墊111、第一連接段112、第一繞線主體113及第

一接地段114。所述第一連接墊111與所述第一導通孔23對應，並相互電連接。所述第一連接段112電連接在所述第一連接墊111與所述第一繞線主體113之間。本實施方式中，所述第一連接段112垂直連接在所述第一連接墊111與所述第一繞線主體113之間。所述第一接地段114電連接在所述第一繞線主體113遠離所述第一連接段112的端部。本實施方式中，所述第一接地段114與所述第一繞線主體113遠離所述第一連接段112的端部垂直連接。所述第一繞線主體113以所述第一連接墊111為中心，並自所述第一接地段114逐圈內引至所述第一連接段112。本實施方式中，所述第一繞線主體113逐圈大致呈口字型環繞。本實施方式中，所述第一連接墊111與所述第一繞線主體113的內圈導線的垂直距離範圍為0.05-0.15毫米。所述第一連接墊111與所述第一繞線主體113的內圈導線在所述第一連接段112延伸方向的垂直方向上的距離L1大於其在所述第一連接段112延伸方向的距離L2，以便於所述第二電感線圈12的設置。本實施方式中，所述第一連接墊111與所述第一繞線主體113的內圈導線在所述第一連接段112延伸方向的垂直方向上的距離L1為0.15毫米，其在所述第一連接段112延伸方向的距離L2為0.1毫米。

**【0018】** 請一併參閱圖2、圖3及圖4，所述第二電感線圈12環繞所述第一導通孔23，並自所述第一導通孔23逐圈外引。本實施方式中，所述第二電感線圈12包括第二連接墊121、第二連接段122、第二繞線主體123、第二接地段124及接地墊125。所述第二連接墊121與所述第一連接墊111對應，並藉由所述第一導通孔23與所述第一連接墊111電連接。所述第二連接段122電連接在所述第二連接墊121及所述第二繞線主體123之間。本實施方式中，所述第二連接

段122垂直連接在所述第二連接墊121與所述第二繞線主體123之間。所述第二連接段122的延伸方向與所述第一連接段112的延伸方向相背且平行。所述第二接地段124電連接在所述第二繞線主體123遠離所述第二連接段122的端部，且電連接在所述第二繞線主體123與所述接地墊125之間。本實施方式中，所述第二接地段124垂直連接在所述第二繞線主體123與所述接地墊125之間。本實施方式中，所述第二繞線主體123以所述第二連接墊121為中心，並自所述第二連接段122環繞所述第二連接墊121逐圈外引至所述第二接地段124。本實施方式中，所述第二繞線主體123逐圈大致呈口字型環繞。

【0019】 本實施方式中，所述第二電感線圈12內的電流流向與所述第一電感線圈11內的電流流向一致，以減少所述第一電感線圈11與所述第二電感線圈12之間的相互干擾。所述第一電感線圈11與第二電感線圈12中的電流流向可均沿順時針方向或逆時針方向。本實施方式中，所述第一繞線主體113的線圈匝數與所述第二繞線主體123的線圈匝數相同。所述第一繞線主體113在所述第二繞線主體123的投影與所述第二繞線主體123大致重疊。

【0020】 所述電路板100還包括第一接地銅箔31及第二接地銅箔32。本實施方式中，所述第一接地銅箔31，第二接地銅箔32及所述第一電感線圈11均位於所述基底20的第一表面21，且位於同一層。所述第一電感線圈11位於所述第一接地銅箔31及所述第二接地銅箔32之間。本實施方式中，所述第一接地銅箔31的延伸方向與所述第二接地銅箔32的延伸方向垂直相交，所述第一電感線圈11位於該垂直相交處。所述第一電感線圈11的第一接地段114與所述第一

接地銅箔31電性連接。所述接地墊125藉由貫穿所述基底20的第二導通孔24與所述第二接地銅箔32電性連接。

【0021】 可以理解的是，請一併參閱圖1、圖3及圖5，其他實施方式中，所述電路板100還包括第一覆蓋層41及第二覆蓋層42。所述第一覆蓋層41覆蓋所述第一接地銅箔31、所述第二接地銅箔32、所述第一電感線圈11及自所述第一接地銅箔31、所述第二接地銅箔32、所述第一電感線圈11暴露的基底20。所述第二覆蓋層42覆蓋所述第二電感線圈12及自所述第二電感線圈12露出的基底20。

【0022】 可以理解的是，其他實施方式中，所述第一繞線主體113向所述第二繞線主體123方向的投影，與所述第二繞線主體123的導線之間間隙大致重疊。

【0023】 可以理解的是，其他實施方式中，所述第一繞線主體113與所述第二繞線主體123可具有不同的線圈匝數。

【0024】 可以理解的是，其他實施方式中，所述第一連接墊111及第二連接墊121可省去，只要使所述第一電感線圈11與第二電感線圈12藉由所述第一導通孔23電連接即可。

【0025】 經測試，在保持其他條件不變的狀態下，可藉由改變所述第一接地段114相對於所述第一連接墊111的位置及所述第二接地段124與接地墊125相對於所述第二連接墊121的位置，或藉由改變所述第一繞線主體113或第二繞線主體123的線圈匝數，或藉由改變所述第一繞線主體113或第二繞線主體123的線寬線距來實現對所述電感單元10的各參數的微調，微調後的所述電感單元10的電感範圍、直流電阻範圍、品質因素範圍及自諧振頻率範圍仍滿足上述

對應的參數範圍。

- 【0026】 本發明實施方式還提供一種電路板製作方法，包括如下步驟。
- 【0027】 第一步，請參閱圖6，在一基底20內形成第一導通孔23及第二導通孔24，以導通基底20兩側的第一銅層301及第二銅層302。
- 【0028】 所述第一導通孔23及第二導通孔24可藉由鑽孔及電鍍填孔的方式獲得。
- 【0029】 第二步，請再次參閱圖1-4，選擇性移除部分所述第一銅層301形成所述第一電感線圈11、所述第一接地銅箔31及所述第二接地銅箔32；選擇性移除部分所述第二銅層302形成第二電感線圈12。
- 【0030】 所述第一電感線圈11與所述第二電感線圈12藉由所述第一導通孔23電連接。所述第一電感線圈11環繞所述第一導通孔23，並自所述第一接地銅箔31逐圈內引至所述第一導通孔23。所述第二電感線圈環繞所述第一導通孔23並自所述第一導通孔23逐圈外引。
- 【0031】 本實施方式中，所述第一電感線圈11包括第一連接墊111、第一連接段112、第一繞線主體113及第一接地段114。所述第一連接墊111與所述第一導通孔23對應，並電連接。所述第一連接段112電連接在所述第一連接墊111與所述第一繞線主體113之間。本實施方式中，所述第一連接段112垂直連接在所述第一連接墊111與所述第一繞線主體113之間。所述第一接地段114電連接在所述第一繞線主體113遠離所述第一連接段112的端部，並連接在所述第一繞線主體113與所述第一接地銅箔31之間。本實施方式中，所述第一接地段114與所述第一繞線主體113遠離所述第一連接段112的端部垂直連接。所述第一繞線主體113以所述第一連接墊

111為中心，並自所述第一接地段1114環繞所述第一連接墊111逐圈內引至所述第一連接段112。本實施方式中，所述第一繞線主體113逐圈大致呈口字型環繞。本實施方式中，所述第一連接墊111與所述第一繞線主體113的內圈導線的垂直距離範圍為0.05-0.15毫米。所述第一連接墊111與所述第一繞線主體113的內圈導線在所述第一連接段112延伸方向的垂直方向上的距離L1大於其在所述第一連接段112延伸方向的距離L2，以便於所述第二電感線圈12的設置。本實施方式中，所述第一連接墊111與所述第一繞線主體113的內圈導線在所述第一連接段112延伸方向的垂直方向上的距離L1為0.15毫米，其在所述第一連接段112延伸方向的距離L2為0.1毫米。

【0032】本實施方式中，所述第二電感線圈12包括第二連接墊121、第二連接段122、第二繞線主體123、第二接地段124及接地墊125。所述第二連接墊121與所述第一導通孔23對應，並藉由所述第一導通孔23與所述第一連接墊111電連接。所述第二連接段122電連接在所述第二連接墊121及所述第二繞線主體123之間。本實施方式中，所述第二連接段122垂直連接在所述第二連接墊121與所述第二繞線主體123之間。所述第二連接段122的延伸方向與所述第一連接段112的延伸方向相背且平行。所述第二接地段124電連接在所述第二繞線主體123遠離所述第二連接段122的端部，且電連接在所述第二繞線主體123與所述接地墊125之間。本實施方式中，所述第二接地段124垂直連接在所述第二繞線主體123與所述接地墊125之間。所述第二繞線主體123以所述第二連接墊121為中心，並自所述第二連接段122環繞所述第二連接墊121逐圈外引至所述第二接地段124。本實施方式中，所述第二繞線主體123逐圈大

致呈口字型環繞。

【0033】 本實施方式中，藉由影像轉移及蝕刻方式選擇性移除部分所述第一銅層301形成所述第一電感線圈11、所述第一接地銅箔31及所述第二接地銅箔32，以及選擇性移除部分所述第二銅層302形成第二電感線圈12。

【0034】 第三步，請再次參閱圖5，形成第一覆蓋層41及第二覆蓋層42。

【0035】 所述第一覆蓋層41覆蓋所述第一接地銅箔31、所述第二接地銅箔32、所述第一電感線圈11及自所述第一接地銅箔31、所述第二接地銅箔32、所述第一電感線圈11暴露的基底20。所述第二覆蓋層42覆蓋所述第二電感線圈12及自所述第二電感線圈12露出的基底20。

【0036】 可以理解的是，其他實施方式中，也可不形成所述第一覆蓋層41及第二覆蓋層42。

【0037】 可以理解的是，其他實施方式中，可不形成所述第一連接墊111及第二連接墊121，只要使所述第一電感線圈11與第二電感線圈12藉由所述第一導通孔23電連接即可。

【0038】 相較于先前技術，本發明提供的電路板及電路板製作方法，直接將電感元件整合到所述電路板中，無需打件焊接電感元件，一方面，可縮短制程，提高生產效率；另一方面，由於所述電感元件直接以電感線圈的形式整合在所述電路板中，無需採用錫膏焊接，可減少最終產品的雜訊。此外，將所述電感元件整合到所述電路板中，還可以縮小最終產品的尺寸。

【0039】 綜上所述，本發明確已符合發明專利之要件，遂依法提出專利申

請。惟，以上所述者僅為本發明之較佳實施方式及所列之數據為作試驗及參考之所用，自不能以此限制本案之申請專利範圍。舉凡熟悉本案技藝之人士援依本發明之精神所作之等效修飾或變化，皆應涵蓋於以下申請專利範圍內。

**【符號說明】**

- 【0040】 電路板：100
- 【0041】 電感單元：10
- 【0042】 基底：20
- 【0043】 第一接地銅箔：31
- 【0044】 第二接地銅箔：32
- 【0045】 第一表面：21
- 【0046】 第二表面：22
- 【0047】 第一電感線圈：11
- 【0048】 第二電感線圈：12
- 【0049】 第一導通孔：23
- 【0050】 第一連接墊：111
- 【0051】 第一連接段：112
- 【0052】 第一繞線主體：113
- 【0053】 第一接地段：114
- 【0054】 第二連接墊：121

- 【0055】 第二連接段：122
- 【0056】 第二繞線主體：123
- 【0057】 第二接地段：124
- 【0058】 接地墊：125
- 【0059】 第二導通孔：24
- 【0060】 第一覆蓋層：41
- 【0061】 第二覆蓋層：42
- 【0062】 第一銅層：301
- 【0063】 第二銅層：302
- 【主張利用生物材料】
- 【0064】 無

201720249

專利案號: 104134450



申請日: 104.10.20

IPC分類:

H05K 1/16

(2006.01)

201720249

## 【發明摘要】

【中文發明名稱】 電路板及電路板製作方法

【英文發明名稱】 CIRCUIT BOARD AND METHOD FOR MANUFACTURING SAME

【中文】

一種電路板，整合有電感單元。所述電路板包括基底。所述電感單元包括分別位於所述基底兩側的第一電感線圈及第二電感線圈。所述第一電感線圈與所述第二電感線圈藉由貫穿所述基底的第一導通孔電連接。所述第一電感線圈環繞所述第一導通孔，並逐圈內引至所述第一導通孔。所述第二電感線圈環繞所述第一導通孔，並自所述第一導通孔逐圈外引。

【英文】

A circuit board integrated with an inductance unit includes a base. The inductance unit includes a first inductance coil and a second inductance coil. The first and second inductance coils are located at opposite sides of the base. The first and second inductance coils are electrically connected with each other via a first conductive hole. The first and second inductance coils are both arranged circularly around the first conductive hole. The first inductance coil extends inside circularly and turn-by-turn to the first conductive hole. The second inductance coil extends outside circularly and turn-by-turn from the first conductive hole.

【指定代表圖】 第 ( 2 ) 圖

【代表圖之符號簡單說明】

基底：20

第二接地銅箔：32

第一表面：21

第二表面：22

第一電感線圈：11

第二電感線圈：12

第一導通孔：23

第一連接墊：111

第二連接墊：121

接地墊：125

【特徵化學式】

無

**【發明申請專利範圍】**

**【第1項】** 一種電路板，整合有電感單元，所述電路板包括基底，所述電感單元包括分別位於所述基底兩側的第一電感線圈及第二電感線圈，所述第一電感線圈與所述第二電感線圈藉由貫穿所述基底的第一導通孔電連接，所述第一電感線圈環繞所述第一導通孔，並逐圈內引至所述第一導通孔，所述第二電感線圈環繞所述第一導通孔，並自所述第一導通孔逐圈外引。

**【第2項】** 如請求項1所述的電路板，其中，所述電路板還包括第一接地銅箔及第二接地銅箔，所述第一接地銅箔、第二接地銅箔及所述第一電感線圈位於所述基底的同一側，所述第一電感線圈與所述第一接地銅箔直接電連接以接地，所述第二電感線圈藉由貫穿所述基底的第二導電孔與所述第二接地銅箔電連接以接地。

**【第3項】** 如請求項2所述的電路板，其中，所述第一電感線圈包括第一連接墊、第一連接段、第一繞線主體及第一接地段，所述第一連接墊與所述第一導通孔連接，所述第一連接段連接在所述第一連接墊與所述第一繞線主體之間，所述第一接地段位於所述繞線主體遠離所述第一連接段的端部，並連接在所述第一繞線主體與所述第一接地銅箔之間，所述第一繞線主體自所述第一接地段以所述第一連接墊為中心，並環繞所述第一連接墊逐圈內引至所述第一連接段。

**【第4項】** 如請求項3所述的電路板，其中，所述第一連接墊與所述第一繞線主體的內圈導線之間在所述第一連接段延伸方向的垂直方向上的距離大於其在所述第一連接段延伸方向上的距離。

**【第5項】** 如請求項3所述的電路板，其中，所述第二電感線圈包括第二連接墊、第

二連接段、第二繞線主體、第二接地段及接地墊，所述第二連接墊藉由所述第一導通孔與所述第一連接墊電連接，所述第二連接段連接在所述第二連接墊與所述第二繞線主體之間，所述第二接地段位於所述第二繞線主體遠離所述第二連接段的端部，並連接在所述第二繞線主體與所述接地墊之間，所述第二繞線主體以所述第二連接墊為中心，自所述第二連接段環繞所述第二連接墊逐圈外引至所述第二接地段，所述接地墊藉由貫穿所述基底的所述第二導通孔與所述第二接地銅箔電連接。

- 【第6項】 如請求項5所述的電路板，其中，所述第一繞線主體與所述第二繞線主體具有相同的線圈匝數。
- 【第7項】 如請求項6所述的電路板，其中，所述第一繞線主體向所述第二繞線主體方向的投影與所述第二繞線主體大致重疊。
- 【第8項】 如請求項6所述的電路板，其中，所述第一繞線主體向所述第二繞線主體方向的投影與所述第二繞線主體的導線之間間隙大致重疊。
- 【第9項】 如請求項1所述的電路板，其中，所述第一電感線圈的電流流向與所述第二電感線圈的電流流向相同。
- 【第10項】 一種電路板製作方法，包括步驟：  
在一基底內形成第一導通孔及第二導通孔，以導通基底兩側的第一銅層及第二銅層；  
選擇性蝕刻移除部分所述第一銅箔層及第二銅箔層，以得到如請求項1-9任一項所述的電路板。

【發明圖式】

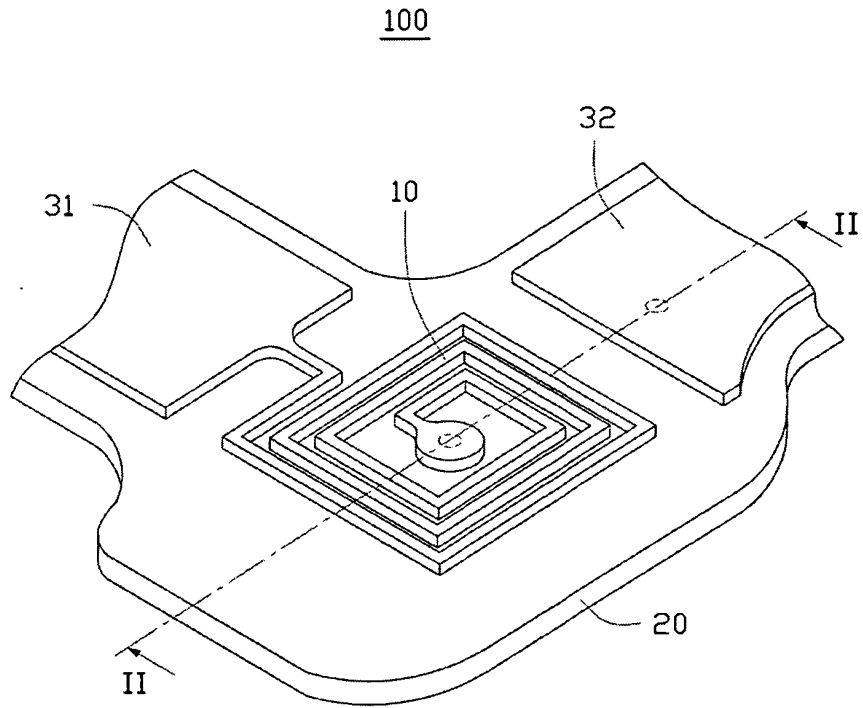


圖 1

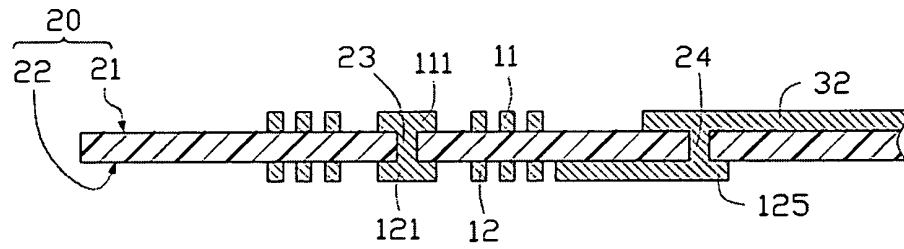


圖 2

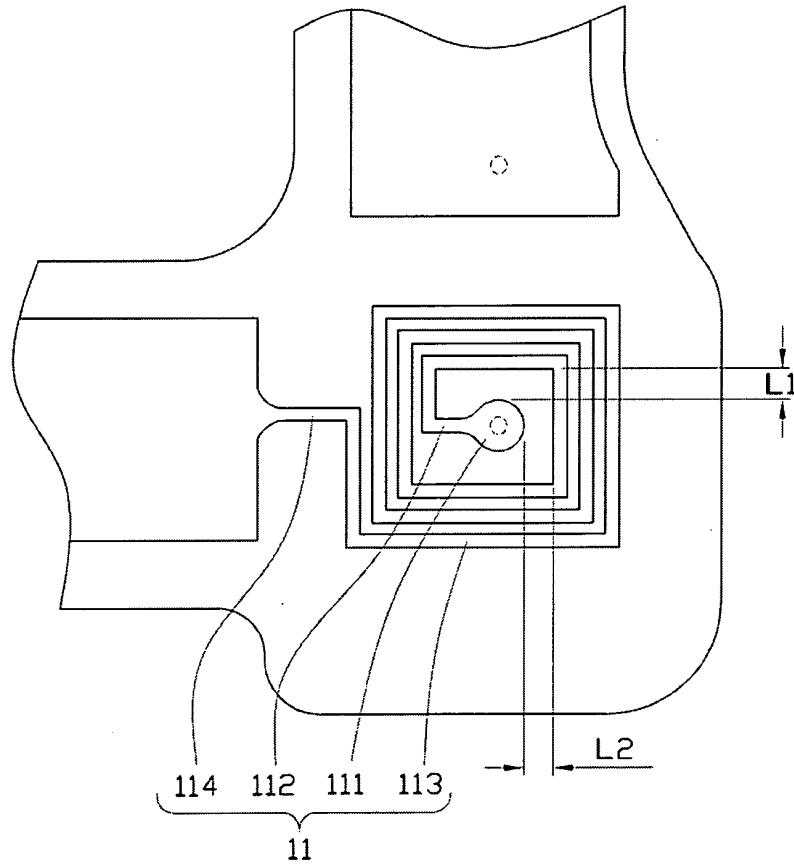


圖 3

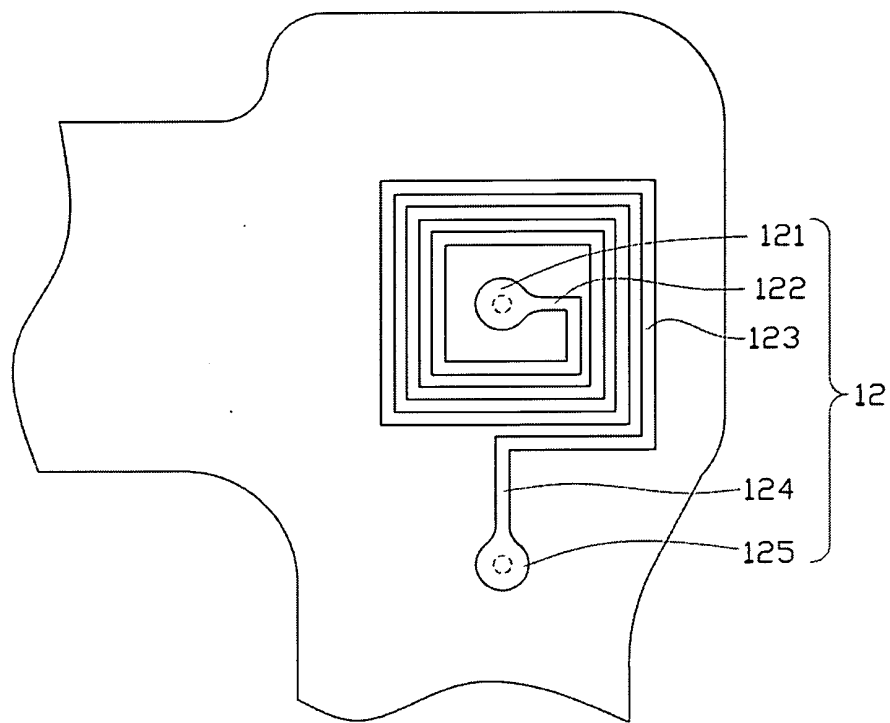


圖 4

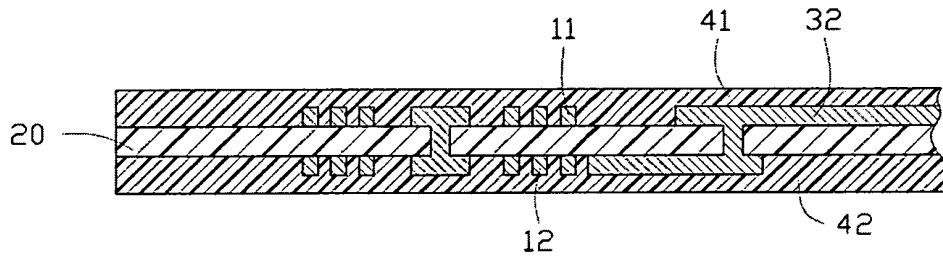


圖 5

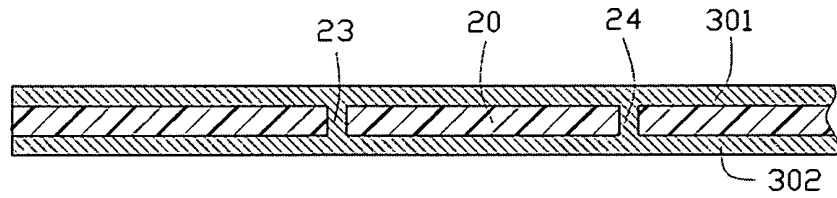


圖 6