



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2021-0003118  
(43) 공개일자 2021년01월11일

- (51) 국제특허분류(Int. Cl.)  
H04N 5/3745 (2011.01) H04N 5/378 (2011.01)
- (52) CPC특허분류  
H04N 5/37455 (2013.01)  
H04N 5/378 (2013.01)
- (21) 출원번호 10-2020-7030863
- (22) 출원일자(국제) 2019년04월30일  
심사청구일자 없음
- (85) 번역문제출일자 2020년10월26일
- (86) 국제출원번호 PCT/EP2019/061133
- (87) 국제공개번호 WO 2019/211317  
국제공개일자 2019년11월07일
- (30) 우선권주장  
18170201.0 2018년04월30일  
유럽특허청(EPO)(EP)

- (71) 출원인  
프로페시  
프랑스 75012 파리 튀 뒤 포브르 생 앙투안 74
- (72) 발명자  
피나투 토마스  
프랑스 77250 베눅스 레 사브롱 152 비 루트 데 부르고뉴  
마틀린 다니엘  
독일 01705 프라이탈 우버하우스너 슈트라쎬 30  
포슈 크리스토프  
오스트리아 2721 바트 피셔-브룬 비너 노이슈타터 슈트라쎬 10
- (74) 대리인  
특허법인아주

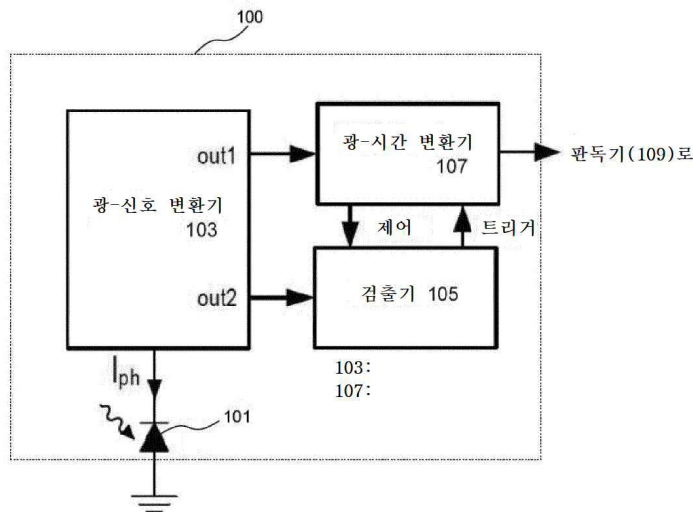
전체 청구항 수 : 총 19 항

(54) 발명의 명칭 비동기식 시간 기반 이미지 감지를 위한 시스템 및 방법

(57) 요약

이미지 센서는 복수의 픽셀을 포함하고, 각각의 픽셀은, 감광 요소; 및 제1 출력에서, 상기 감광 요소에 도달하는 광의 세기에 선형적으로 비례하는 전류 신호를 제공하고, 제2 출력에서, 상기 감광 요소에 도달하는 광의 세기의 로그 함수인 전압 신호를 제공하도록 구성된 광-신호 변환기를 포함한다. 각각의 픽셀은 상기 광-신호 변환기의 제2 출력의 전압 신호에 비례하는 상기 검출기의 신호가 임계값을 초과할 때 트리거 신호를 생성하도록 구성된 검출기; 및 상기 감광 요소 상의 광의 세기를 측정하고 시간 영역에서 인코딩하도록 구성된 광-시간 변환기를 더 포함한다. 광-시간 변환 사이클은 상기 트리거 신호를 수신한 것에 응답하여 상기 광-시간 변환기에 의해 개시될 수 있다.

대표도 - 도1



## 명세서

### 청구범위

#### 청구항 1

복수의 픽셀을 포함하는 비동기식 시간 기반 이미지 센서로서,

감광 요소;

상기 감광 요소에 연결되고, 상기 감광 요소에 도달하는 광의 세기에 선형적으로 비례하는 전류 신호를 제1 출력에 제공하고, 상기 감광 요소에 도달하는 광의 세기의 로그 함수인 전압 신호를 제2 출력에 제공하도록 구성된 광-신호 변환기;

검출기로서, 상기 광-신호 변환기의 제2 출력의 전압 신호에 비례하는 상기 검출기의 신호가 임계값을 초과하는 경우 다른 픽셀의 검출기와 독립적으로 자율적으로 트리거 신호를 생성하도록 구성된, 상기 검출기; 및

상기 광-신호 변환기의 제1 출력에 연결되고, 상기 감광 요소 상의 광의 세기를 측정하고 시간 영역에서 인코딩하도록 구성된 광-시간 변환기로서, 광-시간 변환 사이클은 상기 검출기로부터 상기 트리거 신호를 수신한 것에 응답하여 상기 광-시간 변환기에 의해 개시되는, 상기 광-시간 변환기를 포함하는, 비동기식 시간 기반 이미지 센서.

#### 청구항 2

제1항에 있어서, 상기 광-시간 변환기는 상기 광-시간 변환 사이클의 개시 및/또는 상기 광-시간 변환 사이클의 완료를 상기 복수의 픽셀의 외부에 있는 판독 시스템으로 전달하도록 구성된, 비동기식 시간 기반 이미지 센서.

#### 청구항 3

제2항에 있어서, 상기 광-시간 변환기는 상기 광-신호 변환기의 제1 출력의 전류 신호에 의해 상기 광-시간 변환 사이클 동안 충전되도록 구성된 적어도 하나의 커패시터를 포함하고, 또한, 상기 광-시간 변환 사이클은 상기 커패시터 양단의 전압이 기준 전압에 도달했음을 비교기를 사용하여 검출한 것에 응답하여 상기 광-시간 변환기에 의해 완료되는, 비동기식 시간 기반 이미지 센서.

#### 청구항 4

제3항에 있어서, 상기 판독 시스템은 각 픽셀에 대한 어드레스 정보를 각 픽셀의 광-시간 변환기로부터 수신된 상기 광-시간 변환 사이클 개시 및 완료 정보와 결합하도록 구성되고, 바람직하게는, 상기 픽셀 어드레스 정보 및 상기 광-시간 변환 사이클 개시 및 완료 정보는 상기 복수의 픽셀의 외부의 디지털 처리 시스템에 의해 동기화되고 타임스탬핑되는, 비동기식 시간 기반 이미지 센서.

#### 청구항 5

제1항 내지 제4항 중 어느 한 항에 있어서, 상기 기준 전압은 복수의 기준 전압 레벨 사이에서 가변적이고, 선택적으로 상기 기준 전압은 상기 커패시터 양단의 전압이 상기 기준 전압에 도달할 때마다 상이한 기준 전압 레벨로 감소되는, 비동기식 시간 기반 이미지 센서.

#### 청구항 6

제1항 내지 제5항 중 어느 한 항에 있어서, 상기 광-시간 변환기는 커패시터와 병렬인 스위치를 개방함으로써 상기 광-시간 변환 사이클을 개시하고 및/또는 상기 광-시간 변환 사이클을 개시하도록 상기 스위치를 개방하기 전에 상기 커패시터를 방전하도록 상기 스위치를 폐쇄하도록 구성된, 비동기식 시간 기반 이미지 센서.

#### 청구항 7

제1항 내지 제6항 중 어느 한 항에 있어서, 상기 광-시간 변환기는 상기 검출기로부터 상기 트리거 신호를 수신한 것에 응답하여 리셋 신호를 상기 검출기로 보내도록 구성된, 비동기식 시간 기반 이미지 센서.

**청구항 8**

제1항 내지 제7항 중 어느 한 항에 있어서, 상기 광-시간 변환기는 현재 광-시간 변환 사이클의 완료 전에 다른 트리거 신호가 수신될 때 새로운 광-시간 변환 사이클을 리셋하고 개시하도록 구성된, 비동기식 시간 기반 이미지 센서.

**청구항 9**

제1항 내지 제8항 중 어느 한 항에 있어서, 상기 광-신호 변환기에 대한 제1 공급 전압은 상기 광-시간 변환기에 대한 제2 공급 전압과 상이한, 비동기식 시간 기반 이미지 센서.

**청구항 10**

제1항 내지 제9항 중 어느 한 항에 있어서, 상기 광-신호 변환기는 이득-부스트 광-신호 변환기인, 비동기식 시간 기반 이미지 센서.

**청구항 11**

제1항에 있어서, 상기 광-시간 변환기는,

상기 광-신호 변환기의 제1 출력에 병렬로 연결된 커패시터 및 스위치;

상기 제1 출력에 연결된 비교기; 및

상기 비교기 및 검출기에 연결된 논리 회로를 포함하고, 상기 논리 회로는, 상기 검출기로부터 트리거 신호를 수신한 것에 응답하여 상기 스위치를 개방함으로써 상기 광-시간 변환 사이클을 개시하고, 상기 커패시터 양단의 전압이 기준 전압에 도달함을 상기 비교기를 사용하여 검출한 것에 응답하여 상기 광-시간 변환 사이클을 완료하고, 상기 광-시간 변환 사이클의 개시 및 완료를 상기 이미지 센서의 외부의 관독 시스템으로 전달하도록 구성되고,

상기 커패시터는 상기 광-신호 변환기의 제1 출력의 전류 신호에 의해 상기 광-시간 변환 사이클 동안 충전되도록 구성된, 비동기식 시간 기반 이미지 센서.

**청구항 12**

제11항에 있어서, 상기 광-신호 변환기에 대한 제1 공급 전압은 상기 커패시터, 상기 스위치 및 상기 비교기에 대한 제2 공급 전압과 상이한, 비동기식 시간 기반 이미지 센서.

**청구항 13**

복수의 픽셀을 사용하여 비동기식 시간 기반 이미지 감지를 제공하는 방법으로서, 각각의 픽셀은 감광 요소, 상기 감광 요소에 연결된 광-신호 변환기, 검출기, 및 상기 광-신호 변환기에 연결된 광-시간 변환기를 포함하고, 상기 방법은,

상기 광-신호 변환기의 제1 출력에서, 상기 감광 요소에 도달하는 광의 세기에 선형적으로 비례하는 전류 신호를 제공하는 단계;

상기 광-신호 변환기의 제2 출력에서, 상기 감광 요소에 도달하는 광의 세기의 로그 함수인 전압 신호를 제공하는 단계;

상기 광-신호 변환기의 제2 출력의 전압 신호에 비례하는 상기 검출기의 신호가 임계값을 초과하는 경우 다른 픽셀의 검출기와 독립적으로 자율적으로 상기 검출기를 사용하여 트리거 신호를 생성하는 단계; 및

상기 광-시간 변환기를 사용하여 상기 감광 요소 상의 광의 세기를 시간 경과 정보로 인코딩하는 단계로서, 상기 시간 경과 정보는 상기 광-시간 변환 사이클의 개시 시간 및 상기 광-시간 변환 사이클의 완료 시간을 포함하는, 상기 광의 세기를 시간 경과 정보로 인코딩하는 단계를 포함하고,

상기 광-시간 변환 사이클은 상기 검출기로부터 상기 트리거 신호를 수신한 것에 응답하여 상기 광-시간 변환기에 의해 개시되는, 복수의 픽셀을 사용하여 비동기식 시간 기반 이미지 감지를 제공하는 방법.

**청구항 14**

제13항에 있어서,

상기 광-시간 변환기를 사용하여, 상기 광-시간 변환 사이클의 개시 시간을 상기 복수의 픽셀의 외부에 있는 관독 시스템으로 전달하는 단계; 및

상기 광-시간 변환기를 사용하여 상기 광-시간 변환 사이클의 완료 시간을 상기 관독 시스템으로 더 전달하는 단계를 더 포함하는, 복수의 픽셀을 사용하여 비동기식 시간 기반 이미지 감지를 제공하는 방법.

**청구항 15**

제13 항 또는 제14항에 있어서,

상기 광-시간 변환 사이클 동안 상기 광-신호 변환기의 제1 출력의 전류 신호를 사용하여 커패시터를 충전하는 단계;

상기 커패시터 양단의 전압이 기준 전압에 도달했다고 결정될 때 비교기를 사용하여 상기 광-시간 변환 사이클의 완료 시간을 검출하는 단계;

바람직하게는 상기 관독 시스템에서, 각 픽셀에 대한 어드레스 정보를 각 픽셀의 상기 광-시간 변환기로부터 수신된 상기 광-시간 변환 사이클 개시 및 완료 정보와 결합시키는 단계; 및

상기 복수의 픽셀의 외부에 있는 디지털 처리 시스템에 의해 상기 픽셀 어드레스 정보 및 상기 광-시간 변환 사이클 개시 및 완료 정보를 바람직하게는 동기화하고 타임스탬핑하는 단계를 더 포함하는, 복수의 픽셀을 사용하여 비동기식 시간 기반 이미지 감지를 제공하는 방법.

**청구항 16**

제13항 내지 제15항 중 어느 한 항에 있어서,

상기 기준 전압을 복수의 기준 전압 레벨 사이에서 변화시키는 단계를 더 포함하고, 선택적으로, 상기 커패시터 양단의 전압이 상기 기준 전압에 도달할 때마다 상기 기준 전압을 더 낮은 기준 전압 레벨로 감소시키는 단계를 더 포함하는, 복수의 픽셀을 사용하여 비동기식 시간 기반 이미지 감지를 제공하는 방법.

**청구항 17**

제13항 내지 제16항 중 어느 한 항에 있어서, 상기 광-시간 변환 사이클을 개시하도록 커패시터와 병렬인 스위치를 개방하는 단계, 및 바람직하게는 상기 광-시간 변환 사이클을 개시하도록 상기 스위치를 개방하기 전에 상기 커패시터를 방전하도록 상기 스위치를 폐쇄하는 단계를 더 포함하는, 복수의 픽셀을 사용하여 비동기식 시간 기반 이미지 감지를 제공하는 방법.

**청구항 18**

제13항 내지 제17항 중 어느 한 항에 있어서,

상기 검출기로부터 상기 트리거 신호를 수신한 것에 응답하여 리셋 신호를 상기 검출기로 보내는 단계를 더 포함하는, 복수의 픽셀을 사용하여 비동기식 시간 기반 이미지 감지를 제공하는 방법.

**청구항 19**

제13항 내지 제18항 중 어느 한 항에 있어서,

현재 광-시간 변환 사이클이 완료되기 전에 다른 트리거 신호가 수신될 때, 새로운 광-시간 변환 사이클을 리셋하고 개시하는 단계; 및

취소 신호를 상기 복수의 픽셀의 외부에 있는 관독 시스템으로 보내는 단계를 더 포함하는, 복수의 픽셀을 사용하여 비동기식 시간 기반 이미지 감지를 제공하는 방법.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 일반적으로 이미지 감지 분야에 관한 것이다. 보다 구체적으로 본 발명을 제한함이 없이, 본 발명은

비동기식 시간 기반 이미지 감지를 위한 시스템 및 방법에 관한 것이다. 본 명세서에 개시된 이미지 센서 및 기술은 신속하고 효율적으로 움직임을 검출하는 것으로부터 이익을 얻는 보안 시스템, 자율 차량, 및 다른 시스템과 같은 다양한 애플리케이션 및 비전 시스템에 사용될 수 있다.

**배경 기술**

[0002] 현존하는 이미지 센서는 장면의 디지털 이미지를 캡처하기 위해 반도체 전하 결합 소자(CCD), 상보형 금속 산화물 반도체(CMOS) 센서, N형 금속 산화물 반도체(NMOS) 센서 또는 다른 센서를 포함하는 복수의 픽셀을 사용한다. 그러나, 기존 이미지 센서는 각 프레임이 장면의 전체 이미지로 캡처되기 때문에 신속한 움직임을 검출하는 데 느리다. 더욱이, 이러한 이미지 센서는 많은 양의 데이터를 생성하여, 캡처된 이미지로부터 예를 들어 움직임 정보 등을 선별하는 데 필요한 후처리의 양을 기하급수적으로 증가시킨다.

[0003] 실제로, 많은 기존 기술은 전체 이미지를 캡처하는 이미지 센서에 의해 제공되는 방대한 세부 사항을 요구하지 않는다. 예를 들어, 보안 시스템 또는 다른 유사한 시스템은 움직임 데이터에만 관심이 있을 수 있고, 움직임이 없는 이미지 부분에는 관심이 없을 수 있다. 또 다른 예로, 자율 차량은 사람이 인지하는 시간(일반적으로 약 1 초 이하)에 필적하는 결정을 내리기 위해 캡처된 데이터를 신속하고 효율적으로 처리해야 한다. 이러한 효율은 상황과 관련된 캡처된 데이터 부분을 얻기 위해 (예를 들어, 후처리를 통해) 대량의 데이터를 폐기해야 하는 경우 제한된다.

**발명의 내용**

[0004] 상기 사항을 고려하여, 본 발명의 실시형태는 복수의 픽셀을 갖는 비동기식 이미지 센서를 제공한다. 비동기식으로 동작함으로써, 이미지 센서는 현존하는 이미지 센서보다 전력을 덜 사용하고 불필요한 데이터를 덜 생성한다. 또한, 비동기식 이미지 센서의 출력은 관심 있는 픽셀(예를 들어, 움직임으로 인해 변하는 픽셀)로 제한되므로, 관심 있는 픽셀을 식별하는 데 비용이 많이 들어가거나 비효율적인 후처리를 필요로 하지 않는다. 따라서, 캡처된 이미지에서 데이터 중복을 줄이는 것은 비용이 드는 후처리에 의해 수행되는 것이 아니라 픽셀 자체에 의해 수행된다.

[0005] 또한, 본 발명의 실시형태는 시간 기반 이미지 센서를 제공한다. 이미지 센서 내에서 광-시간 변환(light-to-time conversion)을 수행함으로써, 아날로그 출력은 디지털 출력으로 변환하기 위한 후처리를 덜 요구한다. 또한, 광-시간 변환은 픽셀 단위로 수행될 수 있다. 이는 픽셀의 출력이 보조 회로에 의한 샘플링 및 유지 및/또는 다른 처리와 같은 추가 처리를 요구하지 않고 디지털 신호로 즉시 변환할 준비가 되기 때문에 복잡한 관독 시스템의 필요성을 줄여준다.

[0006] 본 발명의 일 예시적인 실시형태에 따르면, 복수의 픽셀을 포함하는 비동기식 시간 기반 이미지 센서가 제공된다. 상기 픽셀은 어레이로 배열될 수 있다. 각각의 픽셀은 감광 요소, 상기 감광 요소에 연결된 광-신호 변환기(photo-signal converter), 검출기, 및 상기 광-신호 변환기의 제1 출력에 연결된 광-시간 변환기를 포함할 수 있다. 상기 광-신호 변환기는 상기 감광 요소에 도달하는 광의 세기에 선형적으로 비례하는 전류 신호를 제1 출력에 제공하고, 상기 감광 요소에 도달하는 광의 세기의 로그 함수(logarithm)인 전압 신호를 제2 출력에 제공하도록 구성될 수 있다. 상기 검출기는 상기 광-신호 변환기의 제2 출력의 전압 신호에 비례하는 상기 검출기의 신호가 적어도 하나의 임계값을 초과할 때 다른 픽셀의 검출기와 독립적으로 자율적으로 트리거 신호를 생성하도록 구성될 수 있다. 일부 실시형태에서, 상기 검출기의 신호는 전압 신호 또는 전류 신호이다. 또 다른 실시형태에서, 상기 검출기는 상기 광-신호 변환기의 제2 출력의 미리 정해진 상태를 검출한 것에 응답하여 트리거 신호를 생성하도록 구성된다.

[0007] 일부 실시형태에서, 상기 광-시간 변환기는 상기 감광 요소 상의 광의 세기를 측정하고 시간 영역에서 인코딩하도록 구성될 수 있다. 일부 실시형태에서, 광-시간 변환 사이클은 상기 검출기로부터 트리거 신호를 수신한 것에 응답하여 상기 광-시간 변환기에 의해 개시된다.

[0008] 일부 실시형태에서, 상기 광-시간 변환기는 상기 광-시간 변환 사이클의 개시를 상기 복수의 픽셀의 외부에 있는 관독 시스템으로 전달하도록 구성될 수 있다. 추가적으로 또는 대안적으로, 상기 광-시간 변환기는 상기 광-시간 변환 사이클의 완료를 상기 관독 시스템으로 전달하도록 구성될 수 있다.

[0009] 상기 광-신호 변환기가 관독 시스템과 통신하는 임의의 실시형태에서, 상기 관독 시스템은 각 픽셀에 대한 어드레스 정보를 각 픽셀의 광-시간 변환기로부터 수신된 광-시간 변환 사이클 개시 및 완료 정보와 결합하도록 구성될 수 있다. 이러한 실시형태에서, 픽셀 어드레스 정보 및 광-시간 변환 사이클 개시 및 완료 정보는 복수의

픽셀의 외부의 디지털 처리 시스템에 의해 동기화되고 타임스탬핑될 수 있다.

- [0010] 위에 나열된 임의의 실시형태에서, 상기 광-시간 변환기는 상기 광-신호 변환기의 제1 출력의 전류 신호에 의해 상기 광-시간 변환 사이클 동안 충전되도록 구성된 적어도 하나의 커패시터를 포함할 수 있고, 상기 광-시간 변환 사이클은 상기 커패시터 양단의 전압이 기준 전압에 도달한 것을 비교기를 사용하여 검출한 것에 응답하여 상기 광-시간 변환기에 의해 완료될 수 있다. 이러한 실시형태에서, 상기 기준 전압은 복수의 기준 전압 레벨 사이에서 가변적일 수 있다. 예를 들어, 상기 광-시간 변환기는 상기 커패시터 양단의 전압이 기준 전압에 도달할 때마다 기준 전압을 상이한 기준 전압 레벨로 감소시키도록 구성될 수 있다.
- [0011] 위에 나열된 임의의 실시형태에서, 상기 광-시간 변환기는 커패시터와 병렬인 스위치를 개방함으로써 상기 광-시간 변환 사이클을 개시하도록 구성될 수 있다. 이러한 실시형태에서, 상기 광-시간 변환기는 또한 상기 광-시간 변환 사이클을 개시하도록 상기 스위치를 개방하기 전에 상기 커패시터를 방전시키도록 상기 스위치를 폐쇄하도록 구성될 수 있다.
- [0012] 위에 나열된 임의의 실시형태에서, 상기 광-시간 변환기는 상기 검출기로부터 트리거 신호를 수신한 것에 응답하여 상기 검출기에 리셋 신호를 보내도록 구성될 수 있다. 추가적으로 또는 대안적으로, 상기 광-시간 변환기는 현재 광-시간 변환 사이클의 완료 전에 다른 트리거 신호가 수신될 때 새로운 광-시간 변환 사이클을 리셋하고 개시하도록 더 구성될 수 있다.
- [0013] 위에 나열된 임의의 실시형태에서, 상기 광-신호 변환기에 대한 제1 공급 전압은 상기 광-시간 변환기에 대한 제2 공급 전압과 상이할 수 있다.
- [0014] 위에 나열된 임의의 실시형태에서, 상기 광-신호 변환기는 이득-부스트 광-신호 변환기일 수 있다.
- [0015] 본 발명의 다른 예시적인 실시형태에 따르면, 복수의 픽셀을 포함하는 비동기식 시간 기반 이미지 센서가 제공된다. 각각의 픽셀은 감광 요소; 상기 감광 요소에 연결된 광-신호 변환기; 검출기; 상기 광-신호 변환기의 제1 출력에 병렬로 연결된 커패시터 및 스위치; 상기 제1 출력에 연결된 비교기; 및 상기 비교기 및 검출기에 연결된 논리 회로를 포함할 수 있다. 상기 광-신호 변환기는 상기 감광 요소에 도달하는 광의 세기에 선형적으로 비례하는 전류 신호를 제1 출력에 제공하고, 상기 감광 요소에 도달하는 광의 세기의 로그 함수인 전압 신호를 제2 출력에 제공하도록 구성될 수 있다. 상기 검출기는 상기 광-신호 변환기의 제2 출력의 전압 신호에 비례하는 상기 검출기의 신호가 임계값을 초과할 때 다른 픽셀의 검출기와 독립적으로 자율적으로 트리거 신호를 생성하도록 구성될 수 있다. 일부 실시형태에서, 상기 검출기의 신호는 전압 신호 또는 전류 신호이다. 또 다른 실시형태에서, 상기 검출기는 상기 광-신호 변환기의 제2 출력의 미리 정해진 상태를 검출한 것에 응답하여 트리거 신호를 생성하도록 구성된다.
- [0016] 일부 실시형태에서, 상기 논리 회로는 상기 검출기로부터 트리거 신호를 수신한 것에 응답하여 스위치를 개방함으로써 광-시간 변환 사이클을 개시하고, 상기 커패시터 양단의 전압이 기준 전압에 도달한 것을 상기 비교기를 사용하여 검출한 것에 응답하여 상기 광-시간 변환 사이클을 완료하도록 구성될 수 있다. 또한, 상기 논리 회로는 상기 광-시간 변환 사이클의 개시 및 완료를 상기 이미지 센서의 외부의 관독 시스템으로 전달하도록 구성될 수 있다. 위의 실시형태에서, 상기 커패시터는 상기 광-신호 변환기의 제1 출력의 전류 신호에 의해 상기 광-시간 변환 사이클 동안 충전될 수 있다.
- [0017] 일부 실시형태에서, 상기 관독 시스템은 각 픽셀에 대한 어드레스 정보를 각 픽셀의 논리 회로로부터 수신된 광-시간 변환 사이클 개시 및 완료 정보와 결합하도록 구성될 수 있다. 이러한 실시형태에서, 픽셀 어드레스 정보 및 광-시간 변환 사이클 개시 및 완료 정보는 복수의 픽셀의 외부의 디지털 처리 시스템에 의해 동기화되고 타임스탬핑될 수 있다.
- [0018] 위에 나열된 임의의 실시형태에서, 상기 기준 전압은 복수의 기준 전압 레벨 사이에서 가변적일 수 있다. 이러한 실시형태에서, 상기 비교기는 상기 커패시터 양단의 전압이 기준 전압에 도달할 때마다 상기 기준 전압을 상이한 기준 전압 레벨로 감소시키도록 구성될 수 있다.
- [0019] 위에 나열된 임의의 실시형태에서, 상기 논리 회로는 상기 광-시간 변환 사이클을 개시하도록 스위치를 개방하기 전에 상기 커패시터를 방전하도록 스위치를 폐쇄하도록 구성된다. 추가적으로 또는 대안적으로, 상기 논리 회로는 검출기로부터 트리거 신호를 수신한 것에 응답하여 상기 검출기로 리셋 신호를 보내도록 구성될 수 있다. 추가적으로 또는 대안적으로, 상기 논리 회로는 현재 광-시간 변환 사이클의 완료 전에 다른 트리거 신호가 수신될 때 새로운 광-시간 변환 사이클을 리셋하고 개시하도록 구성될 수 있다.

- [0020] 위에 나열된 임의의 실시형태에서, 상기 광-신호 변환기에 대한 제1 공급 전압은 커패시터, 스위치 및 비교기에 대한 제2 공급 전압과 상이할 수 있다.
- [0021] 위에 나열된 임의의 실시형태에서, 상기 광-신호 변환기는 이득-부스트 광-신호 변환기일 수 있다.
- [0022] 본 발명의 다른 예시적인 실시형태에 따르면, 복수의 픽셀을 사용하는 비동기식 시간 기반 이미지 감지 방법이 제공된다. 각각의 픽셀은 감광 요소; 상기 감광 요소에 연결된 광-신호 변환기; 검출기; 및 상기 광-신호 변환기에 연결된 광-시간 변환기를 포함할 수 있다. 방법은, 상기 광-신호 변환기의 제1 출력에서, 상기 감광 요소에 도달하는 광의 세기에 선형적으로 비례하는 전류 신호를 제공하는 단계; 및 상기 광-신호 변환기의 제2 출력에서, 상기 감광 요소에 도달하는 광의 세기의 로그 함수인 전압 신호를 제공하는 단계를 포함할 수 있다. 방법은 상기 광-신호 변환기의 제2 출력의 전압 신호에 비례하는 상기 검출기의 신호가 적어도 하나의 임계값을 초과할 때 다른 픽셀의 검출기와 독립적이고 자율적으로 상기 검출기를 사용하여 트리거 신호를 생성하는 단계; 및 상기 광-시간 변환기를 사용하여, 상기 감광 요소 상의 광의 세기를 시간 경과 정보로 인코딩하는 단계로서, 상기 시간 경과 정보는 광-시간 변환 사이클의 개시 시간 및 상기 광-시간 변환 사이클의 완료 시간을 포함하는, 상기 광의 세기를 시간 경과 정보로 인코딩하는 단계를 더 포함할 수 있다. 일부 실시형태에서, 상기 광-시간 변환 사이클은 상기 검출기로부터 트리거 신호를 수신한 것에 응답하여 상기 광-시간 변환기에 의해 개시된다. 일부 실시형태에서, 상기 검출기의 신호는 전압 신호 또는 전류 신호이다. 또 다른 실시형태에서, 방법은 상기 광-신호 변환기의 제2 출력의 미리 정해진 상태를 검출한 것에 응답하여 트리거 신호를 생성하는 단계를 포함할 수 있다.
- [0023] 일부 실시형태에서, 방법은 상기 광-시간 변환기를 사용하여 광-시간 변환 사이클의 개시 시간을 복수의 픽셀의 외부에 있는 관독 시스템으로 전달하는 단계; 및 또한 상기 광-시간 변환기를 사용하여 상기 광-시간 변환 사이클의 완료 시간을 상기 관독 시스템으로 전달하는 단계를 더 포함할 수 있다.
- [0024] 위에 나열된 임의의 실시형태에서, 방법은 상기 광-시간 변환 사이클 동안 상기 광-신호 변환기의 제1 출력의 전류 신호를 사용하여 커패시터를 충전하는 단계; 및 상기 커패시터 양단의 전압이 기준 전압에 도달한 것으로 결정될 때 비교기를 사용하여 상기 광-시간 변환 사이클의 완료 시간을 검출하는 단계를 더 포함할 수 있다.
- [0025] 위에 나열된 임의의 실시형태에서, 방법은, 상기 관독 시스템에서, 각 픽셀에 대한 어드레스 정보를 각각의 픽셀의 광-시간 변환기로부터 수신된 광-시간 변환 사이클 개시 및 완료 정보와 결합하는 단계를 더 포함할 수 있다. 이러한 실시형태에서, 방법은 복수의 픽셀의 외부의 디지털 처리 시스템에 의해 픽셀 어드레스 정보 및 광-시간 변환 사이클 개시 및 완료 정보를 동기화하고 타임스탬핑하는 단계를 더 포함할 수 있다.
- [0026] 위에 나열된 임의의 실시형태에서, 방법은 복수의 기준 전압 레벨 사이에서 상기 기준 전압을 변화시키는 단계를 더 포함할 수 있다. 이러한 실시형태에서, 방법은 상기 커패시터 양단의 전압이 기준 전압에 도달할 때마다 상기 기준 전압을 더 낮은 기준 전압 레벨로 감소시키는 단계를 더 포함할 수 있다.
- [0027] 위에 나열된 임의의 실시형태에서, 방법은 상기 광-시간 변환 사이클을 개시하는 단계가 커패시터와 병렬인 스위치를 개방하는 것을 포함하는 것을 더 포함할 수 있다. 추가적으로 또는 대안적으로, 방법은 상기 광-시간 변환 사이클을 개시하도록 스위치를 개방하기 전에 상기 커패시터를 방전하도록 스위치를 폐쇄하는 단계를 더 포함할 수 있다.
- [0028] 위에 나열된 임의의 실시형태에서, 방법은 상기 검출기로부터 트리거 신호를 수신한 것에 응답하여 상기 검출기에 리셋 신호를 보내는 단계를 더 포함할 수 있다. 추가적으로 또는 대안적으로, 방법은 현재 광-시간 변환 사이클이 완료되기 전에 다른 트리거 신호가 수신되면, 새로운 광-시간 변환 사이클을 리셋하고 개시하는 단계, 및 상기 복수의 픽셀의 외부에 있는 관독 시스템으로 취소(cancellation) 신호를 보내는 단계를 더 포함할 수 있다.
- [0029] 본 발명의 추가적인 목적 및 장점은 다음의 상세한 설명에서 부분적으로 제시될 것이며, 부분적으로는 본 설명으로부터 명백해질 것이며, 또는 본 발명을 실시하는 것에 의해 학습될 수 있을 것이다. 본 발명의 목적 및 장점은 첨부된 청구 범위에서 구체적으로 적시된 요소 및 조합에 의해 실현되고 달성될 수 있다.
- [0030] 진술한 일반적인 설명 및 이하의 상세한 설명은 단지 예시적이고 설명을 위한 것일 뿐, 본 발명을 개시된 실시 형태를 제한하는 것은 아닌 것으로 이해되어야 한다.

**도면의 간단한 설명**

- [0031] 본 명세서의 일부를 형성하는 첨부 도면은 여러 실시형태를 예시하고, 본 설명과 함께, 개시된 실시형태의 원리 및 특징을 설명하는 역할을 한다.
- 도 1은 본 발명의 실시형태에 따른 예시적인 픽셀의 개략도;
- 도 2a는 본 발명의 실시형태에 따라 도 1의 복수의 픽셀을 포함하는 예시적인 이미지 센서의 개략도;
- 도 2b는 본 발명의 실시형태에 따라 이벤트 관독 회로를 갖는 도 1의 예시적인 픽셀의 개략도;
- 도 3은 본 발명의 실시형태에 따라 시간 기반 이미지 감지를 위한 예시적인 방법의 흐름도;
- 도 4a는 본 발명의 실시형태에 따른 예시적인 광-신호 변환기의 개략도;
- 도 4b는 본 발명의 실시형태에 따른 다른 예시적인 광-신호 변환기의 개략도;
- 도 5는 본 발명의 실시형태에 따른 예시적인 검출기의 개략도;
- 도 6은 본 발명의 실시형태에 따라 도 5의 검출기에 의해 생성된 트리거의 그래프도;
- 도 7은 본 발명의 실시형태에 따른 예시적인 광-시간 변환기의 개략도;
- 도 8은 본 발명의 실시형태에 따른 다른 예시적인 광-시간 변환기의 개략도;
- 도 9a는 본 발명의 실시형태에 따라 도 7 또는 도 8의 광-시간 변환기에 의한 광-시간 변환의 그래프도;
- 도 9b는 본 발명의 실시형태에 따라 도 7 또는 도 8의 광-시간 변환기에 의한 신속한 순차적인 트리거를 갖는 광-시간 변환의 그래프도;
- 도 9c는 본 발명의 실시형태에 따라 도 7 또는 도 8의 광-시간 변환기에 의해 변하는 기준 전압에 따른 광-시간 변환의 그래프도;
- 도 10은 본 발명의 실시형태에 따른 이미지 센서의 예시적인 픽셀의 개략도;
- 도 11은 본 발명의 실시형태에 따른 이미지 센서의 다른 예시적인 픽셀의 개략도; 및
- 도 12는 현존하는 이미지 센서 및 본 발명의 실시형태에 따른 이미지 센서로부터 예시적인 출력을 도시하는 도면.

**발명을 실시하기 위한 구체적인 내용**

- [0032] 개시된 실시형태는 비동기식 시간 기반 이미지 감지를 위한 시스템 및 방법에 관한 것이다. 유리하게는, 예시적인 실시형태는 신속하고 효율적인 이미지 감지를 제공할 수 있다. 본 발명의 실시형태는 신속하고 효율적으로 움직임 검출하는 것으로부터 이익을 얻는 보안 시스템, 자율 차량 및 다른 시스템과 같은 다양한 애플리케이션 및 비전 시스템에서 구현되고 사용될 수 있다. 본 발명의 실시형태가 일반적으로 이미징 시스템을 참조하여 설명되지만, 이러한 시스템은 카메라, 라이다(LIDAR) 또는 다른 이미징 시스템의 일부일 수 있는 것으로 이해된다.
- [0033] 본 발명의 일 양태에 따르면, 비동기식 시간 기반 이미지 센서가 설명된다. 이미지 센서는 복수의 픽셀을 가질 수 있다. 본 명세서에서 사용된 "픽셀"이란 광을 전기 신호로 변환하는 센서의 최소 요소를 의미한다. 또한, 본 명세서에 개시된 픽셀은 이미징 시스템을 위한 임의의 적절한 크기 및 형상의 어레이로 제공될 수 있다.
- [0034] 일부 실시형태에서, 각각의 픽셀은 감광 요소를 포함할 수 있다. 예를 들어, 감광 요소는 광을 전기 신호로 변환하도록 구성된 광 다이오드(예를 들어, p-n 접합 또는 PIN 구조) 또는 임의의 다른 요소를 포함할 수 있다. 광다이오드는 광다이오드에 도달하는 광의 세기에 비례하는 전류( $I_{ph}$ )를 생성할 수 있다.
- [0035] 일부 실시형태에서, 각각의 픽셀은 감광 요소에 연결된 광-신호 변환기를 더 포함할 수 있다. 광-신호 변환기는 감광 요소에 도달하는 광의 세기에 선형적으로 비례하는 전류 신호를 제1 출력에 제공하고, 감광 요소에 도달하는 광의 세기의 로그 함수인 전압 신호를 제2 출력에 제공하도록 구성될 수 있다. 예를 들어, 광-신호 변환기는 금속 산화물 반도체(MOS) 트랜지스터, 상보형 금속 산화물 반도체(CMOS) 트랜지스터, 또는 전자 신호를 증폭하거나 스위칭하도록 구성된 임의의 다른 3단자 회로 요소와 같은 복수의 트랜지스터를 포함할 수 있다.
- [0036] 일부 실시형태에서, 각 픽셀은 검출기를 더 포함할 수 있다. 검출기는 광-신호 변환기의 제2 출력의 전압 신호에 비례하는 검출기의 신호가 임계값을 초과할 때 다른 픽셀의 검출기와 독립적으로 자율적으로 트리거 신호를

생성하도록 구성될 수 있다. 예를 들어, 검출기는, 제어 신호의 수신 시 리셋되고, 임계값이 초과될 때 트리거 신호를 보내도록 배열된 하나 이상의 전압 비교기 및 하나 이상의 커패시터를 포함할 수 있다.

- [0037] 일부 실시형태에서, 각 픽셀은 광-신호 변환기의 제1 출력에 연결된 광-시간 변환기를 더 포함할 수 있다. 광-시간 변환기는 감광 요소 상의 광의 세기를 측정하고 시간 영역에서 인코딩하도록 구성될 수 있다. 예를 들어, 광-시간 변환기는 비교기뿐만 아니라 병렬인 커패시터와 스위치를 포함할 수 있다. 광-시간 변환 사이클은 검출기로부터 트리거 신호를 수신한 것에 응답하여 광-시간 변환기에 의해 개시될 수 있다. 따라서, 광의 세기는 광-시간 변환기의 비교기로부터 트리거 신호와 완료 신호 사이의 시간으로 인코딩될 수 있다.
- [0038] 본 명세서에 사용된 "커패시터"라는 용어는 선택적으로 중간에 유전체가 있는 2개의 병렬(또는 실질적으로 평행한) 판을 포함하는 개별 장치를 지칭하거나 또는 예를 들어 다른 회로 요소를 반도체로 구현하는 것으로 인해 회로 노드에 존재하는 기생 커패시턴스를 지칭한다.
- [0039] 본 발명의 다른 양태에 따르면, 적어도 하나의 커패시터를 포함하는 다른 비동기식 시간 기반 이미지 센서가 설명된다. 이미지 센서는 전술한 바와 같은 복수의 픽셀을 가질 수 있다. 일부 실시형태에서, 각각의 픽셀은 전술한 바와 같은 감광 요소를 포함할 수 있다. 더욱이, 각각의 픽셀은 전술한 바와 같이 감광 요소에 연결된 광-신호 변환기 및 검출기를 포함할 수 있다.
- [0040] 일부 실시형태에서, 각각의 픽셀은 광-신호 변환기의 제1 출력에 병렬로 연결된 커패시터 및 스위치; 및 제1 출력에 또한 연결된 비교기를 더 포함할 수 있다. 일부 실시형태에서, 각각의 픽셀은 비교기 및 검출기에 연결된 논리 회로를 더 포함할 수 있다. 논리 회로는 검출기로부터 트리거 신호를 수신한 것에 응답하여 스위치를 개방함으로써 광-시간 변환 사이클을 개시하고, 커패시터 양단의 전압이 기준 전압에 도달한 것을 비교기를 사용하여 검출한 것에 응답하여 광-시간 변환 사이클을 완료하도록 구성될 수 있다. 또한, 논리 회로는 광-시간 변환 사이클의 개시 및 완료를 이미지 센서의 외부의 시스템 또는 데이터베이스로 (예를 들어, 어드레스-이벤트 표현(address-event representation: AER) 프로토콜을 사용하여) 전달하도록 구성될 수 있다. 상기 실시형태에서, 커패시터는 광-신호 변환기의 제1 출력의 전류 신호에 의해 광-시간 변환 사이클 동안 충전될 수 있다.
- [0041] 본 발명의 다른 양태에 따르면, 복수의 픽셀을 사용하는 비동기식 시간 기반 이미지 감지를 위한 방법이 제공된다. 전술한 바와 같이, 각각의 픽셀은 감광 요소, 이 감광 요소에 연결된 광-신호 변환기, 검출기, 및 이 광-신호 변환기에 연결된 광-시간 변환기를 포함할 수 있다.
- [0042] 일부 실시형태에서, 방법은, 광-신호 변환기의 제1 출력에서, 감광 요소에 도달하는 광의 세기에 선형적으로 비례하는 전류 신호를 제공하는 단계를 포함할 수 있다. 예를 들어, 전술한 바와 같이, 복수의 트랜지스터가 제1 출력을 제공하도록 배열될 수 있다.
- [0043] 일부 실시형태에서, 방법은, 광-신호 변환기의 제2 출력에서, 감광 요소에 도달하는 광의 세기의 로그 함수인 전압 신호를 제공하는 단계를 더 포함할 수 있다. 예를 들어, 복수의 트랜지스터는 제1 출력에 추가하여 제2 출력을 제공하도록 배열될 수 있다.
- [0044] 일부 실시형태에서, 방법은, 광-신호 변환기의 제2 출력의 전압 신호에 비례하는 검출기의 신호가 임계값을 초과하는 경우 다른 픽셀의 검출기와 독립적으로 자율적으로 검출기를 사용하여 트리거 신호를 생성하는 단계를 더 포함할 수 있다. 예를 들어, 트리거 신호를 생성하기 위해 복수의 비교기 및 커패시터가 배열될 수 있다. 일부 실시형태에서, 검출기의 신호는 전압 신호 또는 전류 신호이다. 또 다른 실시형태에서, 검출기는 광-신호 변환기의 제2 출력의 미리 정해진 상태를 검출한 것에 응답하여 트리거 신호를 생성하도록 구성된다.
- [0045] 일부 실시형태에서, 방법은 광-시간 변환기를 사용하여 감광 요소 상의 광의 세기를 시간 경과 정보로 인코딩하는 단계를 더 포함할 수 있다. 시간 경과 정보는 (예를 들어, 트리거 신호에 기초하여) 광-시간 변환 사이클의 개시 시간 및 (예를 들어, 광-시간 변환기의 완료 신호에 기초하여) 광-시간 변환 사이클의 완료 시간을 포함할 수 있다. 광-시간 변환 사이클은 검출기로부터 트리거 신호를 수신한 것에 응답하여 광-시간 변환기에 의해 개시될 수 있다.
- [0046] 도 1은 본 발명의 실시형태에 따른 예시적인 픽셀(100)의 개략도이다. 도 1의 예에서 도시된 바와 같이, 픽셀(100)은 감광 요소(101)(예를 들어, 광다이오드) 및 광-신호 변환기(103)를 포함한다. 감광 요소(101)는 요소(101)에 도달하는 광의 세기에 비례하는 전류( $I_{ph}$ )를 생성할 수 있다. 광-신호 변환기(103)는  $I_{ph}$ 를 입력으로 받아들이고 2개의 출력(out1 및 out2)을 제공한다. 제1 출력(out1)은 감광 요소에 도달하는 광의 세기에 선형적으로 비례하는 전류 신호를 출력할 수 있다. 제2 출력(out2)은 감광 요소에 도달하는 광의 세기의 로그 함수인 전

압 신호를 출력할 수 있다.

- [0047] 도 1에 추가로 도시된 바와 같이, 제2 출력(out2)은 검출기(105)에 의해 수신될 수 있다. 검출기(105)는 광-신호 변환기(103)의 제2 출력의 전압 신호에 비례하는 검출기의 신호가 임계값을 초과할 때 다른 픽셀의 검출기와 독립적으로 자율적으로 트리거 신호를 생성하도록 구성될 수 있다. 일부 실시형태에서, 검출기의 신호는 전압 신호 또는 전류 신호를 포함할 수 있다. 또 다른 실시형태에서, 검출기는 광-신호 변환기의 제2 출력의 미리 정해진 상태를 검출한 것에 응답하여 트리거 신호를 생성하도록 구성된다. 도 1에 도시된 바와 같이, 검출기(105)는 트리거 신호를 광-시간 변환기(107)로 보낼 수 있다. 또한, 검출기(105)는 광-시간 변환기(107)가 검출기(105)에 제어 신호를 보낸 후에 리셋될 수 있다.
- [0048] 도 1에 추가로 도시된 바와 같이, 제1 출력(out1)은 광-시간 변환기(107)에 의해 수신될 수 있다. 광-시간 변환기(107)는 감광 요소 상의 광의 세기를 측정하고 시간 영역에서 인코딩하도록 구성될 수 있다. 예를 들어, 광-시간 변환기(107)는 광의 세기를, 트리거 신호와, 광-시간 변환기(107)의 커패시터 양단 전압이 기준 전압에 도달하는 시간 사이의 시간으로 인코딩할 수 있다. 특정 양태에서, 광-시간 변환기(107)는 인코딩 동안 기준 전압을 변경할 수 있다. 따라서, 광-시간 변환기는 광의 세기를, 트리거 신호와, 광-시간 변환기(107)의 커패시터 양단의 전압이 대응하는 기준 전압에 도달하는 복수의 시간 사이의 시간으로 인코딩할 수 있다.
- [0049] 도 1에 추가로 도시된 바와 같이, 광-시간 변환기(107)는 인코딩된 세기를 판독 회로(109)로 보낼 수 있다. 예를 들어, 광-시간 변환기(107)는 트리거 신호 및 완료 신호(또는 기준 전압이 변경되는 실시형태에서 복수의 완료 신호)를 판독 회로(109)로 보낼 수 있다. 도 1에 도시된 바와 같이 판독 회로(109)는 픽셀(100)의 외부에 있을 수 있다. 일부 실시형태에서, 판독 회로(109)는 AER 기반 회로(예를 들어, 도 2b 참조)를 포함할 수 있다.
- [0050] 도 2a는 복수의 픽셀을 포함하는 이미지 센서(200)의 개략도이다. 예를 들어, 센서(200)의 각각의 픽셀은 도 1의 픽셀(100)을 포함할 수 있다. 도 2a에서, 이미지 센서(200)는 픽셀(100a, 100b, 100c, 100d, 100e, 100f, 100g 및 100h)을 갖는 것으로 도시된다. 8개의 픽셀(100a 내지 100h)로 도시되어 있지만, 임의의 수의 픽셀이 이미지 센서(200)에서 사용될 수 있다. 더욱이, 직사각형 어레이로 배열된 것으로 도시되었지만, 이미지 센서(200)의 픽셀은 정사각형, 마름모, 평행사변형, 직사각형, 원형, 타원 등과 같은 임의의 적절한 형상으로 배열될 수 있다.
- [0051] 도 2a에 추가로 도시된 바와 같이, 판독 회로(109)는, 픽셀(100a, 100b, 100c, 100d, 100e, 100f, 100g 및 100h)의 외부에 있지만 여전히 센서(200)의 일부를 형성하는 판독 회로로서 구현될 수 있다. 대안적인 실시형태(도시되지 않음)에서, 판독 회로(109)는 센서(200)뿐만 아니라 픽셀(100a, 100b, 100c, 100d, 100e, 100f, 100g 및 100h)의 외부에 있을 수 있다.
- [0052] 도 2b는 이벤트 판독 회로(111)를 갖는 예시적인 픽셀(100)의 개략도이다. 도 2b의 픽셀(100)은 (도 1의 감광 요소(101)와 유사한) 광다이오드(PD), 2개의 출력(out1 및 out2)을 포함하는 광-신호 변환기(103), 검출기(105), 및 광-시간 변환기(107)를 포함한다. 도 2b에 더 도시된 바와 같이, 광-시간 변환기(107)는 픽셀(100)의 외부에 있을 수 있는 회로(111)로 신호를 보낸다. 도 2b의 예에서, 회로(111)는 예를 들어 기준 AER 프로토콜을 사용하여 복수의 픽셀 각각과 통신하도록 구성된 이벤트 판독 회로이다. 따라서, 회로(111)는 다른 픽셀(도시되지 않음)의 다른 광-시간 변환기로부터의 시간과 함께 픽셀(100)로부터의 펄스(또는 펄스 에지)의 시간을 판독할 수 있다. 더욱이, 회로(111)는 판독 시간을 처리 유닛 또는 메모리 장치(113)로 전달할 수 있다. 도 2b에 도시된 바와 같이, 처리 유닛 또는 메모리(113)는 픽셀(100) 및 회로(111)의 외부에 있을 수 있고, 또한 센서의 외부에 있을 수 있다.
- [0053] 회로(111)에 대한 AER 프로토콜을 사용함으로써, 어레이의 각각의 픽셀은 픽셀이 통신 이벤트를 갖는 경우 임의의 시점에서 출력 신호에 대한 액세스를 개별적이고 자율적으로 요청할 수 있다. 이러한 이벤트는 예를 들어 광-시간 변환의 시작 또는 종료일 수 있다. 회로(111)는 요청 픽셀의 어드레스(예를 들어, 좌표로 인코딩된 어레이의 위치) 및 타임스탬프를 픽셀로부터 수신된 이벤트 식별자에 추가할 수 있다. 그런 다음 회로(111)는 어드레스, 타임스탬프 및 이벤트를 포함하는 결과 데이터 패킷을 디지털 버스를 통해 처리 유닛 또는 메모리 장치(예를 들어, 도 2b의 113)로 전송하고, 수신확인 신호를 요청 픽셀로 반환할 수 있다.
- [0054] 진술한 바와 같이, 회로(111)는 예를 들어 행 및 열 우선 요청 및 수신확인 라인에 기초하여 모든 픽셀 간에 공유될 수 있다. 픽셀로부터의 요청이 충돌할 것 같지 않은 경우에, 회로(111)에 대한 액세스는 데이터의 충돌 및 후속 손실을 방지하기 위해 요청을 큐잉하는 회로부(도시되지 않음)에 의해 중재될 수 있다.
- [0055] 도 3은 예를 들어 도 1의 픽셀(100)을 사용하여 시간 기반 이미지 감지를 위한 예시적인 방법(300)의 흐름도이

다. 도 3의 단계(301)에서, 픽셀은, 광-신호 변환기의 제1 출력에서, 감광 요소에 도달하는 광의 세기에 선형적으로 비례하는 전류 신호를 제공할 수 있다. 예를 들어, 픽셀은 도 7의 광-신호 변환기(700) 및/또는 도 8의 광-신호 변환기(800)를 포함할 수 있다. 제1 출력은 감광 요소로부터의 전류( $I_{ph}$ )와 같을 수 있고 또는 감광 요소에 도달하는 광의 세기에 선형적으로 비례하는 다른 전류를 포함할 수 있다. 예를 들어, 광-신호 변환기(700)는 감광 요소에 도달하는 광의 세기에 여전히 선형적으로 비례하는  $I_{ph}$ 보다 더 큰 전류를 출력하도록 이득을 포함할 수 있다.

[0056] 단계(303)에서, 픽셀은, 광-신호 변환기의 제2 출력에서, 감광 요소에 도달하는 광의 세기의 로그 함수인 전압 신호를 제공할 수 있다. 예를 들어, 픽셀은 도 7의 광-신호 변환기(700) 및/또는 도 8의 광-신호 변환기(800)를 포함할 수 있다. 제2 출력은 선택적으로 일정한 최소값을 갖는 전류( $I_{ph}$ )의 로그 함수인 전압(아래 수식 1 참조)을 포함할 수 있다.

[0057] 방법(300)의 단계는 다양한 방식으로 구현될 수 있다. 예를 들어, 일부 실시형태에서, 단계(301 및 303)는 중첩되거나 또는 동시에 일어날 수 있다. 예를 들어, 신호 변환기는 연속적으로 제1 출력 및 제2 출력을 모두 제공할 수 있다.

[0058] 단계(305)에서, 픽셀은 광-신호 변환기의 제2 출력의 전압 신호에 비례하는 검출기의 신호가 임계값을 초과할 때 다른 픽셀의 검출기와 독립적으로 자율적으로 검출기를 사용하여 트리거 신호를 생성할 수 있다. 예를 들어, 검출기는 도 5의 검출기(500)를 포함할 수 있다. 검출기는 제2 출력의 전압에 비례하는 신호가 임계값을 넘어 증가(또는 임계값 미만으로 감소)할 때 트리거할 수 있다. 따라서, 검출기는 전압 신호의 크기가 임계값을 초과할 때마다 트리거하여, 세기의 증가와 세기의 감소를 모두 캡처할 수 있다. 또한, 본 명세서에 개시된 바와 같이, 하나를 초과하는 임계값이 이 단계의 일부로 사용될 수 있다.

[0059] 단계(307)에서, 픽셀은, 광-시간 변환기를 사용하여, 감광 요소 상의 광의 세기를 시간 경과 정보로 인코딩할 수 있으며, 시간 경과 정보는 광-시간 변환 사이클의 개시 시간 및 광-시간 변환 사이클의 완료 시간을 포함한다. 예를 들어, 검출기는 도 7의 광-시간 변환기(700) 및/또는 도 8의 광-시간 변환기(800)를 포함할 수 있다. 일부 실시형태에서, 광-시간 변환 사이클은 검출기로부터 트리거 신호를 수신한 것에 응답하여 광-시간 변환기에 의해 개시될 수 있다. 추가적으로 또는 대안적으로, 광-시간 변환 사이클은 외부에서 개시될 수 있다. 예를 들어, 광-시간 변환 사이클은 미리 결정된 시간 간격으로 실행될 수 있다. 다른 예에서, 외부 회로부(예를 들어, 논리 회로)가 픽셀이 특정 시간 기간에 광-시간 변환을 실행하지 않았다고 결정하는 경우, 광-시간 변환 사이클은 픽셀의 외부에서 개시될 수 있다. 따라서, 일부 실시형태에서, 픽셀은 검출기로부터의 트리거 신호에 기초하여 광-시간 변환 사이클을 개시할 수 있고, 특정 시간 기간 후에 검출기로부터의 트리거 신호가 발생하지 않을 때에는 외부 트리거에 기초하여 개시할 수 있다.

[0060] 예시적인 방법(300)은 추가 단계를 포함할 수 있다. 예를 들어, 일부 실시형태에서, 방법(300)은, 광-시간 변환기를 사용하여, 광-시간 변환 사이클의 개시 시간을 복수의 픽셀의 외부에 있는 판독 회로 또는 시스템으로 전달하는 단계를 포함할 수 있다. 또한, 방법(300)은 광-시간 변환기를 사용하여 광-시간 변환 사이클의 완료 시간을 판독 회로 또는 시스템으로 전달하는 단계를 포함할 수 있다. 예를 들어, 광-시간 변환기는 도 7 및 도 8에 도시된 바와 같이 Req 버스를 통해 개시 시간 및 완료 시간을 전달할 수 있다.

[0061] 판독 시스템을 갖는 실시형태에서, 방법(300)은, 판독 시스템에서, 각 픽셀에 대한 어드레스 정보를 각 픽셀의 광-시간 변환기로부터 수신된 광-시간 변환 사이클 개시 및 완료 정보와 결합하는 단계를 더 포함할 수 있다. 이러한 실시형태에서, 방법(300)은 복수의 픽셀의 외부의 디지털 처리 시스템에 의해 픽셀 어드레스 정보 및 광-시간 변환 사이클 개시 및 완료 정보를 동기화하고 타임스탬핑하는 단계를 더 포함할 수 있다. 도 2a를 참조하여 전술한 바와 같이, 디지털 처리 시스템은 판독 회로부(109)의 적어도 일부를 포함할 수 있고, 따라서 픽셀의 외부에 있는 이미지 센서의 일부를 형성할 수 있다. 대안적으로, 디지털 처리 시스템은 이미지 센서 및 픽셀의 외부에 있을 수 있다.

[0062] 추가적으로 또는 대안적으로, 방법(300)은, 광-시간 변환 사이클 동안, 광-신호 변환기의 제1 출력의 전류 신호를 사용하여 커패시터를 충전하는 단계, 및 커패시터 양단의 전압이 기준 전압에 도달했다고 결정될 때, 비교기를 사용하여, 광-시간 변환 사이클의 완료 시간을 검출하는 단계를 포함할 수 있다. 예를 들어, 광-시간 변환기의 논리 회로는 기준 전압에 도달했다는 비교기로부터의 신호를 수신한 것에 기초하여 완료 시간을 결정할 수 있다. 일부 실시형태에서, 방법(300)은 복수의 기준 전압 레벨 사이에서 기준 전압을 변화시키는 단계를 더 포함할 수 있다. 예를 들어, 방법(300)은 커패시터 양단의 전압이 기준 전압에 도달할 때마다 기준 전압을 더 크

거나 더 작은 기준 전압 레벨로 각각 증가시키거나 감소시키는 단계를 더 포함할 수 있다. 따라서, 광-시간 변환기는 Req 버스를 통해 복수의 완료 시간을 보낼 수 있고, 각 완료 시간은 연관된 기준 전압을 갖는다.

- [0063] 전술한 추가 측정을 하면 측정 평활화 및 에러 정정이 가능할 수 있다. 예를 들어, 완료 시간은 복수의 세기 측정값을 계산하는 데 사용될 수 있으며, 이들 측정값으로부터 평균, 중앙값 또는 다른 통계 값이 "실제" 세기 측정값으로서 추출될 수 있다. 이러한 예에서, 완료 시간은 "실제" 세기 측정값의 추정된 에러(또는 신뢰 범위)를 계산하기 위해 더 사용될 수 있다. 추가적으로 또는 대안적으로, 완료 시간은 "실제" 완료 시간을 (연관된 기준 전압으로) 계산하도록 먼저 평활화되거나 통계적으로 대조될 수 있다. 이러한 예에서, 완료 시간은 "실제" 완료 시간의 추정된 에러(또는 신뢰 범위)를 계산하기 위해 더 사용될 수 있다.
- [0064] 더욱이, 적어도 2개의 임계값을 사용하면 시간 영역에서 상관된 이중 샘플링이 가능할 수 있다. 이러한 샘플링은 광-시간 변환기의 리셋으로 인한 잡음을 줄이고 비교기의 오프셋 에러를 줄일 수 있다.
- [0065] 일부 실시형태에서, 방법(300)은 커패시터와 병렬인 스위치를 개방함으로써 광-시간 변환 사이클을 개시하는 단계를 더 포함할 수 있다. 이러한 실시형태에서, 방법(300)은 광-시간 변환 사이클을 개시하도록 스위치를 개방하기 전에 커패시터를 방전하도록 스위치를 폐쇄하는 단계를 더 포함할 수 있다. 스위치는 커패시터를 접지(또는 정전압 공급원)에 연결하여 커패시터를 방전시킬 수 있다.
- [0066] 또 다른 실시형태에서, 방법(300)은 검출기로부터 트리거 신호를 수신한 것에 응답하여 리셋 신호를 검출기에 보내는 단계를 포함할 수 있다. 예를 들어, 광-시간 변환기의 논리 회로는 검출기가 다른 트리거 이벤트(즉, 전압의 변화)를 검출하기 위해 리셋하고 준비하도록 제어 신호를 검출기에 보낼 수 있다.
- [0067] 일부 실시형태에서, 방법(300)은, 현재 광-시간 변환 사이클의 완료 전에 다른 트리거 신호가 수신될 때, 새로운 광-시간 변환 사이클을 리셋하고 개시하는 단계를 포함할 수 있다. 예를 들어, 광-시간 변환기는, 검출기가 리셋되도록 제어 신호를 검출기에 보내고, 광-시간 변환을 개시하고, 광-시간 변환이 완료되기 전에 (예를 들어, 비교기가 하나 이상의 기준 전압에 도달했음을 나타내는 신호를 보내기 전에) 검출기로부터 다른 트리거 신호를 수신할 수 있다. 따라서, 광-시간 변환기는 커패시터를 방전시키고 새로운 트리거 신호에 기초하여 새로운 광-시간 변환을 시작할 수 있다. 이러한 실시형태에서, 광-시간 변환기는 이전 변환이 Req 버스를 통해 중단되었음을 나타내는 신호를 더 보낼 수 있다.
- [0068] 도 4a는 광-신호 변환기(400)의 개략도이다. 광-신호 변환기(400)는 도 1의 픽셀(100)에서 사용될 수 있다(광-신호 변환기(103) 참조).
- [0069] 도 4a에 도시된 바와 같이, 변환기(400)는 드레인, 소스 및 게이트를 갖는 트랜지스터(M1)를 포함할 수 있다. 게이트는 변환기(400)의 제2 출력(out2)에 연결될 수 있다. 변환기(400)는 드레인, 소스 및 게이트를 갖는 트랜지스터(M5)를 더 포함할 수 있다. 소스는 광다이오드(PD)(즉, 감광 요소)에 연결될 수 있고, 게이트는 전압(V<sub>d</sub>)에 의해 바이어스될 수 있다. 트랜지스터(M1 및 M5)는 공통 소스를 가질 수 있다.
- [0070] 도 4a에 추가로 도시된 바와 같이, 변환기(400)는 드레인, 소스 및 게이트를 갖는 제2 트랜지스터(M2)를 포함할 수 있다. 게이트는 광다이오드(PD) 및 트랜지스터(M5)의 드레인에 연결될 수 있고, 소스는 접지될 수 있고(예를 들어, 낮은 공급 전압에 연결될 수 있고), 드레인은 트랜지스터(M3)의 소스에 연결될 수 있다. 트랜지스터(M3)는 또한 드레인, 소스 및 게이트를 가진다. 게이트는 전압(V<sub>cas</sub>)에 의해 바이어스될 수 있고, 드레인은 out2에 (그리고 이에 따라 M1의 게이트에도) 연결될 수 있다. M3의 드레인은 트랜지스터(M4)의 드레인에 더 연결된다. M4의 게이트는 전압(V<sub>pr</sub>)에 의해 바이어스될 수 있고, 소스는 공급 전압(미도시)에 연결될 수 있다.
- [0071] 트랜지스터(M1, M2, M3)는 n형 트랜지스터일 수 있는 반면, 트랜지스터(M4 및 M5)는 p형 트랜지스터일 수 있다. 도 4a에 더 도시된 바와 같이, 트랜지스터(M1)의 드레인은 트랜지스터(M6)의 소스에 연결될 수 있다. 트랜지스터(M6)의 게이트는 전압(V<sub>c</sub>)에 의해 바이어스될 수 있고, 트랜지스터(M6)의 드레인은 변환기(400)의 제1 출력(out1)에 연결될 수 있다.
- [0072] 도 4b는 다른 광-신호 변환기(450)의 개략도이다. 광-신호 변환기(450)는 예를 들어 도 1의 픽셀(100)에서 광-신호 변환기(400)에 추가하여 또는 대신에 사용될 수 있다.
- [0073] 도 4b에 도시된 바와 같이, 변환기(450)는 드레인, 소스 및 게이트를 갖는 트랜지스터(M1)를 포함할 수 있다. 게이트는 변환기(450)의 제2 출력(out2)에 연결될 수 있다. 변환기(450)는 드레인, 소스 및 게이트를 갖는 트랜지스터(M5)를 더 포함할 수 있다. 소스는 광다이오드(PD)(즉, 감광 요소)에 연결될 수 있고, 게이트는 트랜지스

터(M2)의 드레인에 연결될 수 있다.

[0074] 트랜지스터(M2)는 또한 드레인, 소스 및 게이트를 갖는다. 게이트는 광다이오드(PD) 및 트랜지스터(M5)의 소스에 연결될 수 있고, 소스는 접지될 수 있고(예를 들어, 낮은 공급 전압에 연결될 수 있고), 드레인은 트랜지스터(M3)의 소스에 (그리고 이에 따라 또한 트랜지스터(M5)의 게이트에) 연결될 수 있다. 트랜지스터(M3)는 또한 드레인, 소스 및 게이트를 갖는다. 게이트는 트랜지스터(M5)의 드레인에 (그리고 이에 따라 또한 M1의 소스에) 연결될 수 있고, 드레인은 out2에 (그리고 이에 따라 또한 M1의 게이트에) 연결될 수 있다. M3의 드레인은 트랜지스터(M4)의 드레인에 더 연결될 수 있다. M4의 게이트는 전압( $V_{pr}$ )에 의해 바이어스될 수 있고, 소스는 공급 전압(미도시)에 연결될 수 있다.

[0075] 트랜지스터(M1, M2, M3)는 n형 트랜지스터일 수 있는 반면, 트랜지스터(M4)는 p형 트랜지스터일 수 있다. 도 4a의 실시형태에서, M5는 p형 트랜지스터일 수 있는 반면, 도 4b의 실시형태에서, M5는 n형 트랜지스터일 수 있다. 도 4a에 더 도시된 바와 같이, 트랜지스터(M1)의 드레인은 트랜지스터(M6)의 소스에 연결될 수 있다. 트랜지스터(M6)의 게이트는 전압( $V_c$ )에 의해 바이어스될 수 있고, 트랜지스터(M6)의 드레인은 변환기(400)의 제1 출력(out1)에 연결될 수 있다.

[0076] 광-신호 변환기(400) 및 광-신호 변환기(450)의 제2 출력은 아래 수식 1에 따라 감광 요소에 도달하는 광의 세기의 로그 함수인 값일 수 있다:

[0077] 
$$V_{log} = V_{DC} + A_v U_T \ln(I_{ph})$$

[0078] 수식 1

[0079] 수식 1의 예에서,  $V_{log}$ 는 도달하는 광의 세기의 로그 함수에 비례하는 전압이고,  $V_{DC}$ 는 광에 독립적인 직류 전압 레벨이고,  $A_v$ 는 전압 이득 계수이고,  $U_T$ 는 열 전압(상기 thermal voltage)이고,  $I_{ph}$ 는 감광 요소에서 출력되는 전류이다.

[0080] 광-신호 변환기(400)에서,  $V_{log}$ 는 아래 수식 2를 따를 수 있다:

[0081] 
$$V_{log} = n_{M1} U_T \ln\left(\frac{L_{M1}}{W_{M1}} \frac{I_{ph}}{I_{0,M1}}\right) + n_{M5} U_T \ln\left(\frac{L_{M5}}{W_{M5}} \frac{I_{ph}}{I_{0,M5}}\right) + V_d$$

[0082] 수식 2

[0083] 수식 2의 예에서,  $V_{log}$ 는 도달하는 광의 세기의 로그 함수에 비례하는 전압이고,  $U_T$ 는 열 전압이고,  $n_{M1}$ 은 트랜지스터(M1)에 대한 하위-임계값 기울기 계수이고,  $n_{M5}$ 는 트랜지스터(M5)에 대한 하위-임계값 기울기 계수이고,  $L_{M1}$ 은 트랜지스터(M1)의 채널 길이이고,  $L_{M5}$ 는 트랜지스터(M5)의 채널 길이이고,  $W_{M1}$ 은 트랜지스터(M1)의 채널 폭이고,  $W_{M5}$ 는 트랜지스터(M5)의 채널 폭이고,  $I_{0,M1}$ 은 트랜지스터(M1)의 하위-임계값 포화 전류이고,  $I_{0,M5}$ 는 트랜지스터(M5)의 하위-임계값 포화 전류이고,  $V_d$ 는 트랜지스터(M5)에 적용된 바이어스 전압이고,  $I_{ph}$ 는 감광 요소에서 출력된 전류이다.

[0084] 따라서, (도달하는 광의 세기가 변하는 것으로 인해) 광전류가  $I_{ph1}$ 로부터  $I_{ph2}$ 로 변하면, 아래 수식 3을 따를 수 있는  $\Delta V_{log}$ 가 생성된다:

[0085] 
$$\Delta V_{log} = n_{M1} U_T \ln\left(\frac{I_{ph1}}{I_{ph2}}\right) + n_{M5} U_T \ln\left(\frac{I_{ph1}}{I_{ph2}}\right)$$

[0086] 수식 3

[0087] 한편, 광-신호 변환기(450)에서  $V_{log}$ 는 아래 수식을 따를 수 있다:

[0088] 아래 수식 4:

$$V_{log} = n_{M1} U_T \ln \left( \frac{L_{M1} I_{ph}}{W_{M1} I_{0,M1}} \right) - V_d$$

[0089]

[0090] 수식 4

[0091] 수식 4의 예에서,  $V_{log}$ 는 도달하는 광의 세기의 로그 함수에 비례하는 전압이고,  $U_T$ 는 열 전압이고,  $n_{M1}$ 은 트랜지스터(M1)에 대한 하위-임계값 기울기 계수이고,  $L_{M1}$ 은 트랜지스터(M1)의 채널 길이이고,  $W_{M1}$ 은 트랜지스터(M1)의 채널 폭이고,  $I_{0,M1}$ 은 트랜지스터(M1)의 하위-임계값 포화 전류이고,  $V_d$ 는 감광 요소(PD) 양단의 역 전압이고,  $I_{ph}$ 는 감광 요소에서 출력된 전류이다.

[0092] 따라서, (도달하는 광의 세기가 변하는 것으로 인해) 광전류가  $I_{ph1}$ 로부터  $I_{ph2}$ 로 변하면, 아래 수식 5를 따를 수 있는  $\Delta V_{log}$ 가 생성된다:

$$\Delta V_{log} = n_{M1} U_T \ln \left( \frac{I_{ph1}}{I_{ph2}} \right)$$

[0093]

[0094] 수식 5

[0095] 따라서, 광-신호 변환기(450)는 광-신호 변환기(400)보다 제조하기가 더 쉽고 더 저렴할 수 있지만, 광-신호 변환기(400)는 광-신호 변환기(450)보다 더 많은 이득을 생성할 수 있다.

[0096] 도 5는 예시적인 검출기(500)의 개략도이다. 검출기(500)는 도 1의 픽셀(100)에서 사용될 수 있다(검출기(105) 참조). 도 5에 도시된 바와 같이, 검출기(500)는 광-신호 변환기(도시되지 않음)의 제2 출력에 연결된 증폭기(501)를 포함한다. 증폭기(501)는 단일 이득 증폭기일 수 있다. 일부 실시형태에서, 증폭기(501)는 반전될 수 있다. 커패시터(503)는 증폭기(501)에 연결될 수 있다.

[0097] 검출기(500)는 커패시터(503)와 공통 노드에 병렬로 연결된, 증폭기(505), 커패시터(507) 및 스위치(509)를 더 포함할 수 있다. 따라서, 검출기(500)가 제어 신호(예를 들어, 광-시간 변환기의 논리 회로로부터의 수신확인 신호)를 수신할 때마다, 스위치(509)는 폐쇄되어 검출기(500)를 단락시켜 새로운 검출을 준비할 수 있다.

[0098] 증폭기(505)(반전 증폭기일 수 있음)는 커패시터(503)로부터의 전압의 변화를 증폭시켜 이 변화가  $V_{diff}$ 에서 정해진 전압 레벨(즉, 이전 리셋 신호에서 커패시터(503)의 전압 레벨)로부터의 편차이도록 한다.  $V_{diff}$ 가 음의 방향으로 임계값을 교차할 때마다, 증폭기(511a)는 트리거 신호를 광-시간 변환기로 보낸다. 유사하게,  $V_{diff}$ 가 양의 방향으로 임계값(상기와 동일하거나 다른 임계값일 수 있음)을 교차할 때마다, 증폭기(511b)는 트리거 신호를 광-시간 변환기로 보낸다. 따라서, 검출기(500)는 하나의 임계값을 초과하는 세기의 증가를 검출할 수 있을 뿐만 아니라, 동일하거나 상이한 임계값 미만으로 세기의 감소를 검출할 수 있다.

[0099] 검출기(500)를 사용함으로써, 픽셀(100)은, 고정된 시간 단계( $\delta t$ )에서 동기식 픽셀 정보를 획득하는 대신, 아래 수식 6에 의해 주어진 광 증분으로 비동기식 픽셀 정보를 획득하도록 구성될 수 있다:

$$\theta_{ev} = \left| \ln \left( \frac{I_{ph}(t_2)}{I_{ph}(t_1)} \right) \right| \approx \left| \frac{\Delta I_{ph}}{I_{ph}} \right|$$

[0100]

[0101] 수식 6

[0102] 수식 6의 예에서,  $\theta_{en}$ 은 최소 검출 가능한 시간적 콘트라스트("콘트라스트 감도"라고도 지칭됨)이고,  $I_{ph}$ 는 감광 요소에서 출력되는 전류이다. 잠음은 본 발명의 비동기식 픽셀의 콘트라스트 감도를 더 제한할 수 있다.

[0103] 도 5의 검출기(500)를 참조하여 설명되었지만, 광-신호 변환기의 제2 출력을 참조하여 검출기의 신호(예를 들어, 전압 신호 또는 전류 신호)를 분석하거나, 보다 일반적으로 광-신호 변환기의 제2 출력의 하나 이상의 미리 정해진 상태를 검출하도록 구성된 임의의 적합한 검출기가 사용될 수 있다. 더욱이, 이러한 분석을 수행하도록 배열된 트랜지스터, 커패시터, 스위치 및/또는 다른 회로 구성 요소의 임의의 조합이 본 발명에 따라 각 픽

셀의 검출기에 사용될 수 있다.

[0104] 도 6은 도 5의 검출기(500)에 의해 생성된 트리거의 그래픽도이다. 도 6에서,  $V_p$ 는 검출기(500)의 커패시터(503)에서의 전압을 나타내며, 따라서 광-신호 변환기의 제2 출력으로부터의 출력에 비례하는 전압이다. 더욱이,  $V_{diff}$ 는,  $V_p$ 의 반전 및 증폭된 버전이고 광-신호 변환기의 제2 출력으로부터의 출력에 비례하는 검출기(500)의 전압 신호이다. 도 6에 더 도시된 바와 같이,  $V_p$ 의 증가("+ 이벤트"로 도시)와  $V_p$ 의 감소("-이벤트"로 도시)는 모두 트리거 신호를 생성할 수 있다.  $V_{diff}$ 는  $V_p$ 의 반전 및 증폭된 버전이므로,  $V_p$ 의 증가는  $V_{diff}$ 의 감소로 나타나고, 그 반대의 경우도 마찬가지이다. 또한, 도 6은 "+ 임계값"이 "- 임계값"과 (크기가) 동일한 것으로 설정될 수 있지만 또한 상이하게 설정될 수도 있는 방식을 도시한다. 마지막으로, 도 6은 (예를 들어, 스위치(509)를 폐쇄함으로써) 각각의 트리거 후에  $V_{diff}$ 가 기준선("리셋 레벨"로 도시됨)으로 리셋되는 방식을 보여준다.

[0105] 도 7은 예시적인 광-시간 변환기(700)의 개략도이다. 변환기(700)는 도 1의 픽셀(100)에서 사용될 수 있다(변환기(107) 참조).

[0106] 도 7에 도시된 바와 같이, 변환기(700)는 커패시터(C1), 스위치(S1) 및 비교기(기준 전압( $V_{ref}$ )을 가짐)를 포함할 수 있다. 이들 요소는 광-신호 변환기(도시되지 않음)의 제1 출력에 연결될 수 있다. 따라서 스위치(S1)가 개방될 때마다 커패시터(C1)는 제1 출력의 전류로 인해 충전된다. C1 양단의 전압이  $V_{ref}$ 에 도달하면, 비교기는 완료 신호를 생성할 수 있다.

[0107] 도 7에 추가로 도시된 바와 같이, 핸드셰이크 및 상태 논리 회로(즉, 변환기(700)의 논리 회로)는 검출기로부터 트리거 신호를 수신하면 스위치(S1)를 개방할 수 있다. 또한, 핸드셰이크 및 상태 논리 회로는 트리거 신호의 수신을 수신확인하는 제어 신호를 검출기에 보낼 수 있다. 도 7에 더 도시된 바와 같이, 핸드셰이크 및 상태 논리 회로는 트리거 신호 및 완료 신호를 비교기로부터  $Req$  버스를 통해 판독 회로(도시되지 않음)로 보낼 수 있다. 일부 실시형태에서, 핸드셰이크 및 상태 논리 회로는 또한 Ack 버스를 통해 판독 회로로부터 수신확인 신호를 수신할 수 있다. 설명되지는 않았지만, 핸드셰이크 및 상태 논리 회로는 또한 (예를 들어, 트리거 신호의 수신 전 또는 수신 시) S1을 폐쇄하여 커패시터(C1)를 방전시켜 광-시간 변환을 준비할 수 있다.

[0108] 도 7에 도시되지는 않았지만, 핸드셰이크 및 상태 논리 회로는 광-시간 변환을 통해  $V_{ref}$ 를 변경할 수 있다. 따라서, 복수의 완료 시간이 획득되고  $Req$  버스를 통해 출력될 수 있다. 전술한 바와 같이, 복수의 측정값을 사용하면 평활화 및/또는 에러 정정이 가능할 수 있다.

[0109] 따라서, 광-시간 변환기(700)는 아래 수식 7에 따라 시간 내에 감광 요소에 도달하는 광의 세기를 인코딩할 수 있다:

$$t_{int} = \frac{C_1}{I_{ph}}(V_{시작} - V_{ref})$$

[0110] 수식 7

[0112] 수식 7의 예에서,  $t_{int}$ 는 광의 세기가 인코딩되는 시간이고,  $C_1$ 은 커패시터(C1)의 커패시턴스이고,  $I_{ph}$ 는 감광 요소에서 출력된 전류(또는 광-신호 변환기의 제1 출력으로부터 광-시간 변환기(700)에서 수신된 전류)이고,  $V_{시작}$ 은 (예를 들어, 트리거 신호의 수신 시) 커패시터(C1)의 상부 판에 연결된 정전압이고,  $V_{ref}$ 는 비교기의 기준 전압이다.  $V_{시작}$ 은 도 9a, 도 9b 및 도 9c에서  $V_{pix,0}$ 으로 도시되고 아래에 설명된다. 일부 실시형태에서,  $V_{시작}$ (또는  $V_{pix,0}$ )은 광-시간 변환기의 공급 전압(예를 들어, 도 8에서  $V_{sup,LTC}$ 로 도시되고 아래에 설명됨)과 동일할 수 있고 (또는 공급 전압으로부터 도출될 수 있고), C1의 상부 판(및 S1의 상부 단자)에 영구적으로 연결된다.

[0113] 도 8은 다른 예시적인 광-시간 변환기(800)의 개략도이다. 변환기(800)는 도 1의 픽셀(100)에서 변환기(700)에 추가하여 또는 대신에 사용될 수 있다.

[0114] 도 8에 도시된 바와 같이, 변환기(800)는 커패시터(C1), 스위치(S1) 및 비교기(기준 전압( $V_{ref}$ )을 가짐)를 포함할 수 있다. 도 7의 변환기(700)와 유사하게, 이들 요소는 광-신호 변환기(도시되지 않음)의 제1 출력에 연결될 수 있다. 따라서 스위치(S1)가 개방될 때마다, 커패시터(C1)는 제1 출력의 전류로 인해 충전된다. C1 양단의 전

압이  $V_{ref}$ 에 도달하면, 비교기는 완료 신호를 생성할 수 있다. 또한, 커패시터(C1) 및/또는 스위치(S1)는 광-시간 변환기(800)의 공급 전압( $V_{sup,LTC}$ )에도 연결될 수 있다.

[0115] 도 8에 추가로 도시된 바와 같이, 변환기(800)는 커패시터(C1), 스위치(S1) 및 비교기의 공통 노드에 연결된 커패시터(C2)를 포함할 수 있다. 커패시터(C2)는 C1과 결합 커패시터로 기능하여 상이한 공급 전압을 사용할 수 있게 한다.

[0116] 도 8에 추가로 도시된 바와 같이, 핸드셰이크 및 상태 논리 회로(즉, 변환기(800)의 논리 회로)는 검출기로부터 트리거 신호를 수신하면 스위치(S1)를 개방할 수 있다. 또한, 핸드셰이크 및 상태 논리 회로는 트리거 신호의 수신을 수신확인하는 제어 신호를 검출기에 보낼 수 있다. 도 8에 더 도시된 바와 같이, 핸드셰이크 및 상태 논리 회로는 비교기로부터 Req 버스를 통해 판독 회로(도시되지 않음)로 트리거 신호 및 완료 신호를 보낼 수 있다. 일부 실시형태에서, 핸드셰이크 및 상태 논리 회로는 또한 판독 회로로부터 Ack 버스를 통해 수신확인 신호를 수신할 수 있다. 도시되지는 않았지만, 핸드셰이크 및 상태 논리 회로는 (예를 들어, 트리거 신호의 수신 전 또는 수신 시) S1을 폐쇄하여 커패시터(C1)를 방전시켜 광-시간 변환을 준비할 수 있다.

[0117] 도 7에 도시되지는 않았지만, 핸드셰이크 및 상태 논리 회로는 광-시간 변환을 통해  $V_{ref}$ 를 변경할 수 있다. 따라서, 복수의 완료 시간이 획득되고 Req 버스를 통해 출력될 수 있다. 전술한 바와 같이, 복수의 측정값을 사용하면 평활화 및/또는 에러 정정이 가능할 수 있다.

[0118] 도 8에 추가로 도시된 바와 같이, 광-시간 변환기(800)는 광-신호 변환기의 제1 출력에 연결된 소스, 전압( $V_{바이어스}$ )에 의해 바이어스된 게이트, 및 광-신호 변환기의 공급 전압( $V_{sup,PSC}$ )에 연결된 드레인을 갖는 트랜지스터( $M_{OF}$ )를 포함할 수 있다. 트랜지스터( $M_{OF}$ )를 통합함으로써, 광-시간 변환기(800)는 광-신호 변환기가 제2 출력에서 도달하는 광의 로그 함수에 비례하는 전압 출력을 전달하는 것을 중지하기 위하여 광-신호 변환기의 제1 출력의 전압이 너무 낮게 떨어지는 것을 방지할 수 있다. 광-시간 변환기(800)는 또한  $M_{OF}$ 와 병렬인 스위치(S2)(또는 예를 들어, 스위치로서 작용하는 트랜지스터)를 포함할 수 있다. 따라서, 핸드셰이크 및 상태 논리 회로는 스위치(S1)와 유사하게 스위치(S2)를 제어할 수 있다(즉, 스위치(S2)를 개방하여 광-시간 변환 사이클을 시작하고/하거나 스위치(S2)를 폐쇄하여 방전시켜 광-시간 변환 사이클을 준비할 수 있다).

[0119] 광-시간 변환기(800)의  $M_{OF}$  트랜지스터는 아래 수식 9에 의해 제어될 수 있다:

[0120] 
$$V_{바이어스} = V_{PRI,out} + V_{GS,MOF}(I_{ph,max})$$

[0121] 수식 9

[0122] 수식 9의 예에서,  $V_{바이어스}$ 는  $M_{OF}$  트랜지스터에 적용되는 일정한 바이어스 전압이고, 광-신호 변환기의 제1 출력에서 최소 허용 가능한 전압인  $V_{PRI,out}$ 에 의존하고, 광-신호 변환기의 출력을 측정하는 것으로부터 또는 출력을 시뮬레이션하는 것으로부터 도출될 수 있다.  $V_{바이어스}$ 는, 감광 요소에서 출력된 최대 전류이고, 감광 요소의 출력을 측정하는 것으로부터 도출되거나 또는 감광 요소의 하나 이상의 반도체 파라미터에 기초하여 계산될 수 있는  $I_{ph,max}$ 의 함수인  $V_{GS,MOF}$ 에 더 의존한다.

[0123] 일부 실시형태에서, 광-신호 변환기에 대한 제1 공급 전압( $V_{sup,PSC}$ )은 광-시간 변환기에 대한 제2 공급 전압( $V_{sup,LTC}$ )과 상이할 수 있다. 예를 들어,  $V_{sup,PSC}$ 의 크기는  $V_{sup,LTC}$ 의 크기보다 더 클 수 있다. 공급 전압의 이러한 차이는 예를 들어 처리 가능한 광 레벨의 넓은 동적 범위가 필요한 경우에 유용할 수 있다. 일부 경우에, 광-신호 변환기는 충분히 더 높은 DC 전압 범위를 필요로 할 수 있으며, 본 명세서에 개시된 바와 같이 이득 부스팅이 이용되는 경우 더욱 더 그렇다. 광-신호 변환기에 필요한 공급 전압은 나노미터 반도체 기술에서 일반적으로 사용되는 값으로 감소되지 않을 수 있다. 그 결과, 광-시간 변환기를 포함하는 픽셀 내 회로부의 나머지 부분에 비해 광-신호 변환기를 구현하기 위해 다른 반도체 기술이 사용될 수 있다. 이러한 접근법을 사용하면 필요에 따라 다른 공급 전압이 제공될 수 있다.

[0124]  $V_{리셋}$  자체는 도 5, 도 7, 도 8, 도 10 및 도 11의 예를 참조하여 설명된 "트리거" 신호로부터 도출되거나 트리거 신호에 의해 제어된다(또는 위에서 설명한 바와 같이 이전 검출 후에 이미 적용된 경우 적어도 해제된다).

[0125] 도 9a는 도 7의 광-시간 변환기(700) 또는 도 8의 광-시간 변환기(800)에 의한 광-시간 변환의 그래프도이다.

도 9a의 예에 도시된 바와 같이, 광-시간 변환기의 커패시터는 트리거 신호(도 9a에서  $V_{리셋}$ 으로 표시됨)를 수신하면 충전(또는 도 9a에 도시된 방전)을 시작한다. 커패시터 양단의 전압이  $V_{ref}$ 에 도달하면, 완료 신호(도 9a에서  $V_{out}$ 으로 표시됨)가 생성된다. (충전 전류에 선형적으로 비례하는) 광의 세기는 위에서 설명한 바와 같이 트리거 신호와 완료 신호 사이의 시간(도 9a에서  $t_{int}$ 로 표시됨)으로 인코딩된다.

[0126] 도 9b는 도 7의 광-시간 변환기(700) 또는 도 8의 광-시간 변환기(800)에 의한 신속한 순차적 트리거를 갖는 광-시간 변환의 그래픽도이다. 도 9b의 예에 도시된 바와 같이, 광-시간 변환기의 커패시터는 트리거 신호(도 9b에서  $V_{리셋}$ 의 제1 스파이크로 표시됨)를 수신하면 충전(또는 도 9b에 도시된 방전)을 시작한다. 그러나, 광-시간 변환기는  $V_{ref}$ 에 도달하기 전에 제2 트리거 신호(도 9b에서  $V_{리셋}$ 의 제2 스파이크로 표시됨)를 수신한다. 따라서, 광-시간 변환기는 (예를 들어, 스위치를 뒤집어 커패시터를 접지 또는 다른 전압 공급원에 연결함으로써) 커패시터를 신속하게 방전(또는 충전)한 다음 (예를 들어, 스위치를 개방함으로써) 커패시터를 다시 충전(또는 방전)하기 시작한다. 커패시터 양단의 전압이  $V_{ref}$ 에 도달하면, 그런 다음 완료 신호(도 9b에서  $V_{out}$ 으로 표시됨)가 도 9a에서와 같이 생성된다. 도 9b에 도시되지는 않았지만, 광-시간 변환기는, 예를 들어, 제1 측정값의 시간-디지털 변환을 취소하도록 두 트리거 사이에 관독 회로에 취소 신호를 보낼 수 있다. 예를 들어, 일부 실시형태에서, 이러한 취소 신호는 제2 트리거 신호(도 9b에서  $V_{리셋}$ 의 제2 스파이크로 표시됨)로부터 도출될 수 있다. 더욱이, (충전 전류에 선형적으로 비례하는) 광의 세기는 따라서 취소 신호와 완료 신호 사이의 시간(도 9a에서  $t_{int}$ 로 표시됨)으로 인코딩될 수 있다.

[0127] 도 9c는 도 7의 광-시간 변환기(700) 또는 도 8의 광-시간 변환기(800)에 의해 변하는 기준 전압을 갖는 광-시간 변환의 그래픽도이다. 도 9c의 예에 도시된 바와 같이, 광-시간 변환기의 커패시터는 트리거 신호(도 9c에서  $V_{리셋}$ 으로 표시됨)를 수신하면 충전(또는 도 9c에 도시된 방전)을 시작한다. 커패시터 양단의 전압이  $V_{ref1}$ 에 도달하면, 제1 완료 신호(도 9c에서  $V_{out}$ 의 제1 스파이크로 표시됨)가 생성된다. 커패시터 양단의 전압이  $V_{ref2}$ 에 도달하면, 제2 완료 신호(도 9c에서  $V_{out}$ 의 제2 스파이크로 표시됨)가 생성된다. 커패시터 양단의 전압이  $V_{ref3}$ 에 도달하면, 최종 완료 신호(도 9c에서  $V_{out}$ 의 제3 스파이크로 표시됨)가 생성된다. 3개의 기준 전압이 도시되었지만, 2, 4, 5 등과 같은 임의의 수의 기준 전압이 사용될 수 있다. 따라서 (충전 전류에 선형적으로 비례하는) 광의 세기는 위에서 설명한 바와 같이 신호 사이의 시간(도 9c에서  $t_{int1}$  및  $t_{int2}$ 로 표시됨)으로 인코딩된다. 다수의 완료 신호는 위에서 설명한 바와 같이 신호 평활화 및/또는 에러 정정을 하는 데 사용될 수 있다.

[0128] 도 10은 도 4a의 변환기(400), 도 5의 검출기(500), 및 도 7의 광-시간 변환기(700)를 포함하는 예시적인 이미지 센서의 개략도이다. 도 10에 도시된 바와 같이, 변환기(400)는 광-시간 변환기(700)에 연결된 제1 출력, 및 검출기(500)에 연결된 제2 출력을 갖는다. 검출기(500)는 트리거 신호를 광-시간 변환기(700)에 보내고, 광-시간 변환기는 제어 신호를 검출기(500)에 보낸다. 마지막으로, 광-시간 변환기(700)는 신호를 Req 버스를 통해 관독 회로부(도시되지 않음)로 보내고, Ack 버스를 통해 수신확인 신호를 수신할 수 있다.

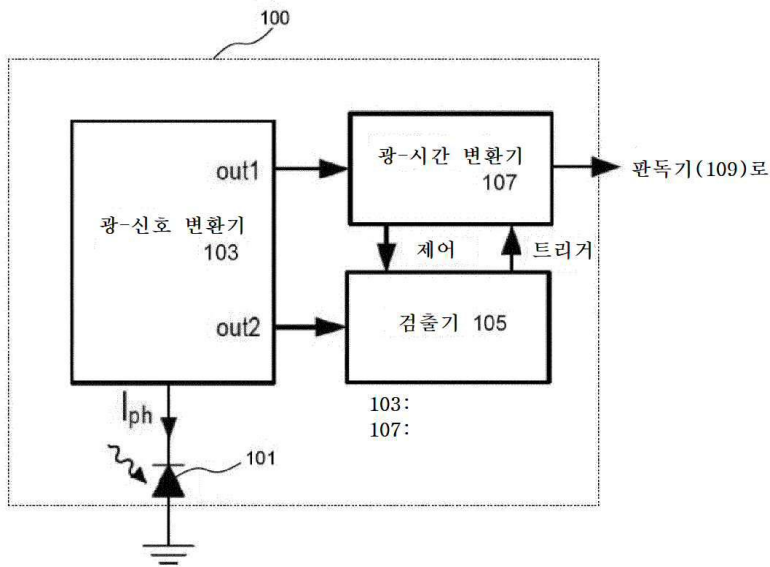
[0129] 도 11은 도 4a의 변환기(400), 도 5의 검출기(500), 및 도 8의 광-시간 변환기(800)를 포함하는 다른 예시적인 이미지 센서의 개략도이다. 도 11에 도시된 바와 같이, 변환기(400)는 광-시간 변환기(800)에 연결된 제1 출력, 및 검출기(500)에 연결된 제2 출력을 갖는다. 검출기(500)는 트리거 신호를 광-시간 변환기(800)로 보내고, 광-시간 변환기는 제어 신호를 검출기(500)로 보낸다. 마지막으로, 광-시간 변환기(800)는 Req 버스를 통해 관독 회로부(도시되지 않음)에 신호를 보내고, Ack 버스를 통해 수신확인 신호를 수신할 수 있다.

[0130] 도 12는 본 발명의 실시형태에 따른 이미지 센서, 예를 들어, 도 10 및 도 11의 픽셀을 포함하는 이미지 센서로부터의 예시적인 출력(1220 및 1230)에 비해 현존하는 이미지 센서로부터의 예시적인 출력(1210)을 도시한다. 도 12에 도시된 바와 같이, 전체 이미지(1210)는 이미지 내의 정지 배경으로 인해 상당한 외부 상세 사항을 포함한다. 도 10 또는 도 11에 도시된 이미지 센서의 출력(1220)은 콘트라스트 검출 이벤트로 표현될 수 있다(예를 들어, 음의 변화를 나타내는 검은색 픽셀과, 양의 변화를 나타내는 흰색 픽셀, 여기서 회색 영역은 활성화되지 않은 픽셀임). 따라서, 도 10 또는 도 11에 도시된 이미지 센서의 출력은 장면 내 움직임이 있는 흑백 사진(1230)을 현상하는데 사용될 수 있다. 사진(1230)은 출력(1220)에서 활성화된 픽셀로부터의 세기 레벨을 사용하여 생성될 수 있다. 알 수 있는 바와 같이, 출력(1220) 및 사진(1230)은 상당히 적은 데이터를 포함하여서, 전체 이미지(1210)보다 예를 들어 장면 내의 변화를 추적하거나 인식하기 위해 후처리하기에 더 쉽고 더 효율적이다.

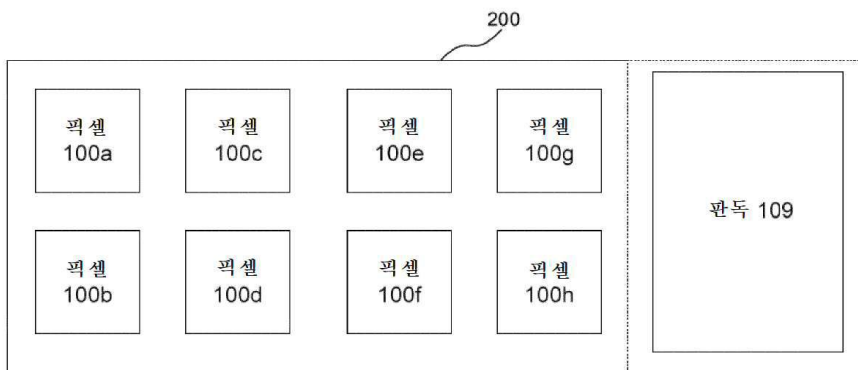
- [0131] 본 발명에 따라 구성된 픽셀의 다른 부분을 제조하기 위해, 광-신호 변환기는 하나의 특정 전압 범위를 필요로 할 수 있는 반면, 픽셀의 다른 부분(예를 들어, 광-시간 변환기, 검출기 등)은 예를 들어, 제조의 소형화 및/또는 확장성을 수행하기 위해, 다른 전압 범위를 필요로 할 수 있다. 예를 들어, 위에서 논의된 바와 같이, 광-신호 변환기에 대한 공급 전압은 광-시간 변환기에 공급되는 것보다 상이하고 더 높을 수 있다.
- [0132] 따라서, 일부 실시형태에서, 광-신호 변환기 및 이미지 센서의 픽셀 내 회로부의 나머지 부분을 각각 구현하기 위해 상이한 반도체 기술이 사용될 수 있다. 예를 들어, 두 개의 반도체 공정(이는 상이한 기본 기술에 기초하고, 상이한 최소 피처 크기를 가지고, 상이한 공급 전압 등을 가질 수 있음)은 두 회로 유형에 대해 개별적으로 최적화될 수 있다. 이들 공정의 결과(예를 들어, 광-신호 변환기 및 픽셀 내 회로부의 나머지 부분)는 웨이퍼 간 적층 기술을 사용하여 통합될 수 있다.
- [0133] 전문한 설명은 예시를 위한 목적으로 제시되었다. 본 설명은 모든 예시를 다 제시한 것도 아니고, 본 발명을 개시된 정확한 형태 또는 실시형태로 제한되는 것도 아니다. 실시형태의 수정 및 적용은 본 명세서를 고려하는 것으로부터 그리고 개시된 실시형태를 실시하는 것으로부터 명백해질 것이다. 예를 들어, 설명된 구현은 하드웨어를 포함하지만, 본 발명과 일치하는 시스템 및 방법은 하드웨어 및 소프트웨어로 구현될 수 있다. 또한, 특정 구성 요소가 서로 결합된 것으로 설명되었지만, 이러한 구성 요소는 서로 통합되거나 임의의 적절한 방식으로 분포될 수 있다.
- [0134] 더욱이, 예시적인 실시형태가 본 명세서에 설명되었지만, 본 범위는 본 발명에 기초한 등가 요소, 수정, 생략, 조합(예를 들어, 다양한 실시형태에 걸친 양태), 적용 및/또는 변경을 갖는 임의의 및 모든 실시형태를 포함한다. 청구 범위의 요소는 청구 범위에 사용된 언어에 기초하여 광범위하게 해석되어야 하고, 본 명세서에 설명된 예로 제한되지 않고 또는 본 출원의 진행 과정 동안 제한되지 않으며, 이러한 예는 비-배타적인 것으로 해석되어야 한다. 또한, 개시된 방법의 단계는 단계의 순서 변경 및/또는 단계 삽입 또는 삭제를 포함하여 임의의 방식으로 수정될 수 있다.
- [0135] 본 발명의 특징 및 장점은 설명된 명세서로부터 명백하며, 따라서 첨부된 청구 범위는 본 발명의 진정한 사상 및 범위 내에 속하는 모든 시스템 및 방법을 포괄하는 것으로 의도된다. 본 명세서에 사용된 단수형 요소는 "하나 이상의" 요소를 의미한다. 유사하게, 복수형 용어를 사용하는 것은 주어진 문맥에서 불명확하지 않는 한 반드시 복수를 나타내는 것은 아니다. "및" 또는 "또는"과 같은 단어는 구체적으로 달리 지시하지 않는 한 "및/또는"을 의미한다. 또한, 본 발명을 연구함으로써 많은 수정 및 변형이 쉽게 발생할 수 있으므로, 본 발명은 도시되고 설명된 정확한 구성 및 동작으로 제한되는 것은 바람직하지 않으며, 따라서 모든 적절한 수정 및 등가물이 본 발명의 범위 내에 속할 수 있다.
- [0136] 본 명세서를 고려하는 것으로부터 그리고 본 명세서에 개시된 실시형태를 실시하는 것으로부터 다른 실시형태도 명백해질 것이다. 본 명세서 및 실시형태는 단지 예로서 고려된 것으로 의도되며, 개시된 실시형태의 진정한 범위 및 사상은 다음의 청구 범위에 의해 한정된다.

도면

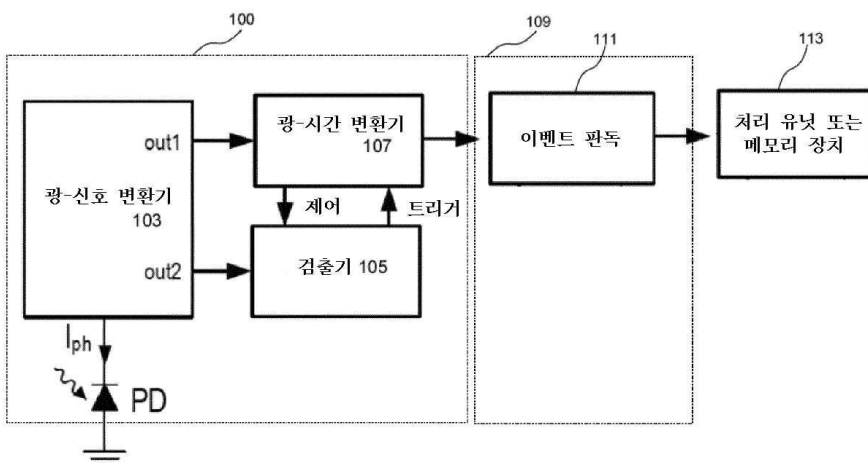
도면1



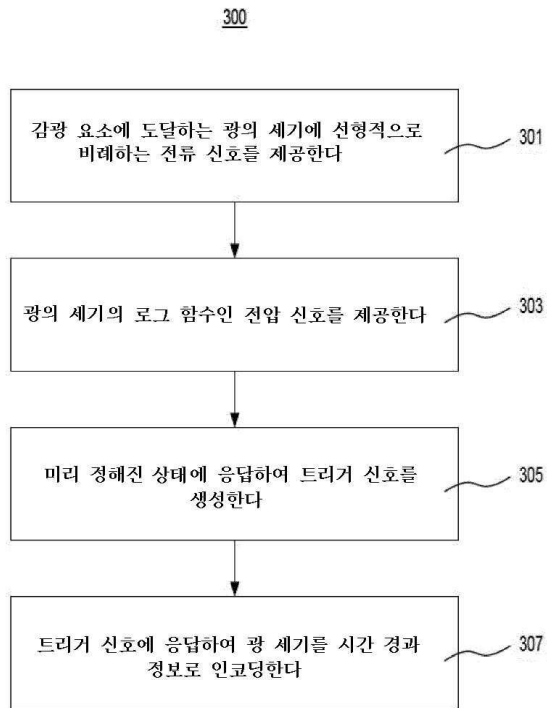
도면2a



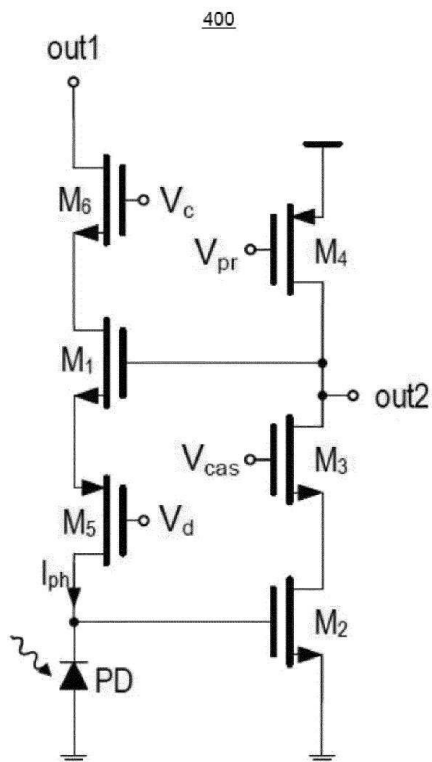
도면2b



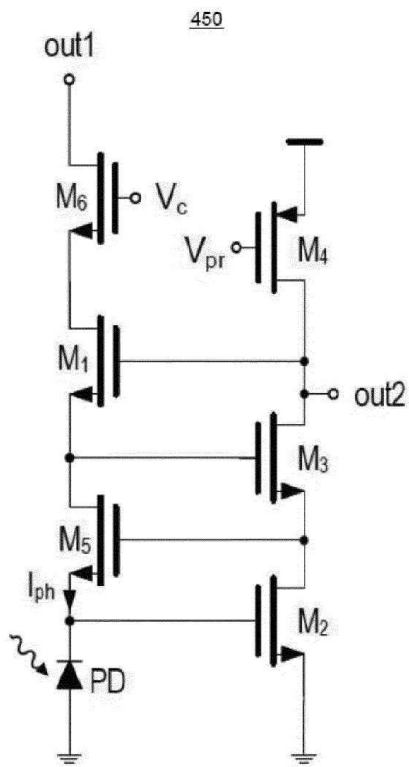
도면3



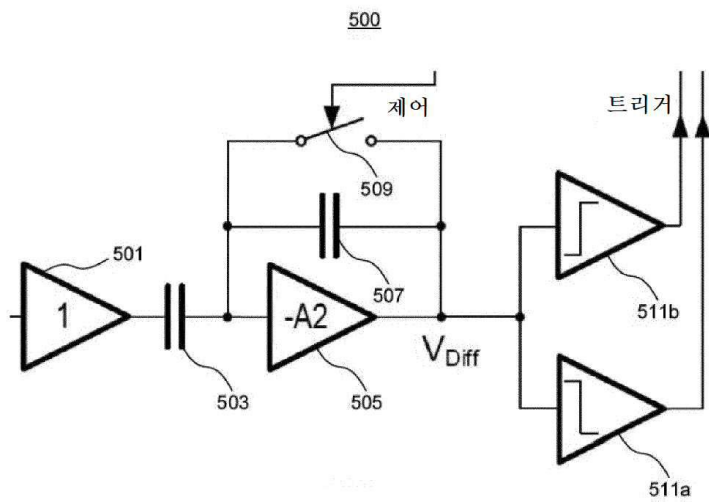
도면4a



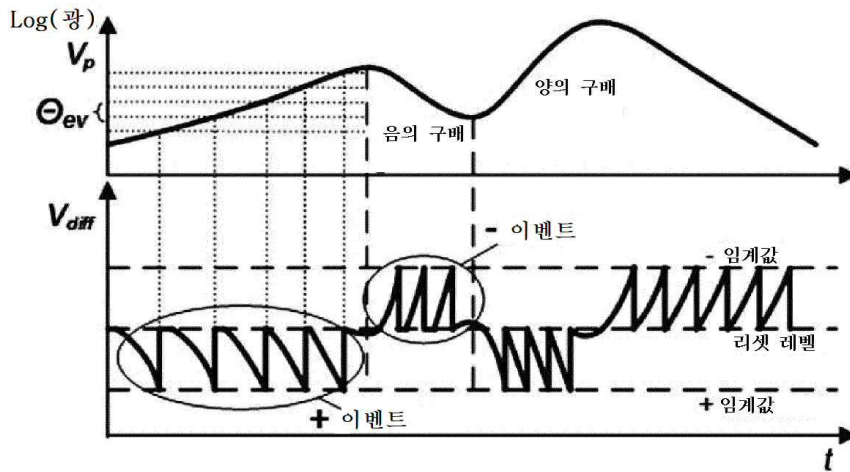
도면4b



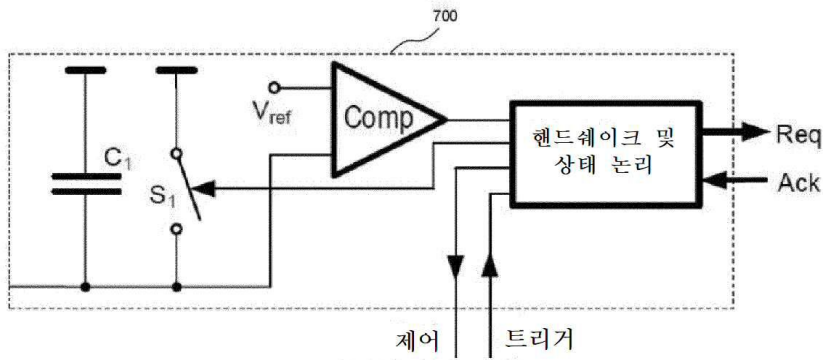
도면5



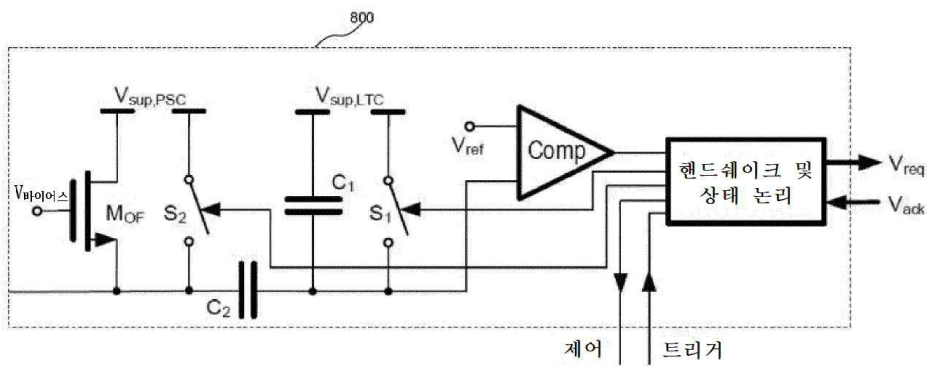
도면6



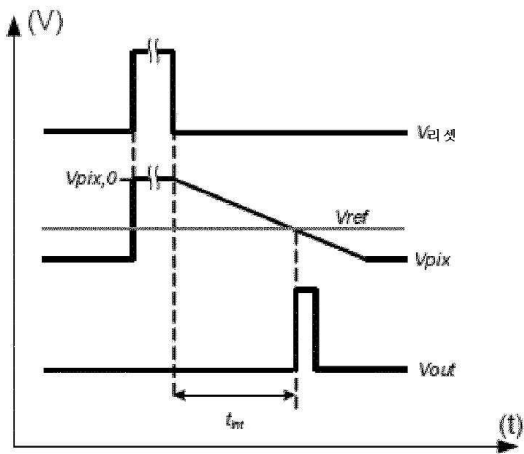
도면7



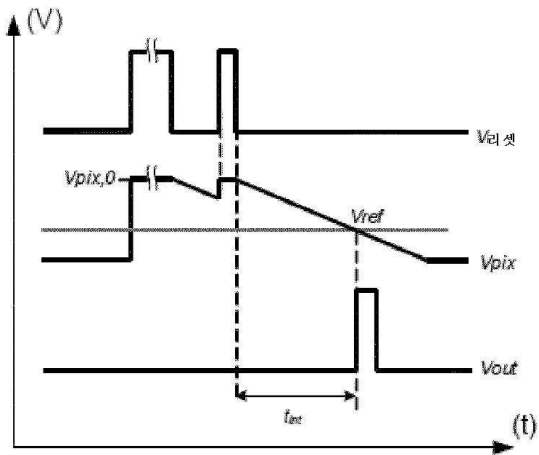
도면8



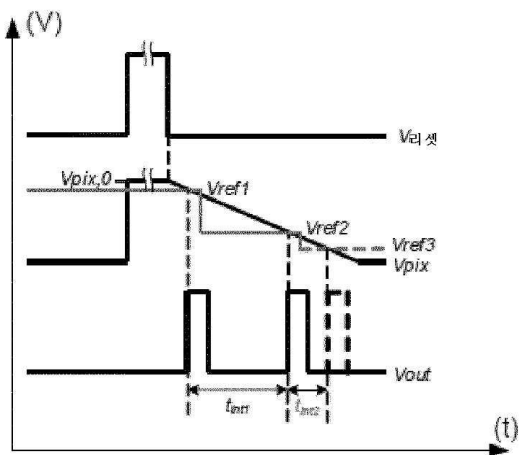
도면9a



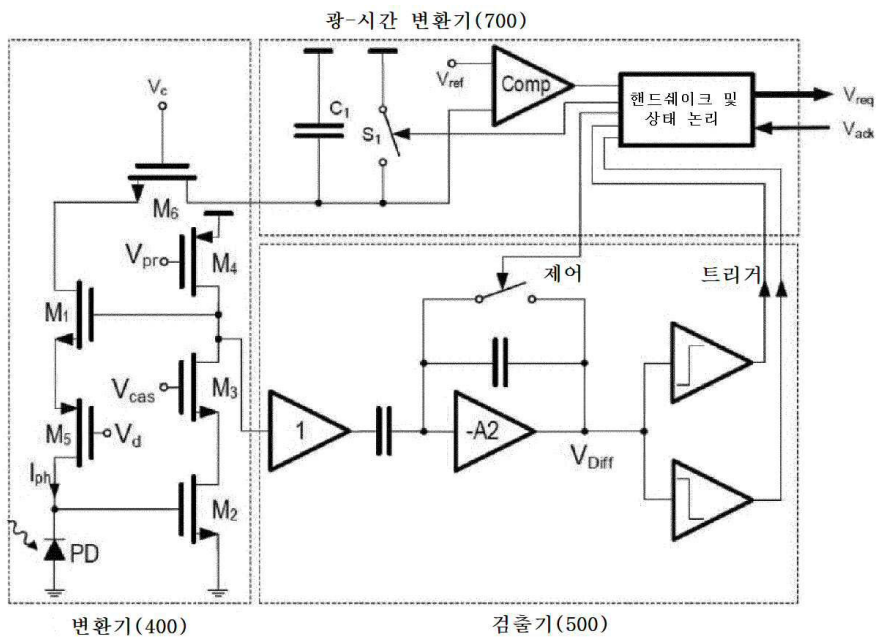
도면9b



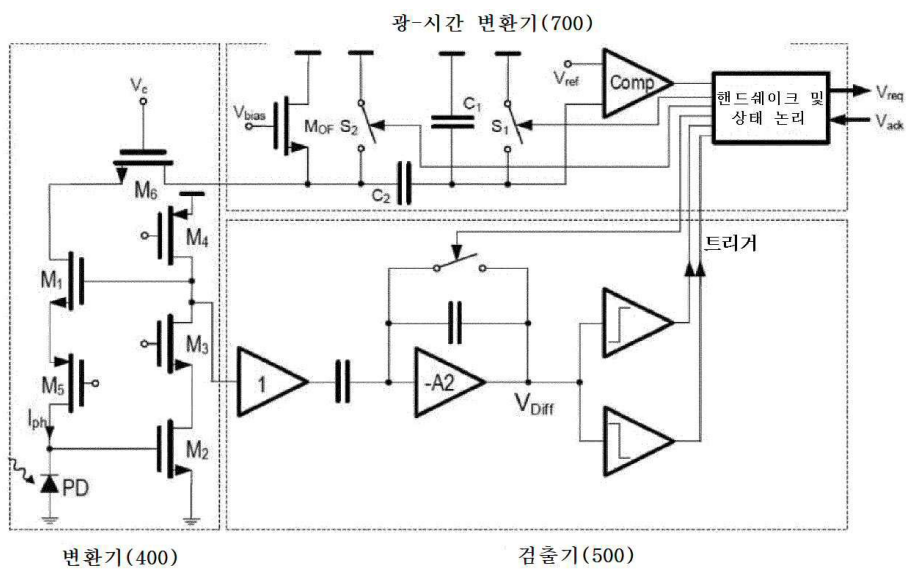
도면9c



도면10



도면11



도면12

