

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5952398号
(P5952398)

(45) 発行日 平成28年7月13日(2016.7.13)

(24) 登録日 平成28年6月17日(2016.6.17)

(51) Int.Cl.

F 1

G06F 3/041 (2006.01)

G06F 3/041

5 1 2

G06F 3/044 (2006.01)

G06F 3/044

1 2 0

G06F 3/041

5 2 2

請求項の数 20 (全 12 頁)

(21) 出願番号 特願2014-521693 (P2014-521693)
 (86) (22) 出願日 平成24年7月16日 (2012.7.16)
 (65) 公表番号 特表2014-523052 (P2014-523052A)
 (43) 公表日 平成26年9月8日 (2014.9.8)
 (86) 國際出願番号 PCT/US2012/046920
 (87) 國際公開番号 WO2013/012802
 (87) 國際公開日 平成25年1月24日 (2013.1.24)
 審査請求日 平成27年7月10日 (2015.7.10)
 (31) 優先権主張番号 13/184,321
 (32) 優先日 平成23年7月15日 (2011.7.15)
 (33) 優先権主張国 米国(US)

(73) 特許権者 390020248
 日本テキサス・インスツルメンツ株式会社
 東京都新宿区西新宿六丁目24番1号
 (73) 特許権者 507107291
 テキサス インスツルメンツ インコーポ
 レイテッド
 アメリカ合衆国 テキサス州 75265
 -5474 ダラス メイル ステイショ
 ン 3999 ピーオーボックス 655
 474
 (74) 上記1名の代理人 100098497
 弁理士 片寄 恒三
 (72) 発明者 二瓶 竜行
 日本国 156-0055 東京都世田谷
 区船橋7-8-931

最終頁に続く

(54) 【発明の名称】容量性タッチパネルを感知及びスキャンするための方法及び装置

(57) 【特許請求の範囲】

【請求項1】

装置であって、

第1の端子のセットと第2の端子のセットとを有するインターフェースと、

アナログフロントエンド(AFE)と、

を含み、

前記第1及び第2の端子のセットがタッチパネルに結合されるように構成され、前記インターフェースが、スキャン期間の第1の部分の間に前記第1の端子のセットからの第1の端子に第1の励起電圧を提供し、前記インターフェースが、前記スキャン期間の前記第1の部分の間に前記第1の端子のセットからの第2の端子に第2の励起電圧を提供し、前記インターフェースが、前記スキャン期間の第2の部分の間に前記第1の端子のセットからの前記第2の端子に前記第1の励起電圧を提供し、前記インターフェースが、前記スキャン期間の前記第2の部分の間に前記第1の端子のセットからの前記第1の端子に前記第2の励起電圧を提供し、

前記第2の励起電圧が前記第1の励起電圧の反対の極性を有し、

前記インターフェースが、前記スキャン期間の前記第1及び第2の部分の間に、それぞれ、前記第2の端子のセットからの第1の端子から第1及び第2の測定信号を受け取り、

前記AFEが前記第1及び第2の測定信号を受け取るように前記インターフェースに結合されており、前記AFEが第1及び第2の積分された信号を生成するために前記第1及び

10

20

第2の測定信号を積分し、前記A F Eが出力信号を生成するために第1及び第2の積分された信号を組み合わせる、装置。

【請求項2】

請求項1に記載の装置であって、

前記インターフェースが、前記第2の端子のセットからの各端子に結合され、且つ、前記A F Eに結合されるマルチプレクサと、前記第2の端子のセットからの各端子に結合される励起器とを更に含む、装置。

【請求項3】

請求項2に記載の装置であって、

前記A F Eが、前記マルチプレクサに結合される積分器と、前記積分器に結合されるアナログデジタルコンバータ（A D C）と、前記A D Cに結合される加算回路とを更に含む、装置。 10

【請求項4】

請求項3に記載の装置であって、

前記積分器が、

第1の入力端子と、第2の入力端子と、出力端子とを有する増幅器であって、前記増幅器の前記第1の入力端子が参照電圧を受け取り、前記増幅器の前記第2の入力端子が前記マルチプレクサに結合され、前記増幅器の前記出力端子が前記A D Cに結合される、前記増幅器と、

前記増幅器の前記第2の入力端子と前記増幅器の前記出力端子との間に結合されるキャパシタと、 20

前記増幅器の前記第2の入力端子と前記増幅器の前記出力端子との間に結合されるスイッチであって、サンプル信号により制御される、前記スイッチと、

を更に含む、装置。

【請求項5】

請求項4に記載の装置であって、

前記加算回路が、前記A D Cに結合される遅延回路と、前記A D Cと前記遅延回路とに結合される加算器とを更に含む、装置。

【請求項6】

請求項5に記載の装置であって、

前記A F Eに結合されるデジタルフロントエンド（D F E）と、前記D F Eと前記A F Eとに結合される制御ロジックとを更に含む、装置。 30

【請求項7】

タッチパネルと、タッチパネルコントローラとを含む装置であって、

前記タッチパネルが、

複数の列に配置される複数の列センサ電極と、

第1のストリップ電極のセットであって、前記第1のストリップ電極のセットからの各ストリップ電極が前記複数の列の少なくとも1つ内の各列電極に結合される、前記第1のストリップ電極のセットと、

複数の行に配置される複数の行センサ電極と、 40

第2のストリップ電極のセットであって、前記第2のストリップ電極のセットからの各ストリップ電極が前記複数の行の少なくとも1つ内の各行電極に結合される、前記第2のストリップ電極のセットと、

を有し、

前記タッチパネルコントローラが、

前記第1及び第2のストリップ電極のセットからの各ストリップ電極に結合されるインターフェースと、

アナログフロントエンド（A F E）と、

を有し、

前記インターフェースが、スキャン期間の第1の部分の間に前記第1のストリップ電極の 50

セットからの第 1 のストリップ電極に第 1 の励起電圧を提供し、

前記インタフェースが、前記スキャン期間の前記第 1 の部分の間に前記第 1 のストリップ電極のセットからの第 2 のストリップ電極に第 2 の励起電圧を提供し、

前記インタフェースが、前記スキャン期間の第 2 の部分の間に前記第 1 のストリップ電極のセットからの前記ストリップ電極に前記第 1 の励起電圧を提供し、

前記インタフェースが、前記スキャン期間の前記第 2 の部分の間に前記第 1 のストリップ電極のセットからの前記第 2 のストリップ電極に前記第 2 の励起電圧を提供し、

前記第 2 の励起電圧が前記第 1 の励起電圧の反対の極性を有し、

前記インタフェースが、前記スキャン期間の前記第 1 及び第 2 の部分の間に、それぞれ、前記第 2 のストリップ電極のセットからの第 1 のストリップ電極から第 1 及び第 2 の測定信号を受け取り、

前記 AFE が前記第 1 及び第 2 の測定信号を受け取るように前記インタフェースに結合されており、前記 AFE が第 1 及び第 2 の積分された信号を生成するために前記第 1 及び第 2 の測定信号を積分し、前記 AFE が出力信号を生成するために第 1 及び第 2 の積分された信号を組み合わせる、装置。

【請求項 8】

請求項 7 に記載の装置であって、

前記インタフェースが、前記第 2 のストリップ電極のセットからの各ストリップ電極に結合され、且つ、前記 AFE に結合されるマルチプレクサと、前記第 2 のストリップ電極のセットからの各ストリップ電極に結合される励起器とを更に含む、装置。

【請求項 9】

請求項 8 に記載の装置であって、

前記 AFE が、前記マルチプレクサに結合される積分器と、前記積分器に結合されるアナログデジタルコンバータ (ADC) と、前記 ADC に結合される加算回路とを更に含む、装置。

【請求項 10】

請求項 9 に記載の装置であって、

前記積分器が、

第 1 の入力端子と、第 2 の入力端子と、出力端子とを有する増幅器であって、前記増幅器の前記第 1 の入力端子が参照電圧を受け取り、前記増幅器の前記第 2 の入力端子が前記マルチプレクサに結合され、前記増幅器の前記出力端子が前記 ADC に結合される、前記増幅器と、

前記増幅器の前記第 2 の入力端子と前記増幅器の前記出力端子との間に結合されるキャパシタと、

前記増幅器の前記第 2 の入力端子と前記増幅器の前記出力端子との間に結合されるスイッチであって、サンプル信号により制御される、前記スイッチと、

を更に含む、装置。

【請求項 11】

請求項 10 に記載の装置であって、

前記加算回路が、前記 ADC に結合される遅延回路と、前記 ADC と前記遅延回路とに結合される加算器とを更に含む、装置。

【請求項 12】

請求項 11 に記載の装置であって、

前記タッチパネルコントローラが、前記 AFE に結合されるデジタルフロントエンド (DFFE) と、前記 DFFE と前記 AFE とに結合される制御ロジックとを更に含む、装置。

【請求項 13】

方法であって、

第 1 のインターバルの間にタッチパネル内の第 1 の列電極のセットに第 1 の電圧を印加することと、

前記第 1 のインターバルの間に前記タッチパネル内の第 2 の列電極のセットに第 2 の電圧

10

20

30

40

50

を印加することであって、前記第1及び第2の列電極のセットが互いに隣接しており、前記第2の電圧が前記第1の電圧の反対の極性を有する、前記印加することと、

前記第1のインターバルの間に前記タッチパネルにおける行電極のセットから第1の測定信号を受け取ることと、

第1の積分された信号を生成するために前記第1の測定信号を積分することと、

第2のインターバルの間に前記タッチパネル内の前記第2の列電極のセットに前記第1の電圧を印加することと、

前記第2のインターバルの間に前記タッチパネル内の前記第1の列電極のセットに前記第2の電圧を印加することと、

前記第2のインターバルの間に前記タッチパネルにおける前記行電極のセットから第2の測定信号を受け取ることと、

第2の積分された信号を生成するために前記第2の測定信号を積分することと、

出力信号を生成するために前記第1及び第2の積分された信号を組み合わせることと、
を含む、方法。

【請求項14】

請求項13に記載の方法であって、

前記組み合わせる工程が、

第1及び第2のデジタル化された信号を生成するために前記第1及び第2の積分された信号をデジタル化することと、

前記第1のデジタル化された信号を遅延させることと、

前記第1及び第2のデジタル化された信号を共に加算することと、

を更に含む、方法。

【請求項15】

請求項14に記載の方法であって、

前記方法が、前記第1のインターバルの間に第1のサンプル期間のために、及び前記第2のインターバルの間に第2のサンプル期間のために、積分器をアクティブにすることを更に含む、方法。

【請求項16】

請求項15に記載の方法であって、

前記方法が、

列電極の隣接するセットの各対と列電極の各セットとに対し、前記第1のインターバルの間に前記第1の電圧を印加する工程と、前記第1のインターバルの間に前記第2の電圧を印加する工程と、前記第1の測定信号を受け取る工程と、前記第1の測定信号を積分する工程と、前記第2のインターバルの間に前記第1の電圧を印加する工程と、前記第2のインターバルの間に前記第2の電圧を印加する工程と、前記第2の測定信号を受け取る工程と、前記第2の測定信号を積分する工程と、前記第1及び第2の積分された信号を組み合わせる工程とを反復することと、

前記タッチパネルに対し静電容量プロファイルを生成することと、

を更に含む、方法。

【請求項17】

請求項16に記載の方法であって、

前記方法が、

列電極の隣接するセットの各対と列電極の各セットとに対し、前記第1のインターバルの間に前記第1の電圧を印加する工程と、前記第1のインターバルの間に前記第2の電圧を印加する工程と、前記第1の測定信号を受け取る工程と、前記第1の測定信号を積分する工程と、前記第2のインターバルの間に前記第1の電圧を印加する工程と、前記第2の測定信号を受け取る工程と、前記第2の測定信号を積分する工程と、前記第1及び第2の積分された信号を組み合わせる工程とを反復することにより前記タッチパネルをスキャンすることと、

前記スキャンすることと前記静電容量プロファイルとに少なくとも部分的に基づいてタ

10

20

30

40

50

タッチ事象の位置を判定することと、
を更に含む、方法。

【請求項 1 8】

装置であって、

第 1 のインターバルの間にタッチパネル内の第 1 の列電極のセットに第 1 の電圧を印加する手段と、

前記第 1 のインターバルの間に前記タッチパネル内の第 2 の列電極のセットに第 2 の電圧を印加する手段であって、前記第 1 及び第 2 の列電極のセットが互いに隣接しており、前記第 2 の電圧が前記第 1 の電圧の反対の極性を有する、前記印加する手段と、

前記第 1 のインターバルの間に前記タッチパネルにおいて行電極のセットから第 1 の測定信号を受け取る手段と、

第 1 の積分された信号を生成するために前記第 1 の測定信号を積分する手段と、

第 2 のインターバルの間に前記タッチパネル内の前記第 2 の列電極のセットに前記第 1 の電圧を印加する手段と、

前記第 2 のインターバルの間に前記タッチパネル内の前記第 1 の列電極のセットに前記第 2 の電圧を印加する手段と、

前記第 2 のインターバルの間に前記タッチパネルにおける前記行電極のセットから第 2 の測定信号を受け取る手段と、

第 2 の積分された信号を生成するために前記第 2 の測定信号を積分する手段と、

出力信号を生成するために前記第 1 及び第 2 の積分された信号を組み合わせる手段と、
を含む、装置。

【請求項 1 9】

請求項 1 8 に記載の装置であって、

前記組み合わせる手段が、

第 1 及び第 2 のデジタル化された信号を生成するために前記第 1 及び第 2 の積分された信号をデジタル化する手段と、

前記第 1 のデジタル化された信号を遅延させる手段と、

前記第 1 及び第 2 のデジタル化された信号を共に加算する手段と、
を更に含む、装置。

【請求項 2 0】

請求項 1 9 に記載の装置であって、

前記装置が、前記第 1 のインターバルの間に第 1 のサンプル期間のために、及び前記第 2 のインターバルの間に第 2 のサンプル期間のために、積分器をアクティブにする手段を更に含む、装置。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、概して容量性タッチパネルに関し、更に特定して言えば、スキャン及び感知オペレーションを実行するタッチパネルコントローラに関連する。

【背景技術】

【0 0 0 2】

多くの容量性タッチパネル又は容量性タッチスクリーンは、タッチ位置を判定するために投影された容量性感知を用いる。概して、タッチパネル内の各タッチセンサは、透明プレート（即ち、プラスチック）の下の 2 つの電極で構成され、誘電体（即ち、指）が、2 つのプレート（1 つのプレートが励起プレートであり、1 つが検出プレートである）に近接すると、これら 2 つのプレート間の静電容量が低減する。タッチ事象の位置（即ち、指が静電容量を増大させる位置）を判定するため、タッチスクリーンコントローラは通常、励起及び検出プレートを「スキャン」し、タッチ事象の位置を計算し得る。しかし、これらのシステムに関する問題点の 1 つはノイズである。通常、タッチ事象は、約 0.1 pF の増大された静電容量となり、指は、パネルに触れるときノイズ（即ち、60 サイクルノ

10

20

30

40

50

イズ)を導入し得る。そのため、タッチ事象がそのノイズ内で失われ得る。従って、改善されたタッチパネルコントローラが求められている。

【0003】

従来の回路の幾つかの他の例が下記文献に記載されている。

【特許文献1】米国特許番号第5,526,294号

【特許文献1】米国特許番号第5,565,658号

【特許文献1】米国特許番号第6,366,099号

【発明の概要】

【0004】

従って、一実施例が或る装置を提供する。この装置は、端子の第1のセットと端子の第2のセットとを有するインターフェース、及びインターフェースに結合されるアナログフロンティエンド(AFE)を含む。端子の第1及び第2のセットはタッチパネルに結合されるよう構成される。インターフェースが、スキャン期間の第1の部分の間、第1の励起電圧を端子の第1のセットからの第1の端子に提供し、インターフェースが、スキャン期間の第1の部分の間、第2の励起電圧を端子の第1のセットからの第2の端子に提供し、インターフェースが、スキャン期間の第2の部分の間、第1の励起電圧を端子の第1のセットからの第2の端子に提供し、インターフェースが、スキャン期間の第2の部分の間、第2の励起電圧を端子の第1のセットからの第1の端子に提供し、第2の励起電圧が、第1の励起電圧の反対の極性を有し、インターフェースが、それぞれ、スキャン期間の第1及び第2の部分の間、端子の第2のセットからの第1の端子から第1及び第2の測定信号を受け取る。AFEは、測定信号を受け取るようにインターフェースに結合されており、AFEは、第1及び第2の測定信号を積分して、第1及び第2の積分された信号を生成する。AFEは、第1及び第2の積分された信号を組み合わせて出力信号を生成する。10

【0005】

一実施例に従って、インターフェースは、端子の第2のセットからの各端子に結合され、且つ、AFEに結合されるマルチブレクサと、端子の第2のセットからの各端子に結合される励起器とを更に含む。20

【0006】

一実施例に従って、AFEは、マルチブレクサに結合される積分器と、積分器に結合されるアナログデジタルコンバータ(ADC)と、ADCに結合される加算回路とを含む。30

【0007】

一実施例に従って、積分器は、第1の入力端子と、第2の入力端子と、出力端子とを有する増幅器、増幅器の前記第2の入力端子と増幅器の出力端子との間に結合されるキャパシタ、及び増幅器の第2の入力端子と増幅器の出力端子との間に結合されるスイッチを更に含む。増幅器の第1の入力端子は参照電圧を受け取り、増幅器の第2の入力端子はマルチブレクサに結合され、増幅器の出力端子はADCに結合される。スイッチはサンプル信号により制御される。

【0008】

一実施例に従って、加算回路は、ADCに結合される遅延回路、及びADC及び遅延回路に結合される加算器を更に含む。40

【0009】

一実施例に従って、タッチパネルコントローラが、AFEに結合されるデジタルフロンティエンド(DFE)、及びDFE及びAFEに結合される制御ロジックを含む。

【0010】

一実施例に従って或る装置が提供される。この装置は、タッチパネル、及びタッチパネルコントローラを含む。タッチパネルは、複数の列に配置される複数の列センサ電極と、ストリップ電極の第1のセットであって、ストリップ電極の第1のセットからの各ストリップ電極が、複数の列の少なくとも1つ内の各列電極に結合される、ストリップ電極の第1のセットと、複数の行に配置される複数の行センサ電極と、ストリップ電極の第2のセットであって、ストリップ電極の第2のセットからの各ストリップ電極が、複数の行の少

なくとも1つ内の各行電極に結合される、ストリップ電極の第2のセットとを有する。タッチパネルコントローラは、ストリップ電極の第1及び第2のセットからの各ストリップ電極に結合されるインタフェースと、インタフェースに結合されるアナログフロントエンド(AFE)とを有する。インタフェースが、スキャン期間の第1の部分の間、第1の励起電圧をストリップ電極の第1のセットからの第1のストリップ電極に提供し、インタフェースが、スキャン期間の第1の部分の間、第2の励起電圧をストリップ電極の第1のセットからの第2のストリップ電極に提供し、インタフェースが、スキャン期間の第2の部分の間、第1の励起電圧をストリップ電極の第1のセットからのストリップ電極に提供し、インタフェースが、スキャン期間の第2の部分の間、第2の励起電圧をストリップ電極の第1のセットからの第2のストリップ電極に提供し、第2の励起電圧が第1の励起電圧の反対の極性を有し、インタフェースが、それぞれ、スキャン期間の第1及び第2の部分の間、ストリップ電極の第2のセットからの第1のストリップ電極から第1及び第2の測定信号を受け取る。AFEは、測定信号を受け取るようにインタフェースに結合されており、AFEは、第1及び第2の測定信号を積分して第1及び第2の積分された信号を生成する。AFEは、第1及び第2の積分された信号を組み合わせて出力信号を生成する。

【0011】

一実施例に従って、インタフェースは、ストリップ電極の第2のセットからの各ストリップ電極に結合され、且つ、AFEに結合されるマルチブレクサと、第2のストリップ電極からの各ストリップ電極に結合される励起器とを更に含む。

【0012】

一実施例に従って或る方法が提供される。この方法は、第1のインターバルの間、第1の電圧をタッチパネル内の列電極の第1のセットに印加すること、第1のインターバルの間、第2の電圧をタッチパネル内の列電極の第2のセットに印加することであって、電極の第1及び第2のセットが互いに隣接しており、第2の電圧が第1の電圧の反対の極性を有すること、第1のインターバルの間、タッチパネルにおける行電極のセットから第1の測定信号を受け取ること、第1の積分された信号を生成するため第1の測定信号を積分すること、第2のインターバルの間、第1の電圧をタッチパネル内の列電極の第2のセットに印加すること、第2のインターバルの間、第2の電圧をタッチパネル内の列電極の第1のセットに印加すること、第2のインターバルの間、タッチパネルにおける行電極のセットから第2の測定信号を受け取ること、第2の積分された信号を生成するため第2の測定信号を積分すること、及び出力信号を生成するため第1及び第2の積分された信号を組み合わせることを含む。

【0013】

一実施例に従って、組み合わせる工程が、第1及び第2のデジタル化された信号を生成するため第1及び第2の積分された信号をデジタル化すること、第1のデジタル化された信号を遅延させること、及び第1及び第2のデジタル化された信号を共に加算することを更に含む。

【0014】

一実施例に従って、この方法は、第1のインターバルの間の第1のサンプル期間のため、及び第2のインターバルの間の第2のサンプル期間のため積分器をアクティブにすることを更に含む。

【0015】

一実施例に従って、この方法は、列電極の隣接するセットの各対及び列電極の各セットに対して、第1のインターバルの間第1の電圧を印加する工程、第1のインターバルの間第2の電圧を印加する工程、第1の測定信号を受け取る工程、第1の測定信号を積分する工程、第2のインターバルの間第1の電圧を印加する工程、第2のインターバルの間第2の電圧を印加する工程、第2の測定信号を受け取る工程、第2の測定信号を積分する工程、及び第1及び第2の積分された信号を組み合わせる工程、を反復することと、タッチパネルに対して静電容量プロファイルを生成することとを更に含む。

【0016】

10

20

30

40

50

一実施例に従って、この方法は、列電極の隣接するセットの各対及び列電極の各セットに対して、第1のインターバルの間第1の電圧を印加する工程、第1のインターバルの間第2の電圧を印加する工程、第1の測定信号を受け取る工程、第1の測定信号を積分する工程、第2のインターバルの間第1の電圧を印加する工程、第2のインターバルの間第2の電圧を印加する工程、第2の測定信号を受け取る工程、第2の測定を積分する工程、及び第1及び第2の積分された信号を組み合わせる工程、を反復することによりタッチパネルをスキヤンすることと、スキヤンすること及び静電容量プロファイルに少なくとも部分的に基づいてタッチ事象の位置を判定することとを更に含む。

【0017】

一実施例に従って或る装置が提供される。この装置は、第1のインターバルの間、第1の電圧をタッチパネル内の列電極の第1のセットに印加するための手段、第1のインターバルの間、第2の電圧をタッチパネル内の列電極の第2のセットに印加するための手段であつて、電極の第1及び第2のセットが互いに隣接しており、第2の電圧が第1の電圧の反対の極性を有する手段、第1のインターバルの間、タッチパネルにおいて行電極のセットから第1の測定信号を受け取るための手段、第1の積分された信号を生成するため第1の測定信号を積分するための手段、第2のインターバルの間、第1の電圧をタッチパネル内の列電極の第2のセットに印加するための手段、第2のインターバルの間、第2の電圧をタッチパネル内の列電極の第1のセットに印加するための手段、第2のインターバルの間、タッチパネルにおける行電極のセットから第2の測定信号を受け取るための手段、第2の積分された信号を生成するため第2の測定信号を積分するための手段、及び出力信号を生成するため第1及び第2の積分された信号を組み合わせるための手段を含む。10

【0018】

一実施例に従って、組み合わせるための手段が、第1及び第2のデジタル化された信号を生成するため第1及び第2の積分された信号をデジタル化するための手段、第1のデジタル化された信号を遅延させるための手段、及び第1及び第2のデジタル化された信号を共に加算するための手段を更に含む。20

【0019】

一実施例に従って、この装置は、第1のインターバルの間第1のサンプル期間に対し、及び第2のインターバルの間第2のサンプル期間に対し、積分器をアクティブにするための手段を更に含む。30

【図面の簡単な説明】

【0020】

【図1】図1は、一実施例に従ったシステムの一例の図である。

【0021】

【図2】図2は、図1のタッチパネル、インターフェース、及びアナログフロントエンド(AFE)の一例を更に詳細に示す図である。

【0022】

【図3】図3は、タイミング図であり、図2のAFE及びインターフェースのオペレーションの例を示す。

【0023】

【図4】図4は、タッチ事象を備えた、タッチパネル、インターフェース、及びAFEを示す図である。40

【発明を実施するための形態】

【0024】

図1は、例示の実施例を実装するシステム100を図示する。図示するように、タッチパネル102は概して、各列の各電極がストリップ電極(即ち、ストリップ電極107)により共に結合される列電極(即ち、電極105)のセットと、各行の各電極がストリップ電極(即ち、ストリップ電極107)により共に結合される行電極(即ち、電極109)のセットとで構成される。各列のためのストリップ電極(即ち、ストリップ電極107)は、端子X-1～X-Nによりタッチパネルコントローラ104のインターフェース又は50

I / F 1 0 6 に結合され、各行のためのストリップ電極（即ち、ストリップ電極 1 0 9）は、端子 Y - 1 ~ Y - M によりインタフェース 1 0 6 に結合される。インタフェース 1 0 6 は、A F E 1 0 8 と通信することができ、A F E は、データをデジタルフロントエンド 1 1 0 に通信することができる。A F E 1 0 8 及び D F E 1 1 0 の各々は、制御ロジック 1 1 4 からの制御信号（即ち、クロック信号）も受け取り、ホストコントローラ 1 0 4 は、D F E 1 1 0 からデータを受け取ることができる。図 2 に更に詳細に示すように、インタフェース 1 0 6 は概して、マルチプレクサ又は M U X 2 0 2 及び励起器で構成され、A F E 1 0 8 は概して、積分器（これは概して、増幅器 2 0 6、キャパシタ C I N T、及びスイッチ S を含む）、アナログデジタルコンバータ（A D C）2 0 8、及び加算回路（これは概して遅延回路 2 1 0 及び加算器 2 1 2 を含む）で構成される。

10

【 0 0 2 5 】

オペレーションにおいて、インタフェース 1 0 6（これは通常、制御ロジック 1 1 4 により制御される）は、電極（即ち、電極 1 0 3）の列を選択及び励起し、タッチ位置が弁別され得るように行電極（即ち、電極 1 0 5）の行を「スキャンする」。図 2 及び図 3 に示される例において、励起器 2 0 4 が 2 つの隣接する列を、端子 X - j 及び X - (j + 1) を介して励起信号 E X C I T E [j] 及び E X C I T E [j + 1] で励起しており、インタフェース 1 0 6 は、端子 Y - i に関連付けられる行から測定信号を受け取る。この励起の結果、端子 X - j 及び X - (j + 1) に関連付けられる列と端子 Y - i に関連付けられる行との交差において 2 つのキャパシタ C_{i, j} 及び C_{i, j + 1} が形成される。

【 0 0 2 6 】

まず、この種のオペレーションは、タッチパネル 1 0 2 をキャリブレートするために用いることができる。タッチセンサに対するベース静電容量（即ち、C）は、タッチパネル（即ち、タッチパネル 1 0 2）の特性に依存するため、これらの静電容量は、パネル毎に異なり得、時間で変化し得るため、タッチパネルコントローラ 1 0 4 は、電極の行の対の励起によりタッチパネルに対する静電容量プロファイルを構築することができる。好ましくは、励起器 2 0 4 は、キャパシタの対（即ち、キャパシタ C_{i, j} 及び C_{i, j + 1}）が差動配置で動作し得るように、相対する極性の信号を提供する。図 3 に示すように、励起器 2 0 4 は、励起クロック信号 C L K（これは、制御ロジック 1 1 4 によって提供され得る）を用いる。時間 T 1 で、スキャン期間 T S C A N が開始し、キャパシタ C_{i, j} 及び C_{i, j + 1} は、スキャン期間 T S C A N の始めの間、それぞれ、+ V_{P L S} 及び - V_{P L S} の電圧を受け取る。時間 T 1 と T 2 の間のインターバルの間、（制御ロジック 1 1 4 からの）サンプル信号 S A M P L E は論理低であり、これは、このインターバルの間積分器が測定信号を積分することができるようにスイッチ S が「オフ」であることを示している。時間 T 2 の（積分器からの）結果の出力電圧 V_{O U T} は下記の通りである。

20

【 数 1 】

$$(1) \quad V_{O U T}(T2) = -V_{PLS} \frac{C_{i,j} - C_{i,j+1}}{C_{INT}} + REF$$

30

続いて、時間 T 3 で及びスキャン期間 T S C A N の別の部分の間、キャパシタ C_{i, j} 及び C_{i, j + 1} は、それぞれ、- V_{P L S} 及び + V_{P L S} の電圧を受け取り、積分器は時間 T 3 から T 4 まで積分を実行する。時間 T 4 における結果の出力電圧 V_{O U T} は、次の通りである。

40

【 数 2 】

$$(2) \quad V_{O U T}(T5) = V_{PLS} \frac{C_{i,j} - C_{i,j+1}}{C_{INT}} + REF$$

50

時間 T 2 から T 4 までの出力電圧 V_{OUT} の各々は、ADC 208（これは例えば、逐次比較レジスタ又はSAR ADC とし得る）によりデジタル化される。時間 T 2 における出力電圧 V_{OUT} は、時間 T 4 における出力電圧 V_{OUT} 前に生じるため、それは遅延回路 210 により遅延され、その後、加算器 212 により時間 T 2 における出力電圧 V_{OUT} から減じられて、下記となる。

【数 3】

$$(3) \quad V_{OUT}(T4) - V_{OUT}(T2) = 2V_{PLS} \frac{C_{i,j} - C_{i,j+1}}{C_{INT}}$$

10

式 (3) を用いることにより、キャパシタ $C_{i,j}$ と $C_{i,j+1}$ との間の静電容量の差は、次のように判定され得る。

【数 4】

$$(4) \quad C_{i,j} - C_{i,j+1} = C_{INT} \frac{V_{OUT}(T4) - V_{OUT}(T2)}{2V_{PLS}}$$

タッチパネル 102 上のキャパシタの各対間の静電容量の差が、静電容量プロファイルを生成するため実行され得、これは、タッチパネル 102 の後続のスキャニングの間タッチ事象の位置を内挿するために用いることができる。

【0027】

20

タッチスクリーンコントローラ（即ち、タッチスクリーンコントローラ 104）及びタッチパネル（即ち、タッチパネル 102）に関する 1 つの問題点は、タッチ事象の間ノイズが導入されることであるが、インタフェース 106 及び AFE 108 は、ノイズ（即ち、60 サイクルノイズ）を補償することができる。図 4 の例において図示するように、タッチ事象が、キャパシタ $C_{i,j}$ 及び $C_{i,j+1}$ で表す位置で起こっており、このタッチ事象は、キャパシタ C_F で表され、タッチ静電容量と呼ぶことができる。タッチ事象のため、ノイズ V_{NOISE} も導入され、これは下記のように表すことができる。

$$(5) \quad V_{NOISE} = V_{noise}(t)$$

そのため、その結果の AFE 108 からの出力ノイズ V_{NOISE} は次のようにになる。

【数 5】

$$(6) \quad V_{NOUT} = V_n \frac{C_F}{C_{INT}} \left(\sin\left(\omega\left(t + \frac{1}{2F_{CLK}}\right)\right) - \sin(\omega t) \right)$$

30

ここで、 F_{CLK} は信号の周波数である。周波数 F_{CLK} は下記のように選択され、

【数 6】

$$(7) \quad \frac{\omega}{2F_{CLK}} \approx 0$$

40

ノイズ V_{NOISE} はゼロにほぼ等しくなる。そのため、隣接するキャパシタ（即ち、キャパシタ $C_{i,j}$ 及び $C_{i,j+1}$ ）の差動励起を用いることにより、ノイズ除去は実質的に増大され得る。

【0028】

当業者であれば、本発明の特許請求の範囲内で、説明した例示の実施例に変形が成され得ること、及び多くの他の実施例が可能であることが分かるであろう。

【図3】

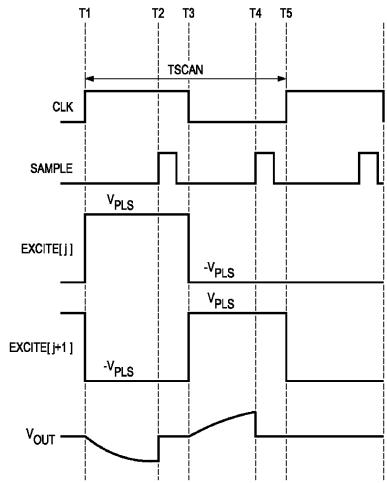


FIG. 3

【図1】

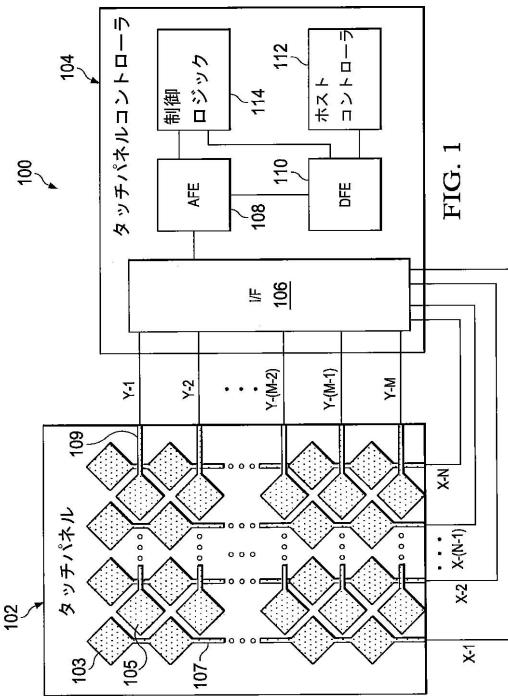


FIG. 1

【図2】

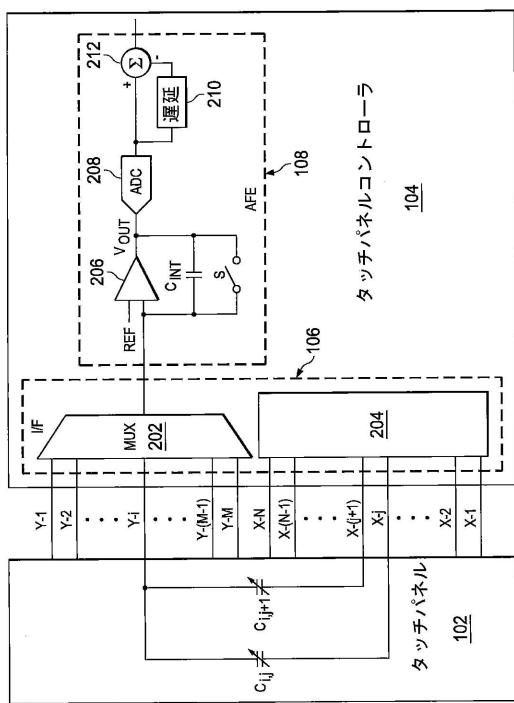


FIG. 2

【図4】

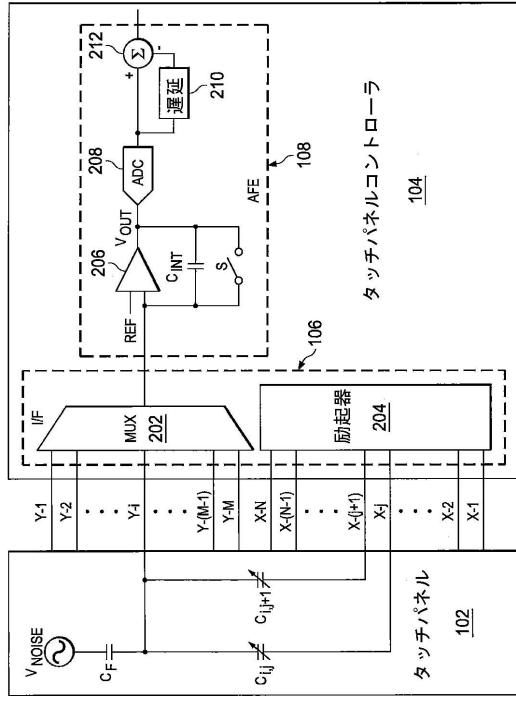


FIG. 4

フロントページの続き

(72)発明者 内野 修

日本国 253-0042 日本国神奈川県茅ヶ崎市本村5-14-37

(72)発明者 佐藤 竜郎

日本国 176-0025 東京都練馬区中村南1-8-8-209

審査官 山崎 慎一

(56)参考文献 特開2010-286981(JP, A)

国際公開第2010/029952(WO, A1)

米国特許出願公開第2010/0328265(US, A1)

特開2010-108501(JP, A)

(58)調査した分野(Int.Cl., DB名)

G06F 3/041

G06F 3/044