



Erfindungspatent für die Schweiz und Liechtenstein

Schweizersch-liechtensteinischer Patentschutzvertrag vom 22. Dezember 1978

12 PATENTSCHRIFT A5

21 Gesuchsnummer: 00882/94

73 Inhaber:
Cerberus AG, 8708 Männedorf (CH)

22 Anmeldungsdatum: 24.03.1994

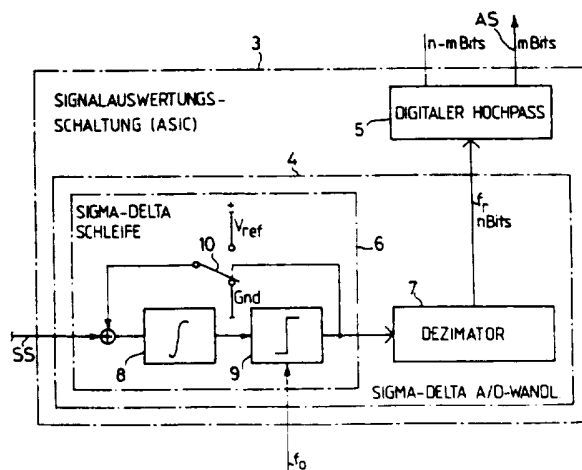
24 Patent erteilt: 31.08.1998

45 Patentschrift
veröffentlicht: 31.08.1998

72 Erfinder:
Stierli, Peter, Stäfa (CH)

54 Signalauswertungsschaltung für einen Bewegungsmelder.

57 Der Bewegungsmelder erzeugt ein Sensorsignal (SS), welches einen Gleichstrom- und einen Wechselstromanteil enthält. Die Signalauswertungsschaltung (3) enthält Mittel zur Ausfilterung des Gleichstromanteils, einen Analog/Digital-Wandler (4) und einen Verstärker für den Wechselstromanteil des Sensorsignals. Der Analog/Digital-Wandler (4) ist zur direkten Digitalisierung des gesamten Sensorsignals (SS) vorgesehen, und die Mittel zur Ausfilterung des Gleichstromanteils sind durch ein dem Analog/Digital-Wandler nachgeschaltetes digitales Hochpassfilter (5) gebildet.



Beschreibung

Die vorliegende Erfindung betrifft eine Signalauswertungsschaltung für einen einen Sensor enthaltenden Bewegungsmelder, dessen Sensorsignal einen relativ grossen Gleichstrom- und einen kleinen Wechselstromanteil enthält, mit Mitteln zur Ausfilterung des Gleichstromanteils, mit einem Analog/Digital-Wandler und mit einem Verstärker für den Wechselstromanteil des Sensorsignals.

Das Sensorsignal derartiger Bewegungsmelder setzt sich aus einer stark streuenden und temperaturabhängigen Gleichstromkomponente und aus einem Wechselstromanteil zusammen. Der Gleichstromanteil, der zum Nutzsignal nichts beiträgt, ist nicht vorhersehbar und längerfristig nicht stabil, und der das Nutzsignal für die Alarmauslösung liefernde Wechselstromanteil liegt bei etwa einem Promille des Gleichstromanteils und muss daher entsprechend stark verstärkt werden. Üblicherweise enthält die Signalauswertungsschaltung eine Reihe von Kondensatoren, die als Hochpassfilter wirken und den Gleichstromanteil stufenweise ausfiltern. Das verbleibende Wechselstromsignal wird anschliessend digitalisiert und verstärkt. Wegen der niedrigen Nutzfrequenzen sind für die Filterung grosse Koppel-Elektrolytkondensatoren erforderlich, die nicht nur teuer und elektrisch problematisch, sondern die auch nicht integrierbar sind und somit eine aus Kostengründen wünschenswerte Ausbildung der Auswertungsschaltung als integrierte Schaltung (IC) verunmöglichen.

Durch die Erfindung soll nun eine Auswertungsschaltung angegeben werden, die kostengünstig und robust ist, und die als integrierte Schaltung, vorzugsweise als systemintegrierter Schaltkreis (ASIC) ausgebildet werden kann.

Diese Aufgabe wird erfindungsgemäss dadurch gelöst, dass der Analog/Digital-Wandler zur direkten Digitalisierung des gesamten Sensorsignals vorgesehen ist, und dass die Mittel zur Ausfilterung des Gleichstromanteils durch ein dem Analog/Digital-Wandler nachgeschaltetes digitales Hochpassfilter gebildet sind.

Eine erste bevorzugte Ausführungsform der erfindungsgemässen Signalauswertungsschaltung ist dadurch gekennzeichnet, dass der Analog/Digital-Wandler in Sigma-Delta-Struktur ausgebildet ist. Gemäss einer zweiten bevorzugten Ausführungsform enthält der Analog/Digital-Wandler eine Sigma-Delta-Schleife und einen dieser nachgeschalteten Dezimator. Dieser Dezimator ist gemäss einer weiteren bevorzugten Ausführungsform als Zähler ausgeführt.

Der in Sigma-Delta Struktur ausgebildete Analog/Digital-Wandler, der alle Anforderungen bezüglich Robustheit, Stabilität und günstiger Kosten erfüllt erzeugt aus dem Sensorsignal einen Bitstrom, aus dem das digitale Hochpassfilter die höherwertigen Bits und damit jeglichen Gleichstromanteil absolut offsetfrei entfernt. Ein derartiges digitales Hochpassfilter ist trotz niedriger Nutzfrequenz billig zu integrieren, so dass sich die erfindungsgemässe Auswertungsschaltung hervorragend dazu eignet, in Form eines systemintegrierten Schaltkreises hergestellt zu werden.

Im folgenden wird die Erfindung anhand eines Ausführungsbeispiels und der Zeichnungen näher erläutert; dabei zeigt:

5 Fig. 1 ein Blockschema eines Bewegungsmelders; und

Fig. 2 ein Blockschaltbild der Signalauswertungsschaltung des Melders von Fig. 1.

10 In Fig. 1 ist als Beispiel für einen erfindungsgemässen Bewegungsmelder ein passiver Infrarotbewegungsmelder dargestellt, der bekanntlich auf die im fernen Infrarot liegende und sich von der Wärmestrahlung der Umgebung abhebende Körperstrahlung eines Menschen anspricht. Weder das verwendete Detektionsprinzip (passive Infrarotstrahlung) noch die Art des Sensors (beispielsweise Pyrosensor) ist jedoch einschränkend zu verstehen. Die vorliegende Signalauswertungsschaltung ist 15 vielmehr für alle Arten von Bewegungsmeldern geeignet, deren Sensorsignal eine grosse Gleichstrom- und eine kleine Wechselstromkomponente aufweist.

20 Der passive Infrarotbewegungsmelder von Fig. 1 enthält als Hauptbestandteile eine Optik 1, ein Sensorelement 2 und eine Signalauswertungsschaltung 3. Das Sensorelement 2 ist über die Optik 1 mit Infrarotstrahlung IR aus dem zu überwachenden Raum beaufschlagt und gibt in Abhängigkeit vom Pegel der auftreffenden Strahlung ein nachfolgend als Sensorsignal bezeichnetes elektrisches Signal SS ab. Dieses wird der Signalauswertungsschaltung 3 zugeführt, an deren Ausgang bei entsprechender Grösse des Sensorsignals SS ein Alarmsignal AS 25 erhältlich ist. Die genannten Hauptbestandteile des Infrarotbewegungsmelders sind vorzugsweise in einem gemeinsamen Gehäuse angeordnet, welches an einer Wand oder an einer anderen geeigneten Stelle des zu überwachenden Raumes befestigt ist.

30 Nachfolgend soll nun anhand von Fig. 2 die Signalauswertungsschaltung beschrieben werden. Diese ist als systemintegrierter Schaltkreis (ASIC) ausgebildet und enthält darstellungsgemäss zwei Hauptblöcke, und zwar einen Analog/Digital-Wandler 4 und ein digitales Hochpassfilter 5. Der Analog/Digital-Wandler 4 ist ein sogenannter Sigma-Delta-Wandler und enthält eine Sigma-Delta-Schleife 6 und einen Dezimator 7, der vorzugsweise als einfacher Zähler ausgeführt ist. Die Sigma-Delta Schleife 6 ihrerseits besteht aus einem vorzugsweise von einem Operationsverstärker gebildeten Integrator 8, einem Komparator 9 und einem vom Ausgangssignal des Komparators 9 getakteten 1Bit Digital/Analog-Wandler 10, der wahlweise eine Referenzspannung V_{ref} oder eine Spannung Gnd (= Ground) mit dem Wert null an den Integrator 8 rückkoppelt. 40

55 Das dem ASIC 3 zugeführte Sensorsignal SS enthält als Hauptbestandteil eine stark streuende und temperaturabhängige Gleichstromkomponente von ungefähr 1 V, die von einem Wechselstromsignal von 1 mV überlagert ist, welches das eigentliche Nutzsignal bildet und dessen Frequenz im Bereich von 0,2 bis 10 Hz liegt. Dieses Nutzsignal muss im ASIC um einen Faktor von beispielsweise 60 zwischen hundert und tausend verstärkt werden.

Das Sensorsignal SS wird im Integrator 8 integriert, dessen Ausgangssignal im Komparator 9 mit einem Schwellenwert verglichen wird. Der Komparator 9 ist entweder, so wie in der Figur dargestellt, mit einer Taktfrequenz f_0 getaktet, oder er enthält ein nachgeschaltetes getaktetes Flip-Flop (sogenanntes D-FF). Die Taktfrequenz f_0 ist auch die Frequenz, mit der die Sigma-Delta-Schleife 6 läuft.

Das Ausgangssignal des Komparators 9 ist einerseits an den Dezimator 7 geführt und taktet andererseits den durch einen Schalter gebildeten 1Bit Digital/Analog-Wandler 10, der zwischen der von einer Spannungsquelle gelieferten Referenzspannung V_{ref} und der Spannung Gnd umgeschaltet wird. Dabei dient die Referenzspannung V_{ref} liefernde Spannungsquelle vorzugsweise auch zur Speisung des Sensors 2 (Fig. 1). Der 1Bit Digital/Analog-Wandler 10 bewirkt, dass im Komparator 9 das integrierte Sensorsignal SS nur im Bereich zwischen den Spannungen Gnd und V_{ref} betrachtet wird.

Das dem Dezimator 7 zugeführte Signal hat die Form eines Bitstroms; das bedeutet, dass sein Mittelwert pulsdichtenmoduliert ist und daher das analoge Eingangssignal repräsentiert. Dieser Bitstrom wird im Dezimator 7 in ein Parallelwort von einer bestimmten Breite akkumuliert. Wenn die Sigma-Delta-Schleife mit der Frequenz f_0 läuft und die Breite des Parallelworts gleich n Bit beträgt, dann steht dieses Parallelwort alle $f_r = f_0/2^n$ zur Verfügung, wobei f_r die eigentliche Abtastrate des Sensorsignals darstellt. Wenn beispielsweise f_0 gleich 500 kHz und das Parallelwort 14Bit breit ist, dann gilt für f_r : $f_r = 500 \text{ kHz}/2^{14} = 30,5 \text{ Hz}$.

Nach dem Zähler gelangt das digitalisierte Sensorsignal in das digitale Hochpassfilter 5, das ein Filter erster Ordnung ist und aus dem Sensorsignal alle Gleichstromanteile offsetfrei entfernt. Das Hochpassfilter 5, dessen Eckfrequenz beispielsweise bei etwa 70 mHz liegen kann, ist so ausgelegt, dass nicht alle n Bits des ursprünglichen Parallelworts weiterverarbeitet werden, sondern nur eine Anzahl der in der niederwertigeren Bits des ursprünglichen n -Bit Parallelwortes. Dies führt zu einer digitalen Verstärkung von 2^{n-m} , die zusammen mit der Verstärkung des analogen Integrators 8 die Gesamtverstärkung der Auswerteschaltung 3 ergibt. So ergibt beispielsweise $m = 8$ eine digitale Verstärkung von 64, womit zusammen mit einer Verstärkung von 16 im analogen Integrator die eingangs erwähnte Gesamtverstärkung von rund 1000 erreicht wird.

Zur Weiterverarbeitung des Ausgangssignals des Hochpassfilters 5 wird auf dem als m Bit-Wort vorliegenden, verstärkten Signal eine digitale Schwelle gebildet, bei deren Überschreiten durch das Signal ein Timer getriggert wird, der ein direkt angeschlossenes Relais oder eine optische Anzeige, beispielsweise eine Leuchtdiode, für eine bestimmte Zeit aktiviert.

Patentansprüche

1. Signalauswertungsschaltung für einen einen Sensor enthaltenden Bewegungsmelder, dessen Sensorsignal einen relativ grossen Gleichstrom- und

einen kleinen Wechselstromanteil enthält, mit Mitteln zur Ausfilterung des Gleichstromanteils, mit einem Analog/Digital-Wandler und mit einem Verstärker für den Wechselstromanteil des Sensorsignals, dadurch gekennzeichnet, dass der Analog/Digital-Wandler (4) zur direkten Digitalisierung des gesamten Sensorsignals vorgesehen ist, und dass die Mittel zur Ausfilterung des Gleichstromanteils durch ein dem Analog/Digital-Wandler nachgeschaltetes digitales Hochpassfilter (5) gebildet sind.

2. Signalauswertungsschaltung nach Anspruch 1, dadurch gekennzeichnet, dass der Analog/Digital-Wandler (4) in Sigma-Delta-Struktur ausgebildet ist.

3. Signalauswertungsschaltung nach Anspruch 2, dadurch gekennzeichnet, dass der Analog/Digital-Wandler (4) eine Sigma-Delta-Schleife (6) und einen dieser nachgeschalteten Dezimator (7) enthält.

4. Signalauswertungsschaltung nach Anspruch 3, dadurch gekennzeichnet, dass der Dezimator (7) als Zähler ausgeführt ist.

5. Signalauswertungsschaltung nach Anspruch 3 oder 4, dadurch gekennzeichnet, dass die Sigma-Delta-Schleife (6) aus einem vorzugsweise durch einen Operationsverstärker gebildeten Integrator (8), einem Komparator (9) und aus einem von dessen Ausgangssignal getakteten 1Bit Digital/Analog-Wandler (10) gebildet ist, durch den wahlweise eine von zwei Spannungen (V_{ref} , Gnd) an den Integrator rückgekoppelt und dadurch der Bereich für die Betrachtung des integrierten Sensorsignals (SS) mit Komparator festgelegt ist.

6. Signalauswertungsschaltung nach Anspruch 3 oder 4, dadurch gekennzeichnet, dass das die Form eines Bitstroms aufweisende Ausgangssignal der Sigma-Delta-Schleife (6) im Dezimator (7) in ein Parallelwort einer bestimmten Breite (n) akkumuliert wird.

7. Signalauswertungsschaltung nach Anspruch 6, dadurch gekennzeichnet, dass das digitale Hochpassfilter (5) so ausgelegt ist, dass von dem zugeführten Parallelwort der bestimmten Breite (n) nur eine reduzierte Anzahl (m) der tiefsten Bits weiterverarbeitet wird.

8. Signalauswertungsschaltung nach Anspruch 7, dadurch gekennzeichnet, dass auf dem als Parallelwort mit der reduzierten Bitanzahl (m) vorliegenden Signal eine digitale Schwelle gebildet wird, bei deren Überschreiten durch das Signal die Auslösung eines Alarmsignals (AS) erfolgt.

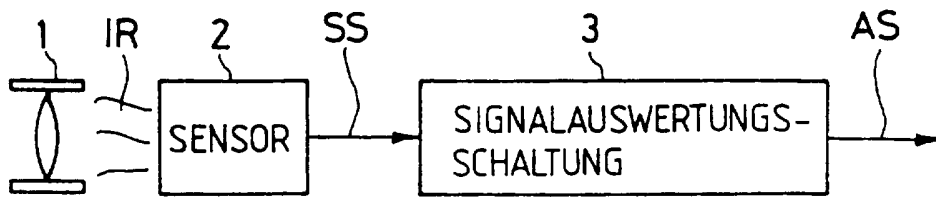


FIG. 1

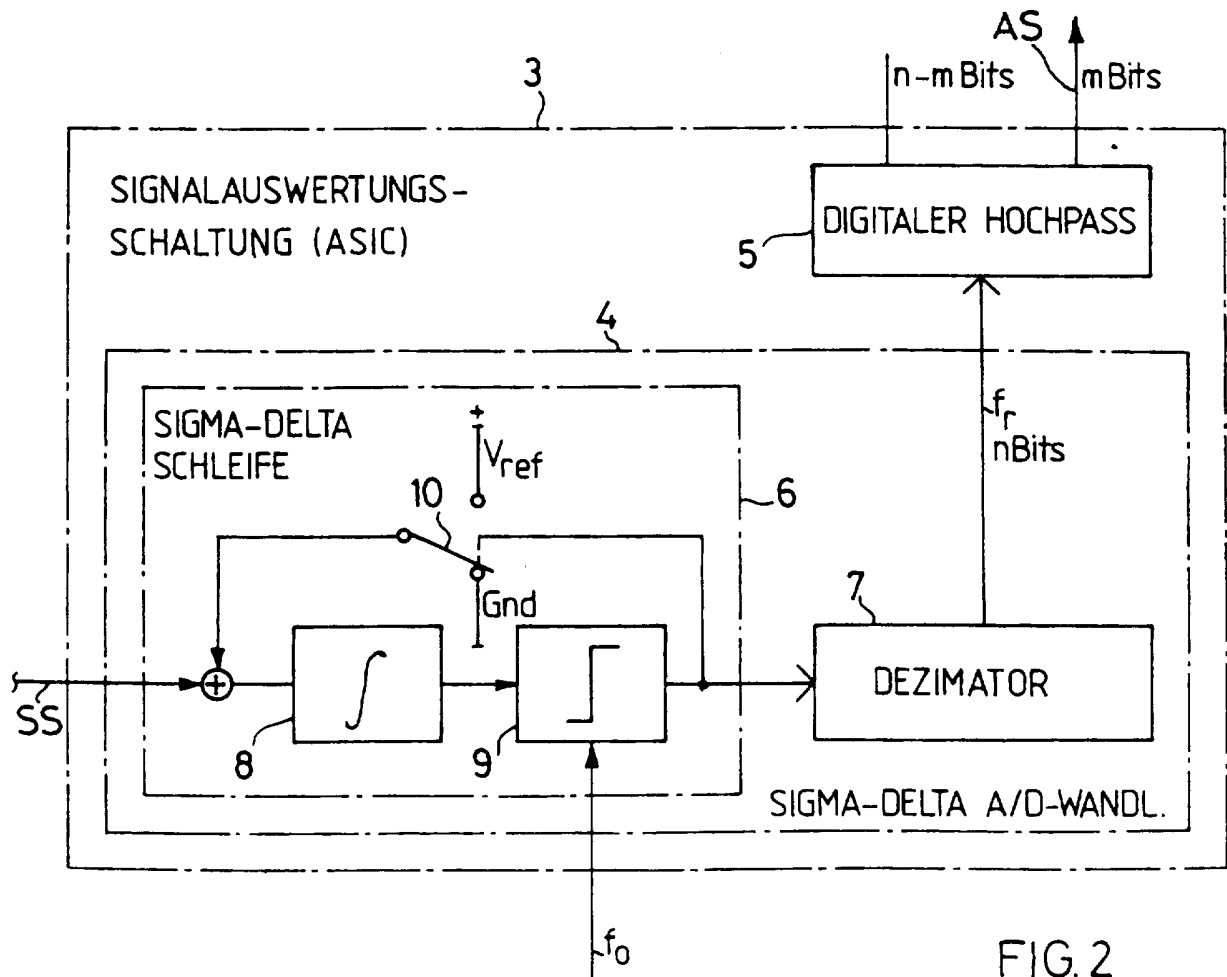


FIG. 2