(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第3696982号

(P3696982)

(45)発行日　平成17年9月21日(2005.9.21)　(24)登録日　平成17年7月8日(2005.7.8)

(51)Int.Cl.[7]	F I	
H01L 21/3205	H01L 21/88	K
G03F 1/08	G03F 1/08	N
G03F 7/20	G03F 7/20	521
G03F 7/38	G03F 7/38	511
H01L 21/027	H01L 21/66	J

請求項の数 2　(全 18 頁)　最終頁に続く

(21)出願番号　特願平8-175036
(22)出願日　平成8年7月4日(1996.7.4)
(65)公開番号　特開平10-22286
(43)公開日　平成10年1月23日(1998.1.23)
審査請求日　平成14年6月10日(2002.6.10)

(73)特許権者　503121103
株式会社ルネサステクノロジ
東京都千代田区丸の内二丁目４番１号
(74)代理人　100080001
弁理士　筒井　大和
(72)発明者　岡本　好彦
東京都小平市上水本町五丁目２０番１号
株式会社日立製作所　半導体事業部内

審査官　小野田　誠

(56)参考文献　特開平０８－１４８４０８（ＪＰ，Ａ）
特開平０７－１５９９７０（ＪＰ，Ａ）
特開平０７－０５０２４３（ＪＰ，Ａ）

最終頁に続く

(54)【発明の名称】半導体集積回路露光用のフォトマスク

(57)【特許請求の範囲】

【請求項１】

配線を形成するための半導体集積回路露光用のフォトマスクであって、

ガラス基板と、

前記ガラス基板の中央領域に形成され、位相シフト領域を有する配線パターンと、

前記配線パターンを取り囲んで配置された遮光帯と、

前記遮光帯の外部の前記ガラス基板に設けられ、半導体基板上に形成された重ね合わせ用のマークと重ね合わせするための第１のパターンと、

露光の結果前記半導体基板上に新たにマークパターンを形成するために、前記遮光帯の内部に設けられた第２のパターンと、

を有し、

前記第２のパターンは、重ね合わせした状態を測定するための第３のパターンと、前記配線パターンの形成後の工程にて、さらに別の配線層を形成するための重ね合わせマークとして機能する第４のパターンとを含み、

前記第３のパターンおよび前記第４のパターンの全てが、前記遮光帯の内側に配置されている、

ことを特徴とする半導体集積回路露光用のフォトマスク。

【請求項２】

前記配線パターンは、ライン状開口部とスペースとの繰り返しパターンからなり、隣接する前記ライン状開口部を通過する光は、互いに位相が反転するように前記位相シフト領

域が配置されていることを特徴とする請求項１記載の半導体集積回路露光用のフォトマスク。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は、半導体集積回路装置の製造技術に関し、特に、露光原板面で露光光に位相差を与える位相シフト露光と金属膜を堆積した配線形成とを組合わせた半導体集積回路装置の製造方法に適用して有効なフォトマスク技術に関するものである。

【０００２】

【従来の技術】

半導体装置の高密度実装に伴って回路の微細化が高度に進み、回路素子や配線の設計ルールもサブミクロン域に入ってきている。このため、露光に用いる光の波長も露光装置の性能限界であるｉ線、エキシマレーザに及んできている。

【０００３】

しかし、このような波長域の光を用い、フォトマスク（以下、単にマスクという）上の集積回路パターンを半導体ウェハに転写するフォトリソグラフィ工程では、パターン転写精度の低下が深刻な問題となっている。

【０００４】

このような問題を解決する手段として、マスクを透過する光の位相を操作することにより、投影像のコントラスト低下を防止する位相シフト技術が注目されている。

【０００５】

この方式は、例えば、遮光領域Ｎを挟む一対の光透過領域の一方に、一対の光透過領域を透過した直後の２つの光の位相が互いに反転するように膜厚を調整した位相シフタ（例えば透明なガラス膜等）を設けた構造のマスクを用いる方法である。

【０００６】

これによって、半導体ウェハ上では２つの光がそれらの境界部で互いに干渉し合って弱め合うので、パターンの投影像のコントラストが大幅に向上し、パターン相互を良好に分離した状態での露光が可能となる。

【０００７】

また、例えば特開平４－１２７１５０号公報には、位相シフトマスクとフォトレジストプロセスとの制約が記載されており、半導体集積回路装置の製造工程毎に、ネガ型のフォトレジスト（以下、ネガ型フォトレジストという）と、ポジ型のフォトレジスト（以下、ポジ型フォトレジストという）とを使い分ける方式が提案されている。

【０００８】

すなわち、これまで半導体集積回路装置の製造工程では、フォトレジスト（以下、単にレジストという）として解像度が高く、異物の影響が少ない等の特徴を有するポジ型フォトレジストが使われているが、位相シフト技術を用いてポジ型フォトレジストに配線パターン等のような孤立線状パターンを転写する場合、光の位相差に起因して、本来、パターンが形成されてはならない領域に不必要なパターンが形成されてしまう問題が生じるので、この場合は、ネガ型フォトレジストを用いている。

【０００９】

一方、このような光の位相差に起因して不必要なパターンが形成される問題は、ネガ型フォトレジストに接続孔等のような孤立開口パターンを転写する場合にも生じるので、この場合には、ポジ型フォトレジストを用いている。

【００１０】

また、特開平６－１６３３５５号公報には、マスク上の開口部に交互に透過光の位相を反転する位相シフトマスクを用い、半導体ウェハ上に塗布したポジ型フォトレジストを露光し、塩基性物質の蒸気中で加熱処理し、次いでレジストに全面露光して現像処理することで、ポジネガ反転させる方法が示されている。

【００１１】

【発明が解決しようとする課題】
ところが、特開平４－１２７１５０号公報に記載された位相シフト技術においては、半導体集積回路の製造工程に対応して、ネガ型フォトレジストと、ポジ型フォトレジストとを使い分けなければならないというレジスト材料の制約の問題がある。
【００１２】
特開平６－１６３３５５号公報に記載された位相シフト技術とレジスト処理においても、レジスト材料と処理方法が複雑になる問題がある。
【００１３】
本発明の目的は、工程を必要以上に複雑化することなく、位相シフト露光技術の採用による微細な金属配線パターンの形成を可能にする半導体集積回路装置の配線形成用のフォトマスクを提供することにある。
【００１４】
本発明の他の目的は、半導体集積回路の配線パターン形成に、位相シフト技術を用いたフォトリソグラフィ工程において、ポジ型またはネガ型のフォトレジストに対するパターン転写により微細な金属配線形成に適用できる技術を提供することにある。
【００１５】
本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。
【００１６】
【課題を解決するための手段】
本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。
【００１７】
すなわち、本発明の半導体集積回路装置の配線形成用のフォトマスクは、配線を形成するための半導体集積回路露光用のフォトマスクであって、ガラス基板と、前記ガラス基板の中央領域に形成され、位相シフト領域を有する配線パターンと、前記配線パターンを取り囲んで配置された遮光帯と、前記遮光帯の外部の前記ガラス基板に設けられ、半導体基板上に形成された重ね合わせ用のマークと重ね合わせするための第１のパターンと、露光の結果前記半導体基板上に新たにマークパターンを形成するために、前記遮光帯の内部に設けられた第２のパターンと、を有し、前記第２のパターンは、重ね合わせした状態を測定するための第３のパターンと、前記配線パターンの形成後の工程にて、さらに別の配線層を形成するための重ね合わせマークとして機能する第４のパターンとを含み、前記第３のパターンおよび前記第４のパターンの全てが、前記遮光帯の内側に配置されている、ものである。
また、本発明の配線形成用のフォトマスクを用いた半導体集積回路の製造技術では、露光原板の光透過領域の所定位置に設けられた位相シフタによって透過光に位相差を生じさせ、半導体ウェハ上に露光波長よりも短い間隔となる複数のパターンを転写する。その際、前記半導体ウェハ上にポジ型フォトレジストを塗布することで、半導体ウェハ上には、現像処理により、照射部が溝となるレジストパターンが形成される。このレジストパターンをエッチングマスクとして、レジスト層の下層の絶縁膜をエッチングする。配線パターンに対応した溝パターンが形成された絶縁膜上に、当該溝を埋め込み、平坦になるように金属膜を堆積した後、平坦になるように化学的機械的研磨（ＣＭＰ：Chemical Mechanical Polishing）処理あるいはエッチバック処理を施すことにより、前記溝部以外の金属配線膜を除去するものである。
【００１８】
また、露光工程では、露光原板を半導体ウェハの特定位置に位置決めするために、半導体ウェハ上のマークパターンを形成するが、上述の本発明の半導体集積回路装置の製造技術では、当該マークパターンの寸法を、半導体ウェハ上に形成される金属配線パターン等の通常の回路パターンと同等に設定し、化学的機械的研磨処理あるいはエッチバック処理等における研磨量やエッチング量を、マークパターンと通常の回路パターンとにおいて均一

化し、たとえばパターン寸法格差による金属膜剥れの発生を無くし、マークパターン部に於いても、金属膜パターン形成を確実に行う。

【００１９】

上記した本発明の半導体集積回路の配線形成方法によれば、露光原板の光透過領域の所定位置に設けられた位相シフタによって透過光に位相差を生じさせることで、半導体ウェハ上に露光波長よりも短い間隔となる複数のパターンを転写が可能となるとともに、ポジ型フォトレジストを用いることで、光照射部が溝となるレジストパターンが形成できる。すなわち、配線パターンに対応した露光原板上のパターンは、遮光領域内の透過領域として定義することができる。

【００２０】

さらに、このようにして定義されたパターンが転写されたポジ型フォトレジストをエッチングマスクとして用い、前記絶縁膜をエッチングして溝を形成し、その溝部を埋めるように金属配線膜を堆積した後、溝以外の絶縁膜の表面が露出するように平坦にエッチバックあるいは化学的機械的研磨処理を施すことにより、前記溝部以外の金属配線膜を除去することで、投影露光方式で用いる露光光の波長以下である最小寸法の金属配線パターンの形成が可能となる。

【００２１】

これによって、位相シフト手段を有する露光原板を用いて、ポジ型フォトレジスト上に配線パターンを形成する際、光の位相差に起因して生じる不必要なパターンが発生する問題を回避することが可能となる。

【００２２】

また、パターン形成に必要なマークパターンのパターン寸法を配線パターンの寸法と略同等にすることで、絶縁膜上の余分な金属膜を除去する平坦化エッチによっても、マークパターン部の金属膜の剥れが生じない高精度なパターンが形成できる。

【００２３】

【発明の実施の形態】

以下、本発明の実施の形態を図面を参照しながら詳細に説明する。

【００２４】

（実施の形態１）

図１は、本発明による第１の実施の形態である半導体集積回路の製造方法の一例を示すフローチャート、図２は本第１の実施の形態の半導体集積回路の製造方法に用いられるマスクの構成の一例を示す断面図、図３は図２のマスクを用いた場合の半導体ウェハ上での光強度を示す説明図、図４は本第１の実施の形態の半導体集積回路の製造方法におけるマスクの全体構成の一例を示す平面図、図５は、本第１の実施の形態の半導体集積回路の製造方法に用いられる縮小投影露光装置の構成の一例を示す概念図である。

【００２５】

本実施の形態の半導体集積回路装置の製造方法においては、集積回路素子と重ね合わせマークとを形成した半導体ウェハ上に絶縁膜を堆積し、前記絶縁膜上にポジ型フォトレジストを塗布し、半導体ウェハ上のパターンとマスクパターンとを位置合わせした後、紫外線を照射して得られたレジストパターンをエッチングマスクに用いて、絶縁膜に溝を形成し、金属膜を堆積し、平坦になるようにその表面をエッチングして、溝部のみに金属膜を残すことで、金属配線パターンを形成するものである。

【００２６】

図１はマスク上の配線パターン等をポジ型フォトレジストに転写し、配線を形成するプロセスフローの説明図である。

【００２７】

半導体ウェハ１上には、集積回路素子２と、その周辺部に配置され、後述のマスクとの位置合わせに用いられる重ね合わせ位置検出用のマークパターン３および重ね合わせ精度測定用のマークパターン４が形成されている。この半導体ウェハ１上に絶縁膜１ａが形成され、その上にポジ型フォトレジスト５が積層されている。

【００２８】
縮小投影露光装置の所定の場所に、後述のマスクと半導体ウェハ１とを配置する。この装置を用い、半導体ウェハ１上の半導体集積回路チップパターン毎に形成された重ね合わせ用のマークパターン３（４）をマーク検出光６にて検出し、マスク上の重ね合わせマークと位置合わせを行う。
【００２９】
重ね合わせが完了する毎に、所定の波長の紫外線または遠紫外線からなる露光光７にて半導体ウェハ１上のポジ型フォトレジスト５を露光する。この露光処理は、通常、半導体ウェハ１上に形成した集積回路チップ単位で行い、半導体ウェハ１上で重ね合わせマーク検出と露光を複数回繰り返す。
【００３０】
この露光操作により絶縁膜１ａ上には、ポジ型フォトレジスト５からなるレジストパターンが形成される。ポジ型フォトレジスト５の場合は、感光領域が分解反応を起こすので、露光光７が当たった箇所が除去され、露光光７の当たらなかった箇所がレジストパターン５ａとして残る。したがって、マスク上の透過領域がポジ型フォトレジスト５の膜に溝として転写されることになる。
【００３１】
このレジストパターン５ａをエッチングマスクとして用い、まず、前記絶縁膜１ａをエッチングし、金属配線パターンを埋込むための溝パターン１ｂを形成する。
【００３２】
その後、前記絶縁膜１ａ上の溝パターン１ｂを埋めるように金属膜８を堆積し、さらに平坦かつ下地の絶縁膜１ａの表面が露出するように化学的機械的研磨またエッチバック処理を施すことにより、前記溝パターン１ｂ以外の金属膜８を除去することで、溝パターン１ｂの内部に選択的に金属配線パターン８ａを形成する。
【００３３】
その際に、通常、金属配線パターン８ａの幅寸法に比べ、重ね合わせ用のマークパターン３，４のパターン寸法は一桁以上大きく、これをそのまま転写して平坦化エッチを行うと、重ね合わせマーク部で金属剥れや、平坦精度が劣化する。
なお、半導体ウェハ表面でのマーク形成部の高さと配線パターン部の高さと異なる場合に於いても同様な問題が生じる。
【００３４】
図２は、回路パターン用のレジストパターン５ａの形成に用いる位相シフトマスクＭの要部の一例を示す断面図である。この位相シフトマスクＭは、金属配線パターン８ａの内部領域に対応した領域が光透過領域Ｔとなるマスクパターンを形成してあり、かつ、そのマスクパターンの遮光領域Ｓを挟み、近接する２つの光透過領域Ｔの光透過光Ｌ１，Ｌ２の位相が互いに反転するように位相シフト手段として溝型位相シフタＦを備えている。図２においてＰ$_1$，Ｐ$_2$は金属配線パターン８ａ（溝パターン１ｂ）として転写される。
【００３５】
図３は、図２に例示した位相シフトマスクＭを用いて投影露光した時の半導体ウェハ上での光強度分布を示したものである。
【００３６】
なお、位相シフトマスクＭの遮光領域Ｓは、マスク基板１１上にクロム膜１２が被着されて形成されている。また、位相シフトマスクＭの所定の光透過領域Ｔ上には、光の位相シフトする位相シフタとして、溝型位相シフタＦが形成されている。
【００３７】
図４は、位相シフトマスクＭの全体構成の一例を示す平面図である。上記の位相シフト手段を備えた集積回路パターンを形成した領域の外側に、重ね合わせ用マークパターンが形成されている。このマークパターンは、通常、集積回路チップの周囲の遮光帯ＮＢの外側に設けられ、半導体ウェハ１上の重ね合わせ用のマークパターン３と重ね合わせするマークパターンＢ１～Ｂ４と、前記遮光帯ＢＮの内側に露光の結果新たに形成するマークパタ

ーンとからなる。新たに形成するマークパターンは、重ね合わせした状態を測定するためのマークパターンＣ１～Ｃ４と、上記の金属配線パターン８ａの形成後に後の工程にて、さらに別の配線層を形成するための重ね合わせマークとして機能するマークパターンＤ１～Ｄ４とからなる。

【００３８】

これによって、半導体ウェハ１上の既存の集積回路素子２とその上に形成する金属配線パターン８ａとの重ね合わせの測定評価が可能となる。この測定によって、形成した集積回路装置そのものの評価ができるだけでなく、露光装置の高精度の重ね合わせ精度管理評価も可能となる。

【００３９】

また、形成した金属配線パターン８ａ上にさらに配線層を高精度に重ね合わせすることが可能となる。

【００４０】

ここで、前記半導体ウェハ上に新たに形成される重ね合わせ用のマークパターンＣ１～Ｃ４，Ｄ１～Ｄ４に対応した位相シフトマスクＭ上のパターンに、遮光領域を挟み、近接する２つの光透過領域のマスクパターンの透過光の位相が互いに反転する位相シフト手段を持たせることで、集積回路部の金属配線パターン８ａと同等の寸法幅のパターンが形成できる。

【００４１】

前記半導体ウェハ１上に新たに形成される重ね合わせマークパターン部に関して、マークパターン部における単位面積当たりの金属膜８の残存面積の値を、同時に形成される金属配線パターン８ａ等の回路パターン部における単位面積当たりの金属膜８の残存面積の値と同等かまたは小さくすることで、化学的機械的研磨処理だけでなく、単なる化学的なエッチバック処理でもマーク部での金属膜剥れを防止することができる。

【００４２】

この条件は、前記半導体ウェハ１上に新たに形成される重ね合わせマークパターン部（マークパターンＣ１～Ｃ４，Ｄ１～Ｄ４）の断面寸法が、同時に形成される回路パターン部（金属配線パターン８ａ等）の断面寸法と比較して５倍以下としても同等の効果を得ることができる。

【００４３】

上記の方式によって、半導体集積回路装置を製造する際に、配線パターン幅またはパターン間隔の少なくとも一方の最小寸法は、前記光投影露光方式で用いる露光光７の波長以下の埋込み型の金属配線パターン８ａを持つ半導体集積回路装置を製造することができる。

【００４４】

図５は、本実施の形態において用いられる縮小投影露光装置の構成の一例を示す概念図である。前述のように、この縮小投影露光装置にて処理される半導体ウェハ１上には、絶縁膜１ａが堆積され、絶縁膜１ａ上には、ポジ型フォトレジスト５が堆積されている。位相シフトマスクＭ，Ｍ１や遮光マスクＭ２等のマスクの光透過領域を透過した光は、縮小投影レンズを通じて縮小され半導体ウェハ１上のポジ型フォトレジスト５に転写されるようになっている。前記マスクに紫外線等の露光光７を照射し、マスク上に形成した回路パターンを前記半導体ウェハ１上に塗布したポジ型フォトレジスト５に結像する。これによって、露光光７の被照射部を現像除去し、金属配線パターン８ａが形成されるべき領域に溝パターンが形成されたレジストパターン５ａを形成する。

【００４５】

図５の縮小投影露光装置１５のコヒーレンシは、例えば0.３であり、投影レンズの開口特性ＮＡは、例えば0.５、縮小投影露光の縮小率ｍは、例えば１／５である。

【００４６】

縮小投影露光装置１５の光学系は、露光光源１５ａと、試料ステージ１５ｂとを結ぶ光路上に配置されており、ミラー１５ｃ１～１５ｃ２、シャッタ１５ｄ、フライアイレンズ１５ｅ、コンデンサレンズ１５ｆおよび縮小投影レンズ１５ｇを有している。

【００４７】
上記位相シフトマスクＭは、縮小投影露光装置１５のコンデンサレンズ１５ｆと縮小投影レンズ１５ｇとの間に、その位相シフトマスクＭの位置と半導体ウェハ１の位置とがアライメント光学系１５ｈのマーク検出光６によって位置合わせされた状態で載置されている。
【００４８】
露光光源１５ａは、例えばｉ線等のような光Ｌｐ（露光光７）を放射する高圧水銀ランプである。露光光源１５ａから放射された光Ｌｐは、ミラー１５ｃ１，１５ｃ２、コンデンサレンズ１５ｆ、位相シフトマスクＭおよび縮小投影レンズ１５ｇを介して試料ステージ１５ｂ上の半導体ウェハ１の主面に照射されるようになっている。半導体ウェハ１は、例えばシリコン（Ｓｉ）単結晶からなり、その主面上には、感光性のポジ型またはネガ型のフォトレジスト膜がスピン塗布法等によって塗布されている。
【００４９】
この縮小投影露光装置１５における露光方式としては、例えばステップ＆スキャン露光方式を採用しても良い。ステップ＆スキャン露光方式は、縮小投影露光の一種であるが、同一の縮小投影レンズを用いてより大きな有効露光領域を得ることを目的としている。
【００５０】
すなわち、図５において、位相シフトマスクＭと半導体ウェハ１とをそれぞれレーザ干渉により高い精度で位置座標の測定を行いながら同期させて共に動かしつつ、位相シフトマスクＭ面に、位相シフトマスクＭの移動方向に直交する方向に細長いスリットを介して例えばエキシマレーザ光等を照射することにより、位相シフトマスクＭ上の露光領域を走査する。これに対応して、半導体ウェハ１上のフォトレジスト膜面に位相シフトマスクＭ上のパターンが縮小投影される。
【００５１】
すなわち、ステップ＆スキャン露光方式では、スリットの長さは、縮小投影レンズ１５ｇの口径程度に設定でき、このスリットを通過する露光光７にて帯状に走査して露光するので、縮小投影レンズ１５ｇの口径に内接する矩形領域を露光領域として用いる通常のステップ＆リピート方式に比較して、実効的に露光チップサイズが$2^{1/2}$倍になる。ただし、この方法を採用する場合は、露光工程のスループットが低下するので、その対策として、縮小率を×５～×４にする方式が採用されている。光源としては、例えばＫｒＦエキシマレーザ（波長２４８ｎｍ）が採用されている。
【００５２】
なお、上記の金属配線パターン８ａ（金属膜８）に用いる金属は、たとえばタングステン（Ｗ），アルミニウム（Ａｌ），銅（Ｃｕ）等である。金属膜８の形成方法としては、スパッタまたはＣＶＤを用いることができる。
【００５３】
本実施の形態の場合には、平坦化のため、４５０～５００℃の高温加熱によるＡｌの流動を利用したリフロースパッタを用いた。また、Ａｌ膜の化学的機械的研磨処理には、研磨剤として、過酸化水素水とアミンを用いることができる。
【００５４】
なお、単に、下地の絶縁膜１ａの溝パターン１ｂに金属配線パターン８ａを形成するだけでなく、当該絶縁膜１ａを多段階にエッチングして、当該絶縁膜１ａを貫通するスルーホールやコンタクトホールと、その上を引き回される金属配線パターン８ａとを同時に形成しても良い。
【００５５】
すなわち、半導体ウェハ１上に絶縁膜１ａと金属膜８とを積層し、金属配線した半導体集積回路装置を製造する際に、位相シフト露光法によって、ポジ型フォトレジスト５上に露光し、絶縁膜１ａ上に、配線パターン幅または、配線パターン間隔の少なくとも一方の最小寸法が露光波長以下となる所定の深さの溝パターン１ｂを形成する工程と、位相シフト露光法によって、前記絶縁膜１ａ上に塗布したポジ型フォトレジスト５上に露光し、前記

溝パターン１ｂに形成される配線パターンとを接続するスルーホールとなる露光波長以下の微細な溝パターンを形成する工程と、前記絶縁膜１ａ上の溝パターン１ｂを埋めるように金属膜８を堆積した後、平坦になるように化学的機械的研磨処理することにより、前記溝パターン１ｂ以外の金属膜８を除去する工程とを実行することで、半導体集積回路装置の製造工程を短縮することが可能となる。

【００５６】

上記の加工プロセスでは、配線パターンとなる領域が光透過領域となり、遮光領域を挟んで、隣合う光透過領域を透過する光の位相を互いに反転する位相シフトマスクを製作する上で、遮光パターン形成とシフタパターン形成を続けて行うので、マスクのパターン外観欠陥を無くすること、工程が長くなることが実用上課題となる。

【００５７】

この実用上の課題を低減する方式として、マスクの遮光膜の光透過率を２～１５％として、この遮光膜の透過光の位相と遮光膜を除去した光透過領域を透過した光の位相が互いに反転する半透明型位相シフトマスクが適用できる。位相を反転するのに、前記の半透明パターンをマスクとして、透明ガラス基板を所定の深さに掘込むようにしても良い。

【００５８】

なお、配線パターンとなる領域に対応して、半透明膜をエッチングして、開口パターンを形成する。これによって、半透明型位相シフトマスクを製作する。

【００５９】

その後、上記のプロセスと同様に、絶縁膜上のポジ型フォトレジストを塗布した半導体ウェハ上に縮小投影露光し、レジストパターンを形成する。レジストパターンをマスクとして、絶縁膜に溝を形成する。そして、金属膜を堆積し、溝を埋め、エッチングして溝部の金属を残す。

【００６０】

この半透明型の位相シフトマスクを用いると、微小な溝が、孤立しているホールの形成と金属の埋込みが可能となる。ホールの寸法が縮小投影露光に用いる光の波長より小さい寸法で、ホール間隔は逆に波長より大きい場合に有効である。

【００６１】

ところで、上記の加工プロセスにおいて、ネガ型フォトレジストを用いると、透過領域に位相シフタ段差が生じ、その位相シフタ段差個所のレジストが残ることになる。

【００６２】

従来、位相シフト技術を用いて配線パターン等のような孤立パターンのレジストを残すプロセスでは、光の位相差に起因して本来パターンが形成されない領域に不必要なパターンが形成されてしまうので、ネガ型フォトレジストが用いられている。

【００６３】

一方、溝パターンを形成したポジ型フォトレジスト上にスパッタリング法等により金属膜を堆積させた後、そのポジ型フォトレジストを除去することにより溝パターン以外の金属膜を除去する、いわゆるリフトオフ法を用いて配線パターンを形成することもできるが微細パターンに対応させることが困難である。この問題が本実施の形態の製造技術により解決する。

【００６４】

図２に例示される位相シフトマスクＭのマスクパターンを形成する処理の概略について説明すると、まず、フォトレジストパターンを、例えばシリコン（Ｓｉ）単結晶からなる半導体ウェハ上に形成する際、上記したステップ＆スキャン露光方式でスリットにて走査される帯状パターンをｘ方向またはｙ方向に順次グループ分けし、このグループ分けに対応させて、位相シフトマスクＭ上で透過する光の位相を所定間隔毎に順次反転させる位相シフトマスクを形成する。

【００６５】

続いて、この位相シフトマスクを用い、縮小投影露光装置１５の投影光学系を通してマスクパターンの投影像を半導体ウェハ１上のフォトレジスト膜上に結像させるものである。

【００６６】
半導体集積回路の配線パターンとして、ここでは矩形の組み合わせとし、パターン幅Ｗ、長さＨが間隔Ｄで複数配列されている場合を想定する。そして、これらのパターンと直交する方向のパターンは、基本的に異なる配線層に形成することで対応できる。
【００６７】
それらによって、組み合わされる半導体集積回路の配線パターンは、層単位に分けて一旦マスク上に形成し、露光装置の投影光学系を通して半導体ウェハ上に転写する。
【００６８】
その際に、上記パターンの幅Ｗ、間隔Ｄの少なくとも一方が露光波長より小さくすることは、投影露光を用いると一般的に困難である。この問題を解決する手段として、マスク面を透過する露光光７に位相差を設ける。
【００６９】
すなわち、上記のパターン部は、マスクの遮光領域内に透過パターンとして形成する。そして、遮光領域を挟んで近接する透過パターン間の一方の透過パターンに位相シフト手段を設ける。この位相シフト手段としては、マスク基板の該透過パターン部を所定の深さ掘込む、該透過パターン部に所定の厚さ透明膜を付着するなどの方式がある。
【００７０】
ここで、マスク上に形成するパターンの概要を説明する。
【００７１】
この位相シフトマスクＭは、所定の半導体集積回路パターンを縮小投影光学系等を通して半導体ウェハに転写するためのマスク、例えば実寸の５倍の寸法の半導体集積回路パターンの原画が形成されたマスクである。
【００７２】
この位相シフトマスクＭは、例えば屈折率が1.４７程度の透明な合成石英ガラスがベース材に用いられており、その主面には、露光光７に対して実質的に透明である光透過領域が不透明な遮光領域Ｓを挟んで形成されているとともに、図３に示すように、光透過領域の一方に透過光の位相を反転させる位相シフタが配置されることによって、半導体ウェハ上において、近接した露光光７間の光強度を抑えることが可能となる。
【００７３】
パターン図形の重ね合わせ（別の表現をすれば、図形と図形とのオーバーラップ）がある場合、重ね除去処理（転写領域の切り出し）が行われる。重ね除去処理は、例えばパターンデータによって形成される図形をメモリマップ上に展開し、論理和（ＯＲ）処理する。また、近接するパターンが含まれる領域にウィンドウを設けて、計算機の処理時間の短縮を図っている。
【００７４】
次いで、図形をＸ，Ｙの各方向へ並び替えるソート処理を行う。このソートは、パターンデータを近接するパターンの面積比率が大きい方向（例えば、Ｘ軸方向またはＹ軸方向）に、所定の間隔（例えば、半導体集積回路パターンの配線ピッチ）でグループ分けして並び替えるものである。
【００７５】
続いて、並び替え処理した１つのグループに含まれる図形について位相シフタの形成処理が行われるが、その図形グループが奇数番目か偶数番目か（ｉ＝２ｍ、但しｍは整数）によって以降の処理が異なる。
【００７６】
偶数番目の場合、上記のグループ内の図形について、パターンの相対位置座標は変えないで、これによって決まる図形領域を透過するマスクパターンの透過光位相をφ＝０にする。
【００７７】
奇数番目であることが判定された場合、上記のグループ内の図形について、パターンの相対位置座標を変えることなく、これによって決まる図形領域を透過するマスクパターンの

位相をφ＝πにする。

【００７８】

この処理の具体例が図２の位相シフトマスクＭである（なお、図中、P_1，P_2は光透過領域、Ｓは遮光領域、Ｆは溝型位相シフタである）。

【００７９】

本第１の実施の形態においては、以下の効果を得ることが可能となる。

【００８０】

半導体ウェハ１上にフォトリソグラフィを用いて金属配線パターンを形成する場合に、（ａ）集積回路素子２とその周辺部に重ね合わせ用のマークパターン３，４とを形成した半導体ウェハ１上に絶縁膜１ａを堆積し、絶縁膜１ａ上にポジ型フォトレジスト５を塗布する工程と、（ｂ）金属配線パターンの内部領域に対応した領域が光透過領域となる拡大パターンであって、かつ、遮光領域を挟み、近接する２つの光透過領域の光透過光の位相が互いに反転する位相シフタＦを備えたパターンと、上記半導体ウェハ１とマスクとの重ね合わせマークパターンとを備えた位相シフトマスクＭを製作する工程と、（ｃ）縮小投影露光装置の所定の位置に上記位相シフトマスクＭと半導体ウェハ１とを装着し、位相シフトマスクＭ上の重ね合わせマークと半導体ウェハ上の重ね合わせマークとをマーク検出光６によって位置合わせする工程と、（ｄ）位相シフトマスクＭに紫外線等の露光光７を照射し、位相シフトマスクＭ上のパターンを半導体ウェハ１上のポジ型フォトレジスト５に縮小して結像する工程と、（ｅ）ポジ型フォトレジスト５を現像して光照射部を除去することにより、レジストパターン５ａを形成する工程と、（ｆ）レジストパターン５ａをエッチングマスクとして用い、絶縁膜１ａをエッチングし、金属配線パターン８ａとなる溝パターン１ｂを形成する工程と、（ｇ）絶縁膜１ａ上の溝パターン１ｂを埋めるように金属膜８を堆積した後、平坦になるように化学的機械的研磨処理やエッチバック処理することにより、溝パターン１ｂ以外の金属膜８を除去することにより、溝パターン１ｂの内部に金属配線パターン８ａを形成する工程と、を実行することにより、所定の金属配線パターン８ａを含む半導体集積回路パターンを半導体ウェハ１上に形成することが可能となる。

【００８１】

すなわち、半導体ウェハ１上にポジ型フォトレジスト５を被着させ、このポジ型フォトレジスト５を、露光光７の波長よりも小さな寸法を転写することが可能な位相シフトマスクＭを用いて露光することにより、煩雑なプロセスを必要することなく、位相シフト露光方式の利点を生かして微細な金属配線パターン８ａを半導体ウェハ１に転写形成することが可能となる。

【００８２】

以上のように、本第１の実施の形態においては、図１に例示した第１の実施の形態の方法と、位相シフト技術を使用しない通常の遮光マスクを用いる方法等とを、半導体集積回路装置の製造工程で適宜使い分けることにより、半導体集積回路装置の製造工程における全露光処理において、ポジ型フォトレジスト５のみを用いて、露光波長程度またはそれ以下に近接するレジストパターンまたは露光波長程度またはそれ以下の寸法のレジストパターンを形成することができる。

【００８３】

（実施の形態２）

図６は、本発明の第２の実施の形態である半導体集積回路の製造方法の一例を工程順に例示したフローチャート、図７は、本第２の実施の形態である半導体集積回路の製造方法で用いられるマスクの構成の一例を示す略断面図、図８は、図７に例示されるマスクの平面図、図９は、本第２の実施の形態である半導体集積回路の製造方法で用いられるマスクの構成の一例を示す略断面図、図１０は、図９に例示されるマスクの平面図である。

【００８４】

本実施の形態の半導体集積回路装置の製造方法においては、集積回路素子を形成した半導体ウェハ１上に絶縁膜１ａを堆積し、その後、図１の実施の形態と異なって、絶縁膜１ａ

上にネガ型フォトレジスト５Ｎを塗布し、紫外線等の露光光７を照射して得られたレジストパターン５ａをエッチングマスクに用いて、絶縁膜１ａに溝パターン１ｂを形成し、さらに金属膜８を堆積した後、平坦になるように金属膜８の表面をエッチングして、溝パターン１ｂのみに金属膜８を残すことで、金属配線パターン８ａを形成するものである。

【００８５】

この実施の形態では、位相シフトマスクＭ１は、金属配線パターン８ａの内部領域に対応し、少なくともその一部の領域が遮光領域となるように、光透過領域Ｐ１内に透過光の位相を反転するように位相シフタ１０２ａを備えたマスクパターンとしている。すなわち、光透過領域Ｐ１内における位相シフタ１０２ａの輪郭部が、半導体ウェハ１上に光遮光領域として転写される。すなわち、位相差光の干渉による影が半導体ウェハ１上に転写される。

【００８６】

図５に示す縮小投影露光装置１５により、前記位相シフトマスクＭ１に紫外線を照射し、位相シフトマスクＭ１上のパターンを前記半導体ウェハ１上のネガ型フォトレジスト５Ｎに結像させ、前記のネガ型フォトレジスト５Ｎを現像して露光光７の非照射部を除去することにより、前記の位相シフタ１０２ａの輪郭部がレジスト膜に溝となるレジストパターン５ａを形成する。

【００８７】

その後、前記レジストパターン５ａをエッチングマスクとして用い、前記絶縁膜１ａをエッチングし、後に金属配線パターン８ａが充填される溝パターン１ｂを形成する。

【００８８】

さらに、前記絶縁膜１ａ上の溝パターン１ｂを埋めるように金属膜８を堆積した後、平坦になるように化学的機械的研磨処理やエッチバック処理することにより、前記溝部以外の金属配線膜を除去することによって、半導体ウェハ上に金属配線を形成する。

【００８９】

このようにネガ型フォトレジスト５Ｎを用いる本第２の実施の形態の場合には、実際の半導体集積回路パターンに適用する場合に、位相シフトマスクＭ１における透過光の位相を反転する位相シフタ１０２ａのエッジ部によって光の干渉によるパターン（影）が発生する。その場合に、必要となる位相シフタ１０２ａに対応したパターンを残す別の遮光マスクとして遮光マスクＭ２を作成して、上記の回折投影像が生じた部分に重ね露光する。

【００９０】

図９、図１０は、図７の位相シフトマスクＭ１の回路パターンに対して組み合わせて用いられる遮光マスクＭ２の一例を示している。これらの位相シフトマスクＭ１および遮光マスクＭ２を重ね合わせ露光することにより、影の生じないパターン露光が可能になる。

【００９１】

すなわち、ネガ型フォトレジスト５Ｎの場合は、露光光７が当たった領域が架橋反応等により硬化してレジストパターン５ａとして残る。したがって、遮光マスクＭ２上の遮光領域Ｎ２以外の光透過領域Ｐ２がネガ型フォトレジストの残存するパターンである。遮光マスクＭ２上の遮光領域Ｎ２を位相シフトマスクＭ１の光透過領域Ｐ１に重ね合わせて露光することにより、結局、位相シフトマスクＭ１の光透過領域Ｐ１の中央部における位相シフタ１０２ａの輪郭部の位置に生じる位相差光の影の部分のみが未露光部となって現像時に除去され溝となる。

【００９２】

このようにして二重露光によってパターニングされたレジストパターン５ａをエッチングマスクとして、絶縁膜１ａ上に溝パターン１ｂを形成し、それらの溝パターン１ｂが埋まるように金属膜８を堆積し、平坦になるようにその表面をエッチして、溝パターン１ｂ内のみに金属膜８を残すことで、金属配線パターン８ａを形成するものである。

【００９３】

本第２の実施の形態においては、露光領域を２つに分け、一方を位相シフタの形成された露光領域として位相シフトマスクＭ１にて露光し、他方を不必要なパターン部分に光を照

射するための露光領域として遮光マスクＭ２にて露光することにより、露光波長程度またはそれ以下に近接したレジストパターンを半導体ウェハ上のネガ型フォトレジスト５Ｎに転写することが可能となっている。

【００９４】

前述の位相シフトマスクM、位相シフトマスクＭ１～遮光マスクＭ２におけるマスクパターンは電子線描画装置を用いて描画形成することができる。すなわち、ガラス基板１００の一主面にクロム（Ｃｒ）等の金属膜からなる金属遮光薄膜１０１を形成し、この金属遮光薄膜１０１を感電子線レジストを用いた電子線描画による露光を用いたフォトリソグラフィ技術によって選択的に除去することによって所望の遮光パターンを形成する。精度に関しては、パターンの位置精度、寸法精度を0.１μｍ以下にすることができるので、この方式は、例えば縮小率１／５の露光装置の位相シフトマスクM（レチクル）、位相シフトマスクＭ１～遮光マスクＭ２（レチクル）に適用可能である。

【００９５】

また、回路パターンに加えて、ガラス基板１００の転写領域の周辺部に半導体ウェハとの位置合わせマークのためのマークパターンＢ１～Ｂ４を形成する。この位置合わせ用のマークパターンＢ１～Ｂ４は、使用する縮小投影露光装置によって指定されるものである。その後、電子線レジストがポジ型であるかネガ型であるかに応じて、その露光部分または未露光部分を現像液により除去し、露出した金属遮光薄膜１０１をエッチングすることにより、遮光パターン１０１ａを形成する。

【００９６】

そして、遮光パターン１０１ａの外観検査をする。遮光パターン１０１ａは、微小なＣｒ膜の残り欠陥は、例えばレーザ光を照射して除去し、Ｃｒ膜の欠け欠陥は、例えば収束イオンビーム法により、有機ガスを添加して当該欠陥箇所に照射して、カーボン膜の遮光膜を形成することで、陥を修正することができる。

【００９７】

上記の第１の実施の形態の説明では、透過光の位相を反転させる方式として、ガラス基板１００をエッチング除去して溝型位相シフタＦを形成する方式を示した。また、第２の実施の形態では、ガラス基板１００に所望の遮光パターン１０１ａを形成した後、透明膜１０２を堆積し、この透明膜１０２を所望のパターンに加工して位相シフタ１０２ａとした例を示している。この透明膜１０２としては、例えばスピンオングラス（Spin On Glass）等の手段を用いることができる。

【００９８】

本第２の実施の形態の場合のように、複数の位相シフトマスクＭ１および遮光マスクＭ２を用いて二重露光する場合、たとえば、図４に例示した位相シフトマスクMの、領域Ａ１および領域Ａ２の各々を、位相シフトマスクＭ１のパターンおよび遮光マスクＭ２のパターンの形成に割り当て、縮小投影露光装置１５には、露光光７のマスク上における照射範囲の設定機能を設け、領域Ａ１（位相シフトマスクＭ１）および領域Ａ２（遮光マスクＭ２）を交互に選択しながら、一回の位置決め動作にて、上述の二重露光を完了させるようにすることができる。

【００９９】

このように、本第２の実施の形態では、露光領域を２つに分け、一方を位相シフタの形成された位相シフトマスクＭ１による露光領域とし、他方を不必要なパターン部分に光を照射するための遮光マスクＭ２による露光領域とすることにより、所定の金属配線パターン８ａを含む半導体集積回路パターンを半導体ウェハ１上のネガ型フォトレジスト５Ｎに転写することが可能となる。

【０１００】

すなわち、位相シフト露光技術を必要としない工程ではネガ型フォトレジストを用い、また、位相シフト露光技術を必要とする工程では、ネガ型フォトレジストを用いた本第２の実施の形態による二重露光技術を用いることにより、半導体集積回路装置の製造工程における全露光処理において、ネガ型フォトレジストのみを用いて、レジストパターンを形成

することが可能となる。これにより、位相シフト露光技術によって、配線幅または配線間が露光波長以下の微細配線を形成することが可能となる。

【０１０１】

（実施の形態３）

次に、本発明の第３の実施の形態として、半導体集積回路装置のＭＩＳＦＥＴのゲート電極製造工程に適用した場合について説明する。

【０１０２】

図１１（ａ）～（ｇ）は、本第３の実施の形態の半導体集積回路装置の製造方法の一例を工程順に例示した断面図である。

【０１０３】

まず、半導体ウェハ３０の表面にはフィールド酸化膜３１を開口して形成されたソース領域３２およびドレイン領域３３の間のチャネル領域３４を覆うようにゲート酸化膜３５が形成された半導体回路素子構造が配置され、この半導体回路素子構造を覆うように平坦な絶縁膜４０を形成する（図１１（ａ））。

【０１０４】

次に、この絶縁膜４０の上に、ポジ型フォトレジスト５を被着させ（図１１（ｂ））、前述の第１の実施の形態に例示した位相シフト技術を採用した位相シフトマスクＭを用いて、ポジ型フォトレジスト５をパターンニングし、ゲート酸化膜３５の直上部が開口したレジストパターン５ａを形成する（図１１（ｃ））。

【０１０５】

さらに、レジストパターン５ａをエッチングマスクとするエッチングにより、絶縁膜４０に、ゲート酸化膜３５を選択的に露出させる溝パターン４１を形成する（図１１（ｄ））。

【０１０６】

その後、レジストパターン５ａを除去し（図１１（ｅ））、さらに、溝パターン４１を埋めるように金属膜５０を全面に形成する（図１１（ｆ））。

【０１０７】

その後、エッチバックや、化学的機械的研磨処理等の方法によって、絶縁膜４０上の金属膜５０を平坦な状態で、当該絶縁膜４０の表面が露出するまで除去し、溝パターン４１の内部に、ゲート電極パターン５１が選択的に残るように加工する（図１１（ｇ））。

【０１０８】

このように、ポジ型フォトレジスト５を用いて、第１の実施の形態に例示した位相シフト法により、露光光７の波長よりも幅の狭い微細な幅寸法のゲート電極パターン５１を有する半導体集積回路装置を製作することができる。

【０１０９】

以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【０１１０】

例えば前記実施の形態においては、マスクが１枚の場合と、２枚の組み合わせから成る場合とを示したが、３枚以上の組み合わせであっても良い。

【０１１１】

位相シフト技術を使用しない工程では従来の通常の遮光マスクを用いる方法等とを、半導体集積回路装置の製造工程で適宜使い分けることにより、半導体集積回路装置の製造工程における全露光処理において、ポジ型フォトレジストのみを用いて、露光波長程度またはそれ以下に近接するレジストパターンまたは露光波長程度またはそれ以下の寸法のレジストパターンを形成することができる。

【０１１２】

金属膜形成後、平坦化エッチ方式として化学的機械的研磨処理を用いたが、コスト的に負担が大きくなる場合には、半導体集積回路の製造工程によっては、単なる化学的なエッチ

バック処理を適用しても良い。

【０１１３】

以上の説明では主として本発明者によってなされた発明をその背景となった利用分野である半導体集積回路装置の製造工程における露光処理に適用した場合について説明したが、これに限定されず種々適用可能であり、例えば液晶基板等の製造における露光処理等のような他の露光方法に適用することも可能である。

【０１１４】

【発明の効果】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

【０１１５】

本発明の半導体集積回路装置の配線形成用のフォトマスクによれば、工程を必要以上に複雑化することなく、位相シフト露光技術の採用による微細な金属配線パターンを形成することができる、という効果が得られる。

【０１１６】

また、半導体集積回路の配線パターン形成に、位相シフト技術を用いたフォトリソグラフィ工程おいて、ポジ型またはネガ型のフォトレジストに対するパターン転写を従来より微細な金属配線形成に適用することができる、という効果が得られる。

【図面の簡単な説明】

【図１】本発明の第１の実施の形態である半導体集積回路の製造方法の一例を示すフローチャートである。

【図２】本発明の第１の実施の形態である半導体集積回路の製造方法に用いられる位相シフトマスクの構成の一例を示す断面図である。

【図３】図２のマスクを用いた場合の半導体ウェハ上での光強度を示す説明図である。

【図４】本発明の第１の実施の形態である半導体集積回路の製造方法におけるマスクの全体構成の一例を示す平面図である。

【図５】本発明の第１の実施の形態の半導体集積回路の製造方法に用いられる縮小投影露光装置の構成の一例を示す概念図である。

【図６】本発明の第２の実施の形態である半導体集積回路の製造方法の一例を工程順に例示したフローチャートである。

【図７】本発明の第２の実施の形態である半導体集積回路の製造方法で用いられるマスクの構成の一例を示す略断面図である。

【図８】図７に例示されるマスクの平面図である。

【図９】本発明の第２の実施の形態である半導体集積回路の製造方法で用いられるマスクの構成の一例を示す略断面図である。

【図１０】図９に例示されるマスクの平面図である。

【図１１】本発明の第３の実施の形態の半導体集積回路装置の製造方法の一例を工程順に例示した断面図である。

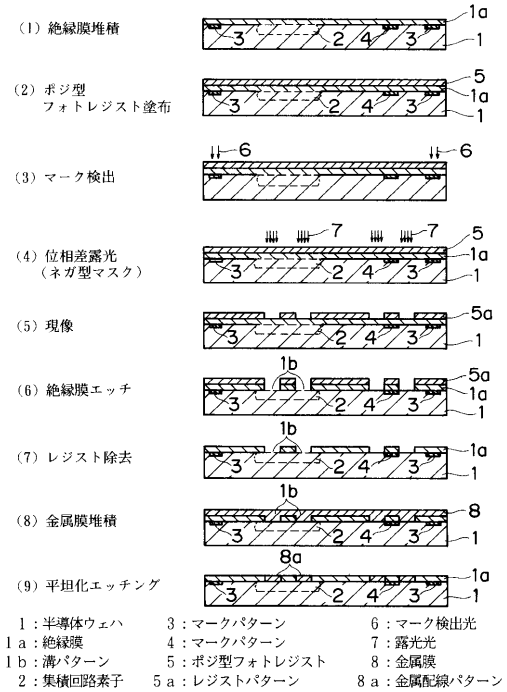
【符号の説明】

１　半導体ウェハ
１ａ　絶縁膜
１ｂ　溝パターン
２　集積回路素子
３　マークパターン
４　マークパターン
５　ポジ型フォトレジスト
５Ｎ　ネガ型フォトレジスト
５ａ　レジストパターン
６　マーク検出光
７　露光光

８　金属膜
８ａ　金属配線パターン
１１　マスク基板
１２　クロム膜
１５　縮小投影露光装置
１５ａ　露光光源
１５ｂ　試料ステージ
１５ｃ１　ミラー
１５ｃ２　ミラー
１５ｄ　シャッタ
１５ｅ　フライアイレンズ
１５ｆ　コンデンサレンズ
１５ｇ　縮小投影レンズ
１５ｈ　アライメント光学系
３０　半導体ウェハ
３１　フィールド酸化膜
３２　ソース領域
３３　ドレイン領域
３４　チャネル領域
３５　ゲート酸化膜
４０　絶縁膜
４１　溝パターン
５０　金属膜
５１　ゲート電極パターン
１００　ガラス基板
１０１　金属遮光薄膜
１０１ａ　遮光パターン
１０２　透明膜
１０２ａ　位相シフタ
Ｂ１～Ｂ４　マークパターン（第１のマークパターン）
Ｃ１～Ｃ４　マークパターン（第３のマークパターン）
Ｄ１～Ｄ４　マークパターン（第２のマークパターン）
Ｍ　位相シフトマスク（露光原板）
Ｍ１　位相シフトマスク（露光原板）
Ｍ２　遮光マスク（露光原板）

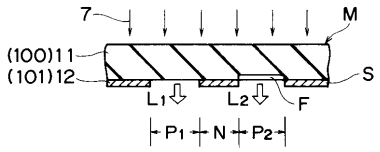
【図１】

図 1



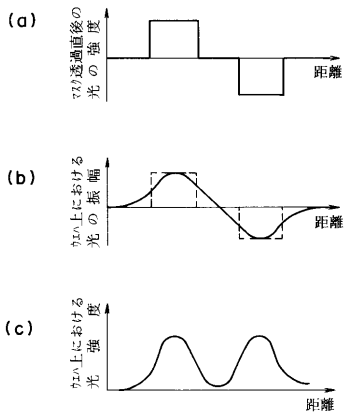
【図２】

図 2



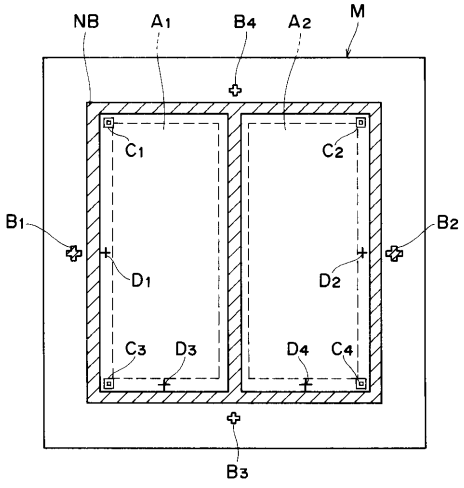
【図３】

図 3



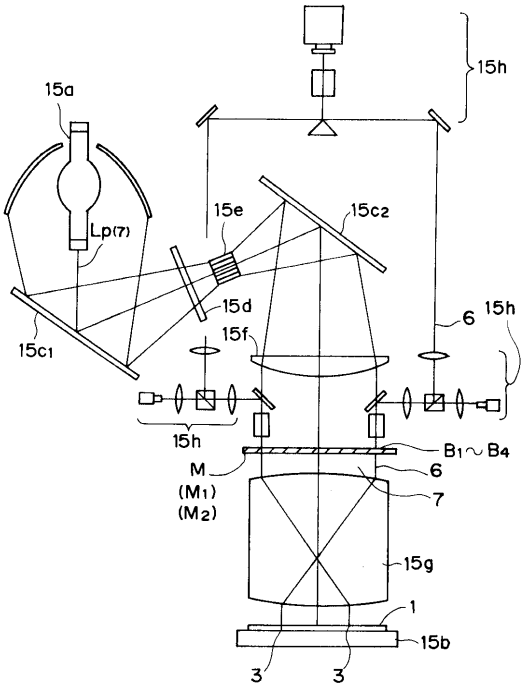
【図４】

図 4



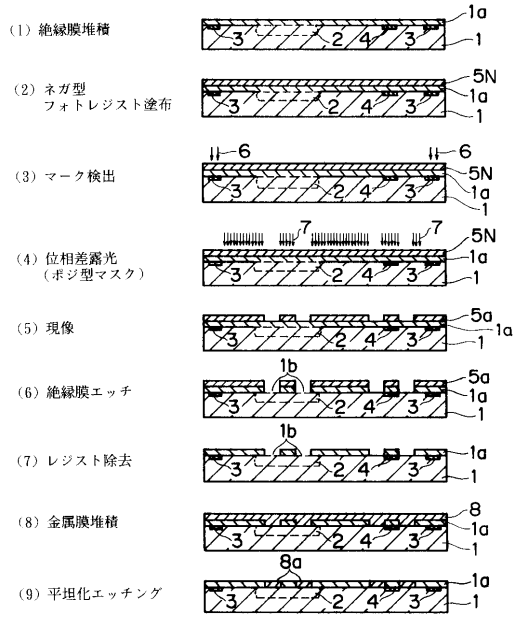
【図５】

図 5



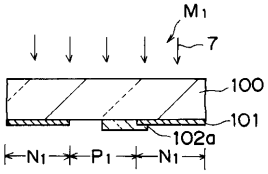
【図６】

図 6



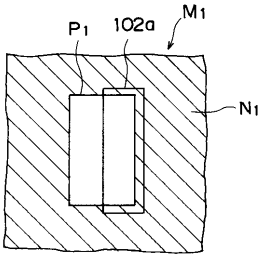
【図７】

図 7



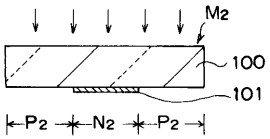
【図８】

図 8



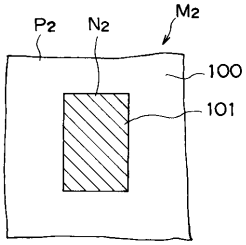
【図９】

図 9



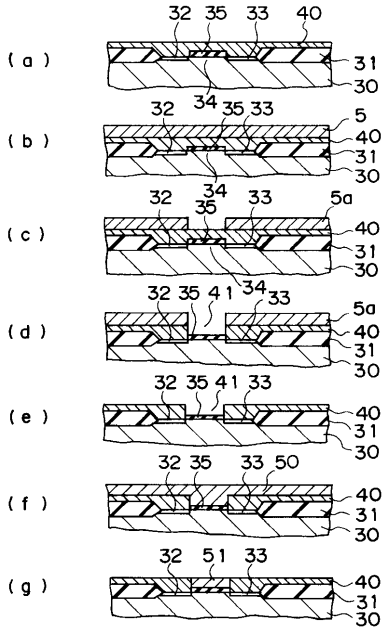
【図１０】

図 10



【図１１】

図 11



30：半導体ウェハ　34：チャネル領域　50：金属膜
31：フィールド酸化膜　35：ゲート酸化膜　51：ゲート電極パターン
32：ソース領域　40：絶縁膜
33：ドレイン領域　41：溝パターン

フロントページの続き

(51)Int.Cl.[7]
H01L 21/66

FI
H01L 21/30 502P
H01L 21/30 528

(58)調査した分野(Int.Cl.[7], DB名)
H01L 21/3205
G03F 1/08
G03F 7/20
G03F 7/38
H01L 21/027
H01L 21/66