



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

252083

(11) B₁

(51) Int. Cl.⁴
G 06 F 13/32

(61)

(23) Výstavní příbrta
(22) Přihlášeno 22 11 85
(21) PV 8422-85

(40) Zveřejněno 18 12 86
(45) Vydáno 25.06.88

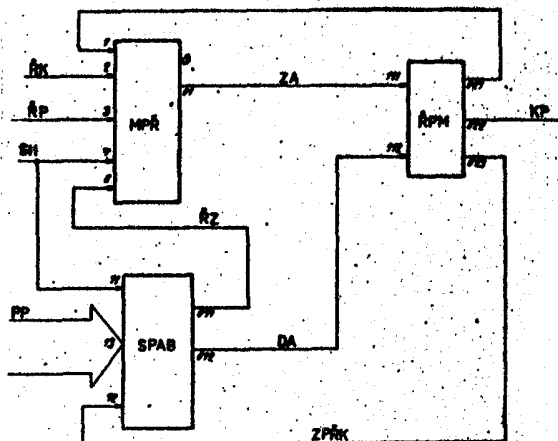
(75)
Autor vynálezu

SLÁMOVÁ ANNA ing.,
SLÁMA KAREL ing., BRNO

(54)

Zapojení mikroprogramovatelného kódově řízeného
časového řadiče

Řešení se týká zapojení pro definované přerušení generace posloupnosti mikroprogramovatelného kódově řízeného časového řadiče bitové orientované řezové stavebnice. Poskytuje možnost rychlého a přitom několikanásobného přerušení mikroinstrukčního řetězce. Podstata spočívá v tom, že k mikroprogramovému řadiči, připojenému k řídicí paměťové matici a k periferním zařízením, je připojen synchronizovaný prioritní adresní blok. Zapojení lze využít ve výpočetní technice pro spojení základních zařízení s periferními jednotkami, například k řízení flexibilních disků a rychlých přenosů dat.



Vynález se týká zapojení pro definované přerušení generace časové posloupnosti mikroprogramovatelného kódově řízeného časového řadiče bitově orientované řezové stavebnice.

Při konstrukci mikroprogramovatelných řadičů pro logické struktury s využitím prvků bitově orientované řezové stavebnice je potřeba dbát, aby mikroinstrukční časový řetězec činnosti tohoto řadiče bylo možno v libovolném časovém okamžiku přerušit a nastavit definovaný začátek jiného mikroinstrukčního řetězce na základě vnějšího příkazu.

Dosavadní zapojení k tomuto účelu sloužící používají vnějších příkazů s přerušením několika vektorů. Přitom přerušení je pouze jedno společné pro všechny vektory a po něm teprve následuje přerušovací časový mikroinstrukční řetězec provádějící analýzu přerušovacího vektoru. Po ní pak následuje větvení mikroinstrukčního časového řetězce.

Nevýhodou těchto zapojení je, že doba zpracování příkazu přerušení je poměrně dlouhá, která je dána dobou vykonání úvodní rozhodovací části časového mikroinstrukčního řetězce. V některých případech je toto řešení z časových důvodů nemožné a je nutno tento stav řešit zvýšením složitosti konstrukčního uspořádání řídicí jednotky.

Uvedené nevýhody v podstatě odstraňuje zapojení mikroprogramovatelného kódově řízeného časového řadiče podle tohoto vynálezu, jehož podstata spočívá v tom, že ke vstupu synchronizačních hodin mikroprogramového řadiče je připojen první vstup synchronizačních hodin synchronizovaného prioritního adresního bloku, zatímco druhý vstup synchronizovaného prioritního adresního bloku pro zpětnovazební řídicí kód je připojen na třetí výstup řídicí paměťové matice typu ROM, kdežto skupina vstupů synchronizovaného

prioritního adresního bloku je připojena na výstupy prioritních přerušení periferních zařízení, přičemž pátý vstup mikroprogramového řadiče pro řízení závory základní adresy řídicí matice je připojen na první výstup synchronizovaného prioritního adresního bloku pro řízení závory základní adresy řídicí matice a druhý výstup synchronizovaného prioritního adresního bloku pro doplňkové adresy je připojen na druhý vstup řídicí paměťové matice typu ROM.

Výhoda tohoto zapojení spočívá zejména v tom, že mikroprogramovatelné řadiče poskytují možnost rychlého několikanásobného přerušení mikroinstrukčního řetězce. To znamená, že je zvláště výhodné pro použití při obsluze rychlých periferních zařízení v reálném čase. Svým provedením je zapojení jednoduchého uspořádání s nízkými ekonomickými náklady na jeho výrobu se zvýšenou provozní spolehlivostí a tím menšími nároky na servisní zabezpečení.

Zapojení mikroprogramovatelného kódově řízeného časového řadiče je vyobrazeno na přiloženém výkresu v blokovém schématu.

První vstup 1 mikroprogramového řadiče MPŘ pro zpětnovazební řídicí kód ZŘK je připojen na první výstup 021 řídicí paměťové matice ŘPM typu ROM. Druhý vstup 2 pro řídicí kód ŘK mikroprogramového řadiče MPŘ je připojen na výstup neznázorněného periferního zařízení. Třetí vstup 3 mikroprogramového řadiče MPŘ pro řídicí podmínku ŘP je připojen na výstup neznázorněného periferního zařízení. Čtvrtý vstup 4 mikroprogramového řadiče MPŘ pro synchronizační hodiny SH je připojen na první vstup 11 synchronizačních hodin synchronizovaného prioritního adresního bloku SPAB a dále na synchronizační hodinový výstup neznázorněného periferního zařízení. Pátý vstup 5 mikroprogramového řadiče MPŘ pro řízení závory ŘZ základní adresy řídicí matice je připojen na první výstup 011 synchronizovaného prioritního adresního bloku SPAB. Druhý vstup 12 synchronizovaného prioritního adresního bloku SPAB pro zpětnovazební řídicí kód ZPŘK je připojen na třetí výstup 023 řídicí paměťové matice ŘPM typu ROM. Skupina vstupů 13 synchronizovaného prioritního adresního bloku SPAB pro prioritní přerušení je připojena na výstupy prioritních přerušení neznázorněných periferních zařízení. Výstup 01 mikroprogramového řadiče MPŘ pro základní adresy řídicí matice ZA je připojen na první vstup 111 řídicí paměťové matice ŘPM typu ROM. Druhý výstup 012 synchronizovaného prioritního

adresního bloku SPAB pro doplňkové adresy DA je připojen na druhý vstup 112 řídicí paměťové matice ŘPM typu ROM. Druhý vstup 022 řídicí paměťové matice ŘPM typu ROM pro kódové posloupnosti je připojen na kódový řídicí vstup neznázorněného řídicího zařízení.

Řídicím kódem přicházejícím z neznázorněného periferního zařízení na druhý vstup 2 mikroprogramového řadiče MPŘ a zpětnovazebním řídicím kódem přicházejícím z prvního výstupu 021 na první vstup 1 mikroprogramového řadiče MPŘ se generují základní adresy pro řídicí paměťovou matici ŘPM typu ROM. Základní adresy přicházejí z výstupu 01 mikroprogramového řadiče MPŘ na první vstup 111 řídicí paměťové matice ŘPM typu ROM. Přitom synchronizovaný prioritní adresní blok SPAB generuje zpětnovazebně prostřednictvím svého druhého vstupu 12 a třetího výstupu 023 řídicí paměťové matice ŘPM typu ROM doplňkovou adresu základních mikroinstrukčních polí. Jakmile dojde k aktivaci některého ze skupiny vstupů 13 prioritního přerušení do synchronizovaného prioritního adresního bloku SPAB je vyslán z jeho výstupu 012 patřičný signál na druhý vstup 112 řídicí paměťové matice ŘPM typu ROM. Tím dojde k pohybu v přerušovaném mikroinstrukčním poli, a tím i k příjmu signálu tohoto aktivovaného vstupu 13 prioritního přerušení.

Vynálezu lze využít ve výpočetní technice pro spojení základních zařízení s periferními jednotkami, například k řízení flexibilních disků a rychlých přenosů dat.

PŘEDMĚT VYNÁLEZU

Zapojení mikroprogramovatelného kódového řízení časového řadiče, obsahující mikroprogramový řadič zpětnovazebně připojený jednak k řídicí paměťové matici a k periferním zařízením s výstupy pro řídicí kód, řídicí podmínku a synchronizační hodiny, jednak k řídicí paměťové matici, která je připojena výstupem kódové posloupnosti na kódový řídicí vstup řídicího zařízení, vyznačené tím, že ke vstupu (4) synchronizačních hodin mikroprogramového řadiče (MPŘ) je připojen první vstup (11) synchronizačních hodin synchronizovaného prioritního adresního bloku (SPAB), zatímco druhý vstup (12) synchronizovaného prioritního adresního bloku (SPAB) pro zpětnovazební řídicí kód je připojen na třetí výstup (023) řídicí paměťové matice (ŘPM) typu ROM, kdežto skupina vstupů (13) synchronizovaného prioritního adresního bloku (SPAB) je připojena na výstupy prioritních přerušení periferních zařízení, přičemž pátý vstup (5) mikroprogramového řadiče (MPŘ) pro řízení závory základní adresy řídicí matice je připojen na první výstup (011) synchronizovaného prioritního adresního bloku (SPAB) pro řízení závory základní adresy řídicí matice a druhý výstup (012) synchronizovaného prioritního adresního bloku (SPAB) pro doplňkové adresy je připojen na druhý vstup (112) řídicí paměťové matice (ŘPM) typu ROM.

1 výkres

