

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6127596号
(P6127596)

(45) 発行日 平成29年5月17日(2017.5.17)

(24) 登録日 平成29年4月21日(2017.4.21)

(51) Int.Cl.	F I
HO 1 L 21/205 (2006.01)	HO 1 L 21/205
HO 1 L 29/12 (2006.01)	HO 1 L 29/78 6 5 2 T
HO 1 L 29/78 (2006.01)	HO 1 L 29/78 6 5 8 E
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 6 5 3 A
HO 1 L 21/28 (2006.01)	HO 1 L 21/28 3 0 1 B
請求項の数 8 (全 14 頁) 最終頁に続く	

(21) 出願番号 特願2013-48719 (P2013-48719)
 (22) 出願日 平成25年3月12日(2013.3.12)
 (65) 公開番号 特開2014-175569 (P2014-175569A)
 (43) 公開日 平成26年9月22日(2014.9.22)
 審査請求日 平成27年5月25日(2015.5.25)

(73) 特許権者 000241463
 豊田合成株式会社
 愛知県清須市春日長畑1番地
 (74) 代理人 110000028
 特許業務法人明成国際特許事務所
 (74) 代理人 100113527
 弁理士 堀 研一
 (72) 発明者 小崎 正芳
 愛知県清須市春日長畑1番地 豊田合成株式会社内
 (72) 発明者 藤井 隆弘
 愛知県清須市春日長畑1番地 豊田合成株式会社内
 審査官 正山 旭

最終頁に続く

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【特許請求の範囲】

【請求項1】

半導体装置において、

直径が2インチを超える半導体の基板と、

上記半導体の基板上に、窒化ガリウム(GaN)を含む材料を用いて積層されたN型半導体層と、

上記N型半導体層上に積層されたP型半導体層と、を備え、

上記N型半導体層の領域の面上における複数の箇所の炭素(C)の濃度の測定値のうち、その中央値が $1.0 \times 10^{16} \text{ cm}^{-3}$ 以下であり、該中央値と他の測定値との差の最大値が、 $5 \times 10^{15} \text{ cm}^{-3}$ 未満であり、

上記N型半導体層は、ケイ素(Si)をドナーとして含有し、

上記N型半導体層の領域の面上における複数の箇所のドナー濃度の測定値のうち、その中央値が $1.4 \times 10^{16} \text{ cm}^{-3}$ 以下であり、該中央値と他の測定値との差の最大値が、 $5 \times 10^{15} \text{ cm}^{-3}$ 未満であり、

上記P型半導体層の炭素の濃度は、上記N型半導体層の炭素の濃度より高い、半導体装置。

【請求項2】

請求項1記載の半導体装置において、

上記基板およびN型半導体層にそれぞれ電極を接続した半導体装置。

【請求項3】

請求項 1 記載の半導体装置において、さらに、
P 型半導体層上に積層された他の N 型半導体層を備え、
 上記基板にドレイン電極を接続し、上記他の N 型半導体層にソース電極を接続し、P 型半導体層上の絶縁膜にゲート電極を接続した半導体装置。

【請求項 4】

請求項 1 に記載の半導体装置において、
上記 P 型半導体層の炭素の濃度は、上記 N 型半導体層の炭素の濃度の 5 倍以上である、
半導体装置。

【請求項 5】

請求項 1 に記載の半導体装置において、
上記 P 型半導体層の炭素の濃度は、 $5.0 \times 10^{16} \text{ cm}^{-3}$ 以上、 $1 \times 10^{18} \text{ cm}^{-3}$
以下である、半導体装置。

10

【請求項 6】

請求項 1 から請求項 5 までのいずれか一項に記載の半導体装置を製造する方法において、
 、
 トリメチルガリウム (TMGa) を含む III 族原料とアンモニア (NH_3) を含む V 族原料を用いた結晶成長によって上記 N 型半導体層を形成する工程を含み、III 族原料と V 族原料の V / III が 2100 ~ 4000 である、半導体装置の製造方法。

【請求項 7】

半導体の基板の上に、窒化ガリウム (GaN) を含む材料を用いて N 型半導体層を積層した半導体装置を製造する方法において、

20

直径が 2 インチを越える領域に、複数の上記基板を配置する第 1 工程と、
 トリメチルガリウム (TMGa) を含む III 族原料とアンモニア (NH_3) を含む V 族原料とを用いた結晶成長によって上記 N 型半導体層を形成する第 2 工程と、
上記 N 型半導体層上に P 型半導体層を形成する第 3 工程と、を含み、

上記第 2 工程は、III 族原料と V 族原料との V / III が 2100 ~ 4000 であり、上記 N 型半導体層の領域の面上における複数の箇所の炭素 (C) の濃度を求めたときに、炭素 (C) の濃度の複数の測定値のうち、その中央値が $1.0 \times 10^{16} \text{ cm}^{-3}$ 以下であり、該中央値と他の測定値との差の最大値が、 $5 \times 10^{15} \text{ cm}^{-3}$ 未満であり、

上記第 2 工程は、上記 N 型半導体層が、ケイ素 (Si) をドナーとして含有し、上記 N 型半導体層の領域の面上における複数箇所のドナー濃度のうち、その中央値が $1.4 \times 10^{16} \text{ cm}^{-3}$ 以下であり、該中央値と他の測定値との差の最大値が、 $5 \times 10^{15} \text{ cm}^{-3}$ 未満とする工程であり、

30

上記第 3 工程は、炭素の濃度が、上記 N 型半導体層の炭素の濃度より高い、P 型半導体層を形成する工程である、半導体装置の製造方法。

【請求項 8】

請求項 7 に記載の半導体装置の製造方法において、
上記第 3 工程は、200 ~ 760 Torr の圧力で原料ガスを供給する工程を含む、半導体装置の製造方法。

【発明の詳細な説明】

40

【技術分野】

【0001】

本発明は、半導体装置およびその製造方法に関する。

【背景技術】

【0002】

電力制御に用いられる半導体装置 (半導体デバイス、半導体素子) として、半導体基板上に N 型半導体層を積層した窒化ガリウム (GaN) 系の半導体装置が知られている。N 型半導体層は、窒化ガリウム (GaN) から主になり、ケイ素 (Si) をドナー (ドーパント、不純物) として含有する。N 型半導体層として、耐圧を高めることを主目的として、 n -GaN 層を $1 \times 10^{16} \text{ cm}^{-3}$ 程度の低いドナー濃度としたものが知られてい

50

る（例えば、特許文献1を参照）。

【0003】

こうしたN型半導体層は、一般的に、有機金属気相成長法（MOCVD：Metal Organic Chemical Vapor Deposition）によって製造される。MOCVDでは、ガリウム（Ga）の原料として、トリメチルガリウム（トリメチルガリウム[TMGa： $(CH_3)_3Ga$])を用いている。窒素原料として、アンモニア（ NH_3 ）を用いている。キャリアガスとして、水素を用いている。n型ドーパント原料として、シランを用いている。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2011-35066号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

N型半導体層を $1 \times 10^{16} \text{ cm}^{-3}$ 程度の低いドナー濃度とした場合に、N型半導体層は、他の不純物の影響を受け易く、不均一なドナー濃度分布になり、基板上で均一な電気的特性を得ることが難しい。こうした不均一なドナー濃度は、異なった半導体層および電極との界面における耐圧に影響を与える。特に、N型半導体層は、2インチ以上の大径の半導体基板上に気相成長させることにより形成された場合に、カーボンなどの不純物の影響を受け易い。このため、半導体ウエハから、複数のチップを切り出した場合に、各々のチップに製品上のバラツキを生じ易いという課題があった。

【課題を解決するための手段】

【0006】

本発明は、上述の課題を解決するためになされたものであり、以下の形態として実現することが可能である。

【0007】

(1)本発明の一形態によれば、半導体の基板上に、窒化ガリウム（GaN）を含む材料を用いてN型半導体層を積層した半導体装置において、上記N型半導体層は、直径が2インチを越える基板上に形成され、

上記N型半導体層の領域の面上における複数の箇所の炭素（C）の濃度を求めたときに、炭素（C）の濃度の複数の測定値のうち、その中央値が $1.0 \times 10^{16} \text{ cm}^{-3}$ 以下であり、該中央値と他の測定値との差の最大値が、 $5 \times 10^{15} \text{ cm}^{-3}$ 未満である、半導体装置である。この形態における半導体装置は、基板が2インチを越える領域の面でN型半導体層が形成されている。

N型半導体層の炭素（C）は、N型半導体層のドナーを補償して減少させる作用がある。この形態における半導体装置によれば、炭素（C）の濃度が、炭素（C）の濃度の複数の値のうち、その中央値が $1.0 \times 10^{16} \text{ cm}^{-3}$ 以下であり、該中央値と他の測定値との差の最大値が、 $5 \times 10^{15} \text{ cm}^{-3}$ 未満であるから、炭素（C）によって、N型半導体層の領域にて、ドナーが不均一に補償されることなく、ドナー濃度を均一にすることができる。よって、2インチを越える基板から複数のチップを切り分けて、半導体装置を形成する場合に、各々の半導体装置におけるドナーの機能につき安定かつ均一な性質を得ることができる。

【0008】

(2)他の形態にかかるN型半導体層は、ケイ素（Si）をドナーとして含有し、

上記N型半導体層の領域の面上における複数箇所のドナー濃度を求めたときに、ドナーの複数の測定値のうち、その中央値が $1.4 \times 10^{16} \text{ cm}^{-3}$ 以下であり、該中央値と他の測定値との差の最大値が、 $5 \times 10^{15} \text{ cm}^{-3}$ 未満である、半導体装置である。本形態のようにドナー濃度が低い場合には、炭素（C）の濃度のバラツキの影響を受けやすい。本形態では、炭素（C）の濃度を低減したので、ドナーの作用の変動を低減できる。

【0009】

10

20

30

40

50

(3) 他の形態は、上記基板およびN型半導体層にそれぞれ電極を接続した半導体装置である。

【0010】

(4) 他の形態は、上記N型半導体層上に積層されたP型半導体層と、P型半導体層上に積層された他のN型半導体層とを備え、上記基板にドレイン電極を接続し、上記他のN型半導体層にソース電極を接続し、P型半導体層上の絶縁膜にゲート電極を接続した半導体装置である。半導体装置の態様としては、各種の構成をとることができる。

【0011】

(5) 他の形態において、トリメチルガリウム(TMGa)を含むIII族原料とアンモニア(NH₃)を含むV族原料を用いた結晶成長によって上記N型半導体層を形成する工程を含み、III族原料とV族原料のV/IIIが2100~4000である、半導体装置の製造方法である。この形態において、上記N型半導体層は、トリメチルガリウム(TMGa)を含むIII族原料とアンモニア(NH₃)を含むV族原料とを用いた結晶成長によって形成される。このようなV/IIIを用いることにより、炭素(C)の濃度を、上述した範囲とすることができる。なお、以下の説明において、V/IIIは、III族原料に対するV族原料のモル比を表わしている。

10

【0012】

(6) 他の形態は、半導体の基板の上に、窒化ガリウム(GaN)を含む材料を用いてN型半導体層を積層した半導体装置を製造する方法において、直径が2インチを越える領域に、複数の上記基板を配置する第1工程と、トリメチルガリウム(TMGa)を含むIII族原料とアンモニア(NH₃)を含むV族原料とを用いた結晶成長によって上記N型半導体層を形成する第2工程を含み、上記第2工程は、III族原料とV族原料とのV/IIIが2100~4000であり、上記N型半導体層の領域の面上における複数の箇所の炭素(C)の濃度を求めたときに、炭素(C)の濃度の複数の測定値のうち、その中央値が $1.0 \times 10^{16} \text{ cm}^{-3}$ 以下であり、該中央値と他の測定値との差の最大値が、 $5 \times 10^{15} \text{ cm}^{-3}$ 未満とする、半導体装置の製造方法である。

20

【0013】

(7) 他の形態において、上記第2工程は、ケイ素(Si)をドナーとして含有し、上記N型半導体層の領域の面上における複数箇所のドナー濃度を求めたときに、ドナー濃度の複数の値のうち、その中央値が $1.4 \times 10^{16} \text{ cm}^{-3}$ 以下であり、該中央値と他の測定値との差の最大値が、 $5 \times 10^{15} \text{ cm}^{-3}$ 未満とする工程である、半導体装置の製造方法である。上記基板は、上記2インチを越える領域に、複数配置されている状態にて、結晶成長によって、N型半導体層が形成されている、半導体装置の製造方法である。この形態により、2インチを越える領域において、複数の基板の上にN型半導体層を同時に形成することができる。

30

【発明の効果】

【0014】

本発明は、2インチを越えるような大きな半導体基板上であっても、低濃度のドナーを加えたN型半導体層を積層した構成において、N型半導体層の面上の広範囲にわたってドナー濃度を均一にすることができる。

40

【図面の簡単な説明】

【0015】

【図1】半導体装置の構成を模式的に示す断面図である。

【図2】半導体装置の製造方法を示す工程図である。

【図3】反応室に複数の基板を配置した状態を説明する説明図である。

【図4】第1のN型半導体層の面上の炭素(C)の濃度とV/IIIとの関係を説明するグラフである。

【図5】炭素(C)の濃度の中央値と他の測定値との濃度差と、V/IIIとの関係を説明する説明図である。

【図6】第1のN型半導体層の面上におけるドナー濃度とV/IIIとの関係を説明するグ

50

ラフである。

【図7】ドナー濃度の中央値と他の測定値との濃度差と、 V/III との関係を説明する説明図である。

【図8】チャンネル移動度 μ とP型半導体層の炭素(C)の濃度との関係を説明するグラフである。

【図9】炭素(C)の濃度と V/III との関係を説明するグラフである。

【図10】他の実施例にかかる半導体装置を示す断面図である。

【発明を実施するための形態】

【0016】

A. 実施形態：

(1) 半導体装置10の概略構成

図1は半導体装置10の構成を模式的に示す断面図である。半導体装置10は、窒化ガリウム(GaN)を用いて形成されたGaN系の半導体装置である。なお、本発明でいう半導体装置は、実施例にかかる半導体ウエハおよびその周辺構成を含むものに相当する。また、図1は、半導体装置10の技術的特徴をわかりやすく示すための図であり、各部の寸法を正確に示すものではない。本実施形態では、半導体装置10は、電力制御に用いられ、パワーデバイスとも呼ばれ、いわゆる縦型のMOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor)である。

【0017】

半導体装置10は、基板110と、第1のN型半導体層120と、P型半導体層130と、第2のN型半導体層140とを備えたNPN型の半導体装置であり、基板110上に、有機金属気相成長法(MOCVD)を利用した結晶成長によって、第1のN型半導体層120、P型半導体層130および第2のN型半導体層140を順に積層した構造を有する。

【0018】

図1には、相互に直交するXYZ軸が図示されている。図1のXYZ軸のうち、X軸は、基板110に対して第1のN型半導体層120が積層する積層方向に沿った軸である。X軸に沿ったX軸方向のうち、+X軸方向は、基板110から第1のN型半導体層120に向かう方向であり、-X軸方向は、+X軸方向に対向する方向である。図1のXYZ軸のうち、Y軸およびZ軸は、Z軸に直交すると共に相互に直交する軸である。Y軸に沿ったY軸方向のうち、+Y軸方向は、図1の紙面左から紙面右に向かう方向であり、-Y軸方向は、+Y軸方向に対向する方向である。Z軸に沿ったZ軸方向のうち、+Z軸方向は、図1の紙面奥から紙面手前に向かう方向であり、-Z軸方向は、+Z軸方向に対向する方向である。

【0019】

(2) 半導体装置10の各部の構成

(2)-1 基板110

基板110は、Y軸およびZ軸に沿って広がる板状をなす。本実施形態では、基板110は、窒化ガリウム(GaN)から主に成ると共に、第1のN型半導体層120よりも高い濃度でケイ素(Si)をドナーとして含有する。本実施形態では、基板110の全域におけるケイ素(Si)の平均濃度は、 $1.0 \times 10^{18} \text{ cm}^{-3}$ 以上である。基板110は、半導体装置10の各半導体層を定着および支持可能に構成された部位であればよく、他の実施形態では、例えば、ケイ素(Si)から主に成る部位であってもよい。

【0020】

基板110は、界面111と、界面112とを有する。基板110の界面111は、Y軸およびZ軸に平行かつ-X軸方向を向いた面である。基板110の界面112は、Y軸およびZ軸に平行かつ+X軸方向を向いた面であり、界面111に背向する。界面112は、第1のN型半導体層120に隣接する。

【0021】

基板110の厚さは、界面111と界面112との間におけるX軸方向に沿った距離で

10

20

30

40

50

あり、本実施形態では、 $320\ \mu\text{m}$ (マイクロメートル) である。他の実施形態では、基板 110 の厚さは、 $100\ \mu\text{m} \sim 1\ \text{mm}$ (ミリメートル) の範囲から選択される他の値であってもよい。

【0022】

本実施形態では、基板 110 の界面 111 には、ドレイン電極とも呼ばれる電極 210 が形成されている。本実施形態では、電極 210 は、チタン (Ti) から成る層にアルミニウム (Al) から成る層を積層した構造を有する電極である。他の実施形態では、電極 210 は、Ti および Al の他、白金 (Pt)、Co (コバルト)、パラジウム (Pd)、ニッケル (Ni)、金 (Au) 等の導電性材料の少なくとも 1 つから成る電極であってもよい。

10

【0023】

(2) - 2 第1のN型半導体層 120

第1のN型半導体層 120 は、基板 110 に積層した状態で形成され、Y軸およびZ軸に沿って広がる層をなす。第1のN型半導体層 120 は、窒化ガリウム (GaN) から主に成ると共に、第2のN型半導体層 140 よりも低い濃度でケイ素 (Si) をドナーとして含有する。ケイ素 (Si) の濃度の範囲については、後述する。第1のN型半導体層 120 は、「n⁻-GaN」とも呼ばれる。

【0024】

第1のN型半導体層 120 は、界面 121 と、界面 122 とを有する。第1のN型半導体層 120 における界面 121 は、Y軸およびZ軸に平行かつ - X軸方向を向いた面である。界面 121 は、基板 110 に隣接する。第1のN型半導体層 120 における界面 122 は、Y軸およびZ軸に平行かつ + X軸方向を向いた面であり、界面 121 に背向する。界面 122 は、P型半導体層 130 に隣接する。

20

【0025】

第1のN型半導体層 120 の厚さは、界面 121 と界面 122 との間におけるX軸方向に沿った距離であり、本実施形態では、 $10\ \mu\text{m}$ である。他の実施形態では、第1のN型半導体層 120 の厚さは、 $5 \sim 15\ \mu\text{m}$ の範囲から選択される他の値であってもよい。

【0026】

(2) - 3 P型半導体層 130

P型半導体層 130 は、第1のN型半導体層 120 に積層した状態で形成され、Y軸およびZ軸に沿って広がる層をなす。P型半導体層 130 は、窒化ガリウム (GaN) から主に成ると共に、マグネシウム (Mg) をアクセプタとして含有する。本実施形態では、P型半導体層 130 の全域における Mg の平均濃度は、 $1.0 \times 10^{18}\ \text{cm}^{-3}$ 以上 $1.0 \times 10^{20}\ \text{cm}^{-3}$ 以下である。P型半導体層 130 は、「p-GaN」とも呼ばれる。

30

【0027】

P型半導体層 130 は、界面 131 と、界面 132 とを有する。P型半導体層 130 の界面 131 は、Y軸およびZ軸に平行かつ - X軸方向を向いた面である。界面 131 は、第1のN型半導体層 120 に隣接する。P型半導体層 130 の界面 132 は、Y軸およびZ軸に平行かつ + X軸方向を向いた面であり、界面 131 に背向する。界面 132 は、第2のN型半導体層 140 および電極 230 に隣接する。

40

【0028】

P型半導体層 130 の厚さは、界面 131 と界面 132 との間におけるX軸方向に沿った距離であり、本実施形態では、 $1\ \mu\text{m}$ である。他の実施形態では、P型半導体層 130 の厚さは、 $0.3 \sim 2\ \mu\text{m}$ の範囲から選択される他の値であってもよい。

【0029】

(2) - 4 第2のN型半導体層 140

第2のN型半導体層 140 は、P型半導体層 130 に積層した状態で形成され、Y軸およびZ軸に沿って広がる層をなす。第2のN型半導体層 140 は、窒化ガリウム (GaN) から主に成ると共に、第1のN型半導体層 120 よりも高い濃度でケイ素 (Si) をド

50

ナーとして含有する。本実施形態では、第2のN型半導体層140の全域におけるSiの平均濃度は、 $1.0 \times 10^{19} \text{ cm}^{-3}$ 以下である。第2のN型半導体層140は、「n⁺-GaN」とも呼ばれる。

【0030】

第2のN型半導体層140は、界面141と、界面142とを有する。第2のN型半導体層140における界面141は、Y軸およびZ軸に平行かつ-X軸方向を向いた面である。界面141は、P型半導体層130に隣接する。第2のN型半導体層140における界面142は、Y軸およびZ軸に平行かつ+X軸方向を向いた面であり、界面141に背向する。界面142は、電極240に隣接する。

【0031】

第2のN型半導体層140の厚さは、界面141と界面142との間におけるX軸方向に沿った距離であり、本実施形態では、 $0.2 \mu\text{m}$ である。他の実施形態では、第2のN型半導体層140の厚さは、 $0.1 \sim 0.5 \mu\text{m}$ の範囲から選択される他の値であってもよい。

【0032】

(2) - 5 電極、絶縁膜

上記基板および各層には、電極が形成されている。すなわち、P型半導体層130の界面132には、Pボデイ電極とも呼ばれる電極230が形成されている。電極230は、P型半導体層130に発生する電子または正孔を減少させて耐圧を向上させている。第2のN型半導体層140の界面142には、ソース電極とも呼ばれる電極240が形成されている。第1のN型半導体層120の上面からP型半導体層130の側面(図示右側)に絶縁膜260が形成され、第1のN型半導体層120の上面からP型半導体層130の側面を介して第2のN型半導体層140の側面(図示左側)にかけて絶縁膜270が形成されている。絶縁膜260, 270は、酸化アルミニウム(Al_2O_3)や二酸化ケイ素(SiO_2)などからなる層である。絶縁膜270上には、ゲート電極とも呼ばれる電極250が形成されている。

【0033】

(3) 半導体装置10の製造方法

図2は半導体装置10の製造方法を示す工程図である。半導体装置10を製造する際には、製造者は、まず、有機金属気相成長法(MOCVD)を実現するMOCVD装置を用意し、MOCVD装置の反応室に複数の基板110を配置する(工程P122)。基板110は、直径が2インチを越える基板を用いることが好ましい。この工程にて、2インチ以下の基板110を複数枚(例えば、7枚)を用いて、細密充填に配置してもよい。基板110は、厚さ $300 \mu\text{m}$ から $500 \mu\text{m}$ であり、ケイ素(Si)をドーピングしたものである。その濃度は、 $1.0 \times 10^{18} \text{ cm}^{-3}$ である。

【0034】

続く工程P124にて、MOCVD装置は、製造者の操作に基づいて、シランをドーパント原料として用いた結晶成長によって、基板110上に第1のN型半導体層120を形成する。III族原料であるトリメチルガリウム(TMGa)と、V族原料であるアンモニア(NH_3)と、n型ドーパント原料としてのシランとを、水素(H_2)をキャリアガスとして、MOCVD装置の配管を通じて反応室に供給される。ここで、第1のN型半導体層120は、その厚さを、例えば、 $5 \sim 15 \mu\text{m}$ で形成する。なお、工程P124における原料のV/III、成長圧力、ケイ素(Si)の濃度などについては、後述する。

【0035】

続く工程P126にて、MOCVD装置は、製造者の操作に基づいて、 C_2Mg (ビスシクロペンタジエニールマグネシウム)をドーパント原料として結晶成長によって、第1のN型半導体層120上にP型半導体層130を形成する。

【0036】

続く工程P128にて、MOCVD装置は、製造者の操作に基づいて、シランをドーパント原料として用いた結晶成長によって、P型半導体層130上に第2のN型半導体層1

10

20

30

40

50

40を形成する。第2のN型半導体層140におけるケイ素(Si)の濃度は、第1のN型半導体層120よりも高い。工程P128の条件として、ケイ素(Si)の濃度のほかは、工程P124と同様な、原料、圧力などの条件をとることができる。

【0037】

続く工程P130にて、製造者は、半導体装置10の中間製品をMOCVD装置から取り出し、この中間製品に、電極210, 230, 240, 250、および絶縁膜260, 270をそれぞれ形成する。これにより、半導体装置10が完成する。

【0038】

(4) 実施例の作用・効果

(4) - 1 第1のN型半導体層120の形成工程(P124)における炭素(C)の濃度およびドナー濃度について説明する。

10

図3は反応室に複数の基板110を配置した状態を説明する説明図である。図3において、基板110として、直径が2インチのものをを用いて、7枚の基板110を細密充填の配置となるように、6インチの領域内に配置している。すなわち、1枚の基板110を中心に、他の6枚の基板で囲むように配置されている。これは、2インチ以上(例えば、6インチ)の基板を用いる代わりに、2インチのGaN基板を7枚敷き詰めることにより、擬似的に6インチの基板を用いたと同様に扱うためである。そして、複数の基板110上に第1のN型半導体層120を積層成長させ、第1のN型半導体層120の面上の炭素(C)およびドナー濃度、およびそれらの分布を調べた。

【0039】

20

図4は第1のN型半導体層120の面上の炭素(C)の濃度とV/IIIとの関係を説明するグラフであり、基板110上に、V/IIIを変化させて成長させた第1のN型半導体層120の炭素(C)の濃度の変化を示している。すなわち、発明者は、図4のグラフを得るために、III族原料としてトリメチルガリウム(TMGa)を用い、V族原料としてアンモニア(NH₃)を用いた。V/IIIは、1473(第1グループ)、2000(第2グループ)、2506(第3グループ)の3種類とした。そして、2インチの基板上にN型半導体層を形成した複数(7枚)のサンプルを作製し、それらの炭素(C)の濃度を測定した。炭素(C)の濃度は、二次イオン質量分析計(SIMS: Secondary Ion-microprobe Mass Spectrometer)を用いて計測した。ここで、各測定値は、7枚の基板の面上の炭素(C)の濃度をサンプリングすることにより得られている。図5は炭素(C)の濃度の中央値と他の測定値との濃度差と、V/IIIとの関係を説明する説明図である。図5に示すように、それらの値の中央値と、中央値からの差の値とにより、炭素(C)の濃度を検討した。

30

【0040】

図4および図5に示すように、第1のグループ(V/III: 1473)において、炭素(C)の濃度の中央値が $1.4 \times 10^{16} \text{ cm}^{-3}$ であり、該中央値と他の測定値との差の最大値が、 $9.3 \times 10^{15} \text{ cm}^{-3}$ である。第2のグループ(V/III: 2000)において、炭素(C)の濃度の中央値が $8.7 \times 10^{15} \text{ cm}^{-3}$ であり、該中央値と他の値との差の最大値が、 $5.0 \times 10^{15} \text{ cm}^{-3}$ である。第3のグループ(V/III: 2506)において、炭素(C)の濃度の中央値が $7.4 \times 10^{15} \text{ cm}^{-3}$ であり、該中央値と他の値との差の最大値が、 $2.6 \times 10^{15} \text{ cm}^{-3}$ である。

40

したがって、第1ないし第3グループを比較すると、V/IIIが大きくなるに従って、炭素(C)の濃度の中央値が、 $1.4 \times 10^{16} \text{ cm}^{-3}$ から $7.4 \times 10^{15} \text{ cm}^{-3}$ へと低くなり、しかも、中央値との差の最大値が $9.3 \times 10^{15} \text{ cm}^{-3}$ から $2.6 \times 10^{15} \text{ cm}^{-3}$ へと狭くなり、濃度のバラツキが小さくなることが分かった。

【0041】

図6は第1のN型半導体層120の面上におけるドナー濃度とV/IIIとの関係を説明するグラフである。図4に対応してV/III(第1ないし第3グループ)につきドナー濃度を、7枚の基板について計測した。ドナー濃度は、C-V測定により求めた。ここで、測定値は、図4の炭素(C)の濃度と同様に、7枚の基板の面上のドナー濃度をサンプリ

50

ングした。図7はドナー濃度の中央値と他の測定値との濃度差と、V/IIIとの関係を説明する説明図である。図7に示すように、それらの値の中央値と、中央値からの差の値とにより、ドナー濃度を検討した。

【0042】

図6および図7に示すように、第1のグループ(V/III:1473)において、ドナー濃度の中央値が $3.0 \times 10^{16} \text{ cm}^{-3}$ であり、該中央値と他の測定値との差の最大値が、 $7.0 \times 10^{15} \text{ cm}^{-3}$ である。第2のグループ(V/III:2000)において、ドナー濃度の中央値が $2.0 \times 10^{16} \text{ cm}^{-3}$ であり、該中央値と他の測定値との差の最大値が、 $4.2 \times 10^{15} \text{ cm}^{-3}$ である。第3のグループ(V/III:2506)において、ドナー濃度の中央値が $7.3 \times 10^{15} \text{ cm}^{-3}$ であり、該中央値と他の測定値との差の最大値が、 $2.6 \times 10^{15} \text{ cm}^{-3}$ である。第1ないし第3グループを比較すると、V/IIIが大きくなるに従って、ドナー濃度の中央値が、 $3.0 \times 10^{16} \text{ cm}^{-3}$ から $7.3 \times 10^{15} \text{ cm}^{-3}$ へと低くなり、しかも、中央値との差の最大値が $7.0 \times 10^{15} \text{ cm}^{-3}$ から $2.6 \times 10^{15} \text{ cm}^{-3}$ へと狭くなった。このように、ドナー濃度は、炭素(C)の濃度と同じ傾向を示すことが分かる。ケイ素(Si)の濃度は、炭素(C)の濃度と同じ傾向を示すことが分かる。このことから、両者は、以下に述べる関係を有すると考察される。

【0043】

第1のN型半導体層120の炭素(C)は、第1のN型半導体層120のドナーを補償してドナーの作用を低減する。したがって、炭素(C)の濃度を低くし、しかも炭素(C)の濃度のバラツキを小さくすることにより、ドナー濃度のバラツキを低減することができる。ドナーの濃度のバラツキを低減することにより、2インチを越える基板110から複数のチップを切り分けて、半導体装置を形成する場合に、各々の半導体装置におけるドナーの作用を安定かつ均一にすることができた。

【0044】

ドナー濃度のバラツキは、小さいほど好ましいが、製品上の影響の少ない範囲として、例えば、ドナー濃度の値が $1.4 \times 10^{16} \text{ cm}^{-3}$ 以下であって、中央値に対するバラツキが $5.0 \times 10^{15} \text{ cm}^{-3}$ 未満の仕様が求められている場合には、第1のN型半導体層120内の炭素(C)の濃度の調整範囲の限界から、以下に規制される。

【0045】

第1のN型半導体層120は、トリメチルガリウム(TMGa)を含むIII族原料とアンモニア(NH₃)を含むV族原料とによる結晶成長によって形成されている。したがって、トリメチルガリウム(TMGa)の炭素(C)が第1のN型半導体層120内に混入される。したがって、V/IIIを大きくすれば、N型半導体層の炭素(C)の濃度を小さくすることができるが、V/IIIが4000を越えると、結晶成長速度が低下し、生産性が低くなる。一方、V/IIIが2100以下となると、炭素(C)の濃度が上昇して、ドナーの濃度のバラツキが大きくなる。したがって、III族原料に対するV族原料のV/IIIが2100~4000に調整したものを採用することが好ましい。

また、V/IIIのさらに好ましい範囲は、2500~3500であり、さらに好ましい範囲は、2500~3000である。このようなV/IIIを用いることにより、炭素(C)の濃度を低減し、ドナー濃度のバラツキを低減することができる。

【0046】

(4)-2 P型半導体層130の形成工程(P126)における炭素(C)の濃度を、 $5.0 \times 10^{16} \text{ cm}^{-3}$ 以上に設定した理由について説明する。

第1および第2のN型半導体層120,140の炭素(C)の濃度が、 $1.0 \times 10^{16} \text{ cm}^{-3}$ 以下であると、半導体装置10の電子移動度は、P型半導体層130が律速になる。したがって、半導体装置のオン抵抗などを改善するためには、P型半導体層130と絶縁膜270との間におけるチャネル移動度、つまりシート導電率[S]を高くすることが要請され、例えば、チャネルのシート導電率[S]が $40 \mu\text{S}$ 以上とすることが要請される。ここで、シート導電率は、次式(1)で表わされる。

10

20

30

40

50

$$= \mu \cdot \epsilon \cdot E_m / 2 \quad \dots (1)$$

μ : チャネル移動度 [cm^2 / Vs]

ϵ : 絶縁膜の誘電率 [F / cm]

E_m : 絶縁破壊電圧 [V / cm]

および E_m は物性値で決まっていることから、例えば、 $\epsilon = 3 \times 10^{-13}$ および $E_m = 5 \times 10^6$ を代入すると、チャネル移動度 μ は、 $50 \text{ cm}^2 / \text{Vs}$ 以上であることが必要となる。

【0047】

図8はチャネル移動度 μ とP型半導体層の炭素(C)の濃度との関係を説明するグラフである。縦軸がチャネル移動度 μ を示し、横軸がP型半導体層の炭素(C)の濃度を示す。図8において、P型半導体層130内の炭素(C)濃度が増加するに伴いチャネルの電子移動度が増加していることがわかる。ここで、チャネル移動度 μ を、上述したように、 $50 \text{ cm}^2 / \text{Vs}$ 以上とする場合には、P型半導体層130内の炭素(C)濃度は、 $5.0 \times 10^{16} \text{ cm}^{-3}$ 以上にすればよいことがわかる。

【0048】

図9は炭素(C)の濃度とV/IIIとの関係を説明するグラフである。炭素(C)の濃度を、 $5.0 \times 10^{16} \text{ cm}^{-3}$ 以上にするには、図2の工程P126において、以下の方法をとることができる。すなわち、発明者は、図9のグラフを得るために、III族原料としてトリメチルガリウム(TMGa)を用い、V族原料としてアンモニア(NH₃)を用い、ドーピングの原料としてマグネシウム(Mg)を $1.0 \times 10^{18} \text{ cm}^{-3} \sim 1.0 \times 10^{20} \text{ cm}^{-3}$)とした。V/IIIは、250~2500の間にて変更するとともに、圧力を760 Torrと200 Torrの場合で調べた。P型半導体層を形成した複数のサンプルを作製し、それらの炭素(C)の濃度を測定した。炭素(C)の濃度は、二次イオン質量分析計(SIMS: Secondary Ion-microprobe Mass Spectrometer)を用いて計測した。

【0049】

図9において、P型半導体層130の炭素(C)の濃度は、V/IIIを低下させると増加することが分かった。炭素(C)の濃度を、 $5.0 \times 10^{16} \text{ cm}^{-3}$ 以上とするには、図9の斜線で示す範囲、つまりV/IIIを500以下とすることにより実現できる。なお、V/IIIは、気相成長を得るために、1以上であることが必要である。

また、原料ガスを供給する圧力は、200~760 Torrの場合について調べているが、200 Torrの場合に、炭素(C)を高めることができる。ここで、圧力は、好ましくは、300~500 Torr、特に好ましくは、400~450 Torrである。

このように炭素(C)の濃度は、V/IIIおよび原料ガスの供給圧力を調整することにより、容易に設定することができる。

【0050】

P型半導体層130の炭素(C)の濃度は、 $5.0 \times 10^{16} \text{ cm}^{-3}$ 以上であることが好ましいが、半導体装置10の耐圧などの電気的特性な影響を考慮して、 $1 \times 10^{18} \text{ cm}^{-3}$ 以下であることが好ましい。また、P型半導体層130の炭素(C)の濃度は、第1および第2のN型半導体層120, 140の炭素(C)の濃度の5倍以上であることが好ましく、これにより電子移動度を高めることができる。特に好ましくは、7倍以上である。

【0051】

B. 他の実施形態:

本発明は、上述の実施形態や実施例、変形例に限られるものではなく、その趣旨を逸脱しない範囲において種々の構成で実現することができる。例えば、発明の概要の欄に記載した各形態中の技術的特徴に対応する実施形態、実施例、変形例中の技術的特徴は、上述の課題の一部または全部を解決するために、あるいは、上述の効果の一部または全部を達成するために、適宜、差し替えや、組み合わせを行うことが可能である。また、その技術的特徴が本明細書中に必須なものとして説明されていなければ、適宜、削除することが可

10

20

30

40

50

能である。

【 0 0 5 2 】

図 1 0 は他の実施例にかかる半導体装置を示す断面図である。本実施例は、ショットキーバリアダイオードに適用した例である。半導体装置 3 0 0 は、G a N の基板 3 1 0 上に、N 型半導体層 3 2 0 を配置し、基板 3 1 0 の外面にオーミック電極 3 3 0 を接続し、N 型半導体層 3 2 0 の外面にショットキー電極 3 4 0 を接続することにより構成されている。このように、本発明の適用できる半導体装置としては、基板上に N 型半導体層を形成した各種の構成に適用することができる。

【 0 0 5 3 】

本発明にかかる半導体装置は、半導体層の炭素 (C) やドナー濃度の調整を施した半導体ウエハのほかに、半導体ウエハの周辺構成としての電極などの各種の構成を含むものである。例えば、本願発明は、上記形態の半導体装置が組み込まれた電気機器、上記形態の半導体装置を製造する製造装置などの形態で実現することができる。

10

【 符号の説明 】

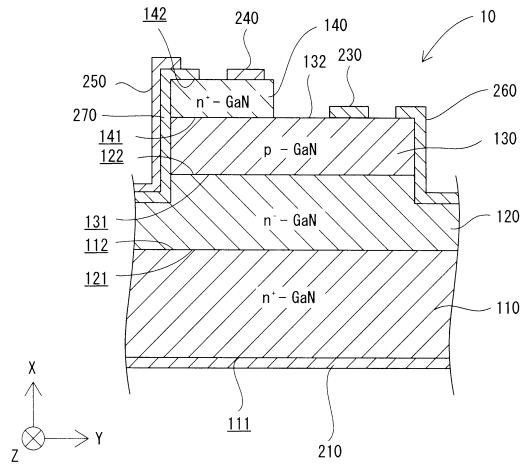
【 0 0 5 4 】

- 1 0 ... 半導体装置
- 1 1 0 ... 基板
- 1 1 1 ... 界面
- 1 1 2 ... 界面
- 1 2 0 ... 第 1 の N 型半導体層
- 1 2 1 ... 界面
- 1 2 2 ... 界面
- 1 3 0 ... P 型半導体層
- 1 3 1 ... 界面
- 1 3 2 ... 界面
- 1 4 0 ... 第 2 の N 型半導体層
- 1 4 1 ... 界面
- 1 4 2 ... 界面
- 2 1 0 , 2 3 0 , 2 4 0 , 2 5 0 ... 電極
- 2 6 0 , 2 7 0 ... 絶縁膜
- 3 0 0 ... 半導体装置
- 3 1 0 ... 基板
- 3 3 0 ... オーミック電極
- 3 4 0 ... ショットキー電極

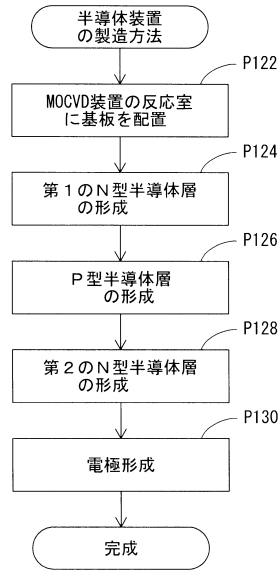
20

30

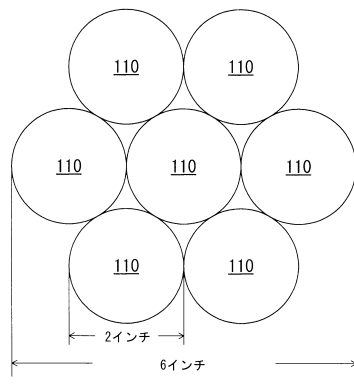
【図1】



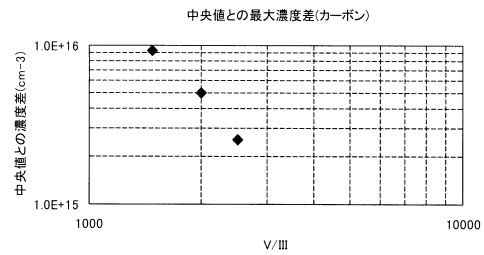
【図2】



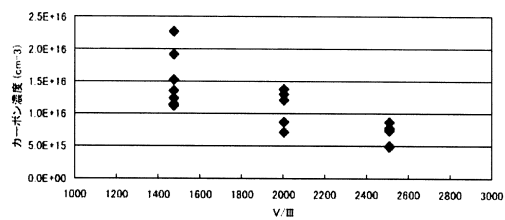
【図3】



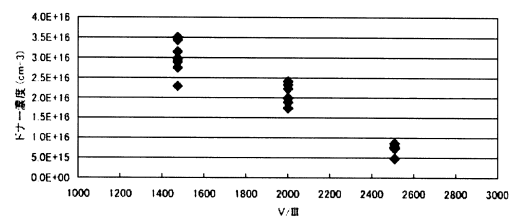
【図5】



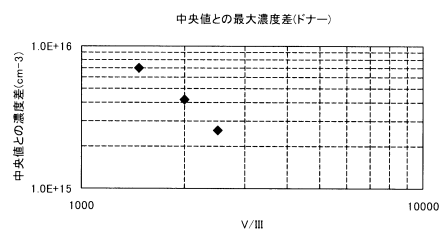
【図4】



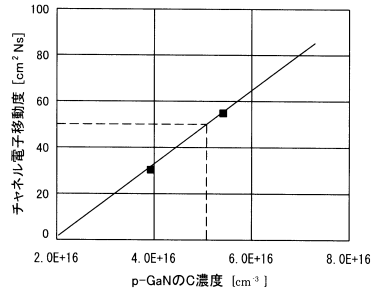
【図6】



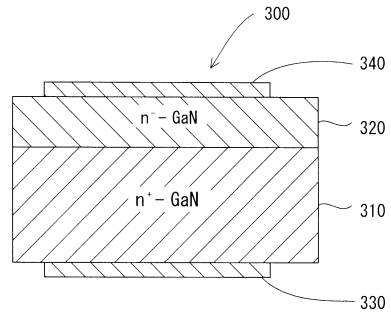
【図7】



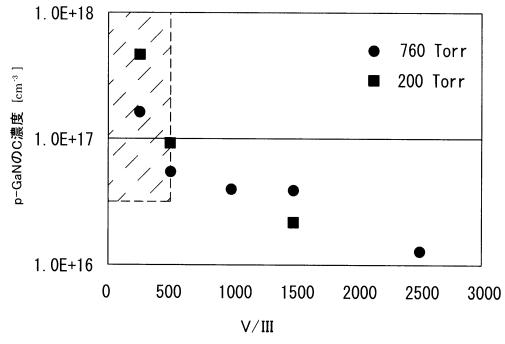
【図8】



【図10】



【図9】



フロントページの続き

(51) Int.Cl. F I
H 0 1 L 29/872 (2006.01) H 0 1 L 29/48 D
H 0 1 L 29/47 (2006.01)

(56) 参考文献 特開 2 0 1 0 - 1 4 1 0 3 7 (J P , A)
特開 2 0 1 2 - 1 9 7 2 1 8 (J P , A)
特開 2 0 0 6 - 1 9 3 3 4 8 (J P , A)
米国特許出願公開第 2 0 1 1 / 0 0 1 8 0 0 3 (U S , A 1)

(58) 調査した分野(Int.Cl. , DB名)
H 0 1 L 2 1 / 2 0 5
H 0 1 L 2 1 / 2 8
H 0 1 L 2 1 / 3 3 6
H 0 1 L 2 9 / 1 2
H 0 1 L 2 9 / 4 7
H 0 1 L 2 9 / 7 8
H 0 1 L 2 9 / 8 7 2