

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
6. April 2006 (06.04.2006)

PCT

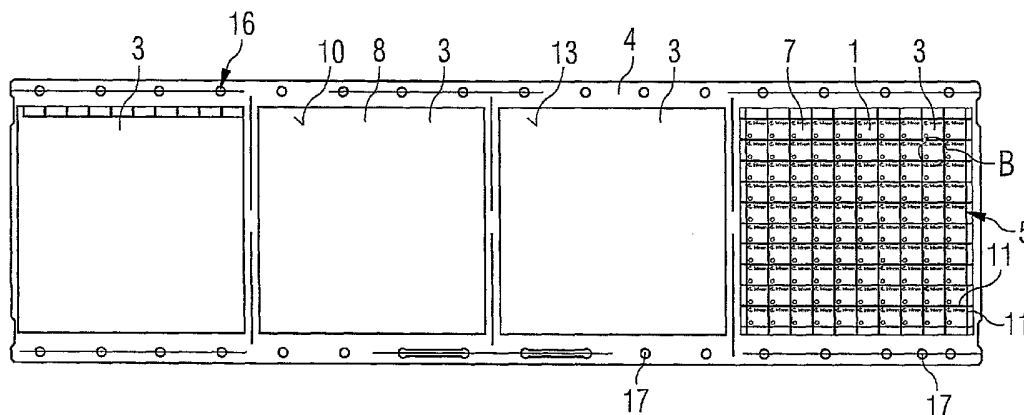
(10) Internationale Veröffentlichungsnummer
WO 2006/034683 A2

- (51) Internationale Patentklassifikation: **Nicht klassifiziert**
- (21) Internationales Aktenzeichen: PCT/DE2005/001676
- (22) Internationales Anmeldedatum:
22. September 2005 (22.09.2005)
- (25) Einreichungssprache: Deutsch
- (26) Veröffentlichungssprache: Deutsch
- (30) Angaben zur Priorität:
10 2004 048 202.0
30. September 2004 (30.09.2004) DE
- (71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von
US): **INFINEON TECHNOLOGIES AG** [DE/DE]; St.-
Martin-Str. 53, 81669 München (DE).
- (72) Erfinder; und
- (75) Erfinder/Anmelder (nur für US): **FÜRGUT, Ed-
ward** [DE/DE]; Ligusterweg 2, 86453 Dasing (DE).
GRÖNINGER, Horst [DE/DE]; Bergmannstr. 57, 93142
Maxhütte-Haidhof (DE).
- (74) **Anwalt: SCHÄFER, Horst**; Kanzlei Schweiger & Part-
ner, Karlstr. 35, 80333 München (DE).
- (81) **Bestimmungsstaaten** (soweit nicht anders angegeben, für
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,
AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH,
CN, CO, CR, CU, CZ, DK, DM, DZ, EC, EE, EG, ES, FI,
GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE,
KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY,
MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO,
NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK,

[Fortsetzung auf der nächsten Seite]

(54) **Title:** METHOD FOR SEPARATING SURFACE-MOUNTABLE SEMICONDUCTOR COMPONENTS AND FOR FIT-
TING EXTERNAL CONTACTS TO SAID COMPONENTS

(54) **Bezeichnung:** VERFAHREN ZUR VEREINZELUNG VON OBERFLÄCHENMONTIERBAREN HALBLEITERBAUTEI-
LEN UND ZUR BESTÜCKUNG DERSELBEN MIT AUSSENKONTAKTEN



(57) **Abstract:** The invention relates to a method for separating surface-mountable semiconductor components (1) and for fitting external contact surfaces to said components. According to the invention, semiconductor components are applied to a metal support (4) in rows (5) and columns (6) in corresponding semiconductor component positions (7) of said support (4). A plurality of semi-conductor component positions (7) with their respective components are then potted in a plastic housing mass (8), thus producing a composite board (3), which is then separated into individual semiconductor components (1) by laser ablation, said components receiving a laser inscription on their upper faces (13). Said upper faces (13) can then be stuck to an adhesive film, so that it is possible to expose the undersides whilst maintaining the semiconductor component positions (7).

(57) **Zusammenfassung:** Die Erfindung betrifft ein Verfahren zur Vereinzelung von oberflächenmontierbaren Halbleiterbauteilen (1) und zur Bestückung derselben mit Außenkontaktf lächen. Dazu werden Halbleiterbauteilkomponenten auf einen metallischen Träger (4) in Zeilen (5) und Spalten (6) in entsprechenden Halbleiterbauteilpositionen (7) des metallischen Trägers (4) aufgebracht. Anschließend werden eine Vielzahl von Halbleiterbauteilpositionen (7) und die dort befindlichen Komponenten in eine Kunststoff-
gehäusemasse (8) eingebettet,

[Fortsetzung auf der nächsten Seite]

WO 2006/034683 A2



SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,
VC, VN, YU, ZA, ZM, ZW.

NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG,
CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

- (84) **Bestimmungsstaaten** (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC,

— ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

wodurch eine Verbundplatte (3) entsteht, die anschließend durch Laserablation in einzelne Halbleiterbauteile (1) getrennt wird, welche mit Hilfe der Lasertechnik ihren Oberseiten (13) beschriftet werden. Diese beschrifteten Oberseiten (13) können dann auf eine Klebstofffolie aufgeklebt werden, so dass es möglich ist, die Unterseiten unter Beibehaltung der Halbleiterbauteilpositionen (7) frei zu legen.

Beschreibung

Verfahren zur Vereinzelung von oberflächenmontierbaren Halbleiterbauteilen und zur Bestückung derselben mit Außenkontak-

5 ten

Die Erfindung betrifft ein Verfahren zur Vereinzelung von oberflächenmontierbaren Halbleiterbauteilen und zur Bestückung derselben mit Außenkontaktflächen.

10

Derzeit werden Leadless-Gehäuse, wie beispielsweise TSLP-(thin small leadless package)-Gehäuse mittels eines Trennschleifprozesses vereinzelt. Dazu wird zunächst ein metallischer Träger, auf dem eine Vielzahl von Halbleiterbauteilen

15 auf einer gemeinsamen Platte aus einer Kunststoffgehäusemasse angeordnet sind, chemisch abgeätzt, so dass nun freiliegende Verdrahtungsstrukturen, die ursprünglich auf dem metallischen Träger angeordnet waren, frei zugänglich sind. Dadurch können entsprechende metallische Kontaktflächen der Verdrahtungs-

20 strukturen zu Außenkontaktflächen beschichtet oder mit Außenkontakten bestückt werden.

Eine Vielzahl der Halbleiterbauteile wird unter der gemeinsamen sog. "Moldkappe", die im Folgenden Verbundplatte genannt

25 wird, in eine gemeinsame Kunststoffmasse eingebettet. Die Verbundplatte vereinigt die unterschiedlichsten Komponenten der Halbleiterbauteile, wie Halbleiterchips, Verbindungselemente, Außenkontaktflächen usw., in einem plattenförmigen Kunststoffkörper, der anschließend nach dem Bestücken mit den

30 Außenkontaktflächen sägetechnisch in einzelne oberflächenmontierbare Halbleiterbauteile aufgetrennt wird. Dazu wird die Verbundplatte auf eine Sägefolie geklebt und anschließend werden auf dieser Sägefolie mittels einer Wafersäge die Halb-

5 leiterbauteile singuliert. Auf der Sägefolie sind die Halbleiterbauteile nach dem Singulieren derart angeordnet, dass sie über die Außenkontaktflächen bzw. die Außenkontakte auf ihre Funktionsfähigkeit getestet werden können, bevor sie von der Sägefolie abgenommen und in entsprechende Transportgurte verpackt werden.

10 Dieses Verfahren hat den Nachteil, dass die bekannten Trennschleifprozesse zur Vereinzelung der Halbleiterbauteile aufgrund der hohen Belastung der Kunststoffgehäuse und dem Verschleiß der Sägeblätter während dieser Fertigungsverfahren diese Trennschleifprozesse prozesstechnisch aufwendig sind. Ein Grund die Ausfallquote nach dem Trennschleifen ist darin zu sehen, dass nicht nur der metallische Träger weggeschliffen wird, sondern auch die angrenzende Verdrahtungsstruktur in Mitleidenschaft gezogen werden kann.

20 Aufgabe der Erfindung ist es, ein Verfahren anzugeben, mit dem die Fertigung oberflächenmontierbarer Halbleiterbauteile erleichtert wird und die Ausschußrate bei der Fertigung vermindert wird. Ferner ist es Aufgabe der Erfindung, eine Beschriftung der Bauteile in den Bauteilpositionen einer Verbundplatte zu ermöglichen, bevor die Halbleiterbauteile weiter verarbeitet werden.

25 Diese Aufgabe wird mit dem Gegenstand der unabhängigen Ansprüche gelöst. Vorteilhafte Weiterbildungen der Erfindung ergeben sich aus den abhängigen Ansprüchen.

30 Erfindungsgemäß wird ein Verfahren zur Vereinzelung von oberflächenmontierbaren Halbleiterbauteilen und zur Bestückung derselben mit Außenkontaktflächen angegeben. Das Verfahren weist dazu nachfolgende Verfahrensschritte auf.

Zunächst wird eine Verbundplatte auf einem perforierten metallischen Träger hergestellt, der in Zeilen und Spalten angeordnete Halbleiterbauteilpositionen aufweist. Der metallische Träger kann auch mehrere Verbundplatten aufweisen. Für eine derartige Verbundplatte werden Komponenten mehrerer Halbleiterbauteile in eine gemeinsame Kunststoffgehäusemasse eingebettet. Dazu weist die Verbundplatte auf ihrer Unterseite eine Verdrahtungsstruktur mit Metallkontakten zum metallischen Träger hin auf. Die Oberseite der Verbundplatte wird von einer ebenen Fläche der gemeinsamen Kunststoffgehäusemasse aller Halbleiterbauteile einer Verbundplatte gebildet.

In einem nächsten Schritt werden Trenngräben in die Kunststoffgehäusemasse der Verbundplatte mittels Laserablation zum Vereinzeln der Halbleiterbauteilpositionen eingebracht. Dazu umgeben die Trenngräben die Halbleiterbauteilpositionen. Die Tiefe der mit Laserablation eingebrachten Trenngräben wird durch den metallischen Träger begrenzt.

Nach dem Einbringen der Trenngräben kann wiederum mittels Laserablation eine Bauteilbeschriftung auf den Oberseiten der Kunststoffgehäuse in den jeweiligen Bauteilpositionen eingebracht werden. Nach dem Beschriften der Kunststoffgehäuse der Halbleiterbauteile wird auf die Oberseiten der Kunststoffgehäuse eine gemeinsame Klebstofffolie als Haltestreifen eingebracht. Nun kann, ohne dass die Halbleiterbauteile einer Verbundplatte auseinander fallen, der metallische Träger unter Beibehaltung der Halbleiterbauteilpositionen auf der Klebstofffolie und unter Freilegen der auf der Unterseite der Verbundplatte angeordneten Metallkontakte, entfernt werden.

Die freiliegenden Metallkontakte werden nun mit oberflächenmontierbaren Kontaktaußenflächen verstärkt. Auch dieses Verstärken kann durch eine entsprechende Beschichtung gleichzeitig für die Vielzahl der Metallkontakte der einzelnen Halbleiterbauteile geschehen, ohne dass ein einzelnes Bestücken von einzelnen Außenkontaktflächen in jeder der Metallflächenpositionen erforderlich wird. Nachdem somit Außenkontaktflächen geschaffen sind, kann die Funktionsfähigkeit der Halbleiterbauteile noch auf der Klebstofffolie durch Kontaktieren der aufgetragenen frei zugänglichen Außenkontaktflächen geprüft werden. Anschließend werden die Halbleiterbauteile unter Abnehmen funktionstüchtiger und beschrifteter Halbleiterbauteile von der Klebstofffolie vereinzelt.

Dieses Verfahren zum Vereinzeln von Halbleiterbauteilen und zum Aufbringen von Außenkontaktflächen für oberflächenmontierbare Halbleiterbauteile hat den Vorteil, dass fertigungstechnisch unkritische Verfahrensschritte durchgeführt werden können. Anstelle des äußerst kritischen Aussägens von Halbleiterbauteilen auf einer Klebstofffolie wird mit diesem Verfahren, noch während die Halbleiterbauteile auf dem metallischen Träger in Form einer Verbundplatte zusammengehalten werden, ein schonender Laserabtrag eingebracht. Die Lasertrenntechnik ermöglicht es, dass die Trennschritte in Form von Trenngräben in ihrer Breite gegenüber den Sägespuren, die von der Dicke der Sägeblätter abhängig sind, vermindert werden können.

Weiterhin hat dieses Verfahren den Vorteil, dass die Klebstofffolie für ein gemeinsames Aufbringen einer Vielzahl von Außenkontaktflächen auf die Unterseiten der Halbleiterbauteile genutzt werden kann. Schließlich kann das Einbringen der Trenngräben mittels Laserablation mit dem Beschriften der e-

benen Oberflächen der Halbleiterbauteile geeignet kombiniert werden. Ein weiterer Vorteil dieses Verfahrens ist es, dass das Einbringen der Trenngräben relativ unabhängig von Wölbungen der Verbundplatte ist. Es ist folglich nicht notwendig, wie bei dem sägetechnischen Trennverfahren, die Verbundplatte auf einer entsprechend formstabilen Sägefolie anzuordnen, die keinerlei oder nur äußerst geringe Verwölbung der Verbundplatte beim Anbringen der Sägefugen toleriert.

10 In einer bevorzugten Ausführungsform der Erfindung werden im Anschluss an das Testen der Funktionsfähigkeit der Halbleiterbauteile und im Anschluss an das Vereinzeln der Halbleiterbauteile diese von der Klebstofffolie in einen Transportgurt verpackt. Ein Beschriften der einzelnen Bauteile entfällt, denn auch dieses ist bereits für viele Bauteile gleichzeitig auf der Oberseite der Verbundplatte bzw. auf einem metallischen Träger geschehen. Sowohl die visuelle Kontrolle als auch die messtechnische Überprüfung der Halbleiterbauteile zeigt, dass die Ausschussrate durch das erfindungsgemäße Verfahren geringer werden konnte und somit eine größere Anzahl an funktionsfähigen Halbleiterbauteilen pro Charge versandt werden können.

Die Verdrahtungsstruktur mit Metallkontakten auf der Unterseite der Verbundplatte wird zunächst durch selektive galvanisches Abscheiden von Metallstrukturen auf dem metallischen Träger in einer bevorzugten Ausführungsform der Erfindung hergestellt. Dazu wird vorzugsweise der Träger aus einer Kupferlegierung gebildet, wobei in den jeweiligen vorgesehenen Halbleiterbauteilpositionen nicht nur Metallkontaktflächen abgeschieden werden können, sondern Verbindungsleitungen hergestellt werden können, die eine elektrische Verbindung zwi-

schen Metallkontaktflächen und Kontaktflächen der Halbleiterchips über Bonddrähte oder Flipchip-Kontakte ermöglichen.

Auf diese Verdrahtungsstruktur wird vorzugsweise in den Halbleiterbauteilpositionen vor dem Aufbringen einer Kunststoffgehäusemasse ein Halbleiterchip aufgebracht und dieser wird über Verbindungselemente mit der Verdrahtungsstruktur elektrisch verbunden. Sowohl die Verdrahtungsstruktur auf dem metallischen Träger als auch der Halbleiterchip sowie seine Verbindungselemente zu der Verdrahtungsstruktur bilden Komponenten eines Halbleiterbauteils einer Halbleiterbauteilposition.

Dazu kann der Halbleiterchip mittels Klebetechnik auf die Verdrahtungsstruktur aufgebracht werden. Wenn ein elektrischer Kontakt zu der Verdrahtungsstruktur herzustellen ist, kann diese Klebetechnik auch mit einem Leitleitklebstoff durchgeführt werden. Andere bevorzugte Möglichkeiten, den Halbleiterchip elektrisch mit der Verdrahtungsstruktur zu verbinden, bilden Löttechniken, wobei sowohl eutektische Löttechniken als auch Diffusionslöttechniken sowie Weichlöttechniken, insbesondere mit bleifreien Loten für das Aufbringen der Halbleiterchips auf die Verdrahtungsstruktur zur Verfügung stehen.

Als Verbindungselemente zwischen entsprechenden Kontaktflächen des Halbleiterchips und der Verdrahtungsstruktur werden Bonddrähte oder Flipchip-Kontakte eingesetzt. Für das Anbringen von Bonddrähten wird der Halbleiterchip mit seiner Rückseite auf der Verdrahtungsstruktur fixiert und anschließend werden entsprechende Kontaktanschlussflächen der Verdrahtungsstruktur über Bonddrähte mit entsprechenden Kontaktflächen auf der aktiven Oberseite des Halbleiterchips verbunden.

Bei Halbleiterchips mit Flipchip-Kontakten werden diese auf entsprechende Kontaktanschlussflächen gelötet, die in Größe, Struktur und Anordnung der Größe und Anordnung der Flipchip-Kontakte des Halbleiterchips angepasst sind.

5

Nachdem die Komponenten, wie die metallischen Kontaktflächen der Verdrahtungsstruktur, die Verdrahtungsstruktur selbst, der Halbleiterchip und die entsprechenden Verbindungen zur Verdrahtungsstruktur hergestellt sind, wird auf eine Vielzahl von Halbleiterbauteilen eine gemeinsame Kunststoffgehäusemasse aufgebracht, um eine Verbundplatte auf dem metallischen Träger herzustellen. Dabei können mehrere Verbundplatten hintereinander auf einem derartigen metallischen Träger positioniert werden, wobei nun die Kunststoffgehäusemasse in einem bevorzugten Durchführungsbeispiel des Verfahrens mittels eines Dispensionsverfahrens aufgebracht wird. Bei diesem Dispensionsverfahren werden die Komponenten in den Halbleiterbauteilpositionen in die Kunststoffgehäusemasse eingebettet.

20

Eine weitere Möglichkeit des Einbettens der Komponenten besteht mit Hilfe von Spritzgussverfahren, bei denen unter hohem Druck die Kunststoffmasse einer Verbundplatte in entsprechende Spritzgussformen eingepresst wird, wobei der hohe Druck dafür sorgt, dass sämtliche Zwischenräume zwischen den Komponenten vollständig von Kunststoffmasse aufgefüllt werden.

25

Nach dem Ausformen des metallischen Trägers mit seinen aufgetragenen Verbundplatten aus der Spritzgussform kann nun das Einbringen der Trenngräben in jeder der Verbundplatten bzw. der Kunststoffmassen der Verbundplatten durchgeführt werden. Nach dem Einbringen der Trenngräben, welche die Halbleiterbauteile umgeben, ist die Laserenergie des Lasergerätes für

30

ein Beschriften der Oberseite der Kunststoffmasse gegenüber der Laserenergie für das Einbringen der Trenngräben herunterzufahren, so dass mit verminderter Laserenergie nun die Beschriftung auf die Vielzahl der entstandenen Halbleiterbauteile, die noch auf dem metallischen Träger fixiert sind, aufgebracht wird.

Nach der Beschriftung der Oberflächen folgt das Aufbringen einer Klebstofffolie, wobei diese Klebstofffolie mit einer Perforation versehen wird, bevor sie als Haltestreifen auf die Kunststoffgehäusemasse der Halbleiterbauteilpositionen aufgeklebt wird. Mit Hilfe dieser Perforation der Klebstofffolie kann jedes der Halbleiterbauteile in den Halbleiterbauteilpositionen verbleiben und dennoch gemeinsam mit den anderen Halbleiterbauteilen weiter bearbeitet werden. Dazu erfolgt das Entfernen des metallischen Trägers unter Beibehaltung der Halbleiterbauteilpositionen auf der Klebstofffolie mittels Nassätzen. Neben dem Nassätzen kann der Träger auch durch Plasmaätzen, das als Trockenätzverfahren bekannt ist, entfernt werden oder auch mittels Laserablation abgenommen werden.

Bei dem Entfernen des Trägers werden nun mindestens die Metallkontakte auf der Unterseite der Halbleiterbauteile freigelegt. Diese Metallkontakte können über die Verdrahtungsstruktur mit den eingebetteten Verbindungselementen mit dem Halbleiterchip elektrisch in Verbindung stehen. Diese Metallkontakte werden nun zu oberflächenmontierbaren Außenkontaktflächen vorzugsweise mittels Lottechnik verstärkt. Andere Verstärkungsmöglichkeiten bestehen darin, dass die oberflächenmontierbaren Außenkontaktflächen mittels galvanisch-chemischer Abscheidung aufgebracht werden oder das Verstärken der

Metallkontakte zu oberflächenmontierbaren Außenkontaktflächen mittels stromloser Abscheidung von Metallen erfolgt.

Zusätzlich zu den Außenkontaktflächen können auf die funktionsfähigen Halbleiterbauteile vor einem Abnehmen von der Klebstofffolie auch Lotkugeln aufgelötet werden. Diese Lotkugeln als Außenkontakte haben den Vorteil, dass sie je nach Aufbau und Strukturierung einen begrenzten Ausgleich zwischen thermischen Ausdehnungskoeffizienten und eine begrenzte Dämpfung von Thermospannung zwischen einem oberflächenmontierbaren Halbleiterbauteil und einer übergeordneten Schaltungsplatte bilden können.

Zusammenfassend ist festzustellen, dass mit Hilfe des Lasers der gesamte metallische Träger mit mehreren Verbundplatten zu Halbleiterbauteilen strukturiert werden kann. Dazu wird der "Moldcompound" bzw. die gemeinsame Kunststoffgehäusemasse bis auf den metallischen Träger hinunter in entsprechenden Trenngräben abgetragen, ohne dass der metallische Träger, der eine Kupferlegierung sein kann, beschädigt wird. Ein derartiger sog. "Precut-Laser" kann nach dem Strukturieren mit verringerter Leistung die einzelnen Bauteile bereits beschriften. Anschließend ist es möglich, die in den Halbleiterbauteilpositionen aufgetrennten, doch noch über den metallischen Träger zusammengehaltenen Halbleiterbauteile in der Galvanik durch Abätzen des Trägers voneinander zu trennen, so dass sie nur noch durch die Klebefolie zusammengehalten werden.

Danach können die Kontaktflächen der einzelnen Halbleiterbauteile chemisch-metallisch beschichtet werden, um Außenkontaktflächen für die oberflächenmontierbaren Halbleiterbauteile herzustellen. Die Klebefolie mit den anhaftenden Halbleiterbauteilen und ihren Außenkontaktflächen können dann im

Prüffeld die Funktionstüchtigkeitsprüfung der Halbleiterbauteile ermöglichen. Danach werden die funktionstüchtigen Bauteile direkt von der Klebstofffolie in einen entsprechenden Transportgurt übertragen.

5

Somit hat das erfindungsgemäße Verfahren die folgenden Vorteile.

1. Eliminieren des Trennschleifprozesses;
2. Reduzieren der Sägespurbreite auf ein Minimum;
- 10 3. Einsatz von dünneren und dadurch günstigeren Klebefolien als beim Sägetrennprozess;
4. Eine Handhabung von einzelnen Verbundplatten ist nicht notwendig, da die kleinste Einheit beim Vereinzeln, beim Laminieren der Klebstofffolie und bei der Galvanik die
- 15 Größe des ursprünglichen Trägers ist;
5. Ein gesonderter Reinigungsschritt wie das sog. "Spincleaning", wie es nach dem Sägen erforderlich ist, kann entfallen;
6. Ein Durchbiegen von Verbundplatten aufgrund der Kunststoffgehäusemasse, dadurch dass als Kunststoffgehäusemasse niederviskose Pressmassen verwendet werden, ist
- 20 unkritisch bei diesem Verfahren, da direkt nach dem sog. "Molden" oder Spritzgießen ein Entlastungsschritt, der sog. "Precut" durchgeführt werden kann; und
- 25 7. Ein Singulieren von nicht rechteckigen Halbleiterbauteilen ist möglich.

Die Erfindung wird nun anhand der beigefügten Figuren näher erläutert.

30

Figur 1 zeigt eine schematische Draufsicht auf einen metallischen Träger mit 4 aufgebracht, teilweise in

Bauteilpositionen getrennte Verbundplatten mit einer Vielzahl von Halbleiterbauteilpositionen;

- Figur 2 zeigt eine vergrößerte schematische Draufsicht auf einen Ausschnitt B der Figur 1;
- Figur 3 zeigt eine schematische Seitenansicht des metallischen Trägers mit aufgebrachten Verbundplatten;
- Figur 4 zeigt eine vergrößerte schematische Seitenansicht eines Ausschnitts A der Figur 3;
- Figur 5 zeigt eine schematische Draufsicht auf eine Klebstofffolie, die auf die Oberseiten der aufgetrennten Verbundplatten aufgebracht ist;
- Figur 6 zeigt eine schematische Seitenansicht auf die Verbundplatten der Klebstofffolie und auf den metallischen Träger;
- Figur 7 zeigt eine vergrößerte schematische Seitenansicht eines Ausschnitts der Figur 6;
- Figur 8 zeigt eine schematische Draufsicht auf die Klebstofffolie der Figur 5 und auf die Unterseite der aufgetrennten Verbundplatten;
- Figur 9 zeigt eine vergrößerte schematische Draufsicht auf einen Ausschnitt D der Figur 8;
- Figur 10 zeigt eine schematische Seitenansicht der Klebstofffolie mit aufgetrennten Verbundplatten;

Figur 11 zeigt eine vergrößerte schematische Seitenansicht eines Ausschnitts der Figur 10.

Figur 1 zeigt eine schematische Draufsicht auf einen metallischen Träger 4 mit vier aufgebracht, teilweise in Halbleiterbauteilpositionen 7 getrennte Verbundplatten 3 mit einer Vielzahl von Halbleiterbauteilpositionen 7. Der Träger 4 weist an seinen Randseiten 18 und 19, die nicht von Verbundplatten 3 bedeckt sind, Perforationen 16 auf, deren Perforationslöcher 17 derart angeordnet sind, dass ein automatischer Transport sowie ein passgenaues Einfügen in entsprechende Haltemechanismen von Fertigungsvorrichtungen möglich ist. Dieser metallische Träger 4 wird auch als Flachleiterrahmen bzw. "Leadframe" aus historischen Gründen bezeichnet, obgleich der metallische Träger 4 keine Flachleiter bzw. "Leads" aufweist.

Vielmehr sind auf dem metallischen Träger 4 unter sog. "Moldkappen" in den Halbleiterbauteilpositionen 7 Komponenten von Halbleiterbauteilen 1 in eine Kunststoffgehäusemasse 8 der Verbundplatten 3 eingebettet. Zu diesen eingebetteten Halbleiterbauteilkomponenten gehören ein Halbleiterchip und Verbindungselemente von dem Halbleiterchip zu einer Verdrahtungsstruktur und zu Metallkontakten. Die Metallkontakte sind auf den metallischen Träger galvanisch aufgebracht und von der hier gezeigten Draufsicht auf vier dieser Verbundplatten 3 eines metallischen Trägers 4 nicht sichtbar.

Die äußerst rechte Verbundplatte 3 ist in dieser Darstellung bereits durch Einbringen von Trenngräben 11 in Halbleiterbauteilpositionen 7 aufgeteilt, welche in Zeilen 5 und Spalten 6 angeordnete Halbleiterbauteile 1 aufweisen. Die Trenngräben 11 werden in die Kunststoffgehäusemasse 8 durch Laserablation

eingebraucht und teilen die Verbundplatte 3 in einzelne Halbleiterbauteile 1 auf, die jedoch noch auf dem metallischen Träger 4 fixiert sind. Da die Oberseite 10 der Verbundplatten 3 frei zugänglich ist, ist es möglich, vor oder nach dem Einbringen der Trenngräben 11 eine Beschriftung auf der Oberseite 13 der Kunststoffgehäusemasse 8 in den Halbleiterbauteilpositionen 7 vorzunehmen. Dazu ist in Figur 1 ein Ausschnitt B markiert, der in Figur 2 näher dargestellt wird.

Figur 2 zeigt eine vergrößerte schematische Draufsicht auf einen Ausschnitt B der Figur 1. In dem Ausschnitt B sind die Trenngräben 11, die eine Halbleiterbauteilposition 7 umgeben, zu sehen, wobei diese Trenngräben 11 durch Laserablation eingebracht werden und der gleiche Laser jedoch bei geringerer Strahlungsintensität dazu benutzt wird, um die in Figur 2 gezeigte Bauteilbeschriftung 12 auf die Oberseite 13 der Kunststoffgehäusemasse 8 aufzubringen.

Figur 3 zeigt eine schematische Seitenansicht des metallischen Trägers 4 mit aufgebrachten Verbundplatten 3. Ferner zeigt Figur 3 einen Ausschnitt A, der in Figur 4 in vergrößerter Form dargestellt wird.

Figur 4 zeigt eine vergrößerte schematische Seitenansicht eines Ausschnitts A der Figur 3. In diesem Ausschnitt A sind drei Halbleiterbauteile 1 in Seitenansicht dargestellt, die durch zwei Trenngräben 11 in der Kunststoffgehäusemasse 8 getrennt sind. Die Tiefe t der Trenngräben 11 wird durch den metallischen Träger 4 begrenzt, wobei während der Laserablation aufgrund des höheren Reflektionsvermögens des metallischen Trägers 4, der in dieser Ausführungsform aus einer Kupferlegierung besteht, der Laserabtrag in den Trenngräben 11 begrenzt wird. Dabei entspricht die Dicke d der Halbleiter-

bauteile 1 der Dicke der auf dem Träger 4 aufgebrachten Verbundplatten 3.

Auf die Darstellung der Halbleiterkomponenten, wie einer Verdrahtungsstruktur auf der Unterseite 9 der Verbundplatte 3 sowie eines Halbleiterchips und seiner Verbindungselemente wurde in dieser Darstellung verzichtet, da die Figur 4 lediglich eine vergrößerte schematische Seitenansicht des in Figur 3 gezeigten Ausschnitts A zeigt. Im Prinzip kann diese Technik des Lasertrennens, dessen Ergebnis in Figur 4 gezeigt wird, und der Laserbeschriftung, dessen Ergebnis in Figur 2 gezeigt wird, für die unterschiedlichsten Verbundplatten 3 eingesetzt werden. Eine Verwölbung der Verbundplatte 3 auf dem metallischen Träger 4 ist bei dieser Technik unproblematisch. Die Laserablation kann nämlich in vorteilhafter Weise derartigen Verwölbungen nachgeführt werden. Außerdem können Verspannungen und Verwölbungen, die beim Aufbringen der Kunststoffgehäusemasse 8 auftreten könnten, durch die Trenngräben 11 in vorteilhafter Weise ausgeglichen werden.

Figur 5 zeigt eine schematische Draufsicht auf eine Klebstofffolie 14, die auf die Oberseite 13 der Kunststoffgehäusemasse 8 der aufgetrennten Verbundplatten 3 aufgebracht ist. Sowohl die Verbundplatten 3 als auch der metallische Träger 4 sind mit gestrichelten Linien dargestellt, da sie unterhalb der Zeichenebene und damit unterhalb der Klebstofffolie 14 angeordnet sind. Diese Klebstofffolie 14 dient gleichzeitig als Haltestreifen 15 für die Weiterverarbeitung der aufgetrennten Halbleiterbauteile 1, wobei diese mit ihren beschrifteten Oberseiten 13 an der Klebstofffolie 14 haften.

Die Perforation 16 und die Perforationslöcher 17 werden auf die Haltefolie 15 in Form der Klebstofffolie 14 übertragen,

so dass auf der Klebstofffolie 14 die gleichen Justage- und Ausrichtmöglichkeiten für die aufgetrennten Halbleiterbauteilpositionen 7 bestehen, wie auf dem metallischen Träger 4. Demzufolge können auch mehrere metallische Träger 4 auf einer derartigen Klebstofffolie 14 angeordnet werden. Da die Halbleiterbauteile 1 mit ihren Oberseiten 13 durch die Klebstofffolie 14 in ihren Positionen fixiert sind, kann nun der noch vorhandene Träger 4 entfernt werden.

10 Figur 6 zeigt eine schematische Seitenansicht auf die Verbundplatten 3 mit Klebstofffolie 14 und metallischem Träger 4. Ferner zeigt Figur 6 einen Ausschnitt C, der in Figur 7 in vergrößertem Maßstab dargestellt wird.

15 Figur 7 zeigt eine vergrößerte schematische Seitenansicht des Ausschnitts C der Figur 6. Der Verbundkörper 3 ist hier in einzelne Halbleiterbauteile 1 bereits durch die Trenngräben 11 getrennt, wobei auf der Oberseite 13 die in Figur 2 gezeigte Beschriftung der Halbleiterbauteile 1 angeordnet ist
20 und auf der Unterseite 9 der Verbundplatte 3 eine Verdrahtungsstruktur des Halbleiterbauteils 1 angeordnet ist, die durch Abätzen des metallischen Trägers 4 von der Unterseite 9 der Verbundplatte 3 freigelegt werden kann.

25 Figur 8 zeigt eine schematische Draufsicht auf die Klebstofffolie 14 der Figur 5 und auf die Unterseiten 9 der aufgetrennten Verbundplatten 3. Die Halbleiterbauteile 1 sind nach wie vor in Zeilen 5 und Spalten 6 durch die Trenngräben 11 aufgeteilt und liegen nach Entfernen des in Figur 7 gezeigten
30 Trägers 4 völlig frei. Dabei sind auf den Unterseiten 9 der Verbundplatten 3 nun Metallkontakte zugänglich, die in weiteren Schritten mit Außenkontaktflächen 2 bestückt werden können. Dieses Bestücken erfolgt jedoch nicht einzeln, sondern

parallel und gleichzeitig für sämtliche auf der Unterseite 9 zugängliche Metallkontakte. Dazu kann in einem galvanischen Bad oder durch stromlose Abscheidung der Metallkontakt verstärkt werden, wobei auch Auflötverfahren einsetzbar sind.

5

Figur 9 zeigt eine vergrößerte schematische Draufsicht auf einen Ausschnitt D der Figur 8. Auch hier begrenzen die Trenngräben 11 ein Halbleiterbauteil 1, wobei auf der hier sichtbaren Unterseite 9 Außenkontaktflächen 2 unterschiedlicher Größen angeordnet sind. In der Mitte des Halbleiterbauteils 1 sind auf der Unterseite 9 größere Kontaktflächen angeordnet als an den Rändern des Halbleiterbauteils. Das zeigt, dass auf den größeren Kontaktflächen im Zentrum, die Teil einer Verdrahtungsstruktur sind, Halbleiterchips angeordnet sind, während die in den Randbereichen angesiedelten Außenkontaktflächen 2 als Signalanschlüsse oder Stromversorgungsanschlüsse zum Halbleiterchip hin dienen.

10

15

20

25

Da sämtliche Außenkontaktflächen 2 auf der Unterseite 9 angeordnet sind, ist dieses ein Halbleiterbauteil 1, das oberflächenmontierbar auf eine übergeordnete Schaltungsplatine angebracht werden kann, wenn diese übergeordnete Schaltungsplatine entsprechende Kontaktflächen gleicher Größe und Anordnung aufweist. Andererseits ist es möglich, auf diese Außenkontaktflächen 2 Außenkontakte in Form von Lotbällen aufzubringen und somit ein Halbleiterbauteil 1 zu schaffen, das über Lotkugeln mit übergeordneten Schaltungsplatinen verbindbar ist.

30

Figur 10 zeigt eine schematische Seitenansicht der Klebstofffolie 14 mit aufgetrennten Verbindungsplatten und einem Ausschnitt E dieser Seitenansicht.

Figur 11 zeigt eine vergrößerte schematische Seitenansicht des Ausschnitts E der Figur 10. Auf der Unterseite 9 des Halbleiterbauteils 1 sind die in Figur 9 gezeigten Außenkontaktflächen 2 angeordnet. Die Trenngräben 11 reichen bis zu der Kunststofffolie 14, die gleichzeitig eine Haltefolie 15 darstellt. Auf dieser Kunststofffolie 14 können die Außenkontaktflächen 2, die in Figur 9 gezeigt werden, durch Eintauchen in ein Galvanikbad verstärkt werden. Dabei können sowohl Lotlegierungen als auch andere Edelmetallkontaktlegierungen aufgebracht werden, um einerseits die Metallkontaktflächen der Verdrahtungsstruktur zu verstärken und andererseits diese Metallflächen als Außenkontaktflächen vor Korrosion zu schützen.

Da die Außenkontaktflächen nun frei zugänglich sind, kann in dieser Fertigungsphase jedes einzelne Halbleiterbauteil 1 auf seine Funktionsfähigkeit getestet werden, und auch auf der Haltefolie 15 können Halbleiterbauteile, die nicht den Qualitätsanforderungen entsprechen, markiert werden, so dass nur die Halbleiterbauteile 1 von der Klebstofffolie 14 bzw. Haltefolie 15 abgenommen und in einem Transportgurt verpackt werden, die voll funktionstüchtig sind.

Patentansprüche

1. Verfahren zur Vereinzelung von oberflächenmontierbaren Halbleiterbauteilen (1) und zur Bestückung derselben mit Außenkontaktflächen (2), wobei das Verfahren folgende
5 Verfahrensschritte aufweist:

- Herstellen einer Verbundplatte (3) auf einem metallischen Träger (4), der in Zeilen (5) und Spalten (6) angeordnete Halbleiterbauteilpositionen (7) aufweist, wofür Komponenten mehrerer Halbleiterbauteile (1) in eine gemeinsame Kunststoffgehäusemasse (8) zu der Verbundplatte (3) eingebettet werden, und wobei die Verbundplatte (3) auf ihrer Unterseite (9) eine Verdrahtungsstruktur mit Metallkontakten zum Träger (4) hin und auf ihrer Oberseite (10) eine ebene Fläche der gemeinsamen Kunststoffgehäusemasse (8) aufweist;
10
- Einbringen von Trenngräben (11) in die Kunststoffgehäusemasse (8) der Verbundplatte (3) mittels Laserablation zum Vereinzeln der Halbleiterbauteilpositionen (7), wobei die Trenngräben (11) die Halbleiterbauteilpositionen (7) umgeben, und das Einbringen der Trenngräben (11) in ihrer Tiefe (t) am metallischen Träger (4) endet;
15
- Aufbringen einer Klebstofffolie (14) als Haltestreifen (15) auf die Oberseiten (13) der Kunststoffgehäusemasse (8) der Verbundplatte (3);
20
- Entfernen des metallischen Trägers (4) unter Beibehalten der Halbleiterbauteilpositionen (7) auf der Klebstofffolie (14) und unter Freilegen der auf der Unterseite (9) der Verbundplatte (3) angeordneten Metallkontakte;
25
30

- Verstärken der Metallkontakte zu oberflächenmontierbaren Außenkontaktflächen (2);
- Testen der Funktionsfähigkeit der Halbleiterbauteile (1) auf der Klebstofffolie (14) durch Kontaktieren der aufgetragenen freizugänglichen Außenkontaktflächen (2);
- Vereinzeln der Halbleiterbauteile (1) unter Abnehmen funktionstüchtiger beschrifteter Halbleiterbauteile (1) von der Klebstofffolie (14).

10

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass eine Bauteilbeschriftung (12) mittels Laserablation auf die Oberseite (13) der Kunststoffgehäusemasse (8) in den Halbleiterbauteilpositionen (7) aufgebracht wird.

15

3. Verfahren nach Anspruch 1 oder Anspruch 2, dadurch gekennzeichnet, dass die Verdrahtungsstruktur mit Metallkontakten auf der Unterseite (9) der Verbundplatte (3) durch selektives galvanisches Abscheiden von Metallstrukturen auf dem metallischen Träger (4) vorzugsweise aus Kupfer hergestellt wird.

20

4. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass auf die Verdrahtungsstruktur in den Halbleiterbauteilpositionen (7) vor dem Aufbringen einer Kunststoffgehäusemasse (8) ein Halbleiterchip aufgebracht und über Verbindungselemente mit der Verdrahtungsstruktur elektrisch verbunden wird.

30

5. Verfahren nach Anspruch 4,
dadurch gekennzeichnet, dass
der Halbleiterchip mittels Klebetechnik auf die Verdrahtungsstruktur aufgebracht wird.

5

6. Verfahren nach Anspruch 4,
dadurch gekennzeichnet, dass
der Halbleiterchip mittels Löttechnik auf die Verdrahtungsstruktur aufgebracht wird.

10

7. Verfahren nach einem der Ansprüche 4 bis 6,
dadurch gekennzeichnet, dass
Kontaktflächen des Halbleiterchip vor dem Aufbringen einer Kunststoffgehäusemasse (8) über Bonddrähte mit der Verdrahtungsstruktur elektrisch verbunden werden.

15

8. Verfahren nach einem der Ansprüche 1 bis 6,
dadurch gekennzeichnet, dass
Kontaktflächen des Halbleiterchips vor dem Aufbringen einer Kunststoffgehäusemasse (8) über Flipchip-Kontakte mit der Verdrahtungsstruktur elektrisch verbunden werden.

20

9. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet, dass
die Komponenten der Halbleiterbauteilpositionen (7) in die Kunststoffgehäusemasse (8) mittels eines Dispens-Verfahrens eingebettet werden.

25

10. Verfahren nach einem der Ansprüche 1 bis 8,
dadurch gekennzeichnet, dass
die Komponenten der Halbleiterbauteilpositionen (7) in

30

die Kunststoffgehäusemasse (8) mittels eines Spritzguss-Verfahrens eingebettet werden.

11. Verfahren nach einem der vorhergehenden Ansprüche,
5 dadurch gekennzeichnet, dass
der Stop des Laserabtrags in den Trenngräben (11) der Kunststoffgehäusemasse (8) durch erhöhte Reflexionseigenschaften des metallischen Trägers (4) erreicht wird.
- 10 12. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet, dass
die Laserenergie eines Lasergerätes für das Beschriften der Oberseite (13) der Kunststoffmasse (8) gegenüber der Laserenergie für das Einbringen der Trenngräben (11)
15 vermindert wird.
13. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet, dass
20 die Klebstofffolie (14) mit einer Perforation (16) versehen wird, bevor sie als Haltestreifen (15) auf die Kunststoffgehäusemasse (8) der Halbleiterbauteilpositionen (7) aufgeklebt wird.
14. Verfahren nach einem der vorhergehenden Ansprüche,
25 dadurch gekennzeichnet, dass
das Entfernen des metallischen Trägers (4) unter Beibehalten der Halbleiterbauteilpositionen (7) auf der Klebstofffolie (14) mittels Nassätzen durchgeführt wird.
- 30 15. Verfahren nach einem der Ansprüche 1 bis 13,
dadurch gekennzeichnet, dass
das Entfernen des metallischen Trägers (4) mittels Plasmaätzen durchgeführt wird.

16. Verfahren nach einem der Ansprüche 1 bis 13,
dadurch gekennzeichnet, dass
das Entfernen des metallischen Trägers (4) mittels Lase-
5 rablation durchgeführt wird.
17. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet, dass
das Verstärken der Metallkontakte zu oberflächenmontier-
10 baren Außenkontaktflächen (2) mittels Lottechnik er-
folgt.
18. Verfahren nach einem der Ansprüche 1 bis 16,
dadurch gekennzeichnet, dass
15 das Verstärken der Metallkontakte zu oberflächenmontier-
baren Außenkontaktflächen (2) mittels galvano-chemische
Abscheidung erfolgt.
19. Verfahren nach einem der Ansprüche 1 bis 16,
20 dadurch gekennzeichnet, dass
das Verstärken der Metallkontakte zu oberflächenmontier-
baren Außenkontaktflächen (2) mittels stromloser Ab-
scheidung erfolgt.
- 25 20. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet, dass
auf die Außenkontaktflächen (2) funktionsfähiger Halb-
leiterbauteile (1) vor dem Abnehmen von der Klebstofffo-
lie (14) Lotkugeln aufgelötet werden.

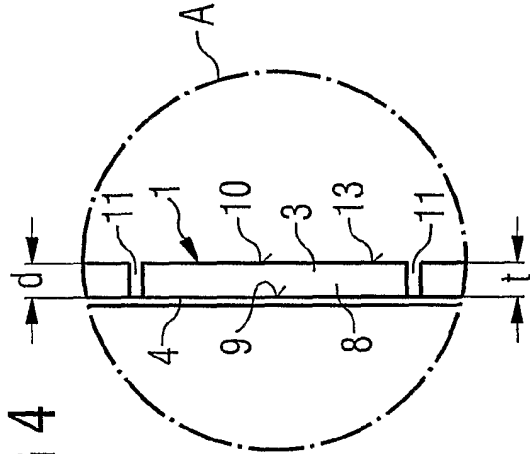
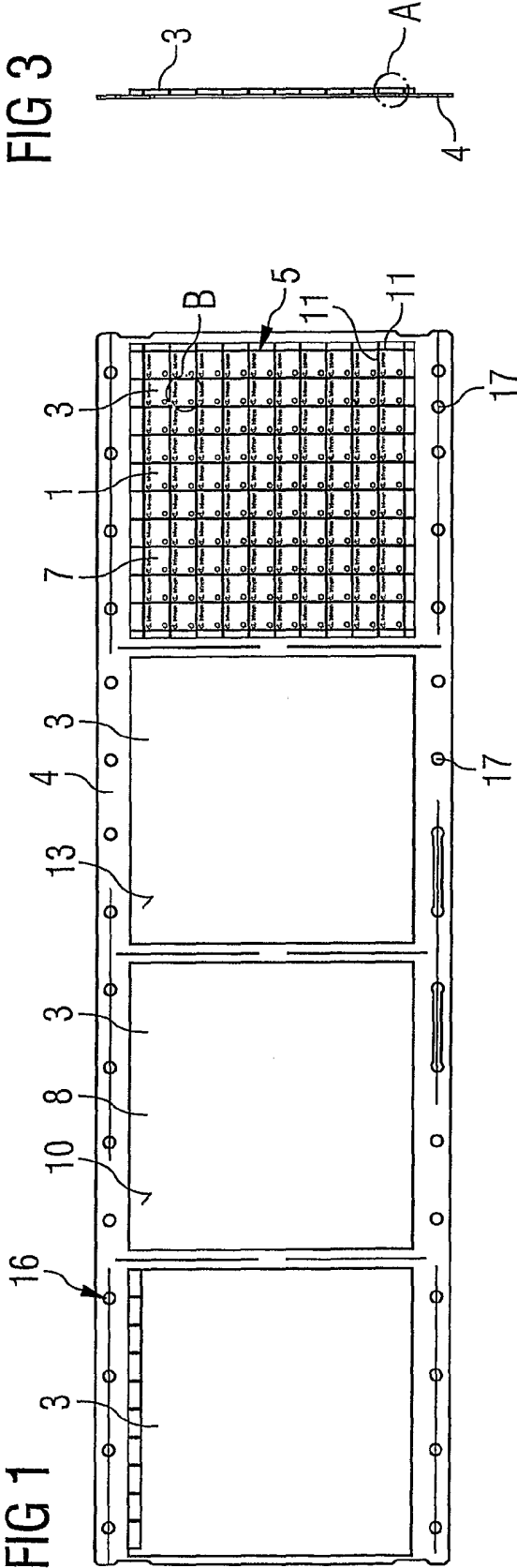


FIG 6

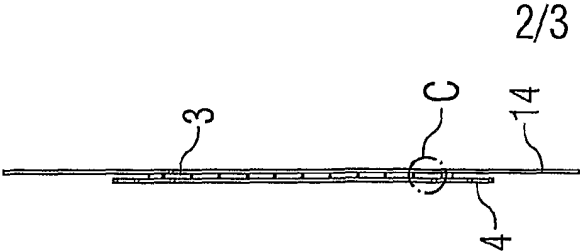


FIG 5

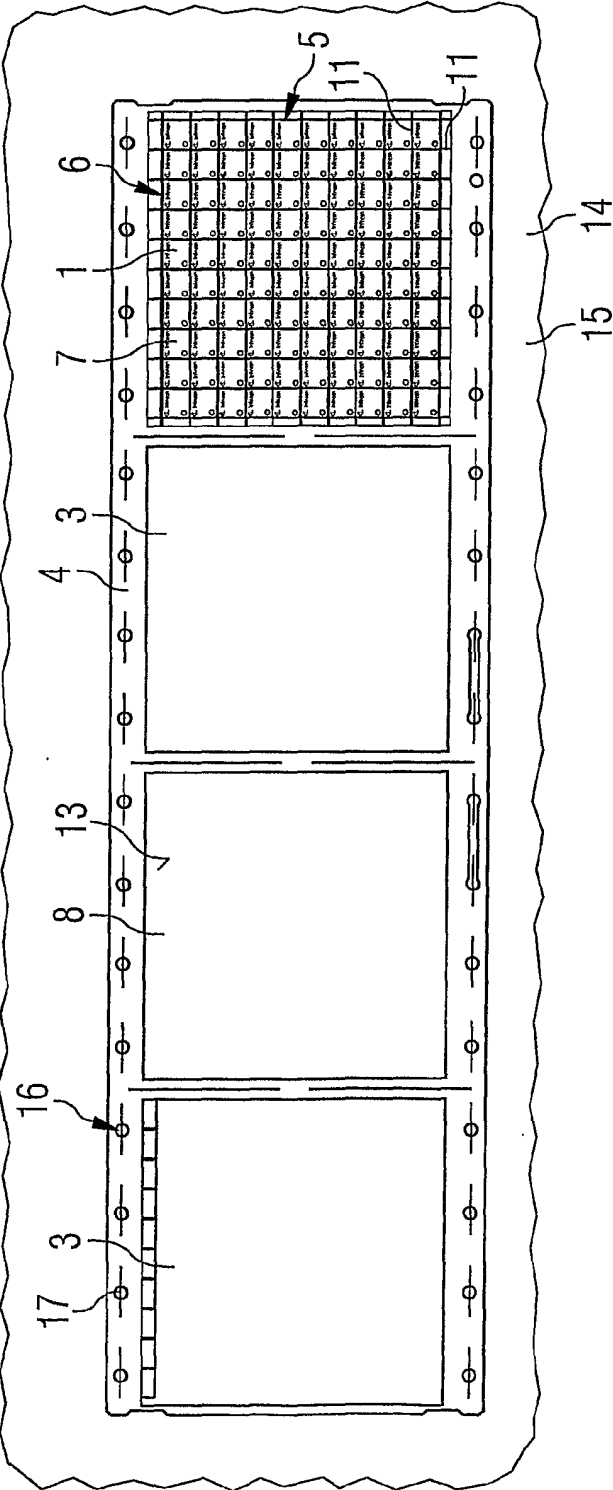


FIG 7

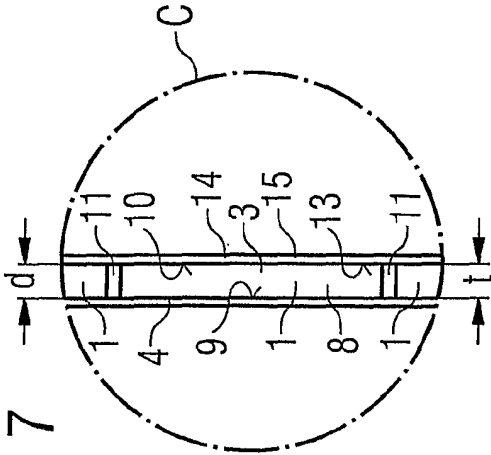


FIG 8

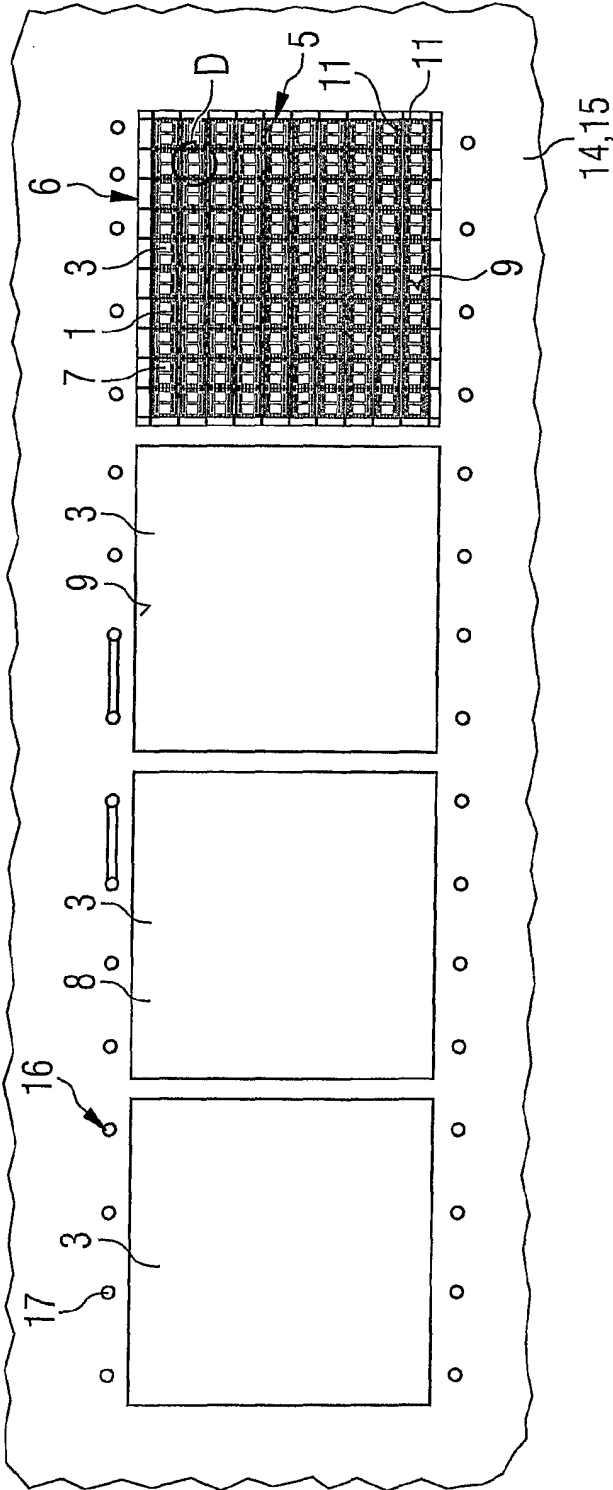


FIG 10



3/3

FIG 9

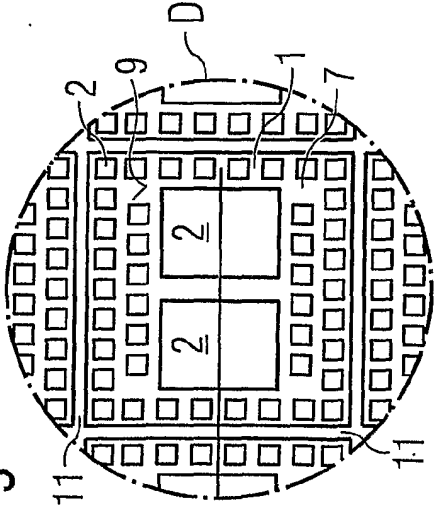


FIG 11

