(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl. 7
H01S 5/30

(45) 공고일자 2003년06월12일
(11) 등록번호 10-0387242
(24) 등록일자 2003년05월29일

(21) 출원번호 10-2001-0029253
(22) 출원일자 2001년05월26일
(65) 공개번호 특2002-0090055
(43) 공개일자 2002년11월30일

(73) 특허권자 삼성전기주식회사
경기 수원시 팔달구 매탄3동 314번지

(72) 발명자 곽준섭
경기도수원시팔달구원천동원천주공아파트215동1203호

이교열
경기도수원시팔달구영통동살구골성지아파트710동1001호

(74) 대리인 이영필
이해영

심사관 : 박준영

(54) 반도체 발광소자의 제조방법

요약

반도체 발광 소자의 제조 방법에 관한 개시되어 있다. 개시된 발광 소자 제조 방법은 n형 기판 상에 p형 전극을 포함하는 발광 구조물을 형성하는 단계와, 상기 기판의 하부면을 식각하는 단계와, 상기 기판의 식각된 하부면 상에 n형 전극을 형성하는 단계를 포함하는 것을 특징으로 한다. 상기 n형 기판의 하부면은 습식 또는 건식식각한다. 이러한 본 발명을 이용하면, 데미지(damage)가 없는 기판 하부면에 n형 전극이 형성되기 때문에 발광소자, 특히 반도체 레이저 다이오드의 특성을 향상시킬 수 있다.

대표도

도 5

명세서

도면의 간단한 설명

도 1은 종래 기술에 의한 질화갈륨 광 방출 다이오드(GaN LED)의 단면도이다.
도 2는 종래 기술에 의한 질화갈륨 레이저 다이오드(GaN LD)의 단면도이다.
도 3 내지 도 5는 본 발명의 제1 실시예에 의한 질화갈륨 레이저 다이오드의 제조 방법을 단계별로 나타낸 단면도들이다.
도 6 내지 도 8은 본 발명의 제2 실시예에 의한 질화갈륨 레이저 다이오드의 제조 방법을 단계별로 나타낸 단면도들이다.
도 9 및 도 10은 각각 종래 기술 및 본 발명의 실시예에 의한 질화갈륨 레이저 다이오드 제조 방법에서 질화갈륨 기판 하부면의 표면 상태를 비교하기 위한 주사전자현미경(SEM) 사진들로써, 도 9는 종래 기술에 따라 질화갈륨 기판의

하부면을 기계적으로 연마한 후의 표면 상태를 보여주는 주사전자현미경 사진이고, 도 10은 본 발명의 실시예에 따라 질화갈륨 기판의 하부면을 식각한 후의 표면상태를 보여주는 주사전자현미경 사진이다.

도 11은 종래 기술에 의한 질화갈륨 발광소자 제조 방법에 따라 형성된 발광 소자의 전기적 특성을 나타낸 그래프로써, n형 전극이 기계적으로 연마된 질화갈륨 기판 하부면에 형성된 발광소자의 전기적 특성을 나타낸 그래프이다.

도 12는 본 발명의 실시예에 의한 질화갈륨 발광소자 제조 방법에 따라 형성한 발광 소자의 전기적 특성을 나타낸 그래프로써, n형 전극이 건식식각된 질화갈륨 기판의 하부면 상에 형성된 발광소자의 전기적 특성을 나타낸 그래프이다.

도 13은 본 발명의 실시예에 의한 질화갈륨 발광소자 제조 방법에 따라 형성한 발광 소자의 전기적 특성을 나타낸 그래프로써, n형 전극이 습식식각된 질화갈륨 기판의 하부면 상에 형성된 발광소자의 전기적 특성을 나타낸 그래프이다.

도면의 주요부분에 대한 부호의 설명

２, 22 ： 질화갈륨 기판 ４, 24 ： n형 질화갈륨층
6:활성층 8, 36 ： p형 질화갈륨층
１０ ： 투명 p형 전극 　 １２ ： 본딩 패드
１４, 42 ： n형 전극 １６, 44 ： 데미지층
26 : n형 AlGaN/GaN 클레드층 ２８ ： n형 GaN 웨이브 가이드층
30 ： InGaN 활성층 ３２ ： p형 GaN 웨이브 가이드층
34 ： p형 AlGaN/GaN 클레드층 ３８ ： 보호층
４０ ： p형 전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체 발광소자 제조방법에 관한 것으로서, 보다 상세하게는 기 판 하부면을 가공하여 n형 전극을 효과적으로 형성할 수 있는 반도체 발광소자의 　제조 방법에 관한 것이다.

정보 기록의 고밀도화에 대한 필요성이 증대되면서 가시광 방출이 가능한 반도체 발광소자에 대한 수요가 증가되고 있는데, 특히 DVD 등과 같은 고밀도 광 기록매체가 출시되면서 가시광 영역의 레이저 방출이 가능한 레이저 다이오드에 대한 수요가 급증하고 있다. 이에 따라, 가시광 영역의 레이저 발진이 가능한 다양한 형태의 화합물 반도체 레이저 다이오드(Laser Diode, 이하 LD)가 등장하고 있다. 특히, III-V족 질화물을 이용한 화합물 반도체 레이저 다이오드는 천이 방식이 레이저 발진 확률이 높은 직접 천이형이고 청색 레이저 발진이 가능한 특성 때문에 주목되고 있다. 또한 다양한 빛의 구현과 조명기기로의 응용 차원에서 청색 반도체 발광 다이오드(Light Emitting Diode, 이하 LED)도 주목되고 있다.

III-V족의 질화물을 이용한 화합물 반도체 발광 소자는 발광 특성을 보다 향상시키기 위하여 질화갈륨(GaN) 기판 상에 형성되는 것이 일반적이다.

도 1은 종래 기술에 의한 질화갈륨 발광소자의 제조방법에 따라 질화갈륨 기판 상에 형성된 GaN LED의 단면도인데, 이를 참조하면, 질화갈륨 기판(2) 상에 n형 질화갈륨(n-GaN)층(4), 활성층(6) 및 p형 질화갈륨(p-GaN)층(8)이 순차적으로 형성되어 있다. p형 질화갈륨층(8) 상에 투명한 p형 전극(10)이 형성되어 있고, p형 전극(10)의 소정 영역 상에 본딩패드(bonding pad, 12)가 형성되어 있다.

한편, 참조번호 14는 질화갈륨 기판(2)의 하부면에 부착된 n형 전극을 나타내는데, n형 전극(14)은 통상 질화갈륨 기판(2)의 하부면을 그라인딩(grinding), 래핑(lapping) 또는 폴리싱(polishing)하여 질화갈륨 기판(2)의 두께가 그 위에 형성된 발광 소자를 지지할 수 있는 소정의 두께로 될 때까지 질화갈륨 기판(2)의 하부면을 연마한 다음에 부착된다. 그런데, 상기 연마 과정에서 질화갈륨 기판(2)의 하부면은 손상되기 때문에, 연마된 하부면에 손상된 부분, 곧 데미지층(16)이 형성되므로, 결국 n형 전극(14)은 데미지층(16)에 부착되게 된다.

따라서, n형 전극(14)의 부착이 불량해질 수 있고, 그렇게 됨으로써 발광 소자의 특성이 저하될 수 있다. 예컨대, n형 전극(14)에 인가되는 전압에 비해 발광효율이 낮아 질 수 있고, 발광 소자의 동작 과정에서 발생되는 열 방출 특성이 낮아져서 발광 소자의 수명을 단축시킬 수도 있다.

도 2는 종래 기술에 의한 발광소자의 제조 방법에 따라 질화갈륨 기판 상에 형성된 GaN LD의 단면도인데, 이를 참조하면, 질화갈륨 기판(22) 상에 n형 질화갈륨층(24), n형 AlGaN/GaN 클래드층(26), n형 GaN 웨이브 가이드층(28), InGaN 활성층(30), p형 GaN 웨이브 가이드층(32), p형 AlGaN/GaN 클래드층(34) 및 p형 GaN층(36)이 순차적으로 형성되어 있다. 이때, p형 AlGaN/GaN 클래드층(34)은 전류 통로가 되는 리지부를 갖는 리지(ridge) 구조이고, p형 GaN층(36)은 상기 리지부 상에 형성되어 있다. 계속해서, 상기 리지 구조의 p형 AlGaN/GaN 클래드층(34) 상에 전류 통로가 되는 p형 GaN층(36)의 일부를 노출시키는 보호층(passivation layer, 38)이 형성되어 있다. 그리고, 보호층(38) 상에 p형 GaN층(36)의 상기 노출된 부분과 접촉되도록 p형 전극(40)이 형성되어 있다. 질화갈륨 기판(22)의 하부면 상에 n형 전극(42)이 형성되어 있는데, n형 전극(42)은 상기한 LED의 n형 전극(도1의 14)과 동일한 과정을 거쳐

부착된 것이다. 따라서, LD의 경우에도 질화갈륨 기판(22)의 하부면에 데미지층(44)이 형성되기 때문에, 결국 n형 전극(42)은 데미지층(44) 상에 형성되게 되고, 상기 LED에서 발생되는 문제점과 유사한 문제점이 발생된다.

일반적으로, 질화갈륨 기판 상에 III-V족의 질화물을 이용한 화합물 반도체 발광소자를 형성할 때, LED의 경우 열 방출 및 소자의 분리를 위해, LD의 경우 벽개면 형성을 위한 클리빙(cleaving)을 위해 질화갈륨 기판의 하부면을 기계적으로 연마하여 그 두께를 줄이는 것이 바람직한데, 이 과정에서 하부면에는 상술한 바와 같은 데미지층이 형성되기 때문에, 질화갈륨 기판의 하부면에 형성되는 n형 전극의 부착이 불안정해질 수 있고, 그 결과 소자의 특성이 저하될 수 있는 문제점이 발생될 수 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명이 이루고자 하는 기술적 과제는 이러한 종래 기술의 문제점을 개선하기 위한 것으로, 상부면에 발광 소자가 형성된 질화갈륨(GaN) 기판의 하부면을 가공함에 있어, 하부면에 데미지층이 형성되는 것을 방지하여 상기 발광 소자의 특성이 저하되는 것을 방지할 수 있는 반도체 발광소자의 제조 방법을 제공함에 있다.

발명의 구성 및 작용

상기 기술적 과제를 달성하기 위하여, 본 발명은 n형 기판 상에 p형 전극을 포함하는 발광 구조물을 형성하는 단계와, 상기 기판의 하부면을 식각하는 단계와, 상기 기판의 식각된 하부면 상에 n형 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 반도체 발광소자의 제조방법을 제공한다. 이때, 상기 발광 구조물을 형성한 다음 상기 하부막을 기계적으로 먼저 연마하고 식각한다.

상기 발광 구조물은 LED용 또는 LD용 구조물로 형성하는 것이 바람직하다.

상기 하부면은 건식 또는 습식식각한다.

상기 건식식각은 ECR, CAIBE, ICP 및 RIE 중 어느 한 방법으로 실시하는 것이 바람직하다.

상기 건식식각에서 주요 식각가스로써 Cl_2, BCl_3 또는 HBr가스를 사용한다. 이때, 첨가가스로써 Ar 또는 H_2가스를 사용한다.

상기 습식식각은 KOH, NaOH 또는 H_3PO_4 용액을 식각액으로 사용하여 실시한다.

상기 하부면은 그라인딩(grinding), 래핑(lapping) 또는 폴리싱(polishing) 방법으로 연마한다.

상기 n형 전극은 Ti, Al, In, Ta, Pd, Co, Ni, Si, Ge 및 Ag로 이루어진 군 중에서 선택된 적어도 어느 하나를 포함하는 전극으로 형성하고, 0 500 ℃에서 열처리하는 것이 바람직하다.

상기 n형 기판은 III-V족의 n형 화합물 반도체 기판으로 형성하되, 바람직하게는 n형 질화갈륨(GaN) 기판으로 형성한다.

이러한 본 발명을 이용하면, 질화갈륨 기판의 하부면을 가공하는 과정에서 상기 하부면에 데미지층이 형성되는 것을 방지할 수 있다. 따라서, 상기 하부면에 n형 전극을 안정되게 부착할 수 있으므로, 질화갈륨 기판 상에 형성된 발광 소자의 특성이 저하되는 것을 방지할 수 있다.

이하, 본 발명의 실시예에 의한 반도체 발광소자의 제조 방법으로써, GaN 발광소자 제조 방법을 첨부된 도면들을 참조하여 상세하게 설명한다. 이 과정에서 도면에 도시된 층이나 영역들의 두께는 명세서의 명확성을 위해 과장되게 도시된 것이다. 이때, 발광 소자를 구성하는 부재들 중에서 종래 기술에 의한 것과 동일한 부재에 대해서는 동일한 참조 번호를 사용한다.

반도체 발광 소자들, 예컨대 LED나 LD는 구성상 차이가 있기는 하지만, 크지 않다. 따라서, 하기에서 알 수 있듯이 그 제조 공정도 유사하다고 볼 수 있다. 따라서, 질화갈륨 기판 상에 LD를 형성하는 경우를 먼저 상세하게 설명하고, LED는 이에 준해서 간략하게 언급한다. 이때, LD에 대한 설명은 제1 및 제2 실시예로 구분한다.

<제1 실시예>

도 3을 참조하면, n형의 질화갈륨(GaN) 기판(22) 상에 n형 GaN 층(24), n형AlGaN/GaN 클래드층(26), n형 GaN 웨이브 가이드층(28), InGaN 활성층(30), p형 GaN 웨이브 가이드층(32), p형 AlGaN/GaN 클래드층(34) 및 p형 GaN층(36)을 순차적으로 형성한다. n형 AlGaN/GaN 클래드층(26), n형 GaN 웨이브 가이드층(28), InGaN 활성층(30), p형 GaN 웨이브 가이드층(32), p형 AlGaN/GaN 클래드층(34)은 공진기층을 형성한다. p형 AlGaN/GaN 클래드층(34)은 전류 통로가 되는 리지부를 구비하 는 리지 구조로 형성하는 것이 바람직하다.

곧, p형 GaN층(36) 상에 상기 리지부를 한정하고 그 외의 다른 영역은 노출시키는 감광막 패턴(미도시)를 형성한다. 상기 감광막 패턴을 식각 마스크로 사용하여 p형 GaN층(36) 및 p형 AlGaN/GaN 클래드층(34)을 순차적으로 식각하여 형성한 다음, 상기 감광막 패턴을 제거한다. 이때, p형 AlGaN/GaN 클래드층(34)의 상기 리지부를 제외한 영역은 완전히 식각하지 않고 소정의 두께로 남기는 것이 바람직하다. 이렇게 해서, 상기한 리지 구조의 p형 AlGaN/GaN 클래드층(34)이 형성되고, 상기 리지부 상에 p형 GaN층(36)이 형성된다.

계속해서, p형 AlGaN/GaN 클래드층(34) 상에 p형 GaN층(36)의 일부 영역을 노출시키는 보호층(38)을 형성한다. 보호층(38) 상에 p형 GaN층(36)의 상기 노출된 영역과 접촉되는 p형 전극(40)을 형성한다.

이후, 도 4에 도시한 바와 같이, 질화갈륨 기판(22)의 하부면으로부터 질화갈륨 기판(22)을 제거하되, 질화갈륨 기판(22)의 두께가 질화갈륨 기판(22) 상부면 상에 형성된 발광 소자를 적어도 지지할 수 있고, 상기 발광 소자의 동작 동안에 발생되는 열을 외부로 방열시킬 수 있을 정도의 두께가 될 때까지 제거하는 것이 바람직하다.

이때, 질화갈륨 기판(22)의 하부면은 건식 식각 또는 습식 식각으로 제거하는 것이 바람직하나, 기계적 연마를 병행할 수도 있다. 곧, 기계적 연마 방식으로 상기 하부면을 연마하여 질화갈륨 기판(22)의 두께를 소정의 두께로 줄인 다음,

건식 식각 또는 습식 식각으로 질화갈륨 기판(22)의 하부면 가공 공정을 마무리 할 수 있다. 이에 대해서는 제2 실시예에서 상세하게 설명한다.

상기 건식 식각은 CAIBE, ECR, ICP 및 RIE 중 선택된 어느 한 방법을 이용하여 실시하는 것이 바람직하다. CAIBE 방법을 사용하는 경우, BCl_3 가스를 주 식각가스로 사용하고, Ar가스는 첨가가스로 사용한다. 다른 방법이 사용되는 경우, 주 식각가스 또는 첨가가스가 달라질 수 있다. 예컨대, Cl_2, 또는 HBr 가스가 주 식각가스로 사용될 수 있고, 이때 H_2 가스가 첨가가스로 사용될 수 있다.

한편, 상기 습식 식각의 경우, 질화갈륨 기판(22)의 하부면은 소정의 습식 식각액(wet etchant), 예컨대 KOH, NaOH 또는 H_3PO_4 용액을 사용하여 식각할 수 있다.

구체적으로, 상기 식각액이 소정량 채워진 식각조(etching bath)에 상부면 상에 LD 형성을 위한 발광 구조물이 형성된 질화갈륨 기판(22)의 두께가 원하는 두께로 얇아질 때까지 소정시간 동안 담가둔다.

이와 같은 건식 또는 습식 식각은 종래의 기계적 연마에 비해 질화갈륨 기판(22)의 하부면에 손상을 주지 않으므로, 종래의 경우처럼 하부면에 데미지층(도 2의 44 참조)이 형성되지 않는다. 따라서, 상기 건식 또는 습식 식각으로 가공된 상기 하부면에 전극을 부착하는 경우, 전극은 안정하게 부착된다.

이와 같이, 건식 또는 습식식각된 질화갈륨 기판(22)의 하부면 상에 도 5에 도시한 바와 같이 n형 전극(42)을 형성한다. n형 전극(42)은 티타늄(Ti) 전극으로 형성하는 것이 바람직하나, Ti, Al, In, Ta, Pd, Co, Ni, Si, Ge 및 Ag로 이루어진 군 중에서 선택된 적어도 어느 하나를 포함하는 전극으로 형성할 수도 있다. 이때, 상기 n형 전극(42)은 0 내지 500 ℃에서 열처리한다. 이러한 n형 전극(42)은 최종면이 습식 또는 건식식각된 하부면에 부착되므로, 상기한 바와 같이 안정되게 부착된다.

따라서, n형 전극의 부착과 관련된 종래의 문제점은 해소되거나 적어도 LD의 특성을 저하시키지 않는 범위로 줄일 수 있다.

<제2 실시예>

도 6을 참조하면, n형 질화갈륨 기판(22) 상에 n형 GaN 층(24), n형AlGaN/GaN 클래드층(26), n형 GaN 웨이브 가이드층(28), InGaN 활성층(30), p형 GaN 웨이브 가이드층(32), p형 AlGaN/GaN 클래드층(34) 및 p형 GaN층(36)을 순차적으로 형성한다. 이어서, 제1 실시예에 따라 p형 GaN층(36) 및 p형 AlGaN/GaN 클래드층(34)을 순차적으로 식각하여 리지(ridge) 구조를 형성한 다음, 보호층(38) 및 p형 전극(40)을 순차적으로 형성한다.

도 7을 참조하면, n형 질화갈륨 기판(22)의 하부면을 기계적으로 연마한다. 이 경우에, 질화갈륨 기판(22)의 하부면은 그라인딩, 래핑 또는 폴리싱 방식으로 연마하는 것이 바람직하고, 기타 개선된 표면 연마 방식이 있는 경우에는 그 방식을 이용하는 것이 더욱 바람직하다. 이때, 질화갈륨 기판(22) 상에 형성된 발광 구조물을 지지할 수 있는 범위내에서 질화갈륨 기판의 두께는 가능한 얇게 하는 것이 바람직하다. 기계적으로 연마된 n형 질화갈륨 기판(22)의 하부면에 데미지층(44)이 형성된다. 이렇게 형성된 데미지층(44)은 건식 또는 습식식각하여 제거한다. 이때, 상기 건식 또는 습식식각은 데미지층(44)의 완전한 제거를 위해 데미지층(44)이 제거될 수 있을 것으로 산정된 시간보다 좀 더 긴 시간 동안 실시하는 것이 바람직하다. 또, 상기 식각에 사용되는 가스나 식각액 등은 제1 실시예에서 사용된 것들과 동일해도 무방하나, 식각 대상이 데미지층(44)인 점을 고려하여 제1 실시예에서 사용된 것과 다른 가스 또는 식각액을 사용할 수도 있다.

도 8을 참조하면, 이와 같이 건식 또는 습식식각된 질화갈륨 기판(22)의 하부면 상에 n 형 전극(42)을 형성한다. n형 전극(42)은 제1 실시예에 따라 형성한다. 이후 공정은 제 1 실시예와 동일하다.

도 9는 기계적으로 연마된 질화갈륨 기판의 하부면의 표면 상태를 보여주는 주사전자현미경사진으로써, 기계적 연마 후에는 많은 결함이 생성되어 있는 데미지 층이 존재함을 볼 수 있다. 사진에서 하부의 하얀 부분은 질화갈륨 기판의 하부면을 나타낸다.

한편, 도 10은 건식 또는 습식식각으로 기계적 연마에 의해 형성된 데미지층을 제거한 후의 질화갈륨 기판의 하부면의 표면 상태를 보여주는 주사전자현미경사진인데, 하부면이 깨끗하고 데미지층이 존재하지 않음을 볼 수 있다.

도 11과 도 12 및 도 13은 종래 기술과 본 발명의 실시예들에 의한 질화갈륨 발광소자 제조 방법에 따라 형성된 발광소자의 전기적 특성을 나타낸 그래프로써, 도 11의 제1 그래프(G1)는 n형 전극이 기계적으로 연마된 질화갈륨 기판 하부면에 형성된 발광소자의 전기적 특성을 나타낸 것이고, 도 12의 제2 그래프(G2)는 n형 전극이 건식식각된 질화갈륨 기판의 하부면 상에 형성된 발광소자의 전기적 특성을 나타낸 것이며, 도 13의 제3 그래프(G3)는 n형 전극이 습식식각된 질화갈륨 기판의 하부면 상에 형성된 발광소자의 전기적 특성을 나타낸 것이다.

제1 내지 제3 그래프들(G1, G2, G3)을 비교하면, 종래의 경우 8V이상에서 20mA의 전류가 얻어지나, 본 발명의 경우 식각의 종류에 관계없이 5V보다 낮은 전압에서 20mA의 전류가 얻어짐을 알 수 있다. 또한, 종래의 경우 산포도가 크게 나타나지만, 본 발명의 경우 산포도가 나타나지 않음을 알 수 있다.

한편, LED 제조 과정에도 본 발명을 적용할 수 있다. 예를 들면, 질화갈륨 기판 상에 n형 질화갈륨층, 활성층 및 p형 질화갈륨층을 순차적으로 형성하고, 상기 p형 질화갈륨층 상에 p형 전극을 형성한다. 이어서, 상기 p형 전극의 소정 영역 상에 본딩 패드를 형성한 다음, 이러한 발광 구조물이 형성된 상기 질화갈륨 기판의 하부면을 상기한 건식 또는 습식 식각 방식만으로 또는 기계적 연마 방식과 상기 식각 방식을 병행하여 가공한다. 이렇게 가공된 상기 하부면 상에 n형 전극을 형성하여 LED를 완성한다.

상기한 설명에서 많은 사항이 구체적으로 기재되어 있으나, 그들은 발명의 범위를 한정하는 것이라기보다, 바람직한 실시예의 예시로서 해석되어야 한다. 예들 들어 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면, 리지형이 아닌 LD의 제조 방법에도 본 발명의 기술적 사상을 적용할 수 있을 것이고, 활성층을 포함하는 공진기층의 형태를 다르게 한 LD의 제조 방법에도 적용할 수 있을 것이다. 또한, III-V족의 질화갈륨 기판이 아닌 다른 화합물 반도체 기판 또는 II-VI족의 화합물 반도체 기판을 사용할 수도 있을 것이다. 때문에 본 발명의 범위는 설명 된 실시예에 의하여

정하여 질 것이 아니고 특허 청구범위에 기재된 기술적 사상에 의해 정하여져야 한다.

발명의 효과

상술한 바와 같이, 본 발명의 실시예에 의한 GaN 발광 소자, 특히 레이저 다이오드 제조 방법은 발광 구조물이 형성된 질화갈륨 기판의 하부면을 처음부터 건식 또는 습식식각하거나, 처음에는 기계적으로 연마한 다음 상기 기계적 연마 과정에서 형성되는 데미지층을 건식 또는 습식식각으로 제거하고 n형 전극을 형성한다.

이와 같이, 최종적으로 건식 또는 습식식각된 하부면 상에 n형 전극이 형성되기 때문에, 데미지층 없이 n형 전극을 형성할 수 있고, 이렇게 형성된 n형 전극의 부착 특성은 안정적이므로, LD나 LED 등과 같은 발광소자의 발광 효율을 높일 수 있고, 기타 특성이 저하되는 것도 방지할 수 있다.

(57) 청구의 범위

청구항 1.

n형 기판 상에 p형 전극을 포함하는 발광 구조물을 형성하는 단계;
상기 기판의 하부면을 식각하는 단계; 및
상기 기판의 식각된 하부면 상에 n형 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 반도체 발광소자의 제조방법.

청구항 2.

제 1 항에 있어서, 상기 발광 구조물을 형성한 다음, 상기 하부막을 기계적으로 먼저 연마하고 식각하는 것을 특징으로 하는 반도체 발광소자의 제조방법.

청구항 3.

제 1 항 또는 제 2 항에 있어서, 상기 발광 구조물은 LED용 구조물로 형성하는 것을 특징으로 하는 반도체 발광소자 제조방법.

청구항 4.

제 1 항 또는 제 2 항에 있어서, 상기 발광 구조물은 LD용 구조물로 형성하는 것을 특징으로 하는 반도체 발광소자의 제조방법.

청구항 5.

제 1 항 또는 제 2 항에 있어서, 상기 하부면은 건식식각하는 것을 특징으로 하는 반도체 발광소자의 제조방법.

청구항 6.

제 1 항 또는 상기 제 2 항에 있어서, 상기 하부면은 습식식각하는 것을 특징으로 하는 반도체 발광소자의 제조방법.

청구항 7.

제 5 항에 있어서, 상기 건식식각은 ECR, CAIBE, ICP 및 RIE 중 어느 한 방법으로 실시하는 것을 특징으로 하는 반도체 발광소자의 제조방법.

청구항 8.

제 7 항에 있어서, 상기 어느 한 방법을 이용한 건식식각에서 주요 식각가스로써 Cl_2, BCl_3 또는 HBr가스를 사용하는 것을 특징으로 하는 반도체 발광소자의 제조방법.

청구항 9.

제 8 항에 있어서, 상기 어느 한 방법을 이용한 건식식각에서 첨가가스로써 Ar 또는 H2가스를 사용하는 것을 특징으로 하는 반도체 발광소자의 제조방법.

청구항 10.

제 6 항에 있어서, 상기 습식식각은 KOH, NaOH 또는 H_3PO_4 용액을 식각액으로 사용하여 실시하는 것을 특징으로 하는 반도체 발광소자의 제조방법.

청구항 11.

제 2 항에 있어서, 상기 하부면은 그라인딩(grinding), 래핑(lapping) 또는 폴리싱(polishing) 방법으로 연마하는 것을 특징으로 하는 반도체 발광소자의 제조방법.

청구항 12.

제 1 항에 있어서, 상기 n형 전극은 0 500 °C에서 열처리하는 것을 특징으로 하는 반도체 발광소자 제조방법.

청구항 13.

제 1 항 또는 제 12 항에 있어서, 상기 n형 전극은 Ti, Al, In, Ta, Pd, Co, Ni, Si, Ge 및 Ag로 이루어진 군 중에서 선택된 적어도 어느 하나를 포함하는 전극으로 형성하는 것을 특징으로 하는 반도체 발광소자 제조방법.

청구항 14.

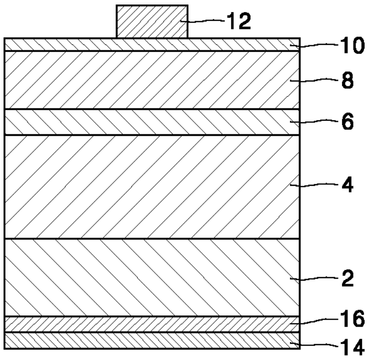
제 1 항에 있어서, 상기 n형 기판은 III-V족의 n형 화합물 반도체 기판으로 형성하는 것을 특징으로 하는 반도체 발광소자 제조방법.

청구항 15.

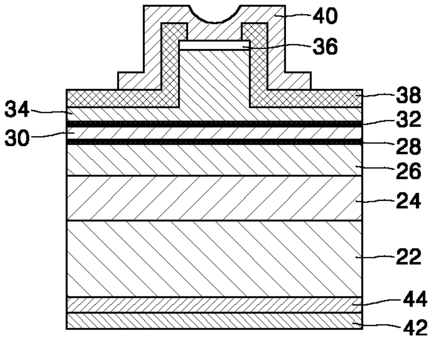
제 14 항에 있어서, 상기 n형 화합물 반도체 기판은 n형 질화갈륨(GaN) 기판으로 형성하는 것을 특징으로 하는 반도체 발광소자 제조방법.

도면

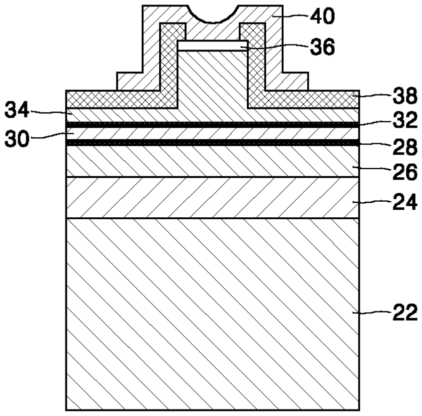
도면1



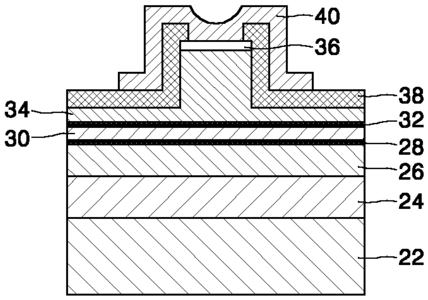
도면2



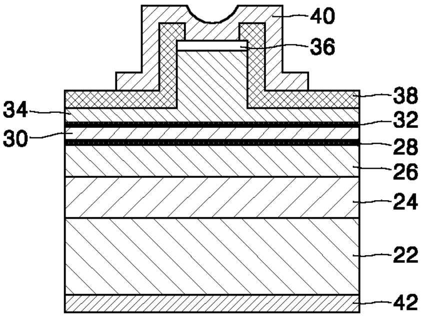
도면3



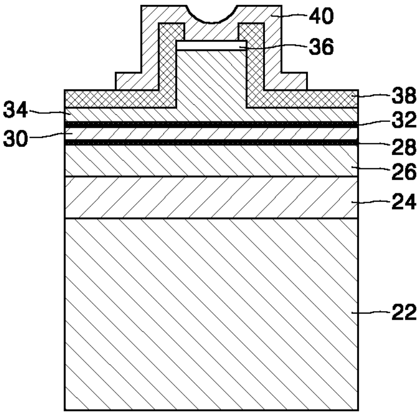
도면4



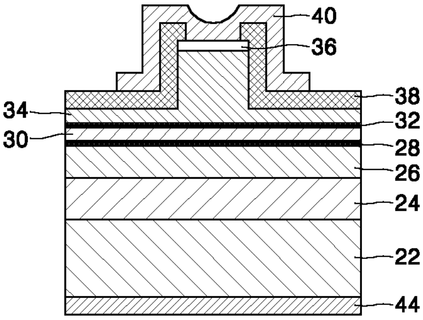
도면5



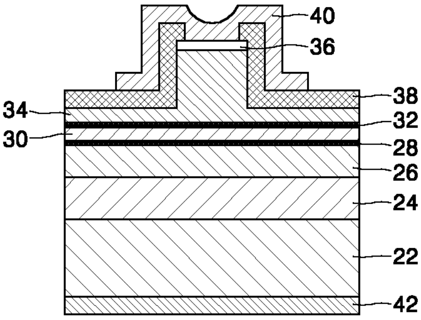
도면6



도면7

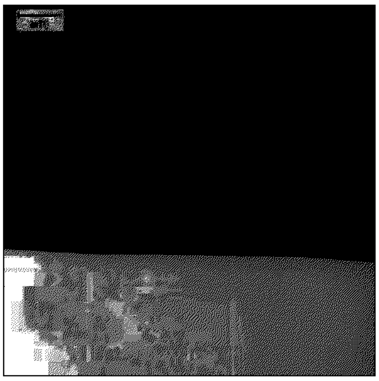


도면8

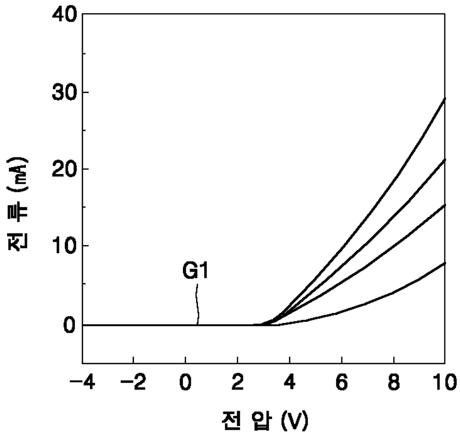


도면9

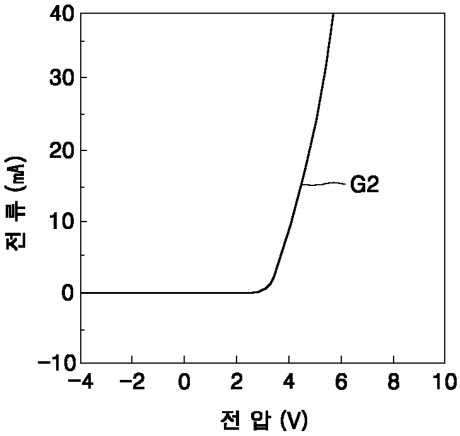
도면10



도면11



도면12



도면13