



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

211763

(11) (B1)

/22/ Přihlášeno 29 01 80
/21/ /PV 614-80/

(40) Zveřejněno 31 07 81

(45) Vydáno 15 05 83

(51) Int. Cl.³
H 02 P 13/16

(75)
Autor vynálezu

JAVUREK JIŘÍ ing. CSc., PODZIMEK OLDŘICH ing., PRAHA

(54) Zapojení pro řízení měniče vybaveného regulátorem proudu k regulaci otáčivé rychlosti synchronního motoru

Vynález se týká zapojení pro řízení měniče vybaveného regulátorem proudu k regulaci otáčivé rychlosti synchronního motoru vyrobeného na vyšší napětí, než je napětí sítě, kterýto měnič sestává z usměrňovače připojeného na síťové napětí a spojeného stejnosměrným meziobvodem se střídačem s řízenými polovodičovými prvky, vybaveným zpožďovacím blokem předstihu.

Jsou známa zapojení pro regulaci rychlosti otáček synchronního motoru střídačem, jehož řízení je odvozeno od okamžité polohy rotoru tak, aby byla zajištěna komutace ventilů indukovaným napětím stroje. Přitom se převážně používá změna napětí ve stejnosměrném meziobvodu.

Nevýhodou tohoto způsobu řízení je nepříznivý účinek v napájecí síti, jelikož k úplnému otevření síťového usměrňovače dochází až při maximální rychlosti pohonu.

Pro zlepšení síťového účinku lze použít k napájení stejnosměrného meziobvodu, například neřízený usměrňovač, jehož výstupní napětí je dále řízeno pulsním měničem. Tím se však zvyšují nároky na počet silových prvků a komutační obvody pulsního měniče, a zvyšuje se tedy i cena celého zařízení.

Pro optimální využití motoru, tj. pro dosažení maximálního středního momentu při jeho minimálních pulzacích a minimálním proudu, se řídí střídač tak, aby pracoval s určitou bezpečností v blízkosti meze prohoření. V tomto pracovním režimu je zkomutovaný proud přibližně úměrný nabuzení, moment úměrný součinu budícího proudu a proudu statoru při odbuzování klesá přibližně s kvadrátem rychlosti.

Nesplňuje tedy řízení rychlosti otáček tímto způsobem, tj. odbuzováním, ani požadavky na regulaci při konstantním výkonu.

Uvedené nevýhody odstraňuje nebo alespoň podstatně snižuje zapojení podle vynálezu, jehož podstata spočívá v tom, že na vstupy komparátoru je připojen integrátor, jehož vstup je zapojen na zdroj konstantního proudu ovládaný obvodem pro vyhodnocování průchodu fázového proudu nulou a zesilovač odchylky výstupního napětí regulátoru proudu od řídicího napětí odpovídajícího plně otevřenému usměrňovači; výstup komparátoru je zapojen na řídicí vstup sečítacího členu a na blokovací vstup čítače referenčního kmitočtu, který je spouštěcím vstupem připojen na výstup obvodu pro vyhodnocování průchodu fázového proudu nulou a čítacím vstupem na zdroj referenčního kmitočtu, přičemž výstupy čítače referenčního kmitočtu a referenční paměti zpoždění jsou zapojeny na sčítací vstupy sečítacího členu, na jehož výstup je zapojen zpožďovací blok předstihu.

Motor vyrobený na vyšší napětí, než odpovídá napětí napájecí sítě, dosáhne při plně otevřeném síťovém usměrňovači jisté otáčky nižší než jmenovité. Další zvýšení otáčivé rychlosti se dosáhne zvětšením předstihu střídače, tj. zmenšením řídicího úhlu, při plně otevřeném síťovém usměrňovači, tj. při účinku blízkém 1.

Příklad zapojení podle vynálezu je dále popsán pomocí výkresu. Na první sčítací vstup sečítacího členu 1 je zapojen čítač 2 připojený ke zdroji 21 referenčního kmitočtu. Čítač 2 je spouštěn výstupním impulsem obvodu 5 vyhodnocujícího průchod fázového proudu nulou. Čítání ukončuje blokovací impuls z výstupu komparátoru 3, na jehož jeden vstup je připojen zesilovač 31 odchylky výstupního napětí URI neznázorněného regulátoru proudu od řídicího napětí URA odpovídajícího plně otevřenému, na výkrese neznázorněnému síťovému usměrňovači a na druhý vstup integrátor 52 napájený ze zdroje 51 konstantního proudu ovládaného obvodem 5 vyhodnocujícím průchod fázového proudu nulou. Na řídicí vstup sečítacího členu 1 je zapojen výstup z komparátoru 3 a na druhý sčítací vstup je připojena referenční paměť 4 zpoždění.

Výstupní impuls sečítacího členu 1, který je mírou zpoždění zapalovacího impulsu řízeného polovodičového pulsu na výkrese neznázorněného střídače, je přiveden přes pracovní paměť 93 zpoždění na zpožďovací blok 2 předstihu, který netvoří podstatu vynálezu a může být řešen různě. S výhodou je použito zapojení, které sestává z komparátoru 91 pracovního signálu připojeného jednak přes pracovní paměť 93 zpoždění na výstup sečítacího členu 1, jednak na výstup čítače 92 proměnného kmitočtu f1 úměrného rychlosti otáčení motoru, kterýžto čítač 92 proměnného kmitočtu f1 je ovládán zapalovacím impulsem ZI1 řízeného polovodičového prvku neznázorněného střídače. Výstupním impulsem ZI2 je řízeno zapálení řízeného polovodičového prvku střídače.

Od výstupního napětí URI regulátoru proudu je pomocí zesilovače 31 odchylky odečteno řídicí napětí URA nutné pro úplné otevření ($\alpha = 0$) síťového usměrňovače. Vzniklý rozdíl je v komparátoru 3 porovnáván s výstupem integrátoru 52, na jehož vstup je připojen zdroj 51 konstantního proudu ovládaný obvodem 5 vyhodnocujícím průchod fázového proudu nulou. Do doby, než naintegrované napětí dosáhne napětí na výstupu zesilovače 31 odchylky, se v čítači 2 čítají pulsy ze zdroje 21 referenčního kmitočtu. Obsah referenční paměti 4 zpoždění je určen pracovním režimem předchozím, než se přešlo k řízení otáčivé rychlosti předstihem. Výstupním signálem komparátoru 3 se končí čítání pulsů referenčního kmitočtu čítačem 2. Jeho obsah je v sečítacím členu 1 algebraicky sečten s obsahem referenční paměti 4 zpoždění, uložen do pracovní paměti 93 zpoždění a udává, o jaký úkol se zpozdí výstupní zapalovací impuls ZI2 vůči vstupnímu ZI1. To zajišťuje komparátor 91 pracovního signálu, který vyšle spouštěcí impuls ZI2, jakmile se obsah čítače 92 proměnného kmitočtu f1, úměrného rychlosti otáčení motoru, rovná obsahu pracovní paměti 93 zpoždění.

Zapojení podle vynálezu je vhodné zejména pro střídače pracující v nižší otáčkové oblasti s regulací ochranné doby na minimum.

PŘEDMĚT VYNÁLEZU

Zapojení pro řízení měniče vybaveného regulátorem proudu k regulaci otáčivé rychlosti synchronního motoru vyrobeného na vyšší napětí, než je napětí sítě, se zpožďovacím blokem předstihu, kterýžto měnič sestává z usměrňovače, připojeného na síťové napětí, spojeného stejnosměrným meziobvodem se střídačem s řízenými polovodičovými prvky, vybaveným zpožďovacím blokem předstihu, vyznačené tím, že na vstupy komparátoru (3) je připojen jednak integrátor (52), jehož vstup je zapojen na zdroj (51) konstantního proudu spojený s obvodem (5) pro vyhodnocování průchodu fázového proudu nulou, a jednak zesilovač (31) odchylky výstupního napětí (URI) regulátoru proudu od řídicího napětí (URA) odpovídajícího plně otevřenému usměrňovači, přičemž výstup komparátoru (3) je zapojen na řídicí vstup sečítacího členu (1) a současně na blokovací vstup čítače (2) referenčního kmitočtu, který je spouštěcím vstupem připojen na výstup obvodu (5) pro vyhodnocování průchodu fázového proudu nulou a který je čítacím vstupem připojen na zdroj (21) referenčního kmitočtu, přičemž výstupy čítače (2) referenčního kmitočtu a referenční paměti (4) zpoždění jsou zapojeny na sčítací vstupy sečítacího členu (1), na jehož výstup je zapojen zpožďovací blok (9) předstihu.

1 výkres

